Министерство науки и высшего образования РФ

Федеральное государственное бюджетное образовательное учреждение

высшего образования

«Курский государственный университет»

Кафедра программного обеспечения и администрирования информационных систем

Направление подготовки математическое обеспечение и администрирование информационных систем

Форма обучения очная

**Отчет**

**по лабораторной работе №3**

«Команды условного и безусловного переходов. Организация ветвлений и циклов в программе»

Выполнил:

студент группы 213 Водолад Д.В.

Проверил:

доцент кафедры ПОиАИС Кривонос А.В.

Курск, 2021

***Цели работы:***

1) изучение принципов функционирования памяти и микропроцессора компьютера при выполнении ветвлений и циклов;

2) приобретение навыков использования команд условного и безусловного переходов, циклов при написании ассемблерных программ;

3) получение представления об особенностях обработки данных, команд и режимах доступа к данным при организации ветвлений и циклов.

***Задание:***

1) Написать программу на языке ассемблера, которая реализует ветвления и циклы.

1.1) В сегменте данных определить два числа в шестнадцатеричной системе счисления, размером в один байт каждое.

1.2) Также в сегменте данных описать однобайтовую ячейку для хранения наибольшего общего делителя (НОД) двух чисел с произвольным первоначальным значением.

1.3) Используя команды переходов и цикла, найти НОД двух чисел, описанных в сегменте данных.

1.4) Полученный результат поместить в соответствующую ячейку памяти.

1.5) Используя команды циклического сдвига, переходов и цикла подсчитать количество единиц в НОД.

1.6) Полученное значение поместить в регистр DL.

***Текст программы***

d\_s segment; сегмент данных

a db 9h

b db 9h

nod db 1h

kol db 0

d\_s ends

begin:

c\_s segment

assume ss:s\_s, ds\_d:ds\_d, cs:c\_s

mov ax, d\_s

mov ds, ax

mov ah, a

mov al, b

cmp ah, al

je endd

while: ;метка для организации цикла

cmp ah, 0

jng end1; ah <= 0

mov nod, ah

cmp ah, al

jg u1; ah > al

jmp else; ah <= al

jmp while

u1: ; метка условия

sub ah, al

jmp while

else: ; метка условия

xchg ah, al

jmp u1

end1: ; метка завершения итерации

mov ah, nod

endd: ; метка выхода из цикла

mov nod, ah

while2: ;метка для организации цикла

cmp ah, 0

je end2; ah = 0

shr ah, 1

jc u2

jmp while2

u2: ; метка условия

add kol, 1;

jmp while2

end2: ; метка выхода из цикла

mov dl, kol

mov ah, 4ch

int 21h

c\_s ends

end begin

***Вывод:***

1) я изучил принципы функционирования памяти и микропроцессора компьютера при выполнении ветвлений и циклов;

2) приобрёл навыки использования команд условного и безусловного переходов, циклов при написании ассемблерных программ;

3) получил представления об особенностях обработки данных, команд и режимах доступа к данным при организации ветвлений и циклов.