



Unidad Aritmética y Lógica (ALU).

Este bloque esta destinado a realizar las operaciones aritméticas y lógicas del microprocesador, es decir, es la unidad que hace todo el procesamiento. Esta unidad además de realizar las operaciones aritméticas y lógicas, también realiza el cálculo de las direcciones para el manejo de bloques de datos o arreglos en la memoria de datos.

La ALU es de 8 bits y esta implementada con un esquema de acarreo anticipado por generación y propagación para tener un tiempo de respuesta de 2 retardos de propagación de forma constante para la obtención de los acarreos. En la ilustración 1 se muestra el bloque de la ALU.

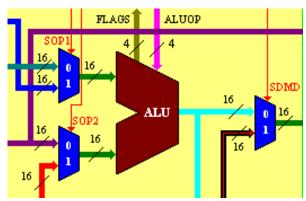


Ilustración 1 Unidad Aritmética y Lógica

Como se puede observar en la ilustración 1, la ALU maneja las siguientes señales:

- ➤ Dos **Buses de entrada de 8 bits**. Estos buses proporcionan los operandos a usar en las operaciones aritméticas y lógicas. Los operandos pueden provenir del archivo de registros, la pila o de la parte baja del formato de instrucción (I[11-0]).
- Un Bus de salida de 8 bits. En este bus se coloca el resultado de la operación aritmética o lógica.
- Un Bus ALUOP de entrada de 4 bits. Es un bus que permite seleccionar la operación aritmética y lógica a realizar por la ALU.
- ➤ Un **Bus de banderas de salida de 4 bits**. En este bus se mandan los valores de las banderas Z (zero), C (carry), N (negative) y OV (overflow) que genera cada operación en la ALU.

De cada operación se obtienen los valores de las banderas de acarreo (C), negativo (N), cero (Z) y desbordamiento (OV). Estas banderas son conocidas como **banderas de estado** puesto que proporcionan el estado de la ALU después de cada operación aritmética o lógica. Estas banderas son almacenadas en el registro de banderas o registro de estado para poder ser usadas con las instrucciones de comparación y brincos condicionales.





Cada una de las banderas de la ALU tiene las siguientes funciones:

- ➤ Bandera Z (zero). Esta bandera se pone en 1 cuando los 8 bits del resultado de la ALU son cero, en caso contrario tiene 0. Esto se logra con una compuerta NOR que tiene como entradas todos los bits de resultado.
- ➤ Bandera C (carry). Esta bandera muestra el valor que tiene el último acarreo de la ALU, en el caso de una ALU de 8 bits, el acarreo C8 es la bandera C.
- ➤ Bandera N (negative). Esta bandera muestra el valor que tiene el bit más significativo (bit de signo) del bus del resultado, en el caso de una ALU de 8 bits, el bit 7 de resultado es la bandera N. Cuando N tiene 1 significa que el resultado es negativo, de lo contrario es positivo.
- ➤ Bandera OV (overflow). Esta bandera es usada para operaciones aritméticas con signo. Cuando OV = 1 marca un desbordamiento en el resultado, lo que significa que el resultado no se puede representar con los bits que tenemos para el resultado. Esto se logra con una compuerta XOR entre los dos acarreos más significativos, en el caso de una ALU de 8 bits, la entrada de la compuerta XOR es C7 y C8.

Las operaciones aritméticas y lógicas que se pueden realizar dependen de la arquitectura diseñada de la ALU. En la ilustración 2, podemos observar la arquitectura para un bit del ALU del ESCOMIPS.

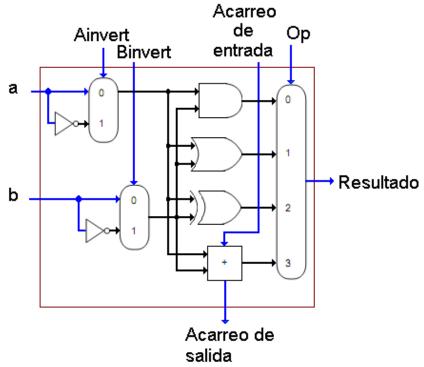


Ilustración 2 ALU de un bit



Instituto Politécnico Nacional Escuela Superior de Cómputo



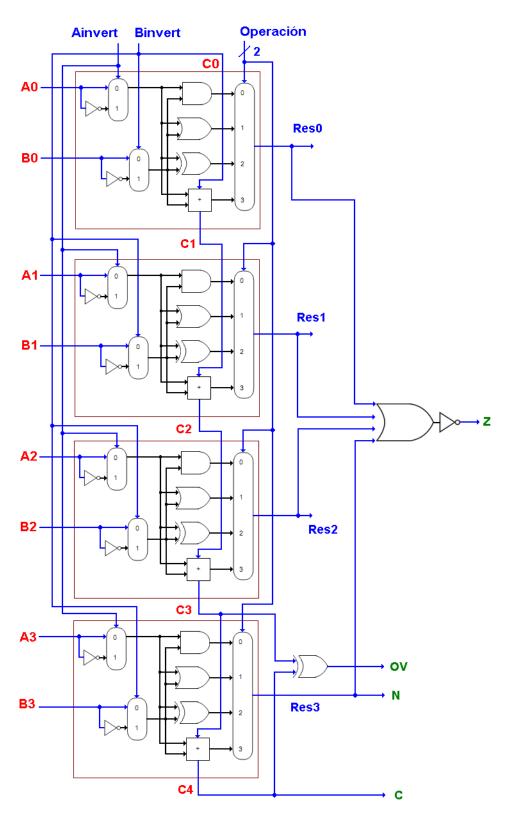
Las operaciones básicas que se pueden realizar con la arquitectura elegida son:

Ainvert	Binvert	Op(1)	Op(0)	Operación	Banderas que
ALUOP(3)	ALUOP(2)	ALUOP(1)	ALUOP(0)	Operación	afecta la
ALUUI (J)	ALUUI (2)	ALOUI (1)	ALUUI (U)		operación
0	0	0	0	Operación lógica AND	N Z
				Resultado = $a \cdot b$	112
0	0	0	1	Operación lógica OR	ΝZ
			_	Re sultado $=a + b$	112
0	0	1	0	Operación lógica XOR	ΝZ
		_		Re sultado $= a \oplus b$	
				$=a \cdot \overline{b} + \overline{a} \cdot b$	
1	1	1	0	Operación lógica XOR	ΝZ
				Re sultado $= \bar{a} \oplus \bar{b}$	
				$=\stackrel{-}{a}\stackrel{=}{\cdot}\stackrel{-}{b}=\stackrel{-}{a}\cdot b+a\cdot \stackrel{-}{b}$	
0	0	1	1	Operación aritmética	NZCOV
				Re sultado = a + b	
0	1	1	1	Operación aritmética	NZCOV
				Re $sultado = a - b$	
0	1	1	0	Operación lógica XNOR	ΝZ
				Resultado = $a \oplus \overline{b} = a \cdot \overline{b} + \overline{a} \cdot \overline{b}$	
				$=a \cdot b + \overline{a} \cdot \overline{b} = \overline{a \oplus b}$	
1	0	1	0	Operación lógica XNOR	ΝZ
				Resultado $= \overline{a} \oplus b = \overline{a} \cdot \overline{b} + \overline{a} \cdot b$	
	4	0	4	$= \overline{a} \cdot \overline{b} + a \cdot b = \overline{a \oplus b}$	N.1. 77
1	1	0	1	Operación lógica NAND	ΝZ
				Resultado $= \overline{a} + \overline{b} = \overline{a \cdot b}$	
1	1	0	0	Teorema de DeMorgan	NI 7
	Т	U	0	Operación lógica NOR Resultado = $\bar{a} \cdot \bar{b} = \bar{a} + \bar{b}$	ΝZ
				Teorema de DeMorgan	
1	1	0	1	Operación lógica NOT	ΝZ
_		U	_	usando la compuerta	IN Z
				universal NAND. si $a = b$	
				Resultado = $a + a = a \cdot a = a$	
1	1	0	0	Operación lógica NOT	ΝZ
	_	_		usando la compuerta	_
				universal NOR. si $a = b$	
				Re sultado $= \overline{a} \cdot \overline{a} = \overline{a + a} = \overline{a}$	

La ilustración 3 muestra una ALU de 4 bits con las banderas de estado.







Illustración 3: ALU de 4 bits.





Para verificar el correcto funcionamiento de la ALU vamos a usar valores de 4 bits, los cuales se muestran en la tabla 1.

Α	В	С	D	SIN SIGNO	CON SIGNO
0	0	0	0	0	0
0	0	0	1	1	1
0	0	1	0	2	2
0	0	1	1	3	3
0	1	0	0	4	4
0	1	0	1	5	5
0	1	1	0	6	6
0	1	1	1	7	7
1	0	0	0	8	-8
1	0	0	1	9	-7
1	0	1	0	10	-6
1	0	1	1	11	-5
1	1	0	0	12	-4
1	1	0	1	13	-3
1	1	1	0	14	-2
1	1	1	1	15	-1

Tabla 1: Representación de números de 4 bits.

Los valores de prueba para la ALU se muestran a continuación:

Ol	PERACIÓN	AND		OPE	RAND	OS			BAI	NDE	ERA	S
	ALUOP			A = 5 =	A(3)	A(2)	A(1)	A(0)				
AINVERT	BINVERT	OP(1)	OP(0)	B = -2 =	B(3)	B(2)	B(1)	B(0)	OV	N	Z	С
0	0	0	0	RESULTADO = 4 =	0	1	0	0	0	0	0	0

0	PERACIÓN	OR		OPEF	RANDO	os			BAI	NDE	ERA	\S
	ALUOP			A = 5 =	A(3)	A(2)	A(1)	A(0)				
AINVERT	BINVERT	OP(1)	OP(0)	B = -2 =	B(3)	B(2)	B(1)	B(0) 0	OV	N	Z	С
0	0	0	1	RESULTADO = -1 =	1	1	1	1	0	1	0	0



Instituto Politécnico Nacional Escuela Superior de Cómputo



Ol	PERACIÓN	XOR		OPE	RAND	os			BAI	NDE	ERA	S
	ALUOP				A(3)	A(2)	A(1)	A(0)				
				A = 5 =	0	1	0	1				
AINVERT	BINVERT	OP(1)	OP(0)		B(3)	B(2)	B(1)	B(0)	OV	N	Z	C
				B = -2 =	1	1	1	0				
0	0	1	0	RESULTADO = -5 =	1	0	1	1	0	1	0	0

OP	PERACIÓN I	NAND		OPER	RAND	os			BAI	NDE	ERA	S
	ALUOP			A = 5 =	A(3)	A(2)	A(1)	A(0)				
AINVERT	BINVERT	OP(1)	OP(0)	B = -2 =	B(3)	B(2)	B(1)	B(0) 0	OV	N	Z	С
1	1	0	1	RESULTADO = -5 =	1	0	1	1	0	1	0	0

OI	PERACIÓN	NOR		OPER	RAND	os			BAI	NDE	ERA	S
	ALUOP			A = 5 =	A(3)	A(2)	A(1)	A(0)				
AINVERT	BINVERT	OP(1)	OP(0)	B = -2 =	B(3)	B(2)	B(1)	B(0) 0	OV	N	Z	С
1	1	0	0	RESULTADO = 0 =	0	0	0	0	0	0	1	0

OP	ERACIÓN >	KNOR		OPE	RANDO	OS			BAI	NDE	ERA	\S
	ALUOP			A = 5 =	A(3)	A(2)	A(1)	A(0) 1				
AINVERT	BINVERT	OP(1)	OP(0)	B = -2 =	B(3)	B(2)	B(1)	B(0) 0	OV	N	Z	С
1	0	1	0	RESULTADO = 4 =	0	1	0	0	0	0	0	0

OP	ERACIÓN S	SUMA		OPE	RANDO	os			BAI	NDE	ERA	S
	ALUOP			A = 5 =	A(3)	A(2)	A(1)	A(0)				
AINVERT	BINVERT	OP(1)	OP(0)	B = -2 =	B(3)	B(2)	B(1)	B(0) 0	OV	N	Z	С
0	0	1	1	RESULTADO = 3 =	0	0	1	1	0	0	0	1



Instituto Politécnico Nacional Escuela Superior de Cómputo



OP	ERACIÓN S	SUMA		OPER	RAND	os			BAI	NDE	ERA	S
	ALUOP			A = 5 =	A(3)	A(2)	A(1)	A(0)				
AINVERT	BINVERT	OP(1)	OP(0)	B = 7 =	B(3)	B(2)	B(1)	B(0)	OV	N	Z	С
0	0	1	1	RESULTADO = -4 =	1	1	0	0	1	1	0	0

OPI	ERACIÓN F	RESTA		OPE	RAND	OS			BAI	NDE	ERA	\S
	ALUOP			A = 5 =	A(3)	A(2)	A(1)	A(0)				
AINVERT	BINVERT	OP(1)	OP(0)	B = -2 =	B(3)	B(2)	B(1)	B(0)	OV	N	Z	С
0	1	1	1	RESULTADO = 7 =	0	1	1	1	0	0	0	0

OP	ERACIÓN F	RESTA		OPE	RAND	OS			BAI	NDE	ERA	S
	ALUOP			A = 5 =	A(3)	A(2)	A(1)	A(0)				
AINVERT	BINVERT	OP(1)	OP(0)	B = 5 =	B(3) 0	B(2)	B(1) 0	B(0)	OV	N	Z	С
0	1	1	1	RESULTADO = 0 =	0	0	0	0	0	0	1	1

OPERACIÓN NAND (NOT)				OPERANDOS					BANDERAS			
ALUOP				A = 5 =	A(3) 0	A(2)	A(1) 0	A(0) 1				
AINVERT	BINVERT	OP(1)	OP(0)	B = 5 =	B(3)	B(2)	B(1) 0	B(0)	OV	N	Z	С
1	1	0	1	RESULTADO = -6 =	1	0	1	0	0	1	0	0