

Circuito Sequencial

Ha avoide depende des entradas La tem de ter elemento de memória 1

· LateR · FlipFlop

tento a garantia do momento exato em que a informação é aumatenada

(2) a) Entrada - X Saida - y

b) Determina ao equações de excitaço

$$\mathfrak{D}_1 = Q_0 \cdot X'$$

Do = X

Equação da sorda

FlipFlop 1 0 Flipflopo 2 0- 00 entrode [STOCK Ly extogio

. Tabela de verdo de do Flip Flop

0+ CK D 0

Equação contesiona do Flipflop Q+ = D

depois da transição do redógia, ousga, depois do impulso positivo do relógio, e igual ao D.

$$Q_1^+ = D_1 = Q_0 \cdot X'$$

 $Q_0^+ = D_0 = X$

Modelo de Meally porque o valor da said depende do estado e colocam no soida colocam no soi Q1+ Y Qo Qr Qo DaDo X 0 0 0 0 0 0 0 0 0 1 10 0 0 0 1 0 0 1 1 0 1 0 1 0 0 1 1 0 0 0 0 0 0 0 1 1 0 1 0 1 0 0 0 1. 0 1 1 0 1 1 1 0 0 1

Circuitos Sequenciais · redelo de recre

Soida

0

· O volor da sorida depende exclusivamente do valor 20 Ripflop.

sincrone

e Temos a garantis que para oconne alteração da sarda tem de occourer a est mudanço do nelógio

o redelo de reedy

0 0

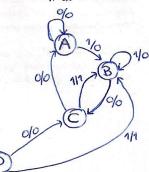
saida assinctona y= x.Q.Qo

· A solido depende do epiado dos FlipFlops e do valor da entrodo, ou neja, o potado dos Flipflops pade nos mudos e a entrada mudas.
O que vai influencia a naida.

f) Diagrama de estados -> pademos ter an estados, sendo in an variaveis.

0,001 > 4 estados A 00 01 8 10 C 1110

e)



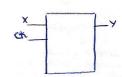
Po+= Do

Se oblive no oblado A

La A entrada é zero, a parda é zero e continua no estado A

corresponde aas valores de X e depois venas Obte 9,1 que conneceponde à mudança de edrado e a parda vemas no "y".

Detetor de sequência Saída a'1' quando deteta "1101" Saí permitidas sequências sobrepastas



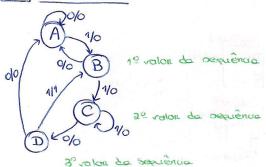
x 01011101110 11011

Thatelo de Thealy

L) como a parde aparece imediatamente a"1" quando el detetada a Dequência 1101.

Se fosse o modelo de retroire, o "1" aparecia desfazado

Diagnama de estados



Se no estado A, a entrada for zero, este fice no mesmo estado Se no estado B, a entrada for zero, ele sai do sequência e vai pare o estado A

Se no estado e, a entreda for um ele continua no mesmo estado, como jo recebeu dois uns ele permanece no mesmo estado

Se no estado D, a entrada for sera, ele salha para o estado A porque tem dois denos neguidos, vai iniciar a neguidos.

No estado B, e detetado o primeiro valor do oequêncio

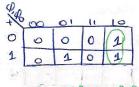
4 estados

Gstados	0,00
A	00
B	10
a	1

Qt=D

FlipFlop > hips D

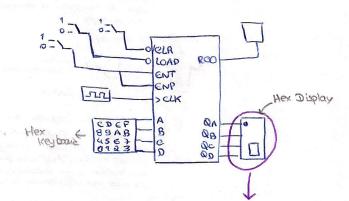
Q, do x 1	Q,+	Do+	D. Do	LY
000	0	0	0 0	0
001	0	1	0	0
010	0	0	0 0	0
011	1	0	100	0
100	1	1	(1) (1)	10
901	1	0	90	0
110	0	0	00	0
111	0	1	00	12



Dy=0, 00x+0,00

99	00	01	11	10
0	0	0	0	11
1	1	0	1	0
	The same of the sa	-	- Contractor	CONTRACTOR OF THE PERSON OF TH

D=0:00: X+0.00 X+0.00 X'



"D' mais significative de que o "A", logo o hex display fice desta forma, vioto que o pontinho significa que o bit menes significativo

- OCLK → Relógio
 La sensivel à mansiege
- CLR → CRear, está negado, sensível por zero Se fon Zero, as sarábs ses Zero
- e LOAD → esta negado, parmite que o contrador. aeranque de um de terminado valor. Quando colocario ele vai fazer com que o que estava na entrada passe para a sarda.
- o Se ENTE ENP, out enables, se um deles estiver a zero as saridas ficam sempre iguais. Pres que o circuito funcione, os enables têm de estara"1".