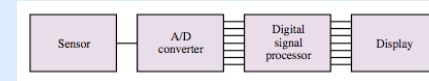


Conversão D/A - A/D:

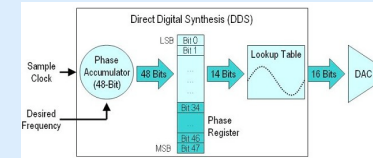
- Introdução.
- Representação Binária.
- Conversores Digital/Analógico (DAC)
- Conversores Analógico/Digital (ADC)
- Amostragem

DAC-ADC Intro (2)

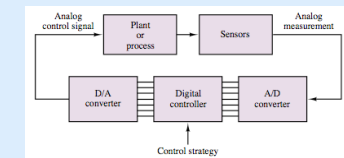
Instrumento de medida



Direct Digital Synthesis

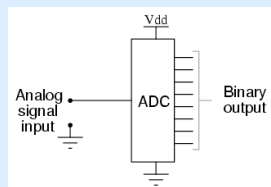


Controlo Industrial

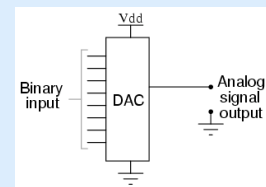


DAC-ADC Intro

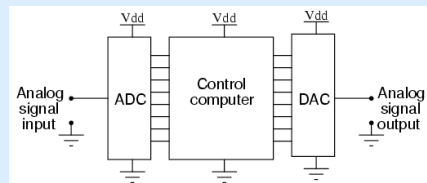
Analog to Digital Converter



Digital to Analog Converter



Digital Control System



Representação binária

Exemplo de palavra de 4 bits:

$$B = (b_3 b_2 b_1 b_0)_2 = (b_3 \cdot 2^3 + b_2 \cdot 2^2 + b_1 \cdot 2^1 + b_0 \cdot 2^0)_{10}$$

Conversão para sinal analógico (sendo ∂v o degrau/incremento mínimo):

$$v_a = (8b_3 + 4b_2 + 2b_1 + b_0) \delta v$$

Full scale = 15V $\rightarrow \partial v = 1V$ $b = 1111 \rightarrow v_a = 8+4+2+1 = 15V$

Full scale = 5V $\rightarrow \partial v = 5/15 = 0,333V$

$$v_{a \max} = (2^{n-1} + 2^{n-2} + \dots + 2^1 + 2^0) \delta v = (2^n - 1) \delta v$$

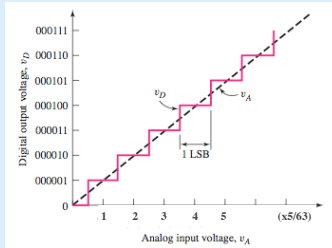
Exemplo de palavra de 6 bits:

Full scale = 5V $\rightarrow \partial v = 5/63 = 0,079V$

Representação binária (2)

Exemplo de palavra de 6 bits: Full scale = 5V $\rightarrow \Delta v = 5/63 = 0,079V$

Conversão A/D:



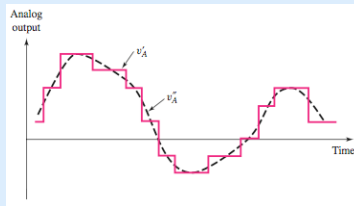
$$V_A = 1 \times 5/63 \text{ V} \rightarrow V_D = 000001$$

$$V_A = 2 \times 5/63 \text{ V} \rightarrow V_D = 000010$$

$$0,5 \times 5/63 \text{ V} < V_A < 1,5 \times 5/63 \text{ V} \rightarrow V_D = 000001$$

ERRO de QUANTIZAÇÃO $\pm 0,5 \text{ LSB}$

Conversão D/A:

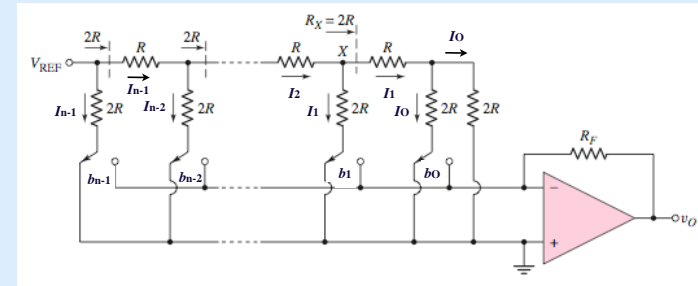


$V_A' = \text{sinal analógico após DAC}$

$V_A'' = \text{sinal analógico após DAC e FILTRO passa-baixo}$

DAC (2)

Conversor digital-analógico *R-2R ladder network*



$n = n^\circ$ de bits Com i de 0 a $n-1$; $I_i = ??$

$R_X = R + (2R \parallel 2R) = 2R$ à direita de cada nó a resistência é sempre $2R$

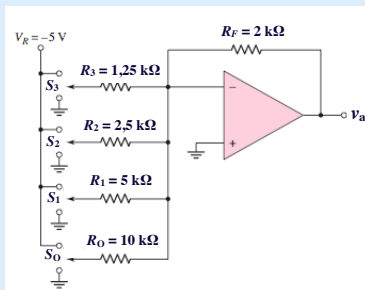
$$I_1 = 2 I_0 \quad I_2 = 2 I_1 \quad \dots \quad I_{n-1} = 2 I_{n-2}$$

$$I_{n-1} = 2 I_{n-2} = 4 I_{n-3} = 8 I_{n-4} = \dots = 2^{n-2} I_1 = 2^{n-1} I_0$$

$$I_i = I_{n-1} / 2^{n-1-i}$$

DAC

Conversor digital-analógico *weighted-resistor*



Full scale = 15V $\rightarrow \Delta v = 1V$

$R_0 = 10 \text{ k}\Omega$ e $V_{in} = -V_R = 5V$

Si up $\rightarrow b_i = 1 \rightarrow V_{ai} = 5 R_F / R_i$

LSB=1 $\rightarrow b = 0001 \rightarrow V_a = \Delta v = 1V$

$$R_F = \frac{\Delta v R_0}{V_{in}} = \frac{1 \cdot 10^4}{5} = 2 \text{ k}\Omega$$

$b = 1111 \rightarrow V_a = 8+4+2+1 = 15V$

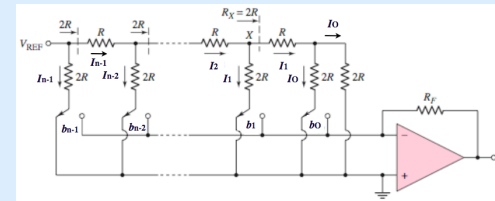
$n = n^\circ$ de bits

Generalizando:

$$v_a = \frac{R_F}{R_0} (2^{n-1} b_{n-1} + \dots + 2^1 b_1 + 2^0 b_0) \cdot V_{in}$$

DAC (3)

Conversor digital-analógico *R-2R ladder network*



$b_i = 1$:
comutador para a direita
 $b_i = 0$:
comutador para a esquerda

$$I_{n-1} = 2 I_{n-2} = 4 I_{n-3} = 8 I_{n-4} = \dots = 2^{n-2} I_1 = 2^{n-1} I_0$$

$$I_i = I_{n-1} / 2^{n-1-i}$$

$$I_{n-1} = V_{REF} / 2R \quad V_O = -R_F (b_{n-1} I_{n-1} + b_{n-2} I_{n-2} + \dots + b_1 I_1 + b_0 I_0)$$

Se $R_F = R$, pondo em evidência V_{REF} e $1/R$, temos:

$$V_O = -V_{REF} \left(\frac{b_{n-1}}{2} + \frac{b_{n-2}}{4} + \dots + \frac{b_1}{2^{n-1}} + \frac{b_0}{2^n} \right)$$

ADC

Tempo de conversão: depende do princípio de funcionamento da ADC.

Resolução (nº de bits):

- Considerando a *full-range* do sinal analógico à entrada da ADC:

$$v_{a \max} = (2^{n-1} + 2^{n-2} + \dots + 2^1 + 2^0) \delta v$$

$$= (2^n - 1) \delta v$$

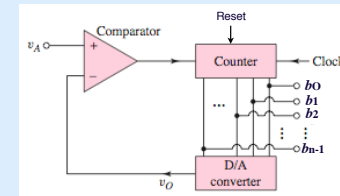
- δv é a resolução, ou seja, 1 parte em $2^n - 1$

Exemplo: ADC de 8 bits com *full-range* de 10V:

- resolução de 1 parte em 255, ou
- resolução de 0,4% da *full-range*, ou
- resolução de 40 mV.

ADC (3)

ADC de Contagem



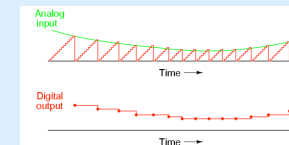
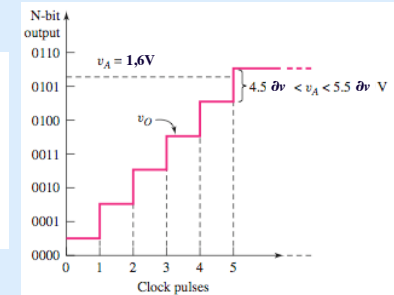
Exemplo: $n=4$ bits ; $FullScale=5V$; $\delta v=0,333V$

Nota: $b=0000 \rightarrow V_O = 0,5LSB = \delta v/2$

- Máximo tempo de conversão ocorre para $FullScale = 2^n$ clocks

- Com $n=10$ bits e $Ck=1MHz \rightarrow TC > 1ms$

Sumário: simples, mas muito lenta e com tempo de conversão variável.



ADC (2)

ADC Paralelo / Flash ADC

$R_{total} = 7 R$

$$v_1 = V_{REF} \times 0,5 R / 7 R = V_{REF}/14 = 0,5 LSB$$

$$v_2 = V_{REF} \times 1,5 R / 7 R = 3 V_{REF}/14 = 1,5 LSB$$

$$v_7 = V_{REF} \times 6,5 R / 7 R = 13 V_{REF}/14$$

- comparadores não inversores

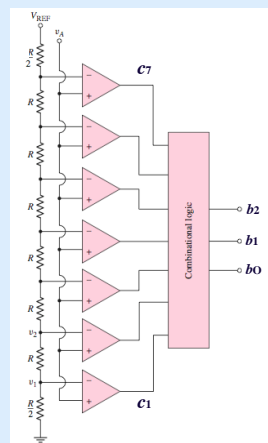
$$0,5 LSB < v_A < 1,5 LSB \rightarrow c_1 = 1 \rightarrow b=001$$

$$1,5 LSB < v_A < 2,5 LSB \rightarrow c_2=c_1=1 \rightarrow b=010$$

$$v_A > 13 V_{REF}/14 \rightarrow c_1 = \dots = c_7 = 1 \rightarrow b=111$$

Vantagem: rapidez de conversão

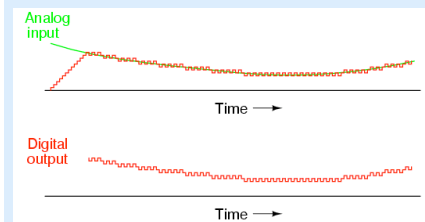
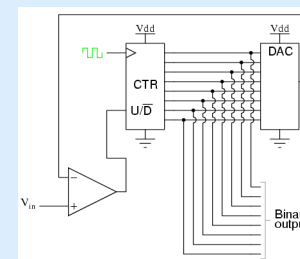
Defeito: 10 bits = 1024 Rs e 1023 comparadores



ADC (4)

ADC de Tracking

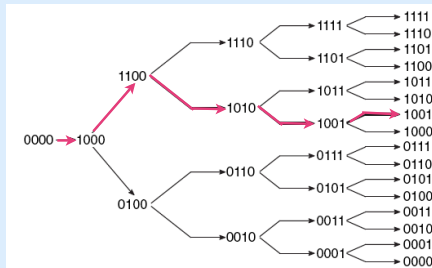
- Não há *reset* e o contador é *Up/Down*



- Até fazer *tracking*, o tempo de conversão pode ser longo.

ADC (5)

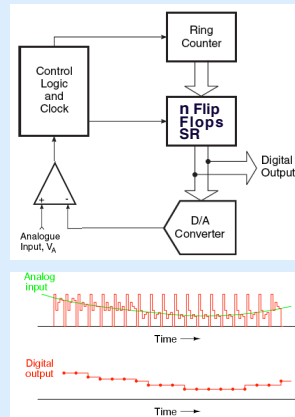
ADC de Aproximações Sucessivas



Exemplo: $n=4$ bits ; $FullScale=15V$; $\Delta V=1V$; $V_A=9,1V$ usa 4 FlipFlops SR

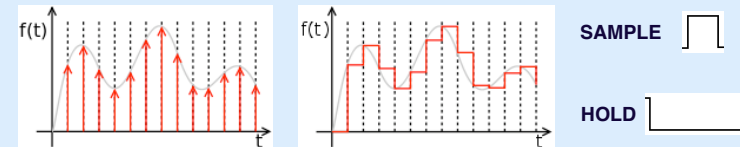
Nota: Ring Counter endereça os SR, um de cada vez.

Sumário: alguma complexidade;
tempo de conversão fixo = $n+1$ clocks.

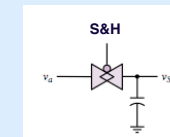
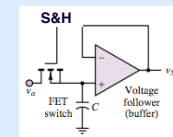


Sample&Hold

- Durante o tempo de conversão da ADC, o sinal à entrada não pode variar.
- O sinal de entrada é amostrado em instantes (regulares) - SAMPLE
- Cada amostra deve ser mantida constante - HOLD - durante a conversão

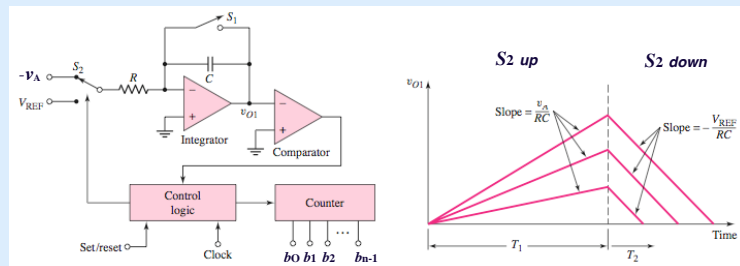


Exemplos:



ADC (6)

ADC de Dupla Rampa (muito usada em multímetros digitais de elevada qualidade)



T_1 é fixo \rightarrow Counter overflow \rightarrow Count(T_1) = 2^n

$V_{REF} = FullScale$

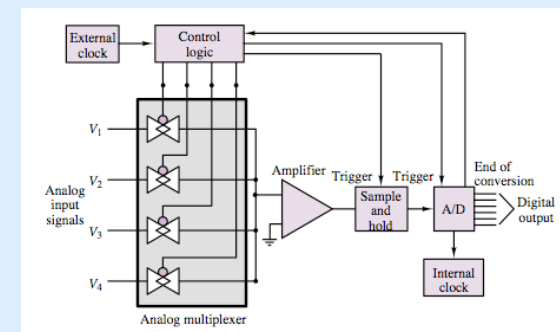
$T_1 V_A = T_2 V_{REF} \rightarrow 2^n V_A = Count(T_2) V_{REF}$

Count(T_2) = $2^n V_A / V_{REF}$

Sumário: muito precisa; muito lenta
tempo de conversão máximo = 2×2^n clocks.

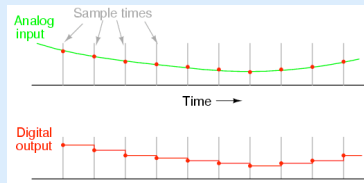
Sample&Hold (2)

Sistema de Aquisição de Dados

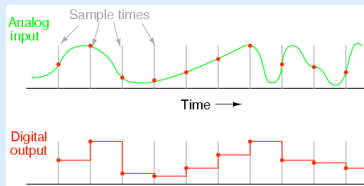


Frequência de Amostragem - Nyquist

Tempo de conversão, taxa de conversão e frequência de amostragem.



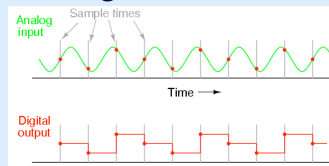
A saída digital é uma representação fidedigna do sinal analógico de entrada



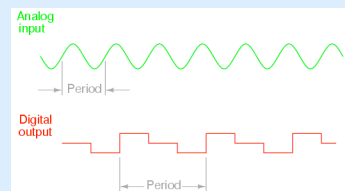
A saída digital tem muito pouco a ver com o sinal analógico que pretenderia representar.
A frequência de amostragem f_s é inferior à máxima frequência contida no sinal a converter.

Nyquist (2)

Aliasing



$$f_a < f_s < 2 f_a$$



Critério de Nyquist: a frequência de amostragem f_s deve ser, pelo menos, o dobro da maior frequência existente no sinal a converter.

Nota1: na prática, f_s é, normalmente, 5 a 10 vezes a máxima frequência a converter.

Nota2: é usual existir à entrada da ADC um pré-filtro passa-baixo para prevenir *aliasing*.