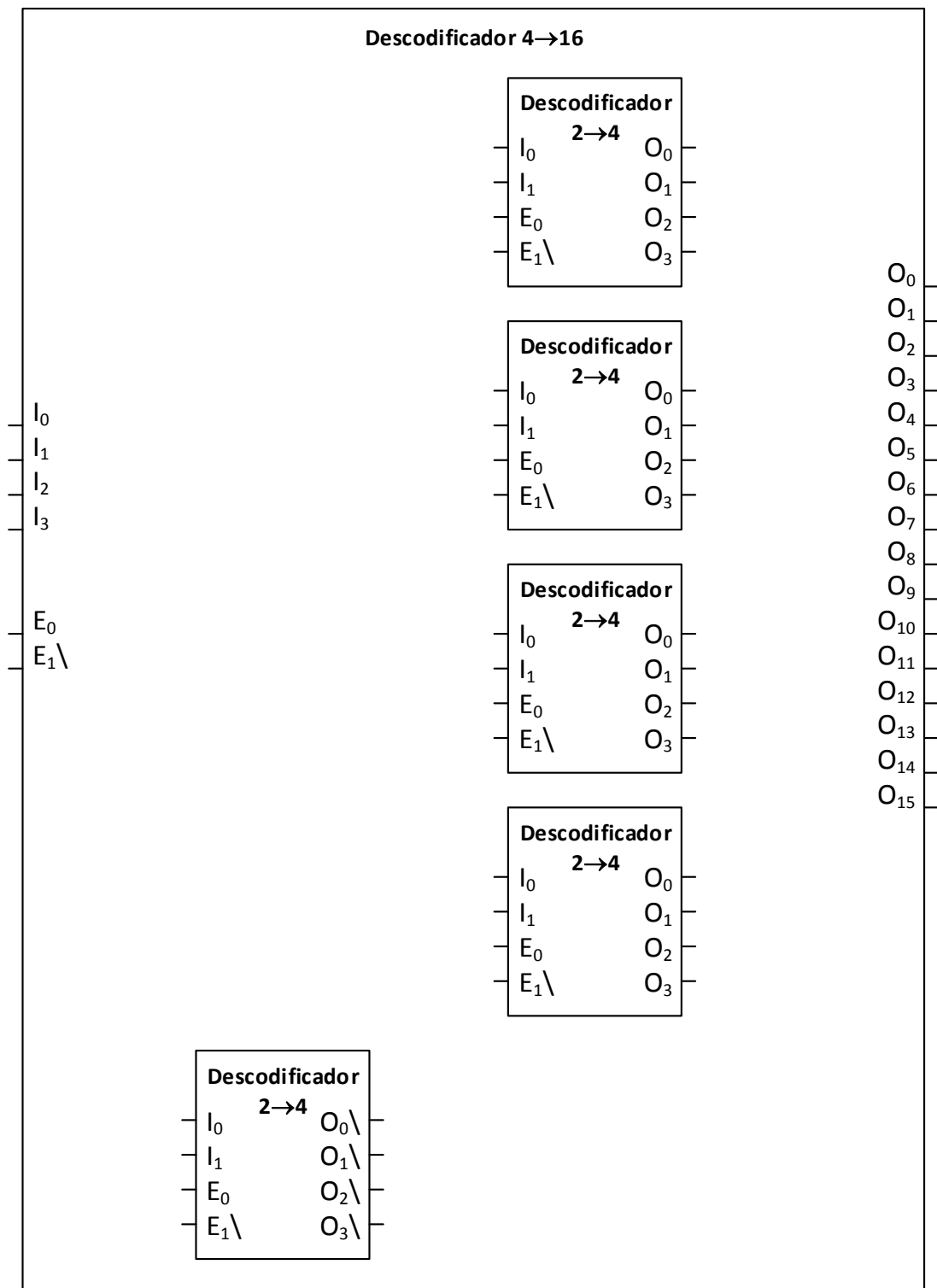


3. [4 valores] Complete o seguinte circuito de forma a implementar um decodificador de 4→16 a partir de decodificadores de 2→4. Considere que E_0 é uma entrada de *enable* “ativa alta” e $E_1\backslash$ é uma entrada de *enable* “ativa baixa”. As saídas do último decodificador da figura são “ativas baixas”.



4. **[3 valores]** Considere novamente a função Booleana (original) especificada no mapa de *Karnaugh* da pergunta 2. Implemente a função recorrendo a um decodificador de $4 \rightarrow 16$ e a uma porta lógica OR adicional com um número arbitrário de entradas. Desenhe o diagrama esquemático do circuito resultante.
5. **[4 valores]** Considere novamente a função Booleana (original) especificada no mapa de *Karnaugh* da pergunta 2. Implemente a função recorrendo a um multiplexador de $8 \rightarrow 1$ e assumindo que possui disponíveis as entradas **a**, **b**, **c** e **d**, quer na sua forma normal, quer na forma complementada, assim como as constantes **0** e **1**. Desenhe o diagrama esquemático do circuito resultante.