Современные интегральные микросхемы 16-разрядного расширителя ввода-вывода с последовательным интерфейсом

Олег Вальпа (Челябинская обл.)

В статье описываются новые электронные компоненты, представляющие собой микросхемы преобразователей последовательных интерфейсов I²C и SPI в параллельные порты ввода-вывода. Приводится архитектура микросхем, их технические характеристики и назначение внутренних регистров.

Введение

Довольно часто в практике разработчика возникает необходимость организовать множество параллельных дискретных портов ввода-вывода по последовательному интерфейсу. Эти порты могут использоваться, например, для опроса состояния различных датчиков или контактов, а также для дискретного управления единичными индикаторами или исполнительными устройствами. Наиболее предпочтительными для этих целей являются последовательные интерфейсы I2C и SPI, которые обладают высокой скоростью, требуют минимального количества линий связи и широко распространены в различной аппаратуре.

Конечно, данную задачу можно решить, применив недорогой микроконтроллер, имеющий встроенный интерфейс I²C или SPI. В этом случае микроконтроллер под управлением программы сможет принимать данные по последовательному интерфейсу и транслировать их через параллельные порты ввода-вывода, а также выполнять обратную передачу данных. Такой микроконтроллер должен иметь большое число выводов, или к нему придётся подключить дополнительные регистры.

Однако поставленную задачу можно решить и более простым способом, не требующим использования микроконтроллера, а также создания и отладки программы. Такую возможность предоставляют новые микросхемы МСР23017 и МСР23S17 компании Місгосһір, которые были представлены

на рынке электронных компонентов в 2007 г. Первая из них является преобразователем последовательного интерфейса РС в два параллельных 8-разрядных порта ввода-вывода, а вторая – преобразователем последовательного интерфейса SPI в два параллельных 8-разрядных порта ввода-вывода. Рассмотрим состав и основные технические характеристики этих микросхем.

Обзор и характеристики

Обе микросхемы обеспечивают преобразование данных из последовательного интерфейса в параллельный 16-разрядный интерфейс, состоящий из двух 8-разрядных портов. Микросхемы отличаются только типом последовательного интерфейса: МСР23017 имеет интерфейс I2C, а MCP23S17 - интерфейс SPI. Набор внутренних регистров микросхем позволяет сконфигурировать любой вывод порта ввода-вывода. С помощью этих регистров можно задать направление, полярность и тип вывода. Кроме того, данные регистры позволяют создать гибкую систему с различными условиями генерации прерываний. Аппаратные адресные выводы используются для задания адреса самой микросхемы, что позволяет подключить к одному последовательному интерфейсу одновременно несколько таких микросхем.

Ниже перечислены особенности и основные технические параметры описываемых микросхем:

 наличие двух 8-разрядных дистанционных двунаправленных портов ввода-вывода А и В, которые по

- умолчанию сконфигурированы как вхолы:
- скорость работы интерфейса I²C может составлять 100 кГц, 400 кГц или 1.7 МГн:
- скорость работы интерфейса SPI может достигать 10 МГц;
- три адресных вывода позволяют использовать до восьми микросхем на одной шине интерфейса;
- допускается конфигурировать выходной сигнал прерывания на выводах INTA и INTB как активный высокий уровень, активный низкий уровень или открытый сток;
- выходные сигналы прерываний INTA и INTB могут быть сконфигурированы для независимого или совместного обслуживания;
- источник сигнала прерываний конфигурируется с помощью специального регистра и по умолчанию настроен на слежение за изменением сигнала на выводах портов;
- полярность входных данных портов ввода может изменяться с помощью конфигурационного регистра полярности;
- содержит схему сброса при включении питания;
- наличие входа внешнего сброса;
- ток потребления в режиме ожидания не превышает 1 мкА;
- максимальный выходной ток любого вывода составляет 25 мА;
- суммарная максимальная рассеиваемая мощность составляет 700 мВт;
- диапазон рабочего напряжения от 1,8 до 5,5 В;
- температурный рабочий диапазон от –40 до +125°C;
- изготавливаются в 28-выводных корпусах типа PDIP (300mil), SOIC (300mil), SSOP и QFN (6 × 6 мм).

АРХИТЕКТУРА

На рисунке 1 представлена архитектура микросхем. Как видно из рисунка, микросхемы MCP23017 и

МСР23S17 имеют одинаковую структуру и отличаются лишь интерфейсным блоком. Три входных адресных сигнала позволяют задать адрес микросхеме. Это даёт возможность подключить к одному последовательному интерфейсу до восьми таких микросхем. Управление микросхемами осуществляется с помощью внутренних регистров конфигурации и управления. С помощью этих же регистров можно включить автоматическую инверсию для каждой входной линии порта A и B.

Описание выводов

Назначение выводов микросхем MCP23017 и MCP23S17 приведено в таблице 1.

ПРОТОКОЛ ОБМЕНАС МИКРОСХЕМАМИ

Обращение к микросхемам по последовательному интерфейсу осуществляется путём передачи нескольких байт. Первый байт несёт информацию о коде операции, включающем в себя адрес микросхемы и режим обращения (чтение или запись). Второй передаваемый байт содержит адрес внутреннего регистра микросхемы. Третий байт содержит байт данных.

Микросхема МСР23017 с интерфейсом I²С поддерживает 7-разрядную адресацию. Восьмой разряд данных в управляющем байте определяет режим обращения к микросхеме. Он имеет обозначение R/W и инициирует режим чтения (R) или записи (W) при установке соответственно уровня лог. 1 или лог. 0 в этом разряде. Передача данных на шине всегда начинается со стартового условия S и заканчивается стоповым условием P, которые показаны на рисунке 2.

Для подтверждения приёма данных используется девятый бит квитирования, имеющий название АСК. Микросхема МСР23S17 с интерфейсом SPI поддерживает байтовый обмен данными и имеет вход выбора кристалла СS, наличие низкого уровня сигнала на котором разрешает обращение к ней. Формат управляющего байта данных для интерфейса I²С представлен на рисунке 3, а для интерфейса SPI – на рисунке 4.

Как видно из рисунков, адрес микросхем состоит из двух частей – неизменной части 0100, представляющей собой старшую часть двоично-

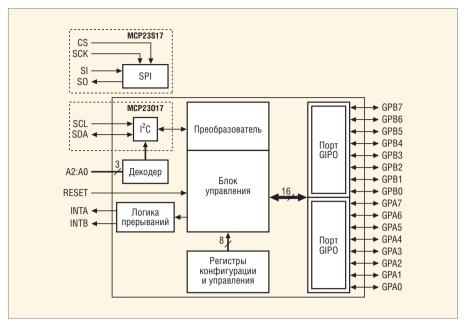


Рис. 1. Архитектура микросхем MCP23017 и MCP23S17

го адреса, и переменной младшей части адреса, определяемой состоянием разрядов A2, A1 и A0. При сов-

падении значения этих разрядов адреса и значения сигналов, установленных на адресных выводах

Таблица 1. Назначение выводов микросхем MCP23017 и MCP23S17

| | Тип корпуса | | | | | | | |
|---------------|----------------------------|----|---------------|--------------------------------------------------------------------------------------------------------|--|--|--|--|
| Имя вывода | PDIP/ SOIC/ QFN SSOP | | Тип вывода | Описание | | | | |
| GPB0 | 1 | 25 | I/O | Двунаправленный цифровой вывод 0 порта В | | | | |
| GPB1 | 2 | 26 | I/O | Двунаправленный цифровой вывод 1 порта B | | | | |
| GPB2 | 3 | 27 | I/O | Двунаправленный цифровой вывод 2 порта B | | | | |
| GPB3 | 4 | 28 | I/O | Двунаправленный цифровой вывод 3 порта В | | | | |
| GPB4 | 5 | 1 | I/O | Двунаправленный цифровой вывод 4 порта В | | | | |
| GPB5 | 6 | 2 | I/O | Двунаправленный цифровой вывод 5 порта В | | | | |
| GPB6 | 7 | 3 | I/O | Двунаправленный цифровой вывод 6 порта В | | | | |
| GPB7 | 8 | 4 | 1/0 | Двунаправленный цифровой вывод 7 порта B | | | | |
| VDD | 9 | 5 | Р | Питание | | | | |
| VSS | 10 | 6 | Р | Земля | | | | |
| NC/CS | 11 | 7 | I | Для MCP23017 — не используется, для MCP23S17 — выбор кристалла | | | | |
| SCL/SCK | 12 | 8 | I | Вход частоты синхронизации | | | | |
| SDA/SI | 13 | 9 | 1/0 | Для MCP23017 — последовательные двунаправленные данные, для MCP23S17 — последовательные входные данные | | | | |
| NC/SO | 14 | 10 | 0 | Для MCP23017 – не используется, для MCP23S17 – последовательные выходные данные | | | | |
| A0 | 15 | 11 | I | Адресный вход 0 | | | | |
| A1 | 16 | 12 | I | Адресный вход 1 | | | | |
| A2 | 17 | 13 | I | Адресный вход 2 | | | | |
| -RESET | 18 | 14 | I | Сброс | | | | |
| INTB | 19 | 15 | 0 | Выход прерывания порта В | | | | |
| INTA | 20 | 16 | 0 | Выход прерывания порта А | | | | |
| GPA0 | 21 | 17 | 1/0 | Двунаправленный цифровой вывод 0 порта А | | | | |
| GPA1 | 22 | 18 | 1/0 | Двунаправленный цифровой вывод 1 порта А | | | | |
| GPA2 | 23 | 19 | 1/0 | Двунаправленный цифровой вывод 2 порта А | | | | |
| GPA3 | 24 | 20 | 1/0 | Двунаправленный цифровой вывод 3 порта А | | | | |
| GPA4 | 25 | 21 | 1/0 | Двунаправленный цифровой вывод 4 порта А | | | | |
| GPA5 | 26 | 22 | 1/0 | Двунаправленный цифровой вывод 5 порта А | | | | |
| GPA6 | 27 | 23 | 1/0 | Двунаправленный цифровой вывод 6 порта А | | | | |
| GPA7 | 28 | 24 | I/O | Двунаправленный цифровой вывод 7 порта А | | | | |

Условное обозначение: I – ввод, O – вывод, P – питание

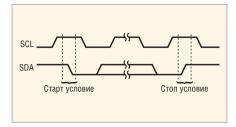


Рис. 2. Передача данных на шине

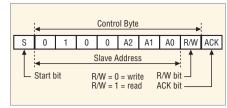


Рис. 3. Формат управляющего байта данных для интерфейса I²C

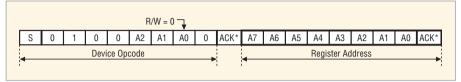


Рис. 5. Формат первого и второго байтов для интерфейса I2C

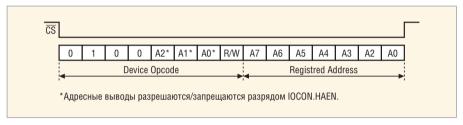


Рис. 6. Формат первого и второго байтов для интерфейса SPI

микросхемы, последняя будет откликаться на него.

Адресация внутренних регистров микросхем производится с помощью адреса, передаваемого во втором байте. Формат первого и второго байтов

для интерфейсов I^2C и SPI представлен на рисунках 5 и 6 соответственно.

Описание регистров

Микросхемы MCP23017 и MCP23S17 имеют 11 регистров конфигурирова-

Таблица 2. Адресация регистров микросхем MCP23017 и MCP23S17

| 8-pa3 | рядный режим | 16-разрядный режим | | | | |
|--------------|----------------------|--------------------|----------------------|--|--|--|
| имя регистра | адрес регистра (hex) | имя регистра | адрес регистра (hex) | | | |
| ими регистра | IOCON.BANK = 0 | ими регистра | IOCON.BANK = 1 | | | |
| IODIRA | 00 | IODIRA | 00 | | | |
| IPOLA | 01 | IODIRB | 01 | | | |
| GPINTENA | 02 | IPOLA | 02 | | | |
| DEFVALA | 03 | IPOLB | 03 | | | |
| INTCONA | 04 | GPINTENA | 04 | | | |
| IOCON | 05 | GPINTENB | 05 | | | |
| GPPUA | 06 | DEFVALA | 06 | | | |
| INTFA | 07 | DEFVALB | 07 | | | |
| INTCAPA | 08 | INTCONA | 08 | | | |
| GPIOA | 09 | INTCONB | 09 | | | |
| OLATA | 0A | IOCON | 0A | | | |
| IODIRB | 10 | IOCON | 0B | | | |
| IPOLB | 11 | GPPUA | 0C | | | |
| GPINTENB | 12 | GPPUB | 0D | | | |
| DEFVALB | 13 | INTFA | 0E | | | |
| INTCONB | 14 | INTFB | 0F | | | |
| IOCON | 15 | INTCAPA | 10 | | | |
| GPPUA | 16 | INTCAPB | 11 | | | |
| INTFB | 17 | GPIOA | 12 | | | |
| INTCAPB | 18 | GPIOB | 13 | | | |
| GPIOB | 19 | OLATA | 14 | | | |
| OLATB | 1A | OLATB | 15 | | | |

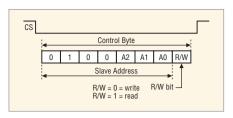


Рис. 4. Формат управляющего байта данных для интерфейса SPI

ния и управления для порта A и 11 регистров для порта В. Адресовать эти регистры можно двумя способами, определяемыми состоянием в регистре ІОСОN разряда под названием ВАNК с условной записью ІОСОN.ВАNК. Если ІОСОN.ВАNК = 0, то адреса регистров порт A и В являются спаренными. Например, регистр ІОДІКА порта А имеет адрес 00h, а регистр ІОДІКВ порта В имеет адрес 01h, и т.д. При этом все 22 регистра доступны в диапазоне адресов от 00h до 15h.

Если IOCON.BANK = 1, адреса регистров порт А и В отделены. Регистры, связанные с портом А, отображены на адреса 00h - 0Ah, а регистры, связанные с портом В, отображены на адреса 10h - 1Ah. Например, регистр IODI-RA порта A имеет адрес 00h, а регистр IODIRВ порта В имеет адрес 10h. Таким образом, разряд IOCON.BANK обеспечивает режим 8-разрядного и 16-разрядного обращения к регистрам микросхем. В таблице 2 приведены оба варианта адресации регистров микросхем МСР23017 и MCP23S17. Данная организация регистров позволяет пользователю самостоятельно выбрать удобный режим адресации для обращения к ним из программы.

Рассмотрим назначение каждого из регистров. В таблице 3 отображены имена разрядов всех регистров микросхем для портов А и В. Следует обратить внимание на то, что названия регистров для портов А и В отличаются друг от друга лишь последней буквой. Кроме того, регистр IOCON является единым для обоих портов, хотя и имеет два адреса.

Регистр IODIR определяет направление данных каждого разряда порта ввода-вывода. Когда любой разряд IO7 – IO0 этого регистра установлен в единичное состояние, соответствующий вывод порта становится входом; когда данный разряд сброшен, соответствующий вывод становится выходом.

Регистр IPOL отвечает за инверсию полярности входов портов. Когда лю-

бой разряд IP7 – IP0 этого регистра установлен в единичное состояние, соответствующий вход порта инвертируется; когда данный разряд сброшен, соответствующий вход порта не инвертируется.

Регистр GPINTEN управляет формированием прерывания для каждого вывода порта. Если любой из его разрядов GPINT7 – GPINT0 установлен, соответствующий вывод сформирует прерывание при изменении своего состояния. Сброс этих разрядов регистра запрещает формирование прерывания при изменении состояния входов портов.

Регистр DEFVAL представляет собой регистр сравнения с разрядами портов и позволяет формировать прерывания для каждого вывода порта при несовпадении соответствующего разряда порта и разряда DEF7 – DEF0 данного регистра.

Регистр INTCON управляет реакцией входов порта на регистр сравнения для формирования прерывания. Если разряд IOC7 – IOC0 установлен, соответствующий вход порта сравнивается с соответствующим разрядом в регистре DEFVAL. Если разряд

Таблица 3. Имена разрядов регистров микросхем MCP23017 и MCP23S17

| | Адрес | Разряд | | | | | | | | Значение |
|----------|----------------|--------|--------|--------|--------|--------|--------|--------|--------|--------------|
| Регистр | IOCON.BANK = 1 | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 | после сброса |
| IODIRA | 00 | 107 | 106 | 105 | 104 | 103 | 102 | 101 | 100 | FFh |
| IPOLA | 01 | IP7 | IP6 | IP5 | IP4 | IP3 | IP2 | IP1 | IP0 | 00h |
| GPINTENA | 02 | GPINT7 | GPINT6 | GPINT5 | GPINT4 | GPINT3 | GPINT2 | GPINT1 | GPINT0 | 00h |
| DEFVALA | 03 | DEF7 | DEF6 | DEF5 | DEF4 | DEF3 | DEF2 | DEF1 | DEF0 | 00h |
| INTCONA | 04 | 10C7 | 1006 | I0C5 | 10C4 | 10C3 | 10C2 | I0C1 | 1000 | 00h |
| IOCON | 05 | BANK | MIRROR | SEQOP | DISSLW | HAEN | ODR | INTPOL | _ | 00h |
| GPPUA | 06 | PU7 | PU6 | PU5 | PU4 | PU3 | PU2 | PU1 | PU0 | 00h |
| INTFA | 07 | INT7 | INT6 | INT5 | INT4 | INT3 | INT2 | INT1 | INTO | 00h |
| INTCAPA | 08 | ICP7 | ICP6 | ICP5 | ICP4 | ICP3 | ICP2 | ICP1 | ICP0 | 00h |
| GPIOA | 09 | GP7 | GP6 | GP5 | GP4 | GP3 | GP2 | GP1 | GP0 | 00h |
| OLATA | 0A | OL7 | OL6 | OL5 | OL4 | OL3 | 0L2 | 0L1 | OL0 | 00h |
| IODIRB | 10 | 107 | 106 | 105 | 104 | 103 | 102 | 101 | 100 | FFh |
| IPOLB | 11 | IP7 | IP6 | IP5 | IP4 | IP3 | IP2 | IP1 | IP0 | 00h |
| GPINTENB | 12 | GPINT7 | GPINT6 | GPINT5 | GPINT4 | GPINT3 | GPINT2 | GPINT1 | GPINT0 | 00h |
| DEFVALB | 13 | DEF7 | DEF6 | DEF5 | DEF4 | DEF3 | DEF2 | DEF1 | DEF0 | 00h |
| INTCONB | 14 | 10C7 | 1006 | 10C5 | 10C4 | 10C3 | 10C2 | I0C1 | 1000 | 00h |
| IOCON | 15 | BANK | MIRROR | SEQOP | DISSLW | HAEN | ODR | INTPOL | - | 00h |
| GPPUB | 16 | PU7 | PU6 | PU5 | PU4 | PU3 | PU2 | PU1 | PU0 | 00h |
| INTFB | 17 | INT7 | INT6 | INT5 | INT4 | INT3 | INT2 | INT1 | INTO | 00h |
| INTCAPB | 18 | ICP7 | ICP6 | ICP5 | ICP4 | ICP3 | ICP2 | ICP1 | ICP0 | 00h |
| GPIOB | 19 | GP7 | GP6 | GP5 | GP4 | GP3 | GP2 | GP1 | GP0 | 00h |
| OLATB | 1A | OL7 | OL6 | OL5 | 0L4 | OL3 | 0L2 | OL1 | OL0 | 00h |

IOC7 – IOC0 сброшен, соответствующий вход порта сравнивается с его предшествующей величиной.

Регистр конфигурации IOCON содержит несколько разрядов для выбора конфигурации микросхемы:

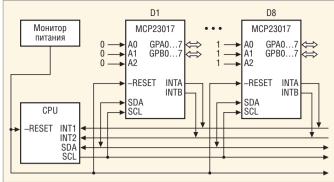
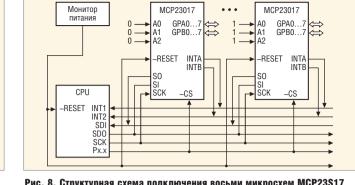


Рис. 7. Структурная схема подключения восьми микросхем MCP23017 к последовательному интерфейсу I²C



D1

Рис. 8. Структурная схема подключения восьми микросхем MCP23S17 к последовательному интерфейсу SPI

- разряд 7 (BANK) определяет адресацию регистров (см. выше);
- разряд 6 (MIRROR) управляет отражением разрядов порта на вход прерывания. Если он сброшен, прерывание на выводе INTA формируется от порта A, а прерывание на выводе INTB формируется от порта В. Если данный разряд установлен, прерывание на выводах INTA и INTB формируется от любого из портов;
- разряд 5 (SEQOP) управляет автоматическим инкрементом адреса для режима последовательных операций. Если он сброшен, автоинкремент отключен, если установлен автоинкремент включен. Это позволяет записывать и читать данные в один и тот же регистр, не указывая каждый раз его адрес, а также производить запись и чтение последовательно во все регистры, указав лишь адрес первого регистра;
- разряд 4 (DISSLW) позволяет контролировать скорость изменения сигнала SDA. Если он установлен, скорость изменения сигнала SDA не контролируется, если сброшен контролируется;
- разряд 3 (НАЕN) разрешает аппаратную адресацию (только для MCP23S17). Если он установлен, аппаратная адресация разрешена, а если сброшен – запрещена;
- разряд 2 (ODR) позволяет конфигурировать вывод прерывания как открытый сток, если он установлен.
 Если этот разряд сброшен, активный уровень вывода прерывания определяется разрядом полярности INTPOL;
- разряд 1 (INTPOL) определяет активный уровень вывода прерывания. Когда он установлен, активный уровень высокий, когда сброшен активный уровень низкий;

 разряд 0 не используется и всегда читается как ноль.

Регистр GPPU служит для подключения к входам портов подтягивающих к источнику питания резисторов 100 кОм. Когда любой разряд из PU7 – PU0 этого регистра установлен в единичное состояние, соответствующий вывод порта подключается к подтягивающему резистору; когда данный разряд сброшен, соответствующий вывод порта отключается от резистора.

Регистр INTF отражает факт возникновения прерывания от выводов порта, которые сконфигурированы с помощью регистра GPINTEN. Установленный разряд этого регистра указывает, что соответствующий вход порта вызвал прерывание. Этот регистр предназначен только для чтения. Запись данных в этот регистр игнорируется.

Регистр захвата прерываний INT-CAP позволяет определить уровень возникновения прерывания – 0 или 1. Этот регистр только читается и обновляется аппаратно во время возникновения прерывания. Регистр останется неизменным, пока прерывание не будет очищено с помощью чтения регистра INTCAP или GPIO.

Регистр GPIO отражает значение порта. Чтение из этого регистра считывает порт. Запись в этот регистр модифицирует регистр OLAT.

Регистр блокировки OLAT обеспечивает доступ к выходному буферу. Чтение из этого регистра заканчивается чтением буфера, а не самого порта. Запись в этот регистр модифицирует выходной буфер, который изменяет выводы, сконфигурированные в качестве выходов.

Конструкция

Конструктивно микросхемы могут быть изготовлены в одном из четырёх типов корпусов. Следует обратить внимание на очень удачное расположение выводов микросхем, которое позволяет разрабатывать простую трассировку для печатной платы. Чертежи корпусов с указанием размеров можно найти на интернет-странице производителя микросхем www.microchip.com.

D8

Схемотехника применения

На рисунке 7 показана структурная схема подключения восьми микросхем МСР23017 к последовательному интерфейсу I²C. В качестве управляющего устройства здесь выступает процессор СРU. Аналогичная схема подключения восьми микросхем МСР23S17 к последовательному интерфейсу SPI представлена на рисунке 8.

Как видно из представленных схем, первая из них – с последовательным интерфейсом I²C – заметно проще. Однако следует помнить, что тактовая частота данного интерфейса не превышает 1,7 МГц. Более сложная схема с последовательным интерфейсом SPI позволяет работать на частоте до 10 МГц.

ЗАКЛЮЧЕНИЕ

Поскольку стоимость описанных микросхем составляет около 1 долл. США, они хорошо конкурируют с другими микросхемами подобного типа. А простота их применения и удачное для трассировки платы расположение выводов делает их использование предпочтительным. Если требуется преобразовать последовательный порт в один параллельный байт, можно воспользоваться ранее выпущенными микросхемами МСР23008 и МСР23S08 этой же фирмы, имеющими один 8-рарядный порт ввода-вывода.

Новости мира News of the World Новости мира

Датчик угла поворота для коммутации бесщёточных двигателей постоянного тока

Фирма Austriamicrosystems расширяет свой ассортимент изделий магнитным датчиком угла поворота AS5134. Характеристики AS5134 соответствуют AEC-Q100, датчик предназначен специально для работы в температурном диапазоне до 150°C. При разрешении 8,5 разрядов AS5134 способен различать 360 положений на полном обороте в 360 градусов. При этом угловое положение может опрашиваться через последовательный или ШИМ-интерфейс. Дополнительно имеются три различно программируемых выхода приращений, один из которых выдаёт трёхфазный сигнал коммутации для бесщёточных двигателей постоянного тока.

Ещё одним свойством является программирование от 1 до 6 пар полюсов. AS5134 может работать в режиме сбережения энергии с потреблением менее 1,5 мА при времени переключения в нормальный режим 250 мкс. Функциями AS5134 являются программирование нулевого положения, определённого пользователем, диагностика корректного позиционирования магнитов и способность распознавания перерывов питания.

www.austriamicrosystems.com

Renesas R8C/Tiny для систем управления двигателями

Фирма Renesas Technology Europe сообщает о наличии специализированных стандартных продуктов (ASSP) в серии 16-разрядных микроконтроллеров R8C/Tiny. Они пригодны в качестве решений для простых систем управления двигателями, систем освещения и небольших приборов. Всего выпущено четыре группы элементов: R8C/2E-2F и R8C/2K-2L. Группы R8C/2E и /2F имеют



32 контакта и оснащены Flash-памятью 8 или 16 Кб. Спектр аналоговых функций включает в себя аналого-цифровые и цифро-аналоговых преобразователи, два канала сравнения, последовательные UART-I/O-функции, а также 8-разрядный и 16-разрядный таймер.

www.vectorfields.com

Танталовые конденсаторы с интегрированной защитой

Танталовые конденсаторы семейства ТАW фирмы AVX имеют защиту, включенную последовательно с ёмкостью, которая предотвращает короткое замыкание при выходе конденсатора из строя. Когда



ток, протекающий через конденсатор, превышает номинальный ток схемы защиты, конденсатор самостоятельно отключается, приобретая при этом сопротивление более 10 МОм. Конденсаторы не содержат свинец и соответствуют требованиям директивы RoHS.

www.avx.com

Широкополосный усилитель с напряжением питания 1,8 В

Компания Infineon представляет малошумящий широкополосный усилитель BGA728L7. По утверждению производителя, он является первым в мире малошумящим усилителем для мобильных ТВ-приложений, поддерживающим напряжения питания 1,8; 2,8; а также 3.3 В. Он спроектирован для диапазонов VHFIII, UHF и L. Кроме этого, он является предварительным телевизионным усилителем для мобильных приложений, который имеет два режима работы: высокое и низкое усиление. При слабых сигналах BGA728L7 в режиме высокого усиления усилитель повышает входную чувствительность за счёт коэффициента шума, равного 1,4 дБ, а также высокого усиления, равного 16 дБ. При мощных входных сигналах BGA728L7 может переключаться в режим низкого усиления, обеспечивая



при этом повышенную линейность при потребляемом токе 0,5 мА.

www.infineon.com/rfmmic

Оптрон в миниатюрном корпусе

Компания Toshiba Electronics Europe представляет миниатюрный фотооптрон, характеризующийся напряжением изоляции 3,75 кВ и скоростью передачи 50 Мб/с. Оптрон TLP117 содержит в корпусе MFSOP6 размером 4,4 × 3,6 × 2,5 мм инфракрасный GaAlAs-светодиод и фотодетектор с высоким коэффициентом усиления. Элемент работает с номинальным напряжением 5 В, максимальный потребляемый ток составляет 5 мА. Внутреннее экранирование гарантирует устойчивость к синфазным помехам ин-



тенсивностью не менее 10 кВ/мкс. TLP117 соответствует всем международным стандартам и гарантирует работоспособность в температурном диапазоне –40...105°C.

www.toshiba-components.com

DC/DC-преобразователи с входным напряжением 10...36 В

Фирма Vicor расширяет своё предложение DC/DC-преобразователей семейством Maxi 28 V с входным диапазоном 10...36 В. Модули выдают восемь различных выходных напряжений в диапазоне 3,3...48 В при максимальной мощности 200 Вт и имеют четыре различных рабочих температурных диапазона вплоть до –55°C.

www.vicoreurope.com