

Što se do sada pojavilo na Z1-mu? ↓

2004. ① POTPROGRAM ZA FRISC ② POTPROGRAM ZA ARM
③ PROGRAM ZA ARM (RTC + GPIO + IRQ)

2007. ① PROGRAM ZA FRISC (UUT, BUJ VANJSKA JEDINICA)
② PROGRAM ZA ARM ③ PROGRAM ZA ARM (RTC + GPIO + FIQ)

2008. ① PROGRAM ZA FRISC (2 UUT + 2 BUJ) ② 2 POTPROGRAM
ZA ARM ③ PROGRAM ZA ARM (RTC + GPIO + FIQ) +
POTPROGRAM

2009. ① PROGRAM ZA FRISC (DMA: /INT0, BUJ, UUT) → ^{PREKIDNI} POTPROGRAM.
② PROGRAM ZA ARM (RTC + GPIO + IRQ) ③ PROGRAM ZA ARM
(FIQ PREKIDI) ④ POTPROGRAM ZA ARM

2010. ① POTPROGRAM ZA FRISC ② ODSTJAK PROGRAMA ZA ARM
③ 3 POTPROGRAMA ZA ARM (GPIO) ④ PROGRAM + PREKIDNI
POTPROGRAM ZA ARM (RTC) ⑤ PREKIDNI POTPROGRAM
ZA ARM (FIQ)

2011. ① POTPROGRAM ZA FRISC (DMA + BUJ + 2 UUT) + GL. PROGRAM
② PROGRAM I POTPROGRAM ZA ARM ③ PROGRAM ZA
ARM (RTC + GPIO + FIQ)

Teorija: pretvorba brojeva + predviđanje prostiranja

hazardi

naredbe → koliko ciklusa traju

stog → spremanje i čitanje

pretvorbe

koji su ulazni / izlazni / dvostrani priključci (način rada)

sabirnice

grananja (metode)

izvođenje naredbi

pisanje potprograma: čitanje adresa i podataka u registrima

bistabilni stanja

vrste arhitekture

razine struktura (i za FEISC i za ARM)

OT brojilo

pretvaranje adresa iz radne u privremu memoriju

stanje zastavica poslije izvršavanja naredbe

Harvardska i Von Neumannova arhitektura

PIO sklop (4 načina rada)

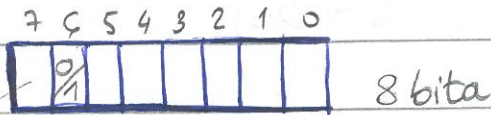
prelazi kod FEISC-a (vrste i adrese)

prelazi kod ARM-a (vrste i adrese)

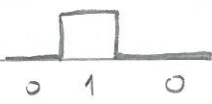
tražanje clocka kod sabirnice

13.6.2012.god.

SPAJANJE TERMOMETRA NA PIO



iznos temperature



KADA G.BIT POSTAVI u 1 => šalje se impuls

ČITA se podatak (temperatura)

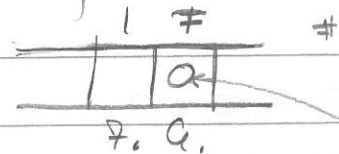
0/1 : temp. očitana

① GPIO i RTC * A VRATA

f = 128 Hz t = 5 s (očitati temp. i zapisati u mem od adr 500₁₀)

FIQ

$$1000\ 0000_2 = 128_{10} \Rightarrow N = 5\ 000\ 0000_{10}$$



ORG 0

B GLAVNI

ORG 1C ; adr od FIQ-a

PREBIDNI

LDR R2, GPIO

LDR R3, RTC

STR R0, [R3, #8]

; prazniti G. bit!

LDR R0, [R2, #0]

CECAT
ako G. bit
ne, postavi
1!

ANDS R0, R0, #7.B 01000 000

BEQ CECAT

GLAVNI

MOV R1, #5 < 8 ; u memoriji

LDR R2, GPIO

LDR R3, RTC

MRS R0, CPSR

BIC R0, R0, #40

MRS CPSR_C, R0

adresa pod,
u memoriji
analogni
prekidač

MOV R0, #7.B 1000 0000

STR R0, [R0, #

MOV R0, #5 < 7

STR R0, [R3, #4]

MOV R0, #1

STR R0, [R3, #10]

VRATA
(7)

LDR R0, [R2, #0]

BIC R0, R0, #000

STRB R0, [R1], #1

; post 7. bit u 1

ORR R0, R0, #1B10000000

STE R0, [R2, #0]

; slanje impulsa

BIC R0, R0, #80

STE R0, [R2, #0]

MOV R0, #0

STR R0, [R3, #0C]

SUBS PC, LR, #4

MOV R0, #0

STR R0, [R3, #0C]

P B P

GPIO DW 0FFFFFF0000

RTC DW 0FFFFFF1000

BITNO

A 7.

5.

STM $n+1$ PERIOD $n=3$

ldr: STMIA R13, {R0, R1, R2}

4 TAKTA

BEQ DALJE

neima skokovca

1 TAKT

→ ujet ispravljen

3 TAKTA

ARM 7, ARM 9 (RAZLIKA)!

PREDVIĐANJE GRANANJA !!

39. sloja

A 8 MEMORIJSKI SUSTAVI

34. sloja

* metoda preplitanja i direktno → ubrzavanje memorije
skupovna asocijativnost
puna asocijativnost

PISANJE BROJEVA

ARM

#

#12 00 → #12 L8

$n=2$ broj nula

$m=2 \cdot 4 = 8$ koliko

gu
mif tmm
yeb.

NAREDBE

ADD R0, R1, R2

FRISC

$R2 = R0 + R1$

ARM

$R0 = R1 + R2$

FRISC

LOAD R0, (R1)

ARM

LDR R0, [R1]

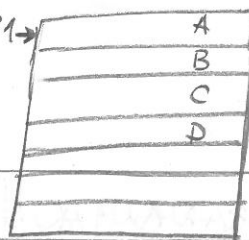
LDR R0, [R1] $R0 \leftarrow [R1]$

LDR R0, [R1, #4] $R0 \leftarrow [R1+4]$, $R1 = R1$

LDR R0, [R1, #4]! $R0 \leftarrow [R1+4]$, $R1 = R1 + 4$

LDR R0, [R1], #4 $R0 \leftarrow [R1]$, $R1 = R1 + 4$

1. R1 →



R2=B

R3=C

R4=D

LDM 1B R1, {R2, R3, R4}

FRISC CMP R1, 0

ARM CMP R1, #0

FRISC SHR R0, 4, R1 (dijeljenje sa 2^4)

ARM MOV R1, R0, LSR #4

FRISC SHL R0, 4, R1 (množenje sa 2^4)

ARM MOV R1, R0, LSL #4

FRISC PETLJA SUB R0, 1, R0

...
JR_NZ PETLJA

ARM PETLJA SUBS R0, R0, #1

...
BNE PETLJA

BRISANJE BITOVA

FRISC AND R0, %B 11101001

ARM BIC R1, R0, #%B 11101001

ISPITIVANJE PAROSTI

TRISC SHR R0, 1, R1 in ROT
JR_NC PARAN

ARM MOVS R1, R0, LSE #1
BCC PARAN

DEFINIRANJE SIOGA

MOVE 10 000, R7
MOV R13, #1<16

SPREMANJE I SKIDANJE SA SIOGA

TRISC PUSH R0
POP R0

ARM STR R0, [R13, #-4]! } čitanje
STMTD R13!, {R0, R1, ...} } sa stoga

LDR R0, [R13], #4 }
LDMFD R13!, {R0, R1, ...} } pisanje na stogu

TRISC LOAD R0, (SP+0c)

ARM LDR R0, [R13, #0c]

*POZIV POTPROGRAMA *POVRATAK

TRISC CALL POTP RET

ARM BL POTP MOV PC, LR

FEISC

INT 1

MOVE %B 1010 0000, SR

ARM

OMOG. LOG. PREKIDA za #

MRS R0, CPSR

BIC R0, R0, #80

MSR CPSR_C, R0

VANJSKE JEDINICE

UVJETNA VANJSKA JEDINICA

CERAJ

LOAD R0, (UJBS)

AND R0, 1, R0

JR_Z CERAJ

} proučena spremnosti

LOAD R0, (UJPOD)

STORE R0, (UJBS)

PREKIDNA VANJSKA JEDINICA

STORE R0, (UJPP) prihvati prekidu

STORE R0, (UJKP) 3. lok. kraj prekidu

'OEG 8

JR PREKIDN1

RET