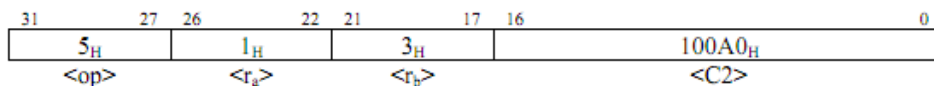


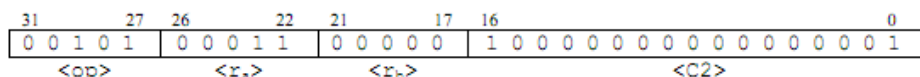
1. MI 2001/2002.

4. Protočna upravljačka jedinica procesora neka se sastoji od 5 tipičnih protočnih segmenata. Navedite te tipične protočne segmente i ukratko opišite njihovu funkciju. Uz pretpostavku sljedećih vremena obrade u segmentima: $t_{S1}=15\text{ns}$, $t_{S2}=10\text{ns}$, $t_{S3}=17\text{ns}$, $t_{S4}=t_{S5}=15\text{ns}$, izračunajte efektivno vrijeme obrade za $N \gg M$. (3 boda)
5. Instrukcija procesora SRISC la (load address) prikazana je na slici. Označene su vrijednosti i značenja pojedinih polja u instrukcijskoj riječi. Uz pretpostavku da je sadržaj registra R3 jednak 05000005_H , odredite posljedice izvođenja ove instrukcije. (4 boda)



1. MI 2002/2003.

4. Instrukcija procesora SRISC la (load address) koja računa adresu operanda, ali umjesto dohvata operanda pohranjuje izračunatu vrijednost u $R[r_a]$ ima za naš slučaj ovakav format:



Odredite sadržaje registara na koje ova instrukcija utječe. (4 boda)

5. Slika prikazuje Ganttov dijagram za protočni model procesora koji ima 5 protočnih segmenata:

Protočni segmenti							
WB					1	2	3
ME				1	2	3	4
EX			1	2	3	4	5
ID		1	2	3	4	5	6
IF	1	2	3	4	5	6	7
	ΔT	ΔT	ΔT	ΔT	ΔT	ΔT	ΔT
	vrijeme						

Nacrtajte jednostavan model protočnosti, izračunajte vrijeme obrade i odnos između vremena potrebnog za efektivno izvođenje jedne instrukcije u neprotočnoj strukturi i u protočnoj strukturi. Neka je $t_1 = t_2 = t_3 = t_4 = t_5 = t_s = 10\text{ ns}$ za protočnu organizaciju, a vrijeme potrebno za izvođenje instrukcije u neprotočnoj izvedbi neka je $t_{NE} = t_1 + t_2 + t_3 + t_4 + t_5 = 5 t_s$. Pretpostavite da je broj instrukcija koje se izvode $N = 10^7$. (3 boda)

1. MI 2003/2004.

4. (3 boda) Pretpostavite da je zbrajalo za brojeve s pomičnim zarezom ostvareno kao protočna jedinica sa sljedećim protočnim segmentima: *Oduzimanje eksponenta* (vrijeme obrade: 40 ns), *Poravnavanje mantise* (vrijeme obrade: 70 ns), *Zbrajanje* (vrijeme obrade: 50 ns) i *Normalizacija* (vrijeme obrade: 80 ns). Pretpostavite da takva protočna jedinica izvodi operaciju za $N = 10000$ parova operanada.
- Ocijenite efektivno vrijeme obrade za jedan par operanada.
 - Ocijenite faktor ubrzanja $S_P = \frac{T}{T_P}$ gdje je T vrijeme obrade za neprotočnu strukturu (zbroy svih vremena sklopovlja za operaciju zbrajanja), a T_P vrijeme obrade za protočnu izvedbu jedinice. *Opaska:* U ovoj ocjeni pretpostavite da $N \rightarrow \infty$.
5. (3 boda) Modificirajte upravljačku jedinicu za računalo sa skupom od osam instrukcija tako da pridodate devetu instrukciju koja je tako složena da zahtijeva $12 \Delta T$ za cijeli instrukcijski ciklus i dodatne upravljačke signale c_i , gdje $i > 12$. Nacrtajte strukturu tako modificirane upravljačke jedinice i označite sve nužne preinake koje ta dodatna instrukcija zahtijeva, uključujući i onu kojom se izbjegava izvođenje nepotrebnih perioda. Pretpostavite da sve ostale instrukcije zahtijevaju $8 \Delta T$.

2. MI 2003/2004.

4. (3 boda) Za računalno koje koristi virtualni memorijski sustav imamo sljedeće podatke:

- sekundarna memorija kapaciteta 16 G bajtova;
- primarna (radna) memorija kapaciteta 256 M bajtova;
- stranica kapaciteta 4096 bajtova;
- adresna zmatost memorije je bajt;
- sustav koristi potpuno asocijativno preslikavanje.

Uz pretpostavku da je sustav jednokorisnički, treba odrediti:

- format virtualne adrese;
- format fizičke adrese;
- broj bločnih priključaka;
- veličinu tablice koja podržava adresnu translaciju (uz pretpostavku jednostavne izvedbe tablice).

Analizom nad grupom ispitnih programa pokazalo se da je omjer promašaja 0,6%, a pri tomu je bilo ukupno $2,8 \cdot 10^6$ referenciranja. Odredite broj pogodaka za gornje podatke.

1. MI 2004/2005.

2. (4 boda) Instrukcija $la\ r7, 32$ (la – load address) ima format prikazan na slici desno. Odredite promijenjene sadržaje registara u programskom modelu SRISC-a.

31	27	26	22	21	17	16	0
5 ₁₀	00111	00000	32 ₁₀				
op	ra	rb	c2				

Isto to napravite za instrukciju $la\ r7, 32$ ($r5$).

Napomena: Početni sadržaj registra $R[r5]$ neka je 5_{10} .

4. (4 boda) Za model protočne strukture dubine 7 sa sljedećim karakteristikama:

$$t_{S1} = t_{S2} = t_{S3} = 40\text{ ns}$$

$$t_{S4} = t_{S5} = t_{S6} = t_{S7} = 45\text{ ns}$$

za $N=10000$ identičnih operacija odredite faktor ubrzanja obrade $S_p=T/T_p$, gdje je T vrijeme potrebno za obradu u neprotočnoj strukturi jednakih značajki, a T_p vrijeme potrebno za obradu u protočnoj strukturi.

1. MI 2005/2006.

4. (4 boda) Protočna instrukcijska struktura procesora sastoji se od sljedećih pet protočnih segmenata:

⌋ ⌋
Slika uz zadatak 1

- IF – vrijeme dohvaćanja instrukcije 16 ns
- ID – vrijeme dekodiranja 10 ns
- EX – vrijeme izvršavanja aritmetičke ili logičke operacije / računanja efektivne adrese 16 ns
- ME – vrijeme pristupa memoriji 18 ns
- WB – vrijeme upisivanja rezultata 16 ns

Pretpostavite da se izvršava program od 12.000 instrukcija i da nema resursnih, upravljačkih i podatkovnih hazarda

- Izračunajte efektivno vrijeme potrebno za izvođenje jedne instrukcije
- Ocijenite faktor ubrzanja u odnosu na neprotočnu jedinicu koja zahtijeva 76 ns za instrukcijski ciklus.

2. MI 2007/2008

3. (3 boda) Za procesor SRISC i instrukcije

ld ra, C2 (rb) i la ra, C2 (rb)

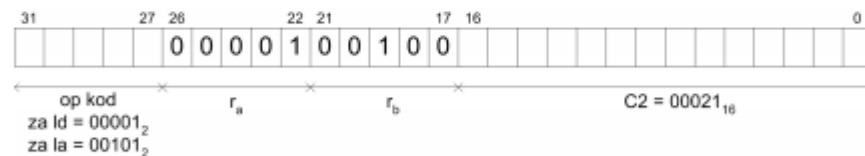
čiji je format prikazan na slici 3. pri čemu je operacijski kod za instrukciju 00001 a za la 00101, odredite:

- efektivnu adresu (**izrazite je heksadekadno**) koju koristi instrukcija ld te označite registar ili registre opće namjene koji mijenjaju sadržaje tijekom izvođenja instrukcije;
- promjene sadržaja registra (ili registara) opće namjene koje izaziva instrukcija la.

Nove vrijednosti sadržaja registra **označite heksadekadno**.

Sadržaj registara programskog modela SRISC je (neposredno prije izvođenja jedne ili druge instrukcije):

(r0) = 00 00 AA AA (heksadekadno)
 (r1) = 00 00 00 01
 (r2) = 00 00 00 02
 (r3) = 00 00 00 03
 (r4) = 00 00 00 04
 (r5) = 00 00 00 06
 (r6) = 00 00 00 07
 (r7) = 00 00 00 08
 (r8) = 00 00 00 09
 (r9) = 00 00 00 0A
 ...
 (r31) = 00 00 00 F0



Slika 3: format instrukcije ld i la za SRISC.

4. (4 boda) Protočna sinkrona dinamička instrukcijska struktura sastoji se od 8 protočnih segmenata. Vremena obrade u pojedinim segmentima su:

$$\begin{aligned}
 t_1 &= t_2 = t_3 = t_4 = 8 \text{ ns} \\
 t_5 &= 10 \text{ ns} \\
 t_6 &= t_7 = t_8 = 9,5 \text{ ns.}
 \end{aligned}$$

Izvodi se $N_1 = 10\,000$ instrukcija jednog tipa instrukcija. Nakon toga dinamička protočna struktura se rekonfigurira za potrebe izvođenja drugog tipa instrukcija kojih ima $N_2 = 20\,000$. Vrijeme potrebno za rekonfiguriranje protočne strukture je $T_r = 60 \text{ ns}$.

- Odredite efektivno vrijeme izvođenja jedne instrukcije u gornjoj mješavini instrukcija $T_{ef-proc}$ (Opaska: Konačni rezultat možete ostaviti u obliku razlomka)
- Odredite faktor ubrzanja $S = T_{naprot} / T_{ef-proc}$, gdje je T_{naprot} vrijeme obrade za neprotočnu strukturu nezavisno od tipa instrukcije i ono iznosi 64 ns .

(Opaska: Konačni rezultat možete ostaviti u obliku razlomka)

ZI 2007/2008

2. (3 boda) Kapacitet primarne memorije je 512 M bajta a kapacitet sekundarne memorije je 32 G bajta. Memorijski sustav računala temelji se na virtualnoj memoriji sa straničenjem u kojem je stranica veličine 4 K bajta. Odredite indeks ili indekse straničnih priključaka na koji se može priključiti stranica čija je virtualna adresa 6194305 (dekadno). Virtualni memorijski sustav koristi tehniku izravnog memorijskog preslikavanja.

ZI 2008/2009.

2. (15 bodova) Zadana je priručna memorija s osamelementnom asocijativnošću na računalu s 32-bitnim adresama. Zrnatost pristupa je 1B, kapacitet memorije je 8 kB, širina linije je 64 B, linije imaju po dva servisna bita (V,D).

Odrediti strukturu adrese, te ukupni broj bitova svake linije priručne memorije. U koji skup linija se smješta adresa 0x12345678?

Bonus. Navesti fiksni skup od 9 adresa, koji bi uz posebno neprikladan periodičan redosljed adresiranja rezultirao stalnim promašajima priručne memorije.

3. (5 bodova) Odrediti strukturu fizičkih i logičkih adresa u sustavu s 36-bitnim fizičkim i 32-bitnim logičkim adresama, ako veličina stranice iznosi 8kB.

Bonus. Neka se u memorijskom sustavu koristi i 4× asocijativan translacijski spremnik s 1024 zapisa. Koliki je potreban broj bitova za implementaciju cijelog translacijskog spremnika ako se u opisanu stranicu nalaze četiri servisna bita?

CIJELI 2. MI 09/10

ZI 2009/2010.

3. Zadana je sljedeća programska petlja u strojnom jeziku za računala arhitekture MIPS (\$s1, \$s3 i \$t0 predstavljaju registre opće namjene):

```
Loop:
    lw    $t0, 0($s1)    # load word
    addi  $t0, $t0, 25    # add immediate
    sw    $t0, 0($s1)    # store word
    addi  $s1, $s1, 4     # add immediate
    bne   $s1, $s3, Loop # branch if not equal
```

- Skicirati kod u C-u koji bi na klasičnom SISD procesoru mogao biti preveden u zadani strojni kod.
- Za petlju iz prethodnog pitanja prikazati kakav bi kod bio generiran za procesor s dvostrukim statičkim izdavanjem koji istovremeno može izvoditi:
 - jednu instrukciju tipa ALU/branch,
 - jednu instrukciju tipa load/store.

Pretpostaviti da se učitani registar ne može koristiti u instrukciji neposredno nakon instrukcije čitanja memorije. Odrediti CPI koji se postiže u tijelu petlje ako zane-marimo instrukcije nop.

- Pokušaj ponuditi raspored u kojem jedan prolaz kroz petlju troši samo četiri ciklusa.
- Pokušaj ponuditi raspored u kojem četiri prolaza kroz petlju troši osam ciklusa (BONUS).

4. Intelov procesor 80486 imao je 32-bitnu adresnu sabirnicu. Priručna memorija prvih modela tog procesora bila je četverostruko asocijativna, a sastojala se od 256 linija po 32 bajta. Odrediti omjer neto veličine te priručne memorije i ukupnog broja bitova potrebnih za njenu realizaciju, pod pretpostavkom minimalnog broja servisnih bitova.
-

5. Zadan je procesor s 8-bitnom adresnom i podatkovnom sabirnicom. Priručna memorija procesora je dvostruko asocijativna, a sastoji se od 8 linija po 8 bajta. Pretpostavimo da su sve linije priručne memorije zauzete, te da se u poljima oznaka linija nalaze sljedeći podatci (redosljed odgovara rastućim indeksima linija): [0, 1, 0, 2, 0, 3, 0, 2]

Pod pretpostavkom istog zadanog stanja priručne memorije, odrediti ishode (pogodak ili promašaj) sljedećih pristupa: \$a2, \$65, \$89, \$ca, \$54, \$30, \$bf, \$18.

6. Razmotrimo proces koji zauzima sljedeće lokacije virtualne memorije:

- adrese 0x00000000 - 0x00003490: program i statički podatci
- adrese 0xfffff234 - 0xffffffff: stog

Pretpostavimo da se proces izvodi na procesoru s dvorazinskim straničenjem (npr, Pentium I), pri čemu je struktura virtualne adrese kako slijedi:

- gornjih 10 bitova: indeks u straničnom imeniku,
- srednjih 10 bitova: indeks u straničnoj tablici,
- donjih 12 bitova: pomak unutar stranice.

Odrediti koliko memorije zauzimaju strukture za ostvarivanje adresnog preslikavanja straničenjem (stranični imenici i tablice), ako svaka stavka u straničnom imeniku odnosno straničnoj tablici zauzima 4B. Kolika je to ušteda u odnosu na linearnu straniču tablicu?