Zavod za elektroniku, mikroelektroniku računalne i inteligentne sustave

## Arhitektura računala 2

- 2. međuispit, problemski dio (60% bodova)
- 1. (15 bodova) Razmotrimo dvije različite implementacije iste instrukcijske arhitekture I<sub>1</sub> i I<sub>2</sub>, za koje su podatci prikazani tablicom:

	f	$CPI_A$	$CPI_B$	$CPI_C$	$\mathrm{CPI}_D$
$I_1$	$1,5\mathrm{GHz}$	1	2	3	4
$I_2$	2 GHz	2	2	2	2

U tablici f označava radnu frekvenciju, a  $CPI_X$  prosječni broj perioda za izvršavanje instrukcija iz razreda X.

- (a) Neka je zadan program s 10<sup>6</sup> instrukcija distribuiranih po razredima kako slijedi: razred A: 10%; razred B: 20%; razred C: 50%; razred D: 20%.
  - Koja implementacija će brže izvesti zadani program? Odrediti ukupan broj taktova, kao i globalni CPI u oba slučaja.
- (b) Pretpostavimo da možemo odabrati jedno od sljedeća dva poboljšanja za  $I_1$ : i)  $CPI_D=2$ , te ii)  $CPI_C=2$ . Koje bi od ta dva poboljšanja bilo opravdanije?
- 2. (10 bodova) Razmatramo poboljšanje računala na način da dodamo vektorsku procesnu jedinicu koja obavlja operacije nad vektorima od  $n_v$ =20 elemenata jednakom brzinom kao i konvencionalna procesna jedinica nad skalarima.

Definirajmo postotak vektorizacije  $p_v$  kao udio vremena proveden u operacijama koje bi potpuno iskorištavale resurse vektorske procesne jedinice.

Koliki bi morao biti  $p_v$  ako želimo ostvariti:

- (a) dvostruko ubrzanje u odnosu na skalarnu izvedbu
- (b) polovinu od maksimalnog ubrzanja u odnosu na skalarnu izvedbu
- (c) dvostruko ubrzanje u odnosu na skalarnu izvedbu, ali uz  $n_v$ =100
- 3. (10 bodova) Prikazati binarni kod instrukcije zbrajanja koja registar r23 umanjuje za 9.

Neka je poznato da operacijski kôd **\$de** zauzima 8 najznačajnijih bitova instrukcije. Kôdovi izvornog i odredišnog registra zauzimaju po 6 bitova, dok je za usputnu konstantu predviđeno 12 najmanje značajnih bitova instrukcije.

- 4. (5 bodova) Predloži instrukcijski format tipa RISC kojim bi se instrukcije iz osnovna tri razreda kodirale pomoću samo 16 bitova.
  - Usporedi prednosti i nedostatke takve instrukcijske arhitekture u odnosu na arhitekturu SRISC koja je prikazana na predavanjima.
- 5. (10 bodova) Zadan je 5-segmentni put podataka sa sljedećim trajanjem obrade po segmentima: IF: 150 ps; ID: 100 ps; EX: 125 ps; MEM: 150 ps; WB: 100 ps.

Odrediti latencije instrukcija ld, st, sub, te addi za slučaj neprotočne odnosno protočne izvedbe procesora.

6. (10 bodova) U zadanom programskom odsječku identificirati sve podatkovne hazarde (RAW, WAR, WAW).

```
lw r1, 40(r6)
add r6, r2,r2
sw r6,50(r1)
lw r5, -16(r5)
sw r5,-16(r5)
add r5, r5,r5
```