## 2. kontrolna zadaća iz Arhitekture i organizacije računala teorijski dio. 28.01.2002. Grupa A

Napomene: Obvezatno upisati ime i prezime na početku ispita. Zaokruživanje i odgovori moraju biti pisani tintom. Crteži i pomoćni račun može biti pisan i dobro čitljivom olovkom, na praznim dijelovima papira. U zadacima s ponuđenim odgovorima, zaokružuje se jedan odgovor. Točan odgovor donosi jedan pozitivan, a pogrešno zaokružen odgovor jedan negativan bod, jednako kao i bilo kakav ispravak (ukoliko nije zaokružen niti jedan odgovor nema negativnih bodova). Zadaci bez ponuđenih odgovora nemaju negativnih bodova. Ukupno vrijeme trajanja ispita je 120 min, a vrijeme za rješavanje teorijskog dijela ispita je maksimalno 30 min. Za prolaznu ocjenu potrebno je prikupiti najmanje 50% mogućih bodova iz svakog dijela ispita. (Ispitne zadatke sastavio prof. dr. sc. S. Ribarić.)

Ime i prezime:	, broj indeksa:	
. P		— •

- 1. Rekurzivno pozivanje potprograma (funkcija ili procedura) može se ostvariti uporabom:
  - a) Mehanizma koji se koristio u računalu PDP-8;
  - b) Sklopovske izvedbe FIFO strukture;
  - c) Stožnog mehanizma (LIFO + kazalo stoga);
  - d) Kombinacijom a) i c).
- 2. Sklopovski se stog dubine 32 16-bitnih riječi može realizirati najjednostavnije sa:
  - a) 32 16-bitna posmačna registra;
  - b) 16 32-bitnih posmačnih registara;
  - c) Inverznom 32-bitnom FIFO strukturom;
  - d) 16 16-bitnih posmačnih registara.
- 3. Kombinacijski sklop i brojilo po modulu n koji su pridodani sklopovskoj izvedbi stoga služe:
  - a) detekciji preliva i podliva stoga;
  - b) za ostvarivanje operacija PUSH i POP;
  - c) za detekciju preliva stoga;
  - d) za detekciju podliva stoga.
- 4. 8-instrukcijski model procesora ima brojilo sekvenci po modulu 8 zato što:
  - a) ima osam instrukcija;
  - b) zahtijeva 8 taktova signala vremenskog vođenja za najbrže instrukcije;
  - c) upravljačka jedinica za svaku instrukciju mora izdati osam upravljačkih signala;
  - d) zato što spore instrukcije zahtijevaju osam taktova signala vremenskog vođenja.
- 5. Kombinacijski sklop koji je središnja komponenta sklopovski realizirane jedinice 8-instrukcijskog procesora ima homogenu strukturu koje je ostvarena sa:
  - a) PLD;
  - b) PLA;
  - c) PAL;
  - d) kombinacijom PLA i PAL.
- 6. Uobičajeno je da stog realiziran programski raste prema:
  - a) rastućim adresama;
  - b) padajućim adresama;
  - c) rastućim ili padajućim adresama, po izboru korisnika, uporabom zastavice GS;
  - d) rastućim adresama u zavisnosti od položaja dna stoga.
- 7. Wilkesova izvorna shema mikroprogramirane upravljačke jedinice temelji na:
  - a) trima diodnima matricama A, B i C, gdje matrica C određuje polje povratne adresa CNA;
  - b) dvjema diodnimama matricama od kojih B određuje adresu sljedeće mikroinstrukcije;
  - c) poluvodičkim izvedbama triju nezavisnih matrica;
  - d) jednoj diodnoj matrici kojoj su pridruženi izlazi iz bistabila uvjeta.
- 8. Navedite osnovne tehnike uređivanja bitova u mikroriječi:
  - a.
  - b.
  - c.
  - d.
- 9. Faza signala vremenskog vođenja P(2) u modelu mikroprogramirane CPU rabi se za:
  - a) aktivnosti koje odgovaraju fazi "mikroizvrši";
  - b) aktivnostima koje odgovaraju fazi "mikropribavi";
  - c) aktivnostima koje odgovaraju fazi definiranja slijedeće adrese;
  - d) aktivnostima koje odgovaraju sklopu ZT.

10.	Obrada iznimke za procesor MC 68000 se odvija:  a) u korisničkom načinu rada;  b) u načinu rada tijekom kojeg se iznimka dogodila;  c) u nadglednom načinu rada;  d) u posebnom načinu rada koji je definiran stanjem EXCEP.
11.	Mikroprocesor MC 68000 ima slijedeća kazala stogova:  a) 16-bitno USP i 16-bitno SSP;  b) 32-bitno SSP;  c) 32-bitno USP i 32-bitno SSP;  d) 32-bitno USP i 16-bitno SSP.
12.	Povratak iz korisničkog načina rada u nadgledni (za MC68000) moguć je: a) samo uporabom povlaštene instrukcije koja zastavicu S postavlja u 1; b) samo iznimkom; c) samo resetiranjem procesora; d) samo izvođenjem instrukcije RTE.
13.	Napišite logičke jednadžbe za potpuno zbrajalo: S = C =
14.	Logičku operaciju I u modelu ALU na temelju standardnog pristupa oblikovanju ostvarujemo pomoću:  a) logičke funkcije Isključivo ILI; b) logičke funkcije ekvivalencije; c) logičkih funkcija NE i ILI; d) jednostavno sklopom I.
15.	Da bismo dobili kružni posmak za 6 mjesta uporabom bačvastog posmačnog sklopa treba: a) na ulaz A dovesti 32-bitni operand a na ulaz B 32 nule, a ulaz S treba imati vrijednost 6; b) na ulaz A dovesti 32 nule, na ulaz B 32-bitni operand a na ulaz S vrijednost 6; c) na ulaz A 32-bitni operand, na ulaz B isto taj 32-bitni operand a na ulaz S vrijednost 6; d) na ulaz A 32-bitni operand, na ulaz B isto taj 32-bitni operand a na ulaz S vrijednost 5.
16.	Bločni priključak priručne memorije (engl. Slot) je sastavljen od:
17.	i Za način preslikavanja pri smještanju blokova u priručnu memoriju koji se naziva <i>potpuno asocijativno preslikavanje</i> vrijedi:  a) blok iz glavne memorije može se smjestiti na bilo koji slobodni bločni priključak;  b) blok iz glavne memorije može se smjestiti samo na definirani podskup bločnih priključaka;  c) blok iz glavne memorije može se smjestiti samo na bločni priključak koji je određen sa $j = i \pmod{B_p}$ ;  d) blok iz glavne memorije može se smjestiti samo na bločni priključak koji je određen sa $j = 2^i/B_p$ .
18.	Navedite načine dijeljenja logičkog i fizičkog adresnog prostora na temelju promjenljivosti veličine bloka:  1.  2.  3.
19.	Osnovna značajka vektorskog prekida je:  a) vektor kojeg generira procesor i tako utvrđuje uzročnika prekida;  b) vektor kojeg generira uzročnik prekida i to tako da je svaki put vektor za 1 veći od prethodno generiranog vektora;  c) vektor kojeg generira uzročnik prekida i to tako da je on jednoznačan za svakog uzročnika;  d) vektor je pohranjen u brzoj memoriji procesora i aktivira se detekcijom zahtjeva za prekid.
20.	Ako se u korisničkom načinu pokuša izvesti instrukcija RTE (za MC 68000) onda će se dogoditi slijedeće: a) Instrukcija će se izvršiti ali će se nakon toga generirati iznimka; b) Instrukcija se neće niti započeti izvršavati jer će prevodilac detektirati neovlaštenu instrukciju; c) Instrukcija će izazvati resetiranje procesora; d) Instrukcija se neće izvršiti već će se generirati iznimka.