

1. U kakvom su odnosu radna frekvencija procesora f i rezultat na cjelobrojnem SPEC-ovom testu SPECint2000?

- (a) vrijednost SPECmarka ne ovisi o vrijednosti f -a
- ☒ (b) f je čimbenik performanse, a SPECmark pokazatelj
- (c) f je relevantniji pokazatelj performanse
- (d) SPECmark je čimbenik performanse, a f pokazatelj

2. Većina instrukcija arhitekture x86 podržava:

- ☐ (a) 0 memorijskih operanada
- ☒ (b) 1 memorijski operand
- (c) 3 memorijska operanda
- (d) 4 memorijska operanda

3. Čitanje registarskih operanada u tipičnoj RISC arhitekturi odvija se:

- ☒ (a) usporedno s dekodiranjem instrukcije
- (b) za vrijeme pribavljanja instrukcije
- ☐ (c) usporedno s pristupom podatkovnoj memoriji
- (d) nakon dekodiranja operacijskog koda

4. Flynnova klasifikacija temelji se na:

- (a) širini adresne sabirnice
- ☒ (b) brojnosti podatkovnih i upravljačkih tokova
- (c) širini operacijskog koda
- (d) složenosti instrukcijskog skupa

5. Višetračna vektorska obrada podrazumijeva:
- jednu neprotočnu funkcijsku jedinicu
 - isključivo računanje transcendentnih funkcija (npr. sqrt)
 - isključivo cjelobrojne vektorske registre
 - ☒ višestruke funkcijske jedinice
6. Objektni moduli programskog jezika C na arhitekturi x86 tipično predviđaju relociranje sljedećih elemenata programske sekcije:
- ☒ svih instrukcija grananja na potprograme izvan modula
 - svih instrukcija grananja
 - svih instrukcija uvjetnog grananja i grananja na potprograme
 - svih instrukcija uvjetnog grananja
7. Za arhitekture tipa VLIW je specifično da se usporedno izvođenje slijednog programa pospješuje prvenstveno:
- malom ali brzom priručnom memorijom
 - adresnim preslikavanjem
 - ☒ statičkim raspoređivanjem instrukcija tijekom prevođenja
 - dinamičkim raspoređivanjem instrukcija u sklopovlju procesora
8. Kada osaminstrukcijski procesor sadržaj registra MDR prosljeđuje u akumulator?
- u fazi izvrši instrukcije st
 - u fazi izvrši instrukcija grananja
 - u fazi pribavi
 - ☒ u fazi izvrši instrukcije ld
9. Ubrzanje arhitekture MIPS uslijed protočnosti je:
- točno 5 puta
 - ☒ najviše 5 puta
 - najviše 4 puta
 - najmanje 5 puta
10. Koji je glavni nedostatak algoritma LRU za zamjenu blokova priručne memorije?
- prevelik pritisak na propusnost glavne memorije
 - ☒ složena implementacija za više od dvoele-mentne asocijativnosti
 - slabo korištenje prostorne lokalnosti
 - gubitak koherencije u višeprocorskom sustavu
11. Elementarna sklopovska operacija naziva se:
- makroinstrukcija
 - ☒ mikrooperacija
 - makrofag
 - mikroinstrukcija
12. Paralelizam na razini programskih petlji je klasificiran kao:
- kombinacija fino zrnatog i srednje zrnatog
 - niti jedan od ponuđenih odgovora nije točan
 - ☒ srednje zrnati
 - grubo zrnati
13. Koji od ponuđenih odgovora nije memorijska instrukcija arhitekture RISC?
- ldr r1,0x000beef0
 - str r1,-23
 - st r1,(r1)
 - ☒ orl r2,r3
14. Memorijski adresni registar je:
- ☒ spojen i na adresnu i na podatkovnu sabirnicu
 - ponor podatka na adresnoj sabirnici
 - izvor podatka na podatkovnoj sabirnici
 - ☒ izvor podatka na adresnoj sabirnici
15. Zadana je PM s 8 linija po 16B i izravnim preslikavanjem. Podatak na adresi 0xcc smjestit će se u liniju s indeksom:
- 2
 - ☒ 4
 - 1
 - 3
16. Jedna od glavnih prednosti višerazinske stranične tablice je:
- brži pristup straničnoj tablici
 - manja cijena nekorištenih dijelova FAP-a
 - ☒ veća brzina preslikavanja
 - ☒ manja cijena nekorištenih dijelova LAP-a