

"POOL" TEORIJSKI PITANJA

- ① PRVOTNI MODEL VON NEUMANNOVOG RAČUNALA JE IMAO DNA?
NJE IMAO. UVEDEN JE TEK U IZMENJENOM MODELU
- ② KOLIKI JE BIO KAPACITET JEDNOG SELECTORJA? (IAS)
4096 BITOVA
- ③ KOLIKO SELECTORJA JE SAČINJAVALO UKUPNU MEMORIJU IAS RAČUNALA?
40 SELECTORJA ($40 \cdot 4096 \text{ BITA} = \text{UKUPNA MEMORIJA}$)
- ④ KOLIKO BITA SADRŽI MEMORIJSKA RIJEČ IAS-a?
40 BITA
- ⑤ KOLIKO ADRESNI JE INSTRUKCIJSKI FORMAT IAS RAČUNALA?
JEDNO-ADRESNI
- ⑥ KOLIKO BITOVA ZAUZIMA JEDNA INSTRUKCIJA IAS RAČUNALA?
20 BITA (U SVAKU MEM. RIJEČ PO 2 INSTRUKCIJE)
- ⑦ ADRESNO POLJE INSTRUKCIJE IAS RAČUNALA DOPUŠTA ADRESIRANJE KOLIKO I
S OBZIROM DA JE ADRESNO POLJE 12 BITA $\Rightarrow 2^{12}$ LOKACIJA
- ⑧ ŠTO SE DEŠAVA SA SADRŽAJEM PC PRILIKOM FAZE PRIGANI?
PC SE UVEĆAVA
- ⑨ OPERACIJA ČITANJA IZ MEMORIJE, DALI JE DESTRUKTIVNA?
NIJE, (OPERACIJA PISANJA JEST)
- ⑩ VON NEUMANN I BURKS I STORE SU UVELI MEMORIJSKU HIJERARHIJU
DA, TRO-RAZINSKU PRIMARNA = RAM, SEKUNDARNA = DISK, TERCIJARNA = DEFA
- ⑪ ŠTO JE TO VON NEUMANN-OVO USKO GRLO?
CPU BRZ, MEMORIJA VELIKA I SPORA, A KOMUNIKACIJA CPU-MEM IDE
PUNOM SLOBODOM \Rightarrow USKO GRLO

- 12) JEDAN OD JEDNOSTAVNIJIH NAČINA RJEŠAVANJA DGS USKOG GRKA?
PRIRUČNE MEMORIJE
- 13) ŠTO NUDI „MODIFIED HARVARD“ ARHITEKTURA?
POSEBAN CACHE ZA PODATKE, A POSEBAN ZA INSTRUKCIJE
- 14) ZAŠTO SE ODABRAN BIKARLI SUSTAV?
NAJBLIŽE TEHNIČKI NAJRAZLIČITIJ VARIJANT (b=2,2) + NAJPOUGODNIJE, EKONOMSKI
- 15) RAZLIKE UJEDNARAVNE ARHITEKTURE OD NAJVIŠE → NAJNIŽE?
1 - UJEDNARAVNE, 2 - OŠTAK OŠTA, 3 - JEDNA OŠTA, 4 - SPOJENJE
- 16) ULOGA INTERPRETERA?
ANALIZIRA NADOPUN I POI TEJU IZVRŠAVANJE
- 17) ULOGA POKLONCA?
SPREMA OBJEKTI KOD U MEMORIJU
- 18) ULOGA POVEZNIKA?
POVEĆUJE PREVEDENI PROGRAM U IZVRŠNI KOD
- 19) ULOGA PREVOĐIOCA?
PREVODI PROGRAM VIŠE JEZIKA U OBJEKTI KOD
- 20) RAZLIKE IZNEBU RAN / RON?
TEHNOLOŠKI DRUGAČIJE IZVEDENI (RANDOM ACCESS MEM / READ ONLY MEM)
- 21) FOMAT IAS INSTRUKCIJE ČASTOJI SE OD?
(8) OP.COD + ADRESA (12)
- 22) KOJI NEDOSTATAK VON NEUMANNONG ARCHIT. JE IZBJEGLJUT „HARVARDSKOM“ IZVEDEN?
USKO - GRKO
- 23) KOJA KONFIGURATA SUPREMOGOS RAČUNALA NIJE BILA U VON NEUMANN NOSTRO?
PRIRUČNA MEMORIJA
- 24) VON NEUMANN-ONG RAČUNALO PREMA FLYNN-ONG KLASIFIKACIJI JEIT?
SISD
- 25) PROBLMSKO BROJILU IAKRENEITIA SE TIPIČNU U FAZI?
PRIBAVI

26) NAJNIŽA RAZINA ARHITEKTURE RAČUNARA JE?

HARDWARE (SKLOPOVA OPREMA)

27) OSNOVNA ZNAKAJA VON NEUMANN-OVOG RAČUNARA?

PROSTOR (SLIKO INSTRUKCIJA) NALAZI SE U ZAJEDNIČKOJ MEMORIJI

28) KOJIKU BI ADRESNI PROSTOR IMAO RAČUNALO SA 1 MBITOM ADRESABIT?

$2^{20} = 2048$ LOKALA

29) ADRESNA SABIRNICA IZVIRE GDE, TE KOLIKO JE "SNJERNA"?

JEDNO SNJERNA, IZVIRE U CPU, POVIRE U MEMORIJI

30) KAKO SE U IAS-U IZVODILO ODUZIMANJE, AKO DIJELENJE/MNOŽENJE?

ODUZIMANJE DIOJIM KOMPONENTOM, A MNOŽENJE/DIJELENJE KROZ ODUZIMANJE

31) AKO JE REGISTAR R SODRŽAN IZVODNA SPOLJA IZ DIJELENJA SABIRNICE, SKUPINIS 3 ST.

POTREBNI SU SAMO KOD ČITANJA REGISTRA R

32) KOJA KOMPONENTA NIJE DIO PUTA PODATAKA?

RAM

33) AKO JE POČETNI SADRŽAJ 8 BITNOG REG. -72_{10} , POSTAKOM UDESNO DOBIJAMO

$72_{10} : 2 = 0$ ↑ -72_{10} 1 1 0 0 1 0 0 0 $\xrightarrow{\text{POSTAK}}$ 1 0 1 0 0 1 0 0 ...

$36 : 2 = 0$

$18 : 2 = 0$

$9 : 2 = 1$

$4 : 2 = 0$

$2 : 2 = 0$

$1 : 2 = 1$

0

SAMO SE "SHIFTA" UDESNO DIO KOJI NIJE MS

(MOST SIGNIFICANT BIT)

34) SABIRNIČKA JEDINICA NUŽE SE PREDOČITI KAO STROJ STANJA SA TRI STANJA

35) PRILIKOM IZVEDBE SKUPA ZA POSTAK U PROCESORU, PREDAKT SE Daje?

KOMBILACIJSKIM SKLOPOVI

36) VON NEUMANN I OSTALI SU ODABRALI BILARU SUSTAV JER?

- NAJPODESLJIVI ZA PRINJAN RAČUNARA KAO LOGIČKOG STROJA

37) JEDNO-ADRESNI FORMAT INSTRUKCIJE SASTOJI SE OD?

JEDNOG ADRESNOG REG.

(38) IZVORI VON NEURONA SE TJEKNU IMA?

DVA AKUMULATORA

(39) ADRESA SABIRKA A0-A23 MOŽE ADRESIRATI?

$$2^{24} = 2^4 \cdot 2^{20} = 16MB$$

(40) IZVORI VON NEURONA IMAJE PC = 13 BTA 2306?

U 40 BITNOJ RIJEČI BILE SU DVA INSTR, A UKUPNI KAP. $40 \cdot 2^{12}$

(41) DATA FLOW ARHITEKTURA?

SUPROTNA VON NEURONIMA, PODACI ODREĐUJU SKUP INSTR

(42) NAJNIŽA RAZINA PROGRAMSKE OPREME?

JEDINA OS-u

(43) DOK JE U DVA LAČINU RADA ... ?

PROCESOR JE ODSJEČEN OD SABIRKE IMA

(44) ŠTO NIJE PUT PODATAKA?

MEMORIJA

(45) OPERACIJSKI KOD INSTRUKCIJE SADRŽI?

INFORMACIJE O DUGIM INSTRUKCIJAMA ADRESIRANJA

(46) ADRESNO POJE KOD VON NEURONA?

$$4096B (2^{12})$$

(47)

"POOL" TEORIJSKIH PITANJA

- 1) KOLIKO BITA IMA REGISTRAR [PC] U MODELU CISC ?
16 BITA
- 2) KOLIKO BITA IMA [PC], A KOLIKO AKUMULATOR ?
16 BITA, 8 BITA
- 3) KOLIKO JE ŠIROKA INTERNA SABIRNICA KAČES MODELA ?
8 BITA
- 4) KOLIKO JE ŠIROK AKUMULATOR ?
8 BITA
- 5) KOLIKO JE ŠIROK [IR] ?
8 BITA
- 6) [PC] SADRŽI ?
ADRESU OPERANDA
- 7)

"POOL" TEORIJSKA PITANJA

- 1) INSTRUKCIJE 8-INSTR. PROCESORA MOGU IMATI NAJVIŠE?
JEDINI MEMORIJSKI OPERAND
- 2) ZA UPRAVLJANJE JEDINICU 8-INSTR. PROCESORA VREDI DA SE NOJE?
IZASTI POMOĆI PLA - POLA
- 3) IJEKA $w(r)$ OZNAČAVA BROJ BITOVA REGISTRA. TADA ZA 8-INSTR. PROC. VRIJE
 $w(r) = w(ndr) - w(pc)$, TJ. $w(ndr) = w(ir) + w(pc)$
- 4) BROJLO SEKVENCI' PO MODULU K JEST?
SEKVENCIJSKI SKLOP.
- 5) Navedite dva načina izvedbe broja sekvenci' po modulu k !
a) OSTERASTO BROJLO i b) BINARNO BROJLO I DEKODER
- 6) KOJA OD SLIJEDEĆIH LOG. OPER. NIJE IZRAVNO PODRŽANA SA ALU?
NI
- 7) MODULO ZA BROJLO SEKVENCI' OVIJE O?
PROJEKCIJOM VREMENU TRAJANJA NAJDUJE INSTRUKCIJE
- 8) LOGIČKA JEDNAČIBA KJA OPISUJE UPRAVLJAČKI SIBNAL (C_x) SADRŽI?
IZIAZ 12 DEKODERA INSTRUKCIJA + IZIAZ 12 BROJILA SEKVENCI'
- 9) KADA 8-INSTR. PROCESOR SADRŽAJ REGISTRA ndr PREKUPUJE U AC?
U FAZI IZURŠI (FUNKCIJE LDA)
- 10) MEMORIJSKI ADRESNI REGISTAR JE?
IZVOR PODATAKA NA ADRESNOJ SABIPLICI
- 11) NABROJI ELEMENTE SKLUPNSKI REALIZIRANE CU!
INSTR. DEKODER, PLA, GENERATOR TAKTA, GENERATOR SUCEDIVA
- 12) KOLIKO SU VELIKE INSTRUKCIJE 8-INSTR. PROCESORA?
32 BITA

- (13) 8-INSTR. NUDZI PROCESNA I NA NUDILO 16 JER!
-NAJENACI INSTRUKCIJA TRAJE 16 $\frac{2}{1} \frac{2}{-}$
- (14) 8-INSTR. NUDZI PROCESNA JE?
ARITMETICKA I LOGICNA.
- (15) KOJKO BITOVA IMA 16?
3
- (16) OPERACIJE READ I WRITE TRAJU?
DUZE OD OSTALIH OPERACIJA
- (17)

"POOL" TEORIJSKIH PITANJA

- ① ADRESA SLJEDEĆE INSTRUKCIJE NE MUŽE SE DOBITI SA?
PRJENOSOM USPUTNE KONSTANTE MIKROINSTRUKCIJE
- ② ADRESA SLJEDEĆE INSTRUKCIJE MUŽE SE DOBITI SA?
POVEĆANJE H ILI PRJENOSOM CNA \rightarrow H
- ③ TIPIČNO, MIKROPROGRAM KOJI IMPLEMENTIRA FAZU IZVRŠI ZAVRŠAVA SA?
POBIVOM MIKROPROGRAMA ZA FAZU PRIBAVI
- ④ MIKROINSTRUKCIJA JE?
KODIRANU PREDSTAVLJAJA SEDLA (ILI VIŠE) MIKROOPERACIJA
- ⑤ U MIKROPROGRAMIRANOM NODU FAZA P(0) ODGOVARA?
FAZI - MIKRO IZVRŠI
- ⑥ U MIKROPROGRAMIRANOM NODU FAZA P(1) ODGOVARA?
PRJENOSU ADRESA U H (IZ F)
- ⑦ U MIKROPROGRAMIRANOM NODU FAZA P(2) ODGOVARA?
FAZI - MIKRO DOBAVI
- ⑧ ŠIRINA MIKROPROGRAMSKOG ADRESNOG PROSTORA ODREĐENA JE SA?
KAPACITETOM CN
- ⑨ ELEMENTARNA SKLOPOVSKA OPERACIJA IAZNA SE?
MIKROOPERACIJA
- ⑩ REGISTAR H OVISI O?
- VELIČINI CN
- ⑪ EXIT PUGF PREDSTAVLJA?
8 BITA ZA KONSTANTU
- ⑫ CNA MOŽE SLUŽITI ZA?
ADRESU IDUĆE MIKROOPERACIJE
INSTRUKCIJE

POOL^{II} TEORIJSKIH PITANJA

- 1) PERFORMANSA RAČUNALA U KONTEKSTU IZVOĐENJA SLJEDNIH PROGRAMA?
RASTE, ALI USPOREDNO
- 2) KOJI JE NAJOBJEKTIVNIJI KRITERIJ ZA OJENU PERFORMANSE?
SPECINTM2
- 3) ZAKO SE KAŽE DA ANDERSON ZAKON KOČI RAZVOJ PARALELNIH SUSTAVA?
POKREĆE BROJ PROCESORA POSTIŽENIM SUB-LINEARNIM UBRZANJEM
- 4) TREBA POVEĆATI BROJ JEZGRI U PROCESORIMA UZROKOVAN JE SA?
ISCRPLJENOM POSUĆNOŠĆU ZA UBRZANJE SLJEDNIH PROGRAMA BUDUĆI ARA
- 5) U KAKOV SU ODNOSU MHZ I SPECINT2000?
MHZ JE ČINILAC PERFORMANSE, A SPECINT2000 POKAZATELJ
- 6) PERFORMANSA PROCESORA JE VEĆA ŠTO?
JE MANJI CPI
- 7) DISIPACIJA SNAGE PROCESORA OVISI O FREKVENCIJI PROCESORA?
LINEARNO
- 8) NEKA SE 10% PROGRAMA MOŽE IZVODITI PARALELNO. KOLIKO UBRZANJE NA RAČUNALU SA 10 PROCESORA?
10% MOŽE PARALELNO $\Rightarrow x = 0.9$, A UBRZANJE JE $p = 10$
$$S = \frac{1}{0.1 + \frac{0.9}{10}} = \frac{1}{0.11000} = \frac{1}{0.11} \approx 9.09 \text{ PUTA}$$
- 9) KOLIKA PROPUSNOST (THROUGHPUT) JE POTREBNA ZA PRIJEKOS SLIKE OD 50KB, NA FREKVENCIJI OD 25MHZ?
- 10) SPECIFIK SE IZNAĐAVA?
KAO SREDNJA BUDN. VRIJEDNOST 940W ZA KRITUE PROC.

"POOL" TEORIJSKIH PITANJA

- 1) KAKVI PODACI SE STAVJAJU NA UPRAVLJAČKI STOG?
PARAMETRI POTPROGRAMA, POVRATA ADRESA I LOK. VARIABLE
- 2) NA KOJE NAČINE MC68000 PRELAZI U SUSTAVSKI NAČIN RADA?
OSBODOM IZVINKA
- 3) ZASTAVICE I_0, I_1, I_2 NALAZE SE Gdje?
U NADSLJEDNOM BAJTU STATUSNOG REGISTRA SR
- 4) U SABIRNIČKOM CIKLUSU POTVRDE MC68000 POSTAVJA KOD RADNICE NA?
SABIRNIČU PODATAKA
- 5) KOLIKO SKLOPOVSKIH PREKIDA DOPUŠTA MC68000?
256
- 6) RESETIRANJE MC68000 POSTAVJA KOJE ZASTAVICE?
 $S=1, T=0$
- 7) STRUKTURA STOGA PODRŽAVA?
REKURZIVNO POZIVANJE POTPROGRAMA, TE GJEDERJE POTPROGRAMA
- 8) ŠTO SE SPREMA NA SUSTAVSKI STOG KOD OBRADE IZVINKA?
PC I SR
- 9) IZVINKOM "RESET" ZASTAVICE STATUSNOG REGISTRA?
POSTAVJAJU SE SVE U 1. ($S=1, I_2=1, I_1=1, I_0=1$), $T=0$
- 10) STRUKTURA STOGA PODRŽAVA?
GJEDERJE I REKURZIVU
- 11) INSTRUKCIJE UYETNOST I BEZUJETNOST GNALANJA SE KORISTE ZA?
PREJENUS UPRAVLJANJA U JEDNOJ PROGRAMSKOJ STRUKTURI
- 12) NADSLJEDNI NAČIN MC68K IMA DOSTUPNE?
SVE INSTRUKCIJE

- (13) REKURZIVNO POUZIVANJE PODPROGRAMA MOŽE SE OSMISLITI?
UPOTREBOM LIFO I SP
- (14) SKLOPOVNA STOG DUBINE 32 MOŽE SE REALIZIRATI?
SA 32 REGISTRA
- (15) SKLOPOVNU IZVEDBU STOGA SU KONK. SKUP I BAZILU DODATI ZA
ODREKOTE PREKIDA I POKUPA
- (16) UPOTREBU STOGA MOŽE PREMA?
PRAVILNA ADRESA
- (17) MOŽDAMO 68000 IMA DVA STACK PODRATA?
32 BITNI USP I 32 BITNI SSD
- (18) REKURZIVNI PODPROGRAM MOŽE SE PRIKAZATI KAO?
KOMPILACIJA OSNOVNIH INSTRUKCIJA + PROGRAM IP
- (19) RESETOM MC68K?
NAPISANO NAČIN I $S=1$ I $|2|_1|_0 = 1/1$
- (20) KOJIKO RAZINA PREKIDA IMA MC68K?
7
- (21) NOVA STRANICA MC68K IMA?
1024 B
- (22) LIGIJA ZA ZAHTEVAJE PREKIDA JE?
JEDNOSTRANAK NA OD U/I PREMA PROCESORU

"POOC" TEORIJSKI PITANJA

- 1) ZADANA JE PN SA 8 LINJA, $B=16B$, TE IZRAVNO PRESLIKAVANJE SVAKO PROMAŠENO ČITANJE INICIRA PRIJEVOD IZ DRAM-A OD ?
15B (KOLIKO JE LINJA ŠIROKA)
- 2) ZADANA JE PN SA $B=16B$, TE SKUPNO ASOCIATIVNO PRESLIKAVANJE SVAKO PROMAŠENO ČITANJE INICIRA PRIJEVOD IZ DRAM-A OD ?
- 3) ELEMENTI DRAM-A OBČNO SU ORGANIZIRANI U ?
KVAADRATUM 20 POLJU
- 4) ZADANA JE PN SA 8 LINJA. KOLIKO KONPARATORNA ADRESA JE POTREBNO AKO JE PN SA PUNOM ASOCIATIVNOŠĆU ?
8 KONPARATORA (SVAKA LINJA IMA SVOG)
- 5) ZAKROŽITI ISPRAVAN SLIJED MEMORIJSKE HIJERARHIJE.
REGISTAR - PN - RAM - DISK
- 6) ZA POTPUNO ASOCIATIVNO PRESLIKAVANJE VRUEDI ?
BLOK IZ GLAVNE MEMORIJE SE MOŽE SMJESTITI NA BILU KOJI PRIZIKU
- 7) ALGORITAM ZANJEVE BLOKOVA OPT. IMA ZNAČAJKU ?
NE MOŽE SE REALIZIRATI
- 8) ONJEZ POSODAKA ? (H)
BROJ POSODAKA / BROJ SVIH REFERENCIRANJA $H = \frac{N_1}{N_1 + N_2}$
- 9) AKO GLAVNA MEMORIJA IMA KAPACITET 2^m IMA $2^{m/b}$ BLOKOVA (B A SVAKI BLOK JE VEĆINE $b=2^w$ TADA = PN SAORŽI ?
BLOKOVE ŠIRINE $b=2^w$ (ISTO KO RAM) I BP (BROJ BLOKOVA)
- 10) BLOČMI PRIZJUČAK U PN, OBLIKUJU ?
ADRESIA ZIAČKA (OZNAKA) I BLOK (PODACI)
- 11) ADRESIA ZIAČKA ODREĐENA JE SA ?
K NAJZIAČAJNIJIM BITOVA ADRESIF KOJI PREDSTAVYAJU BLOČMI BROJ U RAM-U

- 12) NAVEDI TE TRI GLAVNE ORGANIZACIJE PN
 POTPUNO ASOCIJATIVNA, IZBAVNA, SKUPNO ASOCIJATIVNA
- 13) U ODNOSU NA CPU TAKT, LATENCIJA DRAMA JE OBČUO ?
 100X VEĆA
- 14) KOJA SU DVA PRISTUPA OBNAVLJANJA PN?
 WRITE BACK (ODMAH) I COPY BACK (ODGOBORNJ)
- 15) ŠTO OD SLJEDEĆEG NIJE ZAVJETA STRANICA?
 BITOVANA TABLICA ODLIKE
- 16) LOKALNOST PROGRAMA IZNAŽAVA SE RADNIM SKUPOM W_s ?
 DA, $W_s(t, A)$ (H - VRIJEDNOST OKNA) (t - VRIJEDNOST POČETKA)
- 17) ZA ORGANIZACIJU PN VRIJEDI?
 PAN PODJELJEN U BLOKOVE, PN U BLOKOVE PRIKRUČKE
- 18) ZADANA JE PN SA $a=2$, $b=16B$, $m=8$. ŠTO NIJE IZUMOTU?
 ŠESNAEST-ELEMENTNO ASOCIJATIVNO PRESEČICA VANJE
- 19) ZADANA JE PN SA $m=8$, $b=16B$, $a=1$. PODATAK LA ADIR OXCL IDE?
INDEX 4 ($w(i) = \log_2(\frac{m}{a}) = \log_2(8) = 3$) ($i(i) \Rightarrow$ ADIREM 8)

$$C \cdot C = 12 \cdot 16' \cdot 12 =$$

- 20) NAJVEĆI NEDOSTATAK DRAMA?
 LATENCIJA
- 21) KOJA OD SLJEDEĆIH TEHNIKA NE VUDI POVEĆANJU PRODUKOSTI DRAMA?
 ASINERONI UPRANJEKI PRODUKOL
- 22) ŠTO NE SADRŽAVA LINJA PN?
 BITOVE ZA PRAVO PRISTUPA
- 23) KOJE OD SLJEDEĆIH SCENARIJA POKAŽUJE NAJVEĆU PROSTORNU LOKALNOST, AKO VREMENSKA LOKALNOST NE POSTOJI?
 INICIJALIZACIJA DOGA SA NULON.

25) KOJI SU PRILUPI ZA POVEĆANJE PRODUKSN DRONA?

- a) BRZ PRILUP ROKU b) PARALIZIRANJE ORGANIZMA c) SINKRONI SAR. PRILUP
d) PRILUPITANJE

26) KOLIKO SU DEBITRI BRŽI OD PH LI?

4 PUTA

27) KOLIKO JE LI BRŽI OD LAN-A?

6 PUTA

28) POTREBNA NEKORISNA PRODUKSNOST KOD SURENENOS CR?

10 GB/S

29) SUJSTVO VIŠIH RAZINA NEKORISNOSTI, PREMA NIŽIMA?

MAJI KAPACITET, MAJA LATENCIJA, VEĆA CIJENA PO BITU

30) NEDOSTACI LRU ALGORITMA?

SKUPA IMPLEMENTACIJA.

31) ADRESNA ZNAČKA ODRŽAJA JE SA?

K LAJZNAČAJNJIH BITA

32)

"POOL" TEORIJSKA PITANJA

1) ČITANJE OPERANDA U RISC ARHITEKTURI (DE...)?

USTOVEDNO SA DEKODIRANJEM INSTRUKCIJE

2) KOJA SE OPERACIJA IZVODI U EX SEGMENTU STORE (MIPS)?

ODREĐIVANJE EFEKTIVNE ADRESE

3) RAČUNANJE OSREDIŠTA RELATIVNOG GRANANJA U MIPS-U?

USTOVEDNO SA DEKODIRANJEM INSTRUKCIJE

4) REZURSLI KONFLIKT U RISC ARH. IASTAJE OKO?

REKURD

5) KONCEPT PROTOKLISTI JE KORISTAN IZR ONOSUĆAVAN?

ILP - INSTRUKCIJSKI PARALELIZAM

6) ARHITEKTURA MIPS U SVAKOM TAKTU IZURŠI NAJVIŠE?

DVA NEKURJSKA PRISTUPA

7) SLIJED 1 LOAD R5, 20(R4) NUŽE REZULTIRATI?
2 ADD R2, R1, R5

RAW HAZARDON (PIŠE ŽITA → U RIKURC = RAW)

8) SVIH PET SEGMENTA SE IZUDE SANO?

KOD INSTRUKCIJE LOAD

9) ŠTO ONOSUĆAVANO PREINERJOVANJEN REGISTRA?

OTKLAJANO WAR

10) TIPIČAN BROJ GJZUBREJNITI REGISTARA ZA RISC?

32+

11) TROADRESI FURNAT JE KARAKTERISTIČAN?

RISC

12) ZNAČAJKA LOAD/STORE ARHITEKTURE TIPIČNA ZA?

RISC

13) PROTOKOL KAO KONCEPT JE VAŽAN ZA?

RISC i CISC

14) U PROTOKOLJ STRUKTURI FAKTOR UBRZANJA IDEALNO?
JEDNAK BROJU PROTJEKIH SEGMENTA

15) "VLIV" ARHITEKTURA TEMELJI SE NA?
HORIZONTALNOJ MIKROPROGRAMIRANJU

16) TIJEKOM DEKODIRANJA INSTR. U MIPSU (ID) ISTOVREMENO SE
DOHVAĆAJU OPERANDI

17) IZMEĐU RAW, WAR i WAW KOJI JE KRITIČAN ZA RISC?
RAW (2 PIŠE 1 ČITA)

18) INSTRUKCIJA "NOP" SLUŽI ZA?

NE RADI NIŠTA, ALI PORUČUJE P. STRUKTURU \Rightarrow RJEŠAVA HAZARDE

19) TIPIČNI SKALARNI RISC IMA?

TRO-ADRESNE ARITMETIČKE INSTRUKCIJE

20) KOLIKO BITOVA IMA KONSTANTA U TIPIČNOJ 32 BITA, RISC?

16

21) KOLIKO BAJTOVA IMA TIPIČNA RISC INSTR?

4B

22) KOLIKO OPERACIJA IMA TIPIČNA RISC ARITMETIČKA?

3

23) ZAKAŽNJE INSTRUKCIJE GRAJANA U RISC-U POSREDOVA SU?
UPRAVLJAČKOG HAZARDA

24) AKO JEDAN SEGMENT UBRZANO 2X (OD 5 SEGMENTA)?
NIKAKAV

25) KOJA SVOJSTVA INSTRUKCIJE (MIPS) ODNOSUVAJU VEĆ GRADIVNE BRZINOM U ID
FIKSNI I JEDNOSTAVNI FORMAT INSTRUKCIJA

- 26) KOLIKO JE BITOVA POTREBNO ZA KODIRANJE REGISTARA U RISC?
5 BITOVA
- 27) KOLIKO UBRZANJE MIPS?
5 PUTA
- 28) VRSTE PODATKOVNIH HAZARDA?
RAW, WAR, WAW
- 29) BRANTOV DIJAGRAM SLUŽI ZA?
POKAZ I INSTRUKCIJA U PROTODENJ STRUKTURI
- 30) PRIMO PRAVILO, ŽELJUSJE DA SNAHJE VREMENSKI CIKLUS PODATKA
RISC
- 31) U PROTODENJ OZVALU SA ZAJEDNJEK PRIRJEKNI NEK ZA PODATKE I INSTR
OČEKJEK POMO STRUKTURNI HAZARDA
- 32) JEDINJEK KRUŽNJE "KIVAT" GRAFA SUEJE ZA RISC, CPE-2
1
- 33) RISC ARHITEKTURA DOPUSTA DA?
OPERANDI ALU OPERACJE BUDU U REGISTRIK
- 34) KOLIKO MEMORIJSKIH OPERALADA INA ALU-RISC INSTRUKCIJA?
NULA
- 35) RAW OBIČKU LASTURA NAKON?
LOAD
- 36) POJAVU KOJA UŽROKUJE ZASTOJ PROTODENJ STRUKTURE IZJUVANO
HAZARDON
- 37) KOJA OD POMJEKELI NIJE MEMORIJSKA INSTR?
BRL R2, R3
- 38) KAKVO PROSLJEĐIVANJE PONAŽE KOD ZAKAŽNJEK LOAD?
ID[1] → IF[1+2]

(39) TIPIČAN BROJ REGISTRARA ZA RISC?

32+

(40) TROADRESNI FORMAT JE TIPIČAN ZA?

RISC

(41) OSNOVNI CILJ RISC-A, $CPI=1$ SE OSTVARUJE?

IZBOROM GRUPA INSTRUKCIJA KJE SE IZVODI K , $K < n$ TE
U PROTJEČNIM SEGMENTIMA

(42) ZAKAČENJE INSTRUKCIJA SU POSLEDICA?

UPRAVLJAKOV HAZARDA

(43) PROTJEČNOST JE VAŽNA ZA?

i CISC i RISC

(44) VLIWI?

HORIZONTALNO PROGRAMIRANJE

(45) GANTOV DIJAGRAM SLUŽI ZA?

PRILAG INSTRUKCIJA U PROTJEČNOSTI STRUKTURI

(46) RISC PROCESORI OBILUŽUJU IMAJU?

SKUPINSKU CU

(47) GANTOV DIJAGRAM IMA?

KA X OŠI VRIJEME, KA Y OŠI LAŽNE PROTJEČNOSTI SEG.

(48) KIVIJAT GRAF POKAZUJE?

TIPIČNE VRIJEDNOSTI ZA ORIGINALNE RISC-OVE

(49)

"POOL" TEORIJSKIH PITANJA

- ① TRANSLACIJSKI SPREMIK NE SADRŽI?
KODU PODATAKA IZ RAMA
- ② NEKA JE ZADANO RAČUNALO SA STRANICAMA OD 4KB.
KOLIKO FIZIČKOG RAM-A ZAUZIMA PROCES OD 4096 BAYTOVA?
DVA STRANICE! 8192B
- ③ ZAŠTO JE ODNOS $LAP > FAP$ POŽELJNIJI OD $LAP = FAP$?
ZBOG MOGUĆNOSTI PROŠIRENJA
- ④ FUNKCIJA ADRESNOG PRESLIKAVANJA?
 $F: LAP \rightarrow FAP \cup \phi$
- ⑤ U SUKRETNOM RAČUNALIMA ODNOS LAP, FAP ?
 $LAP \gg FAP$
- ⑥ KADA SE LAP I FAP PODJELE NA JEDNAKE BLOKOVE TADA?
PRIČANO O STRANIČENJU
- ⑦ U DERRINGOVOM MODELU ADRESNOG PRESLIKAVANJA?
STRANIČA TABLICA IMA KAPACITET LA (LAMPERLA GREŠKA)
- ⑧ LOGIČKA ADRESA POHLAĐUJE SE?
REGISTRU VIRTUALNE ADRESE
- ⑨ PROCESOR GENERIŠA?
LOGIČKE ADRESE
- ⑩ ZA SUSTAV KOJI KORISTI VIRTUALNU MEMORIJU VRIJEDI?
STRANIČNI OKVIR SE ODNOSI NA FIZIČKI ADRESNI PROSTOR
- ⑪ KAKO SE KOD STRANIČENJA RJEŠAVA BRZINA PRISTUPA TAB
TLB, KEŠIRANJE

12) ZADANO JE 32 BITNO RAČUNALO SA 1GB RAM, TE
PH L1 (1MB) I PH L2 (16KB). KOLIKI JE LAP?
 2^{32} B

14) IZRAVNA PRESLIKAVANJE U SUSTAVU SA VN ODREĐUJE SE?
STRANIČI PRIKUPČAK $J = i \cdot m \cdot b_p$ (i = BROJ STRANICE, BROJ STR)

15) NEDOSTATAK STRANIČENJA?

UNITARNA FRAGMENTACIJA

16) ŠTO NJE ZADATAK VIRTUALNE MEMORIJE?

OMOGUĆITI BRZU PRISTUPA KJA PRATI BRZINU PROCESORA

17) TLB SADRŽI?

KOPIJU STRANIČNIH OPISNIKA (IZ TABLICE)

18) NAJČEŠĆI ODNOS TLB-PH?

TLB PRETHODI PH (LOGIČNO)

19) POMOĆ U KOJE OPERACIJE SE IZVODI STRANIČENJE?
ZBRANJANJE

20) PREDNOSTI VIŠE RAZLIKSE STRANIČNE TABLICE?
KAKVA CIJENA NEISKORIŠTENIH DIJELOVA LAP-a

21) Gdje SE POHRANJUJE VIRT. ADRESA?
REGISTRU VIRTUALNE ADRESE

22)

"POČE" TEORIJSKIH PITANJA

- 1) ZA SUPERSKALARNE KISC ARH. SPECIFIČNO JE DA PARALELNO IZVOĐENJE SUJE DVAOG PROGRAMA PERJESJE SA?
DVA NICHON ANALIZON MEDUOVISNOSTI INSTRUKCIJA U SKUPOVSKON CPU
- 2) KOJI SE PROBLEM MOZE DOGODITI KADA PRONJLE PN NE VOISUJETIO TRAJUTNO U CIAVNO NEROKU?
SUBITAK KONKURENCIJE PN
- 3) ZAŠTO JE UVJETI REGISTAR PUEBNO PROBLEMATICAN NA SUPERSK. RAČ?
POSTAJE IMPLICITNI IZVOR PODATKOVNOS HAZARDA
- 4) KOJA TEHNIKA NE POVEĆAVA ISKORISTIVOST SUPERSKALARNIH RESURSA?
POVEĆANJE FREKVENCIJE
- 5) KONCEPT UPRAVLJANJA TOKOM PODATKA KORISTI SE U?
SUPERSKALARNI RAČUNALINA
- 6) MODERNI SUPER SKALARNI PROCESORI POSTIŽU?
 $CPI < 1$
- 7) UKOLIKO ŽELIMO OBLIKOVATI SUPERSKALARNI PROCESOR KOJI BI U PROSJEKU IZVODIO 2 INSTRUKCIJE PO TAKTU TADA?
BROJ PROCESNIH JEDINICA MORA BITI ZLATNO VEĆI OD 2
- 8) RAZLIKA SUPERSKALARNE ORGANIZACIJE NASPRAM SKALARNE, PROTJEČE SA VIŠE CR.
SUPERSKALARNI MOZE VIŠESTRUKKE INSTRUKCIJE IZDAVATI, ODNOSNO U PRIBAVJATI I DEKODIRATI
- 9) ŠTO NE SPADA U ISKORIŠTENI INSTRUKCIJSKI PARALELIZAM?
PODATKOVNI PARALELIZAM
- 10) KOJE NE PREDSTAVJA 1 OD 6 VRSTA VEKTORSKIH INSTRUKCIJA?
INSTRUKCIJE KONTRAKCIJE
- 11) KAKO VEKTORIZIRANJE UTJEČE NA HAZARDE?
POVEĆAVA RAW

- 12) ZA VEKTORSKE INSTRUKCIJE RASPRŠIVANJA VRIJEDI?
SPREMAJU VIŠE SKALARA NA NEK. LOKACIJ KJE NE PUNJAJU BITI
VRAŠTUPLI (DOK JE OKUPJANJE ČITAVANJE VEKTORA SA TIH RASP. LOKAC)
- 13) ZA VEKTORSKE INSTRUKCIJE REDUKCIJE VRIJEDI?
IZ DVA VEKTORSKA OPERANDA PROIZVODE SKALAR
- 14) ZA VEKTORSKE INSTRUKCIJE NASKIPANJA VRIJEDI?
DVA VEKTORSKA OPERANDA \rightarrow VEKTORSKI OPERAND
- 15) PARALIZAN NA RAZINI DRETVI I PROCESA SE KORISTI SA?
ARM + OS
- 16) FAKTOR UBRZANJA ZA IZDAVANJE 15 INSTRUKCIJA?
3
- 17) ISCRPNE ANALIZE POKAZUJ DA SE LAJČEŠE MOGU IZVODITI?
3 INSTRUKCIJE USPOREDNO
- 18) DINAMIČKO RASPOREĐIVANJE SE KORISTI JHR?
STATIČKA ANALIZA NE ODRŽA DUBRO DINAMIČKE NEPOVRJKE I UPRAV. HAZARDE
- 19) SUPER SKALARNOST SE OSTVARUJE SA?
VEĆIN BROJEN ZAVISNIH FUNKCIJSKIH JEDINICA.
- 20) ZA VEKTORSKE I SKALARNE INSTR. TIPIČNO VRIJEDI?
DA SE IZVODE U RAZLIČNIM REGISTRIČNA
- 21) ZAŠTO SU USKALARNI PROTOKLI STRUKTURI SA VIŠE CPU, FUNKCIJSKE
JEDINICE SLABO ISKORIŠTENE?
JER SE IZDAJE SMO 1 INSTRUKCIJA PO CIKLUSU
- 22) PARALIZAN NA RAZINI PETLIJE JE?
SREDNJE ZRIJATI
- 23) KOJI JE GLAVNI UČINAK VEKTORIZIRANJA PROGRAMA?
SNANJE BRJA INSTRUKCIJA

(24) VIŠETRAČJA (MULTILANE) VEKTORSKA OBRADA PODRAZUMJNA?

VIŠESTRUKO FUNKCIJSKE JEDINICE

(25) KONCEPT EPIC SE ODHODI NA?

EKSPLICITNO IZRAŽEN PARADIGMAM NA RAZLIČNI INSTRUKCIJI

(26) ŠEST GLAVNIH SKUPINA VEKTORSKIH INSTRUKCIJA?

1^o V-V

2^o V-S

3^o V-MEM

4^o REDUKCIJA

5^o OKUPljanje - BRZOTIVANJE

6^o MASKIRANJE