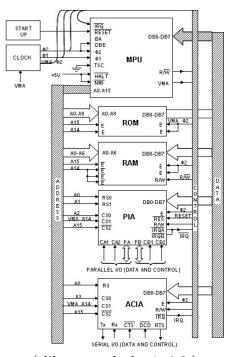
Zavod za elektroniku, mikroelektroniku računalne i inteligentne sustave

Arhitektura računala 2

1. međuispit, problemski dio (60% bodova)

- 1. (14 bodova) Odredite dio adresnog prostora koji je u sustavu na slici dodijeljen radnoj memoriji (RAM). Da li je spajanje memorije na sabirnicu izvedeno potpunim ili nepotpunim adresnim kodiranjem? Opišite preinake kojima bismo udvostručiti kapacitet radne memorije sustava uz pomoć dodatnog istovrsnog memorijskog sklopa.
- 2. (12 bodova) Nacrtajte izvedbu memorije 8 x 4 bita primjenom SR bistabila s ulazom za omogućavanje. Priključite tako oblikovan modul na sabirnicu sustava sa slike umjesto sklopa ACIA koristeći potpuno dekodiranje adrese.
- (10 bodova) Predložiti instrukcijski format prikladan za kodiranje instrukcije zbrajanja s 16-bitnom usputnom konstantom (addi Ra,Rb,c2) u tipičnoj 32-bitnoj instrukcijskoj arhitekturi RISC.
- 4. (10 bodova) Skicirati i pojasniti tipičnu modernu sabirničku arhitekturu. Skica treba prikazati povezivanje sljedećih komponenti: procesor, mrežni adapter, tipkovnica, serijska vrata (RS 232), radna memorija, unutrašnji disk, grafički međusklop, vanjski disk.



(slika uz zadatke 1. i 2.)

- 5. (14 bodova) Pretpostavite da adekvatno preinačen pojednostavljeni model mikroprocesora izvodi instrukciju indirektnog skoka JMP I, u kojoj se odredišna adresa grananja pribavlja s adrese specificirane 16-bitnim operandom.
 - (a) Skicirati sadržaj memorije ako je zadano: (i) instrukcija se nalazi na adresi \$1000; (ii) osmobitni operacijski kod instrukcije je \$a5; (iii) 16-bitni operand instrukcije je \$a000; (iv) odredište grananja je \$2000; (v) procesor koristi način uređenja bajtova "big endian".
 - (b) Nacrtati stanje na sabirnicama tijekom pribavljanja i izvršavanja instrukcije.
 - (c) Prikazati sadržaje registara procesora prije i nakon izvođenja instrukcije.
 - (d) **Bonus pitanje**: predloži minimalne preinake pojednostavljenog modela mikroprocesora kojima bi se omogućilo izvođenje instrukcije JMP I.