Arhitektura računala 2

Završni ispit, problemski dio (60% bodova)

1. (15 bodova) Skicirati bimodalnu tablicu odredišta grananja (branch target buffer) ako je poznato da se tablica adresira s donjih 8 bita registra PC. Koliko nam je bitova memorije potrebno za implementaciju te tablice?

Bonus. Pod pretpostavkom da se zadana tablica odredišta grananja koristi na arhitekturi MIPS, pokazati raspored aktivnosti instrukcije uvjetnog grananja po segmentima, te skicirati aktivne dijelove puta podataka.

2. (15 bodova) Zadana je priručna memorija s osamelementnom asocijativnošću na računalu s 32-bitnim adresama. Zrnatost pristupa je 1B, kapacitet memorije je 8 kB, širina linije je 64 B, linije imaju po dva servisna bita (V,D).

Odrediti strukturu adrese, te ukupni broj bitova svake linije priručne memorije. U koji skup linija se smješta adresa 0x12345678?

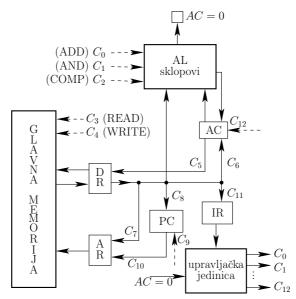
Bonus. Navesti fiksni skup od 9 adresa, koji bi uz posebno neprikladan periodičan redosljed adresiranja rezultirao stalnim promašajima priručne memorije.

3. (5 bodova) Odrediti strukturu fizičkih i logičkih adresa u sustavu s 36-bitnim fizičkim i 32-bitnim logičkim adresama, ako veličina stranice iznosi 8kB.

Bonus. Neka se u memorijskom sustavu koristi i $4\times$ asocijativan translacijski spremnik s 1024 zapisa. Koliki je potreban broj bitova za implementaciju cijelog translacijskog spremnika ako se u opisniku stranice nalaze četiri servisna bita?

- 4. (10 bodova) Korištenjem potpunog zbrajala kao osnovne komponente, projektirati 4-bitnu aritmetičku jedinicu koja podržava samo dvije operacije: zbrajanje i oduzimanje. Odabir operacije obavlja se korištenjem jednog upravljačkog signala S_0 . Nacrtati sklop i tablično prikazati odabir operacije ovisno o S_0 .
- 5. (15 bodova) Prikazati modifikacije osaminstrukcijskog procesora u slučaju da je potrebno omogućiti usputno adresiranje (operand je konstanta u tijelu instrukcije).

Koristeći nove mogućnosti, napisati programski odsječak kojim se sadržaj podatka na adresi \$1000 smanjuje za 5.



Slika uz zadatak 5: organizacija osaminstrukcijskog procesora