

1. (15 BODOVA)

Protočna instrukcijska struktura procesora sastoji se od sljedećih 5 protočnih segmenata

IF - vrijeme dobivanja instrukcije	16 ns
ID -	12 ns
EX -	14 ns
ME -	16 ns
WB -	14 ns

Pretpostaviti da se izvršava program od 12000 instrukcija i da nema resursnih, upravljačkih i podatkovnih hazards.

- Izračunajte efektivno vrijeme potrebno za izvođenje jedne instrukcije
- Ocijenite faktor ubrzanja u odnosu na neprotočnu jedinicu.

2. (15 BODOVA)

Razmotrimo dvije različite implementacije iste instrukcijske arhitekture  $I_1$  i  $I_2$ , za koje su podaci prikazani tablicom:

	$f$	$CPI_A$	$CPI_B$	$CPI_C$	$CPI_D$
$I_1$	1.5 GHz	1	1	3	4
$I_2$	2.5 GHz	2	3	3	2

U tablici  $f$  označava radnu frekvenciju.



③ (10 BODOVA)

Prikazati spajanje 16-bitnog registra na značajniji dio 32-bitne interne sabirnice procesora. Potrebno je omogućiti čitanje registra, te odspajanje registra sa sabirnice.

④ (10 BODOVA)

Predloži instrukcijski format tipa RISC kojim bi se instrukcije iz osnove tri razreda kodirale pomoću 16 bitova.

Usporedi prednosti i nedostatke takve instrukcijske arhitekture u odnosu na arhitekturu SRISC koji je prilagođen na predavanja.

⑤ (10 BODOVA)

U zadanom programskom odsjeku identificirati sve međuvisnosti (RAW, WAR, WAW)

l.d      f1, 10 (r1)

l.d      f2, 4 (r3)

add.d   f0, f2, f1

div.d   f4, f6, f0

mul.d   f0, f4, f3

add.d   f4, f0, f4