

# ARHITEKTURA RAČUNALA 2

Nositelj predmeta

Prof. dr. sc. Slobodan Ribarić

Asistenti:

mr. sc. Tomislav Hrkać (koordinator)

Branko Samaržija (zamjenik)

Ivan Fratrić

Marčetić

Darijan

Marijo Maračić

Svi sa ZEMRIS (Zavod za elektroniku, mikroelektroniku, računalne i inteligentne sustave), zgrada D, 3. kat

Obavijesti, pitanja, odgovori, rasporedi i sve ostalo na FER  
Web-u:

<http://www.fer.hr/predmet/arhrac2>

# Organizacija nastave i ocjenjivanje

Preduvjeti za uspješno praćenje nastave su znanje iz:

- Digitalna logika
- Programiranje i programsko inženjerstvo
- Arhitektura računala 1

# Predavanja

- Nazočnost (fizička i duhovna) na predavanjima je **obavezna**
- Tijekom predavanja obavljat će se povremene kratke pismene provjere znanja (i nazočnosti)
- Za zadaću ćete morati riješiti preporučeni zadatak ili pak sami obraditi određeni dio gradiva

# Laboratorij

- Tijekom semestra održavaju se 3 (tri) laboratorija i sva tri su obavezna
- Na kraju svakog laboratorijskog ciklusa mora se uspješno kolokvirati

# Način bodovanja

- Periodičke provjere znanja (ujedno i provjera nazočnosti):
  - ABCD pitalice ili kratke nadopune teksta
    - Maksimalno **10** bodova
  - Provjera nazočnosti
    - Nema bodova, ali **prag nazočnosti** je **80%** predavanja
- Uspješno kolokviranje vježbi
  - Maksimalno **12** bodova;      **Prag** je **6** bodova
- 1. međuispit
  - Maksimalno **16** bodova;
- 2. međuispit
  - Maksimalno **22** bodova

## • Završni ispit

- Preduvjet za pristup završnom ispitu je **30** bodova ostvarenih u prethodnim aktivnostima ali uz uvjet da je **14** bodova ostvareno iz međuispita
- Maksimalno se ostvaruje **40** bodova na završnom ispitu

Dodatni uvjet: Pripisnik mora na završnom ispitu ostvariti  
**MINIMALNO**

**15 bodova (od 40) da bi položio predmet**

**Pripisnik mora ostvariti minimalno 50 bodova da bi pristupio  
usmenom ispitu.**

- Ponovljeni završni ispit (ne preporuča se), mogućnost popravljanja (ali i spužtanja) ocjene

Važna opaska: Usmeni ispit je, prema odluci Vijeća FER-a obavezan samo za studente kojima je predmet Arhitektura računala 2 **obavezan**.



# Sadržaj kolegija

## **0. Uvodno predavanje**

### 0.1. Turingov stroj

## **1. Definicija i klasifikacija arhitekture računala**

### 1.1. Flynnova klasifikacija (SISD, MISD, SIMD, MIMD)

### 1.2. Računala upravljana tokom podataka (Data Flow)

### 1.3. Računala upravljana zahtjevom (redukcijska računala)

## **2. Model von Neumannovog računala**

### 2.1. Značajke SISD arhitekture

### 2.2. Tokovi podataka, upravljački tok

### 2.3. Usporedba Turingovog stroja i von Neumannovog računala

## **3. Pojednostavnjeni modeli (mikro)procesora CISC i RISC**

### 3.1. Komponente modela CISC

### 3.2. Primjer izvođenja programa

### 3.3. Stanje registara

### 3.4. Stanje na sabirnicama, sabirnički ciklus, sabirnički protokol

### 3.5. Komponente modela (S)RISC

- 3.6. ISA-model procesora
- 3.7. Značajke procesora arhitekture RISC
- 3.8. Arhitektura RISC i performansa procesora
- 3.9. Odnos CISC - RISC

## **4. Upravljačka jedinica računala**

- 4.1. Funkcija upravljačke jedinice
- 4.2. Prijenos upravljanja između programa
- 4.3. Rekurzivni programi
- 4.4. LIFO ili stožna struktura
- 4.5. Uporaba stoga – analiza slučaja

## **5. Sklopovska izvedba upravljačke jedinice**

- 5.1. Skup instrukcija
- 5.2. Organizacija računala
- 5.3. Struktura upravljačke jedinice
- 5.4. Komponente upravljačke jedinice: brojilo sekvenci, dekodler, PLA generator taktnog signala

## **6. Izvedba mikroprogramske upravljačke jedinice**

6.1. Osnovni pojmovi i Wilkesova izvorna shema

6.2. Faze mikroprogramiranja

6.3. Struktura mikroprogramirane upravljačke jedinice

6.4. Model mikroprogramiranog procesora

## **7. Centralna procesna jedinica – registarski stroj**

7.1. Podrobniji interpretacijski dijagram stanja ISP

7.2. Stanje procesora

7.3. Skup registara opće namjene

7.4. Registarska okna

## **8. Protočna organizacija procesora**

8.1. Put podataka

8.2. Tri inačice organizacije procesne jedinice

8.3. Podrobnija analiza izvođenja instrukcija

8.4. Protočnost (instrukcijska protočna struktura)

8.5. Strukturni, podatkovni i upravljački hazardi

8.6. Analiza slučaja

## **9. Aritmetičko-logička jedinica**

9.1. ALU – višefunkcijski sklop

9.2. Pristup oblikovanju ALU

9.3. Posmačni sklop (Barrel Shifter)

## **10. Ubrzanje rada memorijskog sustava**

10.1. Memorijska hijerarhija

10.2. Memorija s preklapanjem - protočna memorija

## **11. Priručna (cache) memorija**

11.1. Prostorna i vremenska lokalnost

11.2. Blok-shema tipične organizacije priručne memorije

11.3. Načini obnavljanja sadržaja glavne memorije

11.4. Organizacije priručne memorije (potpuno asocijativna, izravna, skupna-asocijativna)

11.5. Algoritmi zamjene blokova

11.6. Koherentnost priručne memorije

11.7. Primjeri priručnih memorija

## **12. Virtualni memorijski sustav**

- 12.1. Fizički i logički adresni prostor
- 12.2. Organizacija logičkog adresnog postora
- 12.3. Adresno preslikavanje (Denningov model)
- 12.4. Straničenje
- 12.5. Segmentacija
- 12.6. Segmentacija sa straničenjem
- 12.7. Zamjena, smještanje i način pribavljanja blokova
- 12.8. Analiza slučaja

## **13. Organizacija ulazno-izlaznog podsustava**

- 13.1. Načini izmjene podataka između računala i vanjske logike
- 13.2. DMA (Direct Memory Access) – Izravni pristup memoriji

## **14. Iznimke**

14.1. Vanjske i unutarnje iznimke

14.2. Faze prepoznavanja i obrade iznimke

14.3. Faza povratka iz iznimke

14.4. Obrada prekida

14.5. Vektorski prekidi

14.6. Analiza slučaja

## Literatura

- S. Ribarić, *Arhitektura računala*, Školska knjiga, Zagreb, 2004. (240str.)
- S. Ribarić, *Naprednije arhitekture mikroprocesora*, Element, Zagreb, 3.izdanje, 2002.(231 stranica)
- S. Ribarić, *Arhitektura RISC i CISC računala*, Školska knjiga, Zagreb, 1996. (380 stranica)
- A. S. Tanenbaum, *Structured Computer Organization*, Prentice-Hall, 1990.(587 stranica)



- D. A. Patterson, J. L. Hennessy, *Computer Architecture, A Quantitative Approach*, Morgan Kaufmann Pub., Second edition, 1996. (760 stranica + 195 stranica)
- D. A. Patterson, J. L. Hennessy, *Computer Organization & Design, The Hardware/Software Interface*, Morgan Kaufmann Pub., Second edition, 1998. (759 stranica + 173 stranice)
- A. Clements, *Principles of Computer Hardware*, Oxford University Press, 2006. (652 str.)
- A. B. Tucker (ed.), *Computer Science Handbook*, Chapman & Hall, 2004.