

Arhitektura i organizacija računala

1. kontrolna zadaća – teorijski dio

Ime i prezime:

Broj indeksa:

Bodovi:

Napomene: Obvezatno upisati ime i prezime na početku ispita. Zaokruživanje i odgovori moraju biti pisani kemijskom olovkom. Crteži i pomoćni račun mogu biti pisani i dobro čitljivom olovkom, na praznim dijelovima papira. U zadacima s ponuđenim odgovorima zaokružuje se jedan odgovor. Točan odgovor donosi jedan pozitivan, a pogrešno zaokružen odgovor jedan negativan bod, jednako kao i bilo kakav ispravak. Ukoliko nije zaokružen niti jedan odgovor, nema negativnih bodova. Zadaci bez ponuđenih odgovora nemaju negativnih bodova. Ukupno vrijeme trajanja ispita je 120 min, a vrijeme za rješavanje teorijskog dijela ispita je maksimalno 30 minuta.

1. Označite neistinitu tvrdnju koja se odnosi na Turingov stroj:

- a) rad stroja odvija se u taktovima
- ☒ b) skup simbola vanjske abecede je neograničen
- c) skup unutarnjih stanja stroja je konačan
- d) vanjska memorija može imati i funkciju izlazne jedinice

2. Logička funkcija Turingovog stroja je:

- ☒ a) $\delta : S \times Q \rightarrow S \times Q \times P$
- b) $\delta : S \times S \times Q \rightarrow S \times P$
- c) $\delta : S \times Q \rightarrow Q \times P$
- d) $\delta : S \times P \times Q \rightarrow S \times Q \times P$

3. Funkcionalna shema Turingovog stroja je:

- a) tablica u kojoj prvi stupac predstavlja elemente iz skupa stanja, a prvi redak elemente vanjske abecede
- b) tablica u kojoj prvi stupac predstavlja elemente iz skupa naredbi za pomak glave, a prvi redak elemente iz skupa vanjske abecede
- ☒ c) tablica u kojoj su elementi prvog stupca elementi vanjske abecede, a prvog retka unutarnja stanja
- d) *look-up* tablica u kojoj su reci i stupci jednaki kombinaciji unutrašnjih stanja i elemenata vanjske abecede

4. Protočnost kao iznimno važan koncept značajan je za:

- a) samo RISC arhitekturu
- b) samo CISC arhitekturu
- ☒ c) RISC i CISC arhitekturu
- d) samo za izvedbu upravljačke jedinice

5. Značajka Load/Store arhitekture specificira:

- a) CISC arhitekturu
- b) Kombinaciju pristupa CISC/RISC
- ☒ c) RISC arhitekturu
- d) VLIW arhitekturu

6. Flynnova klasifikacija temelji se na:

- a) upravljačkom toku i instrukcijskom toku
- b) toku podataka i upravljačkom toku
- c) upravljačkom i adresnom toku
- ☒ d) toku podataka i instrukcijskom toku

7. Napišite koja se kategorija arhitekture prema Flynnu strogo teorijski gledano ne može fizički ostvariti:

MISD

8. Izvorni model von Neumannovog računala imao je programsko brojilo duljine 13 bita jer:

- a) kapacitet radne memorije bio je 2^{13} 40-bitnih riječi
- b) izdvojena programska memorija bila je kapaciteta 2^{13} 20-bitnih riječi
- c) u radnoj memoriji kapaciteta 2^{13} 40-bitnih riječi u jednoj je memorijskoj riječi bila pohranjena 20-bitna instrukcija
- ☒ d) u 40-bitnoj riječi bile su smještene dvije instrukcije a ukupni kapacitet memorije bio je 2^{12} 40-bitnih riječi

9. Pretpostavite da je SRAM memorijski modul kapaciteta 64K bajtova. Uz pretpostavku adresne zrnatosti riječi (16-bita), minimalna potrebna širina adresne sabirnice jest:

- a) 16 bita
- b) 24 bita
- ☒ c) 15 bita
- d) 8 bita

10. SRISC procesor ima instrukcije uvjetnog grananja tako izvedene da je:
- uvjet grananja pohranjen u zastavicama statusnog registra
 - ☒ uvjet grananja dobiven ispitivanjem sadržaja jednog od 32 registara u skupu registara
 - uvjet grananja dobiven ispitivanjem jednog od 5 registara iz polja od 32 moguća registra
 - uvjet grananja određen sadržajem MDR registra
11. Instrukcija `brl` za SRISC upotrebljava se:
- ☒ kao primitiv za ostvarivanje prijenosa upravljanja s jedne programske strukture na drugu
 - kao primitiv koji u zavisnosti od stanja zastavice `L` izvodi grananje
 - nizašto – instrukcija se ne nalazi u skupu strojnih instrukcija sa SRISC
 - za privremenu pohranu sadržaja kazala stoga tijekom prihvatanja prekida
12. Resetom procesor MC68000:
- prelazi u nadgledni način rada i briše zastavice `S` i `I0`, `I1` i `I2`
 - prelazi u korisnički način rada i postavlja zastavice `I0`, `I1` i `I2` u statusnom registru
 - ☒ prelazi u nadgledni način rada i postavlja zastavice `S` i `I0`, `I1` i `I2`
 - ostaje u načinu rada u kojem je bio, odnosno rekonstruira stanje sa sistemskog stoga
13. Minimalni kontekst tijekom prekida (za MC68000) čine sadržaji:
- kazala stoga i programskog brojila
 - kazala stoga i statusnog registra
 - dijela statusnog registra (sistemski bajt) i programskog brojila
 - ☒ statusnog registra i programskog brojila
14. Povratak iz korisničkog u nadgledni način rada za MC68000 moguć je:
- RTS instrukcijom
 - samo RTE instrukcijom
 - samo prekidom
 - ☒ samo iznimkom
15. U protočnoj strukturi faktor ubrzanja (za idealan "glatki" tok) jest:
- N – gdje je N broj instrukcija
 - ☒ M – gdje je M broj protočnih segmenata
 - t_{smax}/t_{smin} , gdje su t_{smax} i t_{smin} maksimalna odnosno minimalna vremena obrade u protočnim segmentima
 - t_s – gdje je t_s maksimalno vrijeme obrade u jednom protočnom segmentu
16. Jedna od osnovnih značajki *dataflow* arhitekture jest:
- sljedeća instrukcija za izvođenje određuje se na temelju PC-a
 - postoji poseban upravljački tok kojim se izabire sljedeća instrukcija
 - ☒ raspoloživi podaci određuju skup izvodljivih instrukcija
 - temelji se na LIFO programskoj strukturi
17. Za većinu procesora memorijski stogovi tako su realizirani da:
- ☒ rastu prema padajućim adresama
 - smanjuju se prema padajućim adresama
 - rastu prema rastućim adresama
 - rastu i padaju nezavisno od adresa
18. Izvedba koja je upotrijebljena u računalu PDP-8 (za prijenos upravljanja s jedne programske strukture na drugu):
- ne podržava rekurziju koja je dublja od dvije razine
 - ne podržava gniježđenje
 - ☒ podržava gniježđenje, ali ne podržava rekurziju
 - podržava i gniježđenje i rekurziju
19. VLIW arhitektura temelji se na:
- RISC konceptima
 - CISC konceptima
 - ☒ horizontalnom mikroprogramiranju
 - dataflow* arhitekturi
20. Sklopovska izvedba stoga kapaciteta 64 32-bitne riječi temeljena na posmačnim registrima zahtijeva:
- 64 32-bitna posmačna registra
 - ☒ 32 64-bitna posmačna registra
 - 128 32-bitna posmačna registra
 - 2×32 64-bitna registra