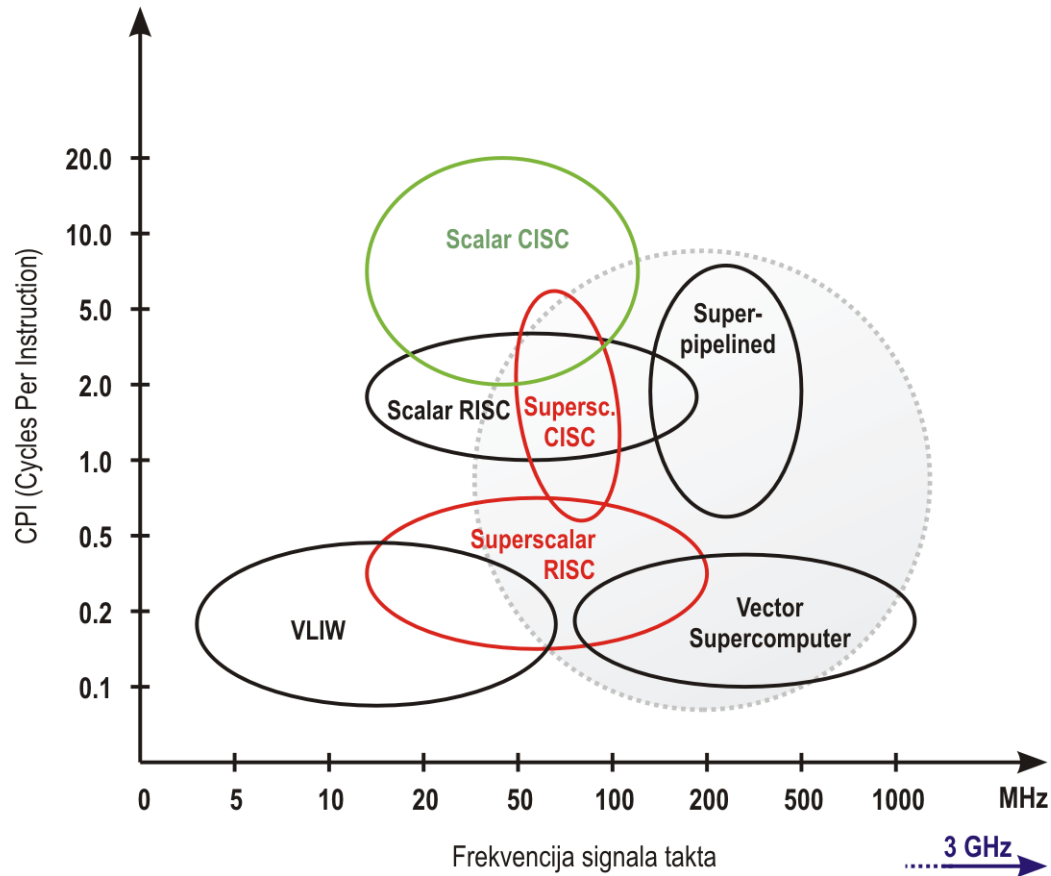


## 4. Prostor oblikovanja suvremenih procesorskih porodica

- Skalarni CISC (Complex Instruction Set Computer)
- Skalarni RISC (Reduced Instruction Set Computer)
- Superskalarni RISC
- Superskalarni CISC
- Vektorski procesori
- VLIW – Very Long Instruction Words
- Superprotočna računala
- Trendovi u arhitekturi



(izvor: C. Hwang, 1993; modificirano 2003.)

## Skalarni CISC (Complex Instruction Set Computer)

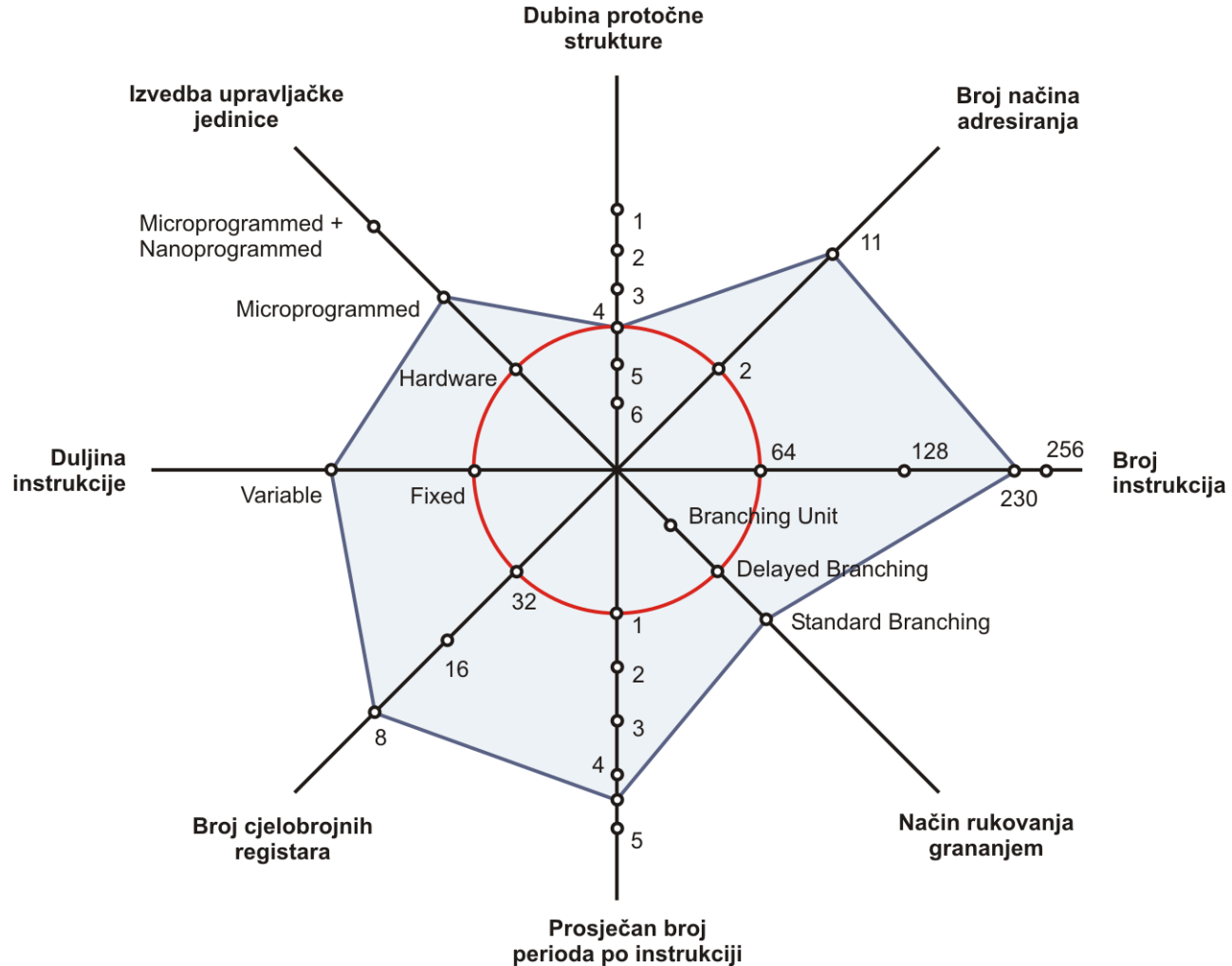
Skalarni CISC barata skalarnim tipovima podataka (cjelobrojnim operandima i operandima s pomičnim zarezom)

- vrlo veliki skup (strojnih) instrukcija;
- promjenjivi format instrukcija (16 – 64 i više bitova);
- brojni i raskošni načini adresiranja (od 12 do 24 i više);
- CPI (Cycles Per Instruction) – od dvije periode taktnog signala do nekoliko desetaka
- tipična frekvencija taktnog signala od 60 do 250 i više MHz

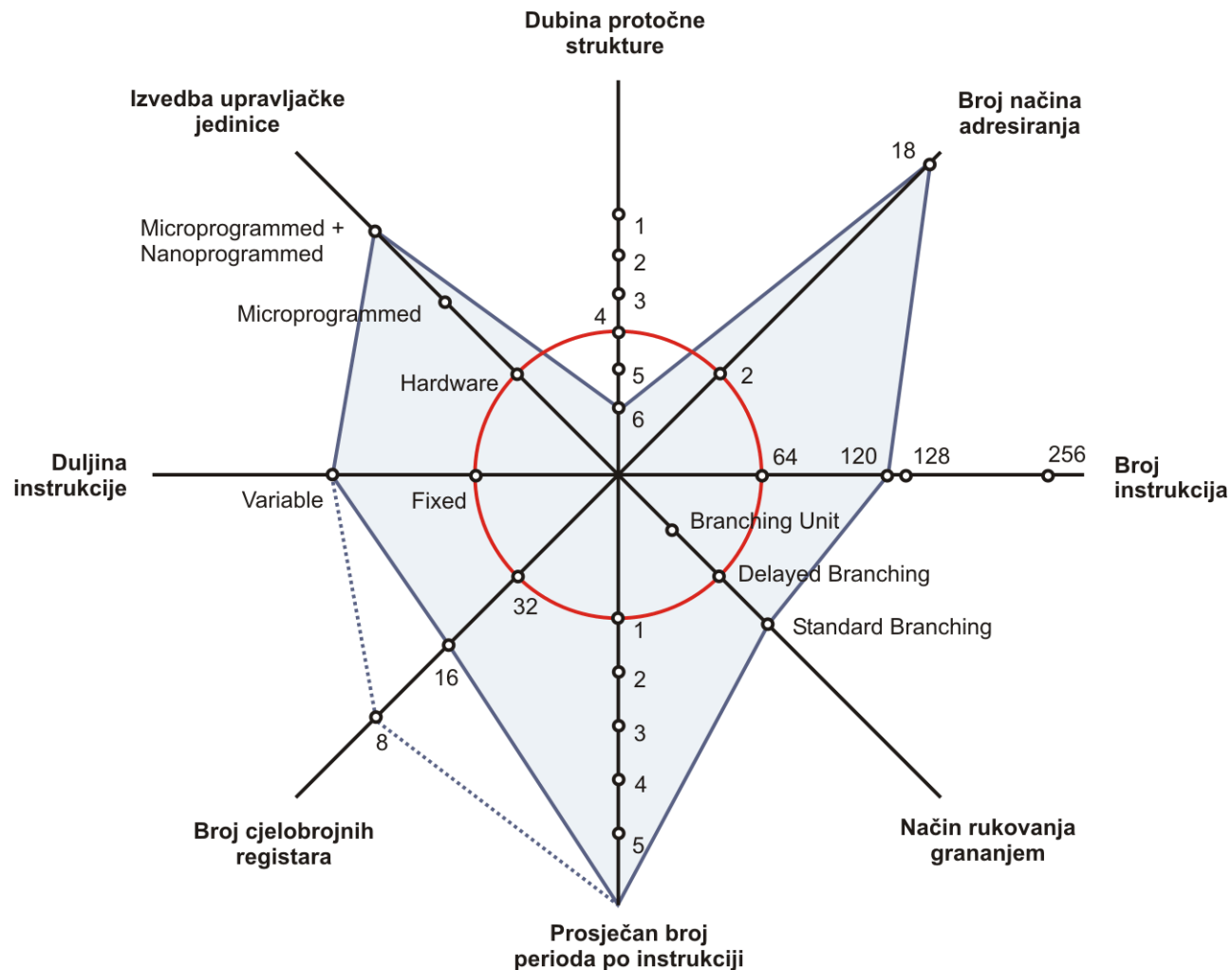
Tipični predstavnici: MC 68020, MC 68040 (Motorola)  
i486 (Intel)

# Kiviat graf

i486



# MC 68040



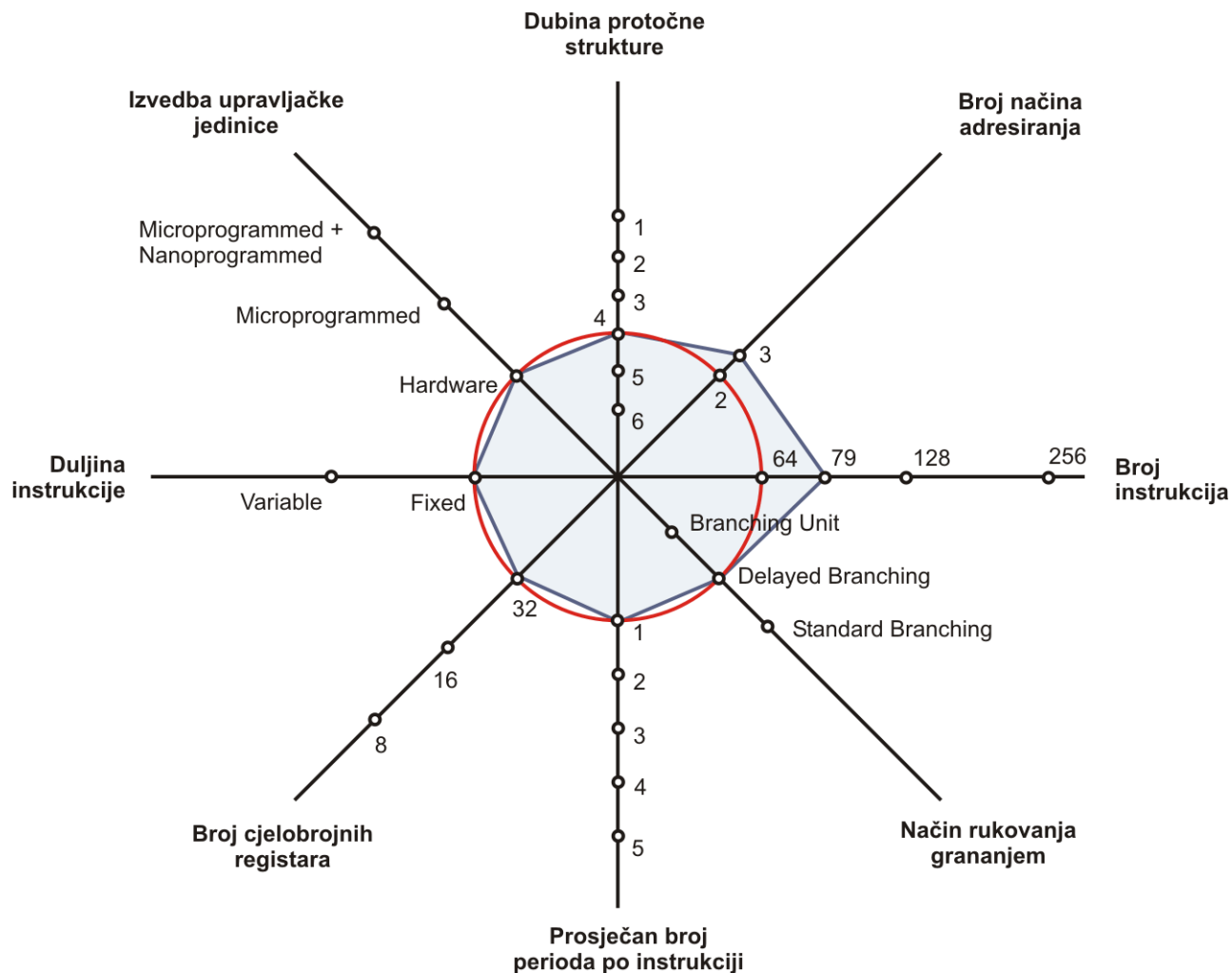
## Skalarni RISC (Reduced Instruction Set Computer)

Skalarni RISC barata skalarnim tipovima podataka (cjelobrojnim operandima i operandima s pomičnim zarezom)

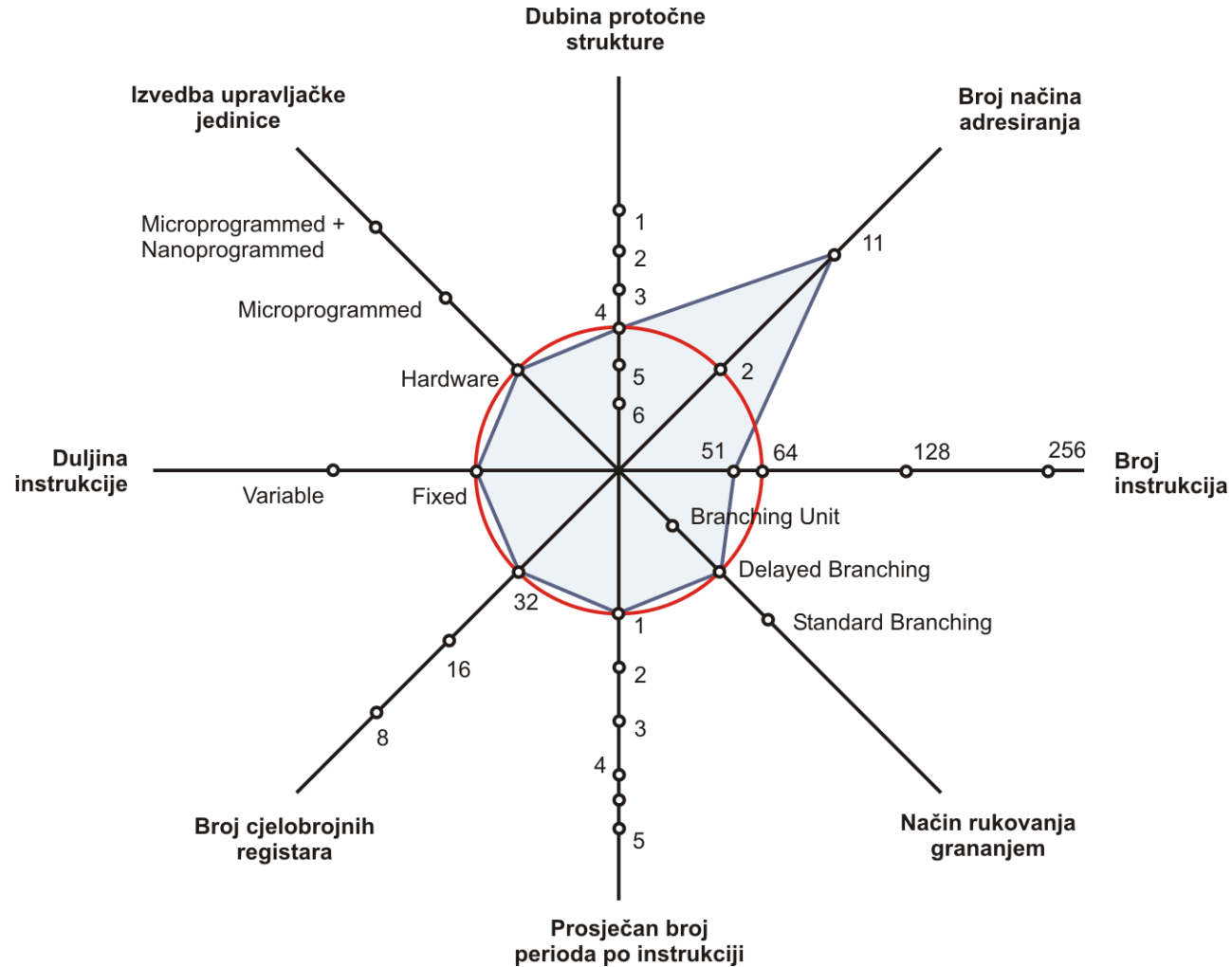
- mali skup (strojnih) instrukcija;
- instrukcije su čvrste duljine (npr. 32 bita);
- većina instrukcija su tipa registar-registar;
- *load/store* arhitektura;
- CPI – jedna perioda taktnog signala potrebna je za većinu instrukcija;
- tipične frekvencije taktnog signala od 200, preko 800 i više MHz;

Tipični predstavnici: i860 (Intel), MC 88100 (Motorola), SPARC CY 7C601 (Sun Microsystems)

i860



# MC 88100



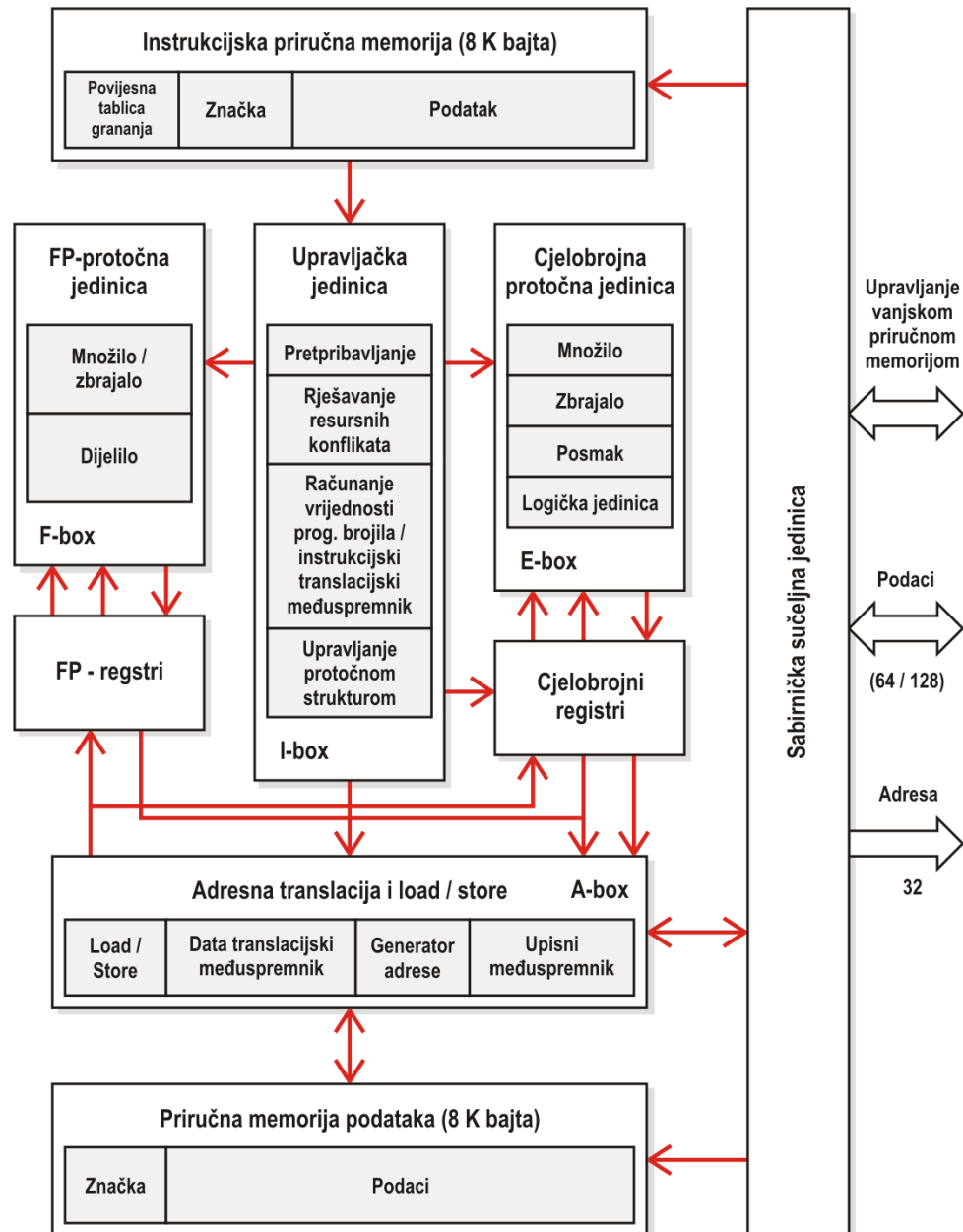


## Superskalarni RISC

- izdaju i izvršavaju više od jedne instrukcije tijekom jedne periode taktnog signala

Tipični predstavnici: Alpha 21x64 (DEC, HP), i960 (Intel), Power PC 620 (IBM, Motorola, Apple), R10000 (tvrtka MIPS)

# Alpha 21064



## Superskalarni CISC

Procesori CISC koji koriste superskalarno RISC jezgro

- CISC instrukcije se pretvaraju tijekom dekodiranja u RISC i zatim se izvršavaju u RISC jezgri
- istodobno se mogu izvoditi od 1 do tri CISC instrukcije (u jednoj periodi taktnog signala)

Tipični predstavnici: K5 (Advanced Micro Devices), Pentium Pro (Intel), MC 68060 (Motorola)

## Vektorski procesori

- barataju s više operanada – operandi su predočeni vektorima;
- vektorska se superračunala temelje na:
  - visokom stupnju paralelizma (na razini riječi, odnosno na razini operanada (npr. jedna operacija nad 64 operanda);
  - vektorizaciji (npr. uključivanjem vektorskih registara);
  - protočnosti;
  - visokoj razini paralelizma na nivou funkcijskih jedinica;

Tipični predstavnici: Cray (X-MP, Y-MP, C90), Convex C4/XA (Convex)

Pozor: Tehnologija VLSI dopušta izvedbu vektorskog procesora na čipu  
Procesor podržava i višedretvenost SMV – **S**imultaneous **M**ultithread  
**V**ector Processor

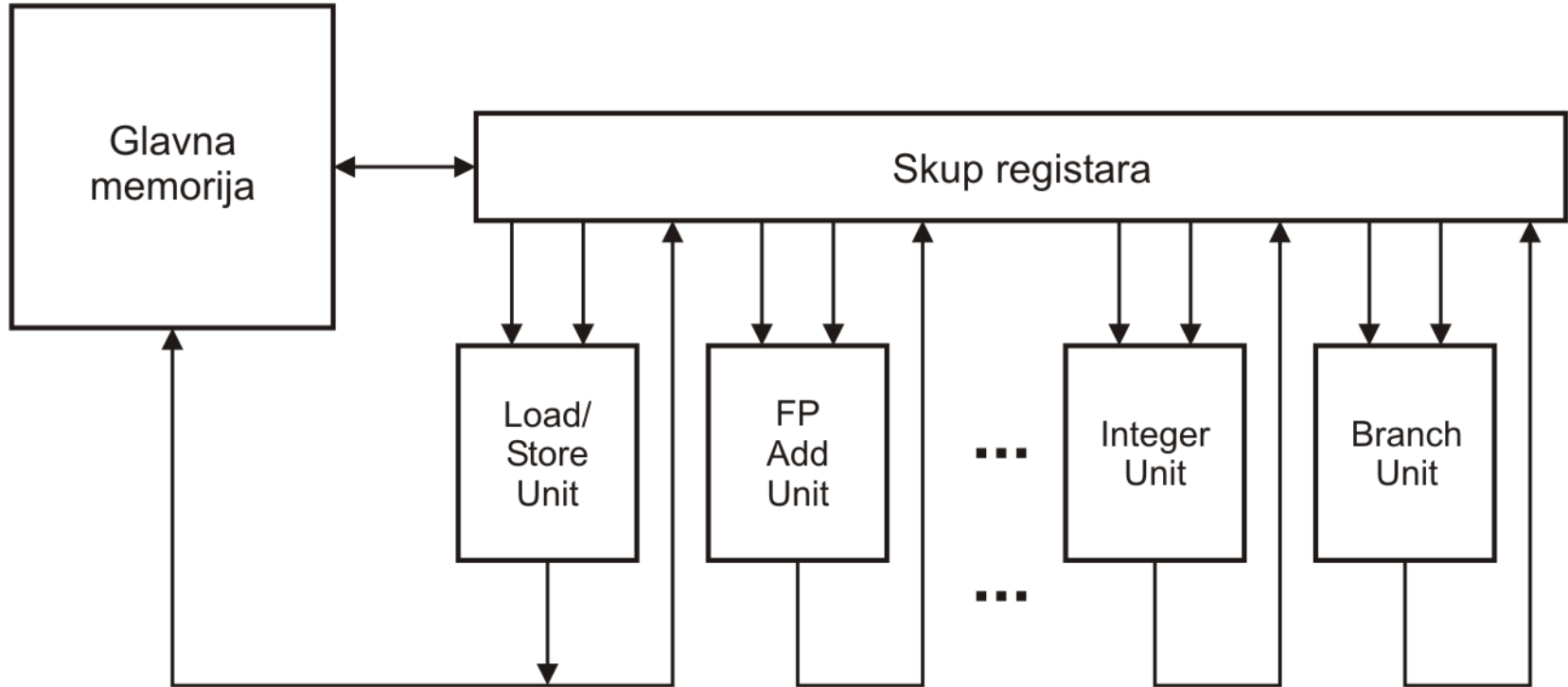
## VLIW – Very Long Instruction Words (procesori s vrlo dugim riječima)

VLIW procesori koriste sljedeće koncepte:

- horizontalno mikroprogramiranje;
- superskalarnu obradu;
- višestrukost funkcijskih jedinica;

Predstavnici: Mpact (media processor) (Chromatic Research Inc.),  
Trace 200 (Multiflow), FPS 120B (Floating Point Systems)

## VLIW



## Format instrukcije:

Load / Store	FP Add	FP Multiply	Branch	...	Integer
--------------	--------	-------------	--------	-----	---------

## Superprotočna računala

- veliki broj potočnih segmenata (npr.  $> 7$ );
- vrijeme potrebno za obradu u jednom protočnom segmentu je  $1/n$  osnovne periode taktnog signala ( $n > 1$ );
- kombinacija superprotočnosti i superskalarnosti;

Tipični predstavnici: Alpha 21x64, R 10000

## Trendovi u arhitekturi:

- procesori s vrlo visokim stupnjem superskalarnosti ( $CPI < 1/10$ );
- frekvencija taktnog signala  $> 3$  GHz;
- veliki broj registara;
- povećani kapacitet priručne (ili priručnih memorija) memorije;
- složeni algoritmi predviđanja grananja;
- višeprocesorski sustavi na jednom čipu;
- višedretveni procesori (engl. Multithread Processors);
- VLIW koncept;
- ILP (Instruction Level Parallelism);
- IRAM (Intelligent RAM) – MIMD i/ili SIMD na čipu
- Java procesori – stožna arhitektura procesora



## **IA – 64 ITANIUM mikroprocesor**

- prvi predstavnik 64-bitne Intelove porodice procesora (2001. godina)
- 0.18 mikrona VLSI
- 800 MHz; 45 SPECint95, 70SPECfp95
- koristi EPIC (Explicitely Parallel Instruction Computing)
- kombinira značajke superskalarnih procesora i VLIW procesora
- Struktura Itaniuma:
  - četiri cjelobrojne jedinice
  - četiri multimedijske obradbene jedinice
  - dvije s-p i dvije e-p jedinice s pomičnim zarezom
  - dvije loading/saving jedinice
  - tri jedinice grananja
  - L1 (data & inst. – svaka 16 MB), L2 (32 KB) i L3(4 MB) priručne memorije

# ITANIUM 2

- 760 SPECint2000, 1350 SPECfp2000
- 221 milijuna tranzistora

## **K7** (kodni naziv Athlon) mikroprocesor (AMD)

- 1999. godine
- 0.25 mikrona/ 0.18 mikrona VLSI
- > 1GHz
- > 22 milijuna tranzistora
- SIMD instrukcijski skup (3DNow!)
- superskalarni, superprotočni, poboljšana predikcija grananja
- struktura K7:
  - tri cjelobrojne jedinice (IEU), tri adresne jedinice (AGU)
  - tri FPU i tri multimedijske jedinice

**Athlon XP** (Palomono core) - poboljšana verzija K7 procesora s jezgrom Thunderbird

Hammer – nova porodica AMD procesora

- 0.13 mikrona VLSI
- kompatibilan s procesorima x86 (ISA)

**MAJC 52000** (SUN)

- dva 128-bitna VLIW procesorska jezgra
- četiri razine paralelizma:
  - multiprocesorska arhitektura
  - višedretvenost
  - paralelnost na razini VLIW instrukcija
  - SIMD obrada