

2. Međuispit iz Arhitekture Računala 2

22.11.2007.

rješenja

1. zadatak:

(Kod različitih grupa razlikuju se samo zadani nivoi prekida i oni su označeni odgovarajućim bojama za svaku grupu A **B** **C**):

Za sljedeći tijek događaja koji se odvijaju u računalu temeljenom na procesoru MC 68000:

a) dogodila se iznimka RESET

(odrediti stanja zastavica S, T i I₀, I₁, I₂)

b) izvodi se program u kojem se zastavice I₀, I₁, I₂ postavljaju tako da se dopušta razina prekida 4 **6** **5** i viša,

c) zastavica S postavlja se u "0" i procesor nastavlja s izvođenjem programa,

d) tijekom izvođenja programa dogodio se zahtjev za prekid ($\overline{IPL0} = 1$, $\overline{IPL1} = 1$,

$\overline{IPL2} = 0$; $\overline{IPL0} = 0$, $\overline{IPL1} = 0$, $\overline{IPL2} = 0$; $\overline{IPL0} = 1$, $\overline{IPL1} = 0$, $\overline{IPL2} = 0$),

(odrediti stanja zastavica S, T i I₀, I₁, I₂ nakon "kućanskih poslova" za d))

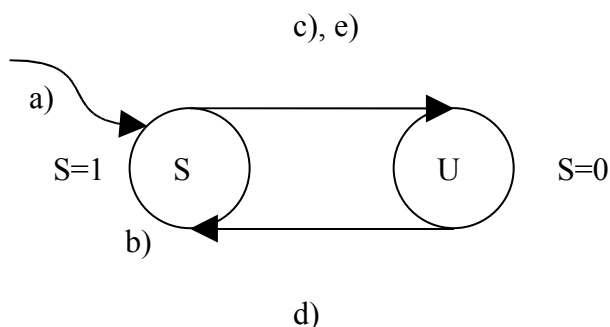
e) instrukcijom RTE prenosi se upravljanje na prekinuti program

(odrediti stanja zastavica S, T i I₀, I₁, I₂ nakon e))

nacrtati dijagram stanja kojim se predložuju načini rada procesora MC 68000 i u dijagramu označite oznakama a), b), c), d), e) odgovarajuća stanja i prijelaze.

Rješenje:

Dijagram stanja(sve grupe):



Objašnjenje(sve grupe):

Dijagram stanja ima još prijelaza, ali ovdje nisu bili potrebni pa nisu nacrtani. Događaj a) je iznimka reset, koja označava inicijalizaciju procesora i zato je navedena kao početni događaj koji dolazi izvana, a budući da je iznimka procesor ulazi u nadgledni način rada. Događaj b) je promjena zastavica koji se događa u nadglednom načinu rada pa je zato naznačen UZ STANJE S. Događaj c) je postavljanje zastavice S u 0, što označava prijelaz procesora iz nadglednog u korisnički način rada kao što je prikazano. Događaj d) je prekid pa procesor ponovo prelazi iz korisničkog u nadgledni način rada. Događaj e) je naredba RTE (return from exception) pa se procesor vraća iz nadglednog u korisnički način rada.

Stanje zastavica:

Grupa A					
	S	T	I ₂	I ₁	I ₀
a)	1	0	1	1	1
b)	1	0	0	1	1
c)	0	0	0	1	1
d)	1	0	1	0	0
e)	0	0	0	1	1

Grupa B					
	S	T	I ₂	I ₁	I ₀
a)	1	0	1	1	1
b)	1	0	1	0	1
c)	0	0	1	0	1
d)	1	0	1	1	1
e)	0	0	1	0	1
Grupa C					
	S	T	I ₂	I ₁	I ₀
a)	1	0	1	1	1
b)	1	0	1	0	0
c)	0	0	1	0	0
d)	1	0	1	1	0
e)	0	0	1	0	0

Objašnjenje(sve grupe):

Zastavica T predstavlja posebnu vrstu iznimke, TRACE iznimku koja rezultira izvođenjem zadanog programa naredbu po naredbu. Ta se iznimka u ovom slijedu događaja nije dogodila i zato zastavica T uvijek ima vrijednost 0.

Prvi događaj je RESET iznimka i ona je prekid najveće razine, nemaskirajući prekid i zastavice I₁, I₂ i I₃ su jednake 1. Zbog toga što je došlo do iznimke, odlazi se u obradu u nadgledni način rada pa zastavica S poprima vrijednost 1.

Drugi događaj je mijenjanje zastavica I₀₋₂ tijekom izvođenja obrade iznimke da bi se promijenila razina dozvoljenog prekida. U zastavice se upisuje najviša razina prekida koja se NEĆE dopustiti. Na primjeru grupe A, kada se želi dopustiti prekid razine 4 i viši u zastavice se upisuje broj 3: I₂₋₀=011.

Treći događaj je promjena zastavice S u 0, što formalno znači da procesor izlazi iz obrade iznimke, ali ne obavlja i ostale kućanske poslove: dobavljanje adrese sljedeće naredbe sa stoga i dobavljanje sadržaja statusnog registra prije nego što se dogodila iznimka sa stoga. Zbog toga zastavice I₂₋₀ OSTAJU na vrijednostima koje su imale neposredno prije nego što je nastupio treći događaj.

Četvrti događaj je zahtjev za prekid prikazan pomoću linija \overline{IPL}_{2-0} . Budući da su linije \overline{IPL}_{2-0} aktivne u niskoj razini, a zastavice I₂₋₀ u visokoj razini, sadržaj odgovarajuće zastavice se dobije tako da se vrijednost odgovarajuće linije komplementira. Dakle, za grupu A: $\overline{IPL}_{2-0} = 011$ što znači da je I₂₋₀=100.

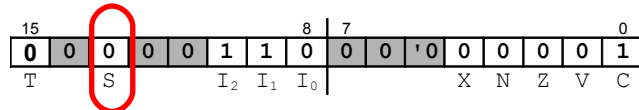
Budući da je u svim grupama razina prekida zadana linijama \overline{IPL}_{2-0} veća od razine koja je trenutno zapisana u zastavicama I₂₋₀ prelazimo u obradu iznimke, zastavica S se postavlja u 1, a zastavice I₂₋₀ na vrijednosti određene komplementima linija \overline{IPL}_{2-0} .

Peti događaj je izvođenje naredbe RTE pri čemu procesor prelazi iz nadglednog u korisnički način rada, zastavica S se postavlja u 0. Zastavice I₂₋₀ se sa stoga pune sadržajem koji su imale prije nastupanja prekida odnosno četvrtog događaja. Za grupu A to znači da je I₂₋₀=011.

2. zadatak:

Rješenje:

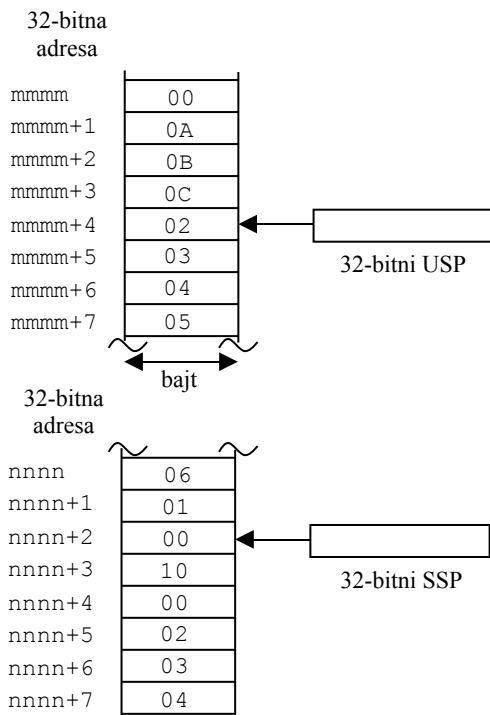
Pošto se dogodio prekid, procesor se nalazi u *nadglednom načinu rada*. Prva instrukcija `MOVE.W (SP)+,SR` skine s vrha nadglednog stoga 16-bitnu vrijednost $0601_H = 0000011000000001_2$ i stavlja ju u SR, te povećava aktualno (tj. nadgledno) kazalo stoga za 2. Time procesor prelazi u *korisnički način rada* (jer zastavica S u SR-u poprima vrijednost 0):



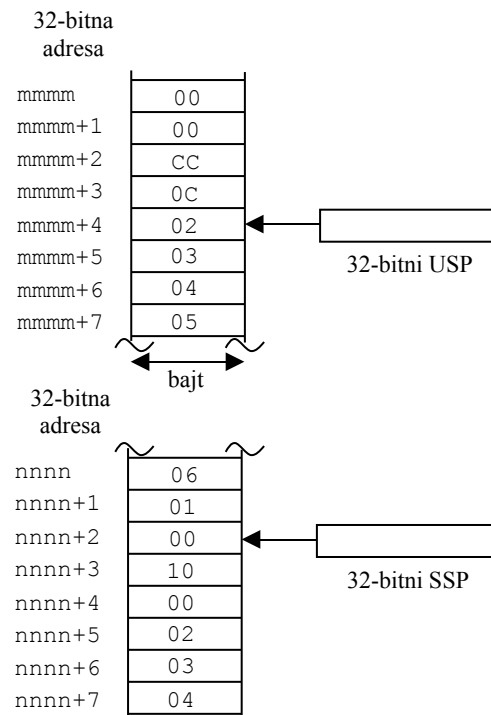
Sljedeća naredba `RTS` zato skida 4 bajta s *korisničkog stoga* i upisuje ih u PC, te povećava kazalo korisničkog stoga za 4.

(a) Slika stogova (memorije) nakon izvođenja zadanog programskog odsječka:

Grupe A i B:



Grupa C:



(b) Sadržaji registara

Grupe A i B:

PC = 000A0B0C_H
 SR = 0601_H
 USP = mmmm+4
 SSP = nnnn+2

Grupa C:

PC = 00000CC0C_H
 SR = 0601_H
 USP = mmmm+4
 SSP = nnnn+2

4. zadatak:

Protočna **sinkrona** dinamička instrukcijska struktura sastoji se od 8 protočnih segmenata. Vremena obrade u pojedinim segmentima su:

$$t_1 = t_2 = t_3 = t_4 = 8 \text{ ns}$$

$$t_5 = 10 \text{ ns}$$

$$t_6 = t_7 = t_8 = 9,5 \text{ ns}$$

Izvodi se $N_1 = 10\,000$ instrukcija jednog tipa.

Nakon toga dinamička protočna struktura se rekonfigurira za potrebe izvođenja drugog tipa instrukcija kojih ima $N_2 = 20\,000$ ns. Vrijeme potrebno za rekonfiguriranje protočne strukture je $T_r = 60$ ns.

- Odredite efektivno vrijeme izvođenja jedne instrukcije u gornjoj mješavini instrukcija $T_{ef-prot}$.
- Odredite faktor ubrzanja $S = T_{neprot} / T_{ef-prot}$, gdje je T_{neprot} vrijeme obrade za neprotočnu strukturu nezavisno od tipa instrukcije i ono iznosi 64 ns.

Rješenje (za sve grupe je jednako):

a)

Vrijeme potrebno da prva instrukcija prođe kroz sinkronu protočnu strukturu je: $T = 8t_5 = 80$ ns.

Vrijeme obrade N_1 parova operanada je: $T_{N_1} = T + t_5(N_1 - 1) = 80 + 10 \cdot 9999 = 100070$ ns.

Vrijeme rekonfiguracije protočne strukture je $T_r = 60$ ns.

Vrijeme obrade N_2 parova operanada je: $T_{N_2} = T + t_5(N_2 - 1) = 80 + 10 \cdot 19999 = 200070$ ns.

$$\text{Efektivno vrijeme izvođenja jedne instrukcije je: } T_{ef-prot} = \frac{T_{N_1} + T_{N_2} + T_r}{N_1 + N_2} = \frac{300200}{30000} = 10,0066 \text{ ns}.$$

b)

Vrijeme obrade instrukcije za ne protočnu strukturu: $T_{neprot} = 64$ ns.

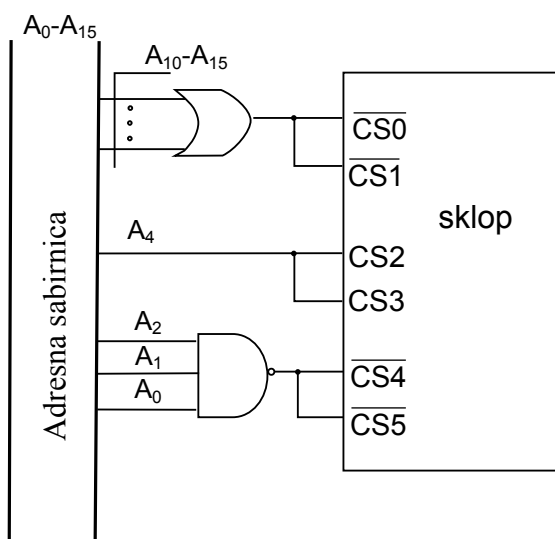
$$\text{Faktor ubrzanja iznosi } S = \frac{T_{neprot}}{T_{ef-prot}} = \frac{64}{10,0066} = 6,39 \approx 6.4.$$

5. zadatak:

Definirajte logičke vrijednosti pojedinih adresnih linija tako da bude izabran sklop prikazan na slici 4. koji koristi nepotpuno adresno dekodiranje.

a) Odredite adresni raspon (najnižu i najvišu moguću adresu) u kojem se sklop javlja (izrazite ih heksadekadno).

b) Uporabom **minimalnog** broja dodatnih kombinacijskih logičkih sklopova koji imaju maksimalan broj ulaza do 4 i koji će se priključiti na redundantne priključke $\overline{CS1}$, CS3 i $\overline{CS5}$ oblikujte adresni dekodер kojim će se jednoznačno definirati adresa sklopa i to 0017 (heksadekadno). Nacrtati.



Slika 4.

a) 17-3FF

