

Prepiso sam neke zadatke sa zimskog roka

1.

Spoiler:

Na računalo sa 16-bitnom adresnom I 8-bitnom podatkovnom sabirnicom potrebno je spojiti dvije ulazno-izlazne jedinice A I B pri čemu jedinica A ima 12 8-bitni, a jedinica B 4 8-bitna registra. Obje jedinice pored odgovarajućeg broja adresnih I podatkovnih priključaka, posjeduju još I priključak R/W\* te dva priključka E\*. Jedinice je potrebno spojiti koristeći potpuno adresno dekodiranje , tako da tvore kontinuiran adresni prostor, pri čemu se jedinica A javlja na početnoj adresi 0xFF00, a jedinica B neposredno iza nje.

2.

Spoiler:

Na linijama A[15:0], D[7:0], R I W vanjske sabirnice pojednostavljenog modela procesora očitani su sljedeći niz logičkih vrijednosti:

(\$0100 \$b6, 1,0)  
(\$0101 \$10, 1,0)  
(\$0102 \$11, 1,0)  
(\$1011 \$ca, 1,0)  
(\$0103 \$87, 1,0)  
(\$0104 \$20, 1,0)  
(\$0105 \$00, 1,0)  
(\$9fff \$06, 0,1)  
(\$9ffe \$01, 0,1)

\$b6 LDA, \$10 SUB, \$01 INC, \$ca STA, \$87 CALL, \$20 JMP, \$00 NOP, \$06 ADD

Prikažite početni sadržaj radne memorije koji bi mogao pobuditi ovakav slijed događanja vanjskoj sabirnici. Prikažite I odgovarajući program u asemblerskoj sintaksi korištenjem mnemonika.

4.

Spoiler:

Razmatramo priručnu memoriju podataka s 8 linija veličine 8 bajta I to u slučajevima izravnog preslikavanja (C1), dvostruke asocijativnosti (C2) I četverostruke asocijativnosti(C3).Zadan je popis 32-bitnih bajtnih pristupa memoriji podataka: 0x01, 0x86, 0xd4, 0x01, 0x87, 0xd5, 0xa2, 0xa1, 0x02, 0x2c, 0x29, 0xcd.  
U sva tri slučaja punjenje linije iznosi 25 perioda signala takta, dok vremena pristupa iznose 4 takta za C1, 5 taktova za C2 I 6 taktova za C3. Odredite najbolju I najgoru organizaciju za zadani slijed referenci s obzirom na prosječno vrijeme pristupa memoriji podataka, pod pretpostvkom da se koristi strategija zamjene NMRU.

5.

Spoiler:

6.

Spoiler:

Prepiso sam neke zadatke sa zimskog roka

1.

Spoiler: [Prikaži](#)

2.

Spoiler: [Prikaži](#)

4.

Spoiler: [Prikaži](#)

5.

Spoiler: [Sakrij](#)

Računalni pogram izvodi slijedeći slijed virtualnih adresa: 4095, 31272, 15789, 15000, 7193, 4096, 8912. Početno stanje potpuno asocijativnog TLB-as 4 zapisa I strategijom zamjene LRU zadano je trojkama (bit valjanosti,oznaka virtualne adrese, fizička adresa) kako slijedi: (1,11,12), (1,7,4) ,(1,3,6), (0,4,9). Početno stanje stranične tablice zadano je parovima (bit prisutnosti, fizička stranica) kako slijedi :(1,5),(0,0),(0,0),(1,6),(1,9),(1,11),(0,0),(1,4), (0,0),(0,0),(1,3),(1,12). Potrebno je odrediti konačno stanje TLB-a I stranične tablice. Za svaki memorijski proistup navedite radi li se o pogotku TLB-a, pogotku u straničnoj tablici ili promašaju virtualne memorije sve pod pretpostavkom da stranice imaju veličinu od 4 kb.

6.

Spoiler: [Sakrij](#)

Skicirati strojni kod za zbrajanje dvaju polja cijelih brojeva temeljenih na multimedijjskim instrukcijama za obradu četveroznamenkastih vektora jednostruke preciznosti: movaps <xmm\_x>;<ea> (upiši vektor na adresi <ea> u registar <xmm\_x> ) , addps xmm,<ea> (prebroji vektor na adresi <ea> registru <xmm\_x> ), I movaps <ea>,<xmm\_x> (upiši vektor iz registra <xmm\_x> na adresu <ea>). Pretpostavite da određišno polje treba spremiti na mjesto prvog izvorišnjog polja te da su početne adrese dvaju izvornih polja I njihova izvorna duljina zadane registrima r1,r2 I r3.