

Završni ispit iz Arhitekture računala 2, teorijski dio

-
1. Zaokružiti ispravan redosljed memorijske hijerarhije.
- (a) registri, RAM, disk, cache
 - (b) cache, registri, disk, RAM,
 - (c) registri, cache, RAM, disk
 - (d) cache, RAM, disk, registri
-
2. Sklop za priređivanje bita operanda B_i na izlazu može generirati sljedeće vrijednosti:
- (a) $0, B_i, \bar{B}_i$ i 1
 - (b) $0, 1$ i Z
 - (c) A_i, \bar{A}_i, B_i i \bar{B}_i
 - (d) samo 0 i 1
-
3. Neka je zadano računalo sa stranicama od 4kB. Koliko će fizičkog RAM-a zauzeti proces koji koristi ukupno 4097 bajtova memorije?
- (a) 8192 B
 - (b) 16834 B
 - (c) 4096 B
 - (d) 4100 B
-
4. Koji problem se može pojaviti kad promijenjene podatke cachea ne upisujemo trenutno u glavnu memoriju?
- (a) gubitak koherencije u višeprocorskom sustavu
 - (b) povećanje latencije PM
 - (c) povećanje disipacije PM
 - (d) gubitak podataka zbog nepouzdanosti memorijskih elemenata PM
-
5. Koja od sljedećih tehnika ne vodi poboljšanju iskorištenja superskalarnih resursa?
- (a) ortogonalizacija skupa instrukcija
 - (b) izvođenje izvan redoslijeda
 - (c) pretjerano povećavanje radne frekvencije
 - (d) predviđanje grananja
-
6. Zadana je PM s 8 linija po 16B. Koliko komparatora oznake adrese je potrebno kod potpuno asocijativnog preslikavanja?
- (a) 4
 - (b) 2
 - (c) 8
 - (d) 16
-
7. Za realizaciju 3-bitnog posmačnog sklopa koji izravno podržava 5 vrsta posmaka i prijenos podatka potrebno je:
- (a) 5 multipleksora 8/1
 - (b) 3 multipleksora 8/1
 - (c) 4 multipleksora 5/1
 - (d) 3 multipleksora 4/1
-
8. Koji je glavni nedostatak algoritma LRU za zamjenu blokova priručne memorije?
- (a) gubitak koherencije u višeprocorskom sustavu
 - (b) prevelik pritisak na propusnost glavne memorije
 - (c) složena implementacija za više od dvoele-mentne asocijativnosti
 - (d) slabo korištenje prostorne lokalnosti
-
9. Postotak uspješnosti dinamičkog predviđanja grananja tipično je u intervalu:
- (a) [70% – 80%]
 - (b) [50% – 60%]
 - (c) [80% – 90%]
 - (d) [90% – 100%]
-
10. Jednostavna superskalarna organizacija se od skalarne protočne organizacije s više procesnih jedinica razlikuje jer ima:
- (a) efikasnu priručnu memoriju
 - (b) veći registarski skup
 - (c) mogućnost istovremenog pribavljanja i de-kodiranja više instrukcija
 - (d) više od jedne procesne jedinice
-
11. Translacijski spremnik ne sadrži:
- (a) bitove zaštite pristupa (npr, W, S)
 - (b) virtualnu stranicu
 - (c) kopiju bloka podataka iz RAM-a
 - (d) fizičku stranicu
-
12. Što omogućavamo preimenovanjem registara?
- (a) bolju performansu cachea
 - (b) otklanjanje hazarda WAR
 - (c) jednostavniju izvedbu upravljačke jedi-nice
 - (d) bolje predviđanje grananja
-

13. Koji od sljedećih nije algoritam zamjene stranica?
- (a) LRU
 - (b) FIFO
 - (c) bimodalna tablica odluke
 - (d) slučajni izbor
-

14. Zašto je uvjetni registar posebno problematičan na superskalarnim računalima?
- (a) postaje implicitni izvor podatkovnih hazarda
 - (b) onemogućava predviđanje grananja
 - (c) nepovoljno se odražava na ortogonalnost instrukcijskog skupa
 - (d) onemogućava preimenovanje registara
-

15. Zadana je PM s 8 linija po 16B i izravnim preslikavanjem. Svako promašeno čitanje bajta inicira prijenos podataka iz DRAM-a od:
- (a) 16B
 - (b) 128B
 - (c) 64B
 - (d) 1B
-

16. Elementi memorijskog sklopa DRAM obično su organizirani u:
- (a) 3D polju
 - (b) 1D polju
 - (c) kvadratnom 2D polju
 - (d) pravokutnom 2D polju s više redaka nego stupaca
-

17. Ako 32-bitno zbrajalo bez sklopa za predviđanje bita prijenosa ima latenciju T , koliku latenciju bi imalo 64-bitno zbrajalo u istoj tehnologiji?

- (a) $32T$
 - (b) $T/64$
 - (c) $2T$
 - (d) T
-

18. Potpuno zbrajalo se:

- (a) može realizirati pomoću dva poluzbrajala i dodatnog sklopa ILI
 - (b) može realizirati pomoću dva poluzbrajala, bez korištenja dodatnih logičkih sklopova
 - (c) ne može realizirati pomoću poluzbrajala
 - (d) može realizirati pomoću jednog poluzbrajala i dodatnog sklopa ILI
-

19. Koja od sljedećih logičkih operacija nije izravno podržana u modelu ALU koji je opisan na predavanjima:

- (a) I
 - (b) NI
 - (c) ILI
 - (d) ISKLJUČIVO ILI
-

20. Zašto je odnos $|LAP| > |FAP|$ poželjniji od odnosa $|LAP| = |FAP|$?

- (a) zbog manje disipacije
 - (b) zbog mogućnosti proširenja
 - (c) zbog boljeg iskorištenja CPU
 - (d) zbog boljeg iskorištenja memorije RAM
-

Završni ispit iz Arhitekture računala 2, teorijski dio

-
1. Zadana je PM s 8 linija po 16B i izravnim preslikavanjem. Svako promašeno čitanje bajta inicira prijenos podataka iz DRAM-a od:
- (a) 128B (c) 64B
(b) 4B (d) 16B
-
2. Translacijski spremnik ne sadrži:
- (a) informacijske bitove (P, D)
(b) kopiju bloka podataka iz RAM-a
(c) virtualnu stranicu
(d) fizičku stranicu
-
3. Za realizaciju 3-bitnog posmačnog sklopa koji izravno podržava 5 vrsta posmaka i prijenos podatka potrebno je:
- (a) 5 multipleksora 8/1
(b) 4 multipleksora 5/1
(c) 5 multipleksora 3/1
(d) 3 multipleksora 8/1
-
4. Elementi memorijskog sklopa DRAM obično su organizirani u:
- (a) pravokutnom 2D polju s više stupaca nego redaka
(b) pravokutnom 2D polju s više redaka nego stupaca
(c) 3D polju
(d) kvadratnom 2D polju
-
5. Koji od sljedećih nije algoritam zamjene stranica?
- (a) FIFO
(b) optimalni izbor
(c) bimodalna tablica odluke
(d) slučajni izbor
-
6. Ako 32-bitno zbrajalo bez sklopa za predviđanje bita prijenosa ima latenciju T, koliku latenciju bi imalo 64-bitno zbrajalo u istoj tehnologiji?
- (a) T (c) 2T
(b) T/32 (d) T/64
-
7. Koji problem se može pojaviti kad promijenjene podatke cachea ne upisujemo trenutno u glavnu memoriju?
- (a) povećanje latencije PM
(b) gubitak podataka zbog nepouzdanosti memorijskih elemenata PM
(c) povećanje disipacije PM
(d) gubitak koherencije u višeprosorskom sustavu
-
8. Koja od sljedećih logičkih operacija nije izravno podržana u modelu ALU koji je opisan na predavanjima:
- (a) ISKLJUČIVO ILI (c) NE
(b) NILI (d) ILI
-
9. Što omogućavamo preimenovanjem registara?
- (a) jednostavniju izvedbu upravljačke jedinice
(b) otklanjanje hazarda WAR
(c) bolju performansu cachea
(d) bolje predviđanje grananja
-
10. Postotak uspješnosti dinamičkog predviđanja grananja tipično je u intervalu:
- (a) [60% – 70%] (c) [70% – 80%]
(b) [90% – 100%] (d) [50% – 60%]
-
11. Zašto je uvjetni registar posebno problematičan na superskalarnim računalima?
- (a) onemogućava preimenovanje registara
(b) postaje implicitni izvor podatkovnih hazarda
(c) onemogućava predviđanje grananja
(d) nepovoljno se odražava na ortogonalnost instrukcijskog skupa
-

12. Jednostavna superskalarna organizacija se od skalarne protočne organizacije s više procesnih jedinica razlikuje jer ima:

- (a) izvršavanje izvan redoslijeda
- (b) veći registarski skup
- (c) efikasnu priručnu memoriju
- (d) mogućnost istovremenog pribavljanja i dekodiranja više instrukcija

13. Zadana je PM s 8 linija po 16B. Koliko komparatora oznake adrese je potrebno kod potpuno asocijativnog preslikavanja?

- (a) 16
- (b) 1
- (c) 4
- (d) 8

14. Zaokružiti ispravan redosljed memorijske hijerarhije.

- (a) cache, registri, RAM, disk
- (b) cache, registri, disk, RAM,
- (c) registri, cache, RAM, disk
- (d) cache, RAM, disk, registri

15. Neka je zadano računalo sa stranicama od 4kB. Koliko će fizičkog RAM-a zauzeti proces koji koristi ukupno 4097 bajtova memorije?

- (a) 4096 B
- (b) 4100 B
- (c) 8192 B
- (d) 4097 B

16. Koji je glavni nedostatak algoritma LRU za zamjenu blokova priručne memorije?

- (a) slabo korištenje prostorne lokalnosti
- (b) složena implementacija za više od dvoelementne asocijativnosti
- (c) gubitak koherencije u višeprocorskom sustavu
- (d) slabo korištenje vremenske lokalnosti

17. Sklop za priređivanje bita operanda B_i na izlazu može generirati sljedeće vrijednosti:

- (a) A_i, \bar{A}_i, B_i i \bar{B}_i
- (b) 0, B_i, \bar{B}_i i 1
- (c) 0, 1 i Z
- (d) samo B_i i \bar{B}_i

18. Koja od sljedećih tehnika ne vodi poboljšanju iskorištenja superskalarnih resursa?

- (a) pretjerano povećavanje radne frekvencije
- (b) preimenovanje registara
- (c) izvođenje izvan redoslijeda
- (d) ortogonalizacija skupa instrukcija

19. Zašto je odnos $|LAP| > |FAP|$ poželjniji od odnosa $|LAP| = |FAP|$?

- (a) zbog mogućnosti proširenja
- (b) zbog boljeg iskorištenja CPU
- (c) zbog boljeg iskorištenja memorije RAM
- (d) zbog boljeg iskorištenja sabirnice

20. Potpuno zbrajalo se:

- (a) ne može realizirati pomoću poluzbrajala
- (b) može realizirati pomoću jednog poluzbrajala i dodatnog sklopa ILI
- (c) može realizirati pomoću dva poluzbrajala i dodatnog sklopa ILI
- (d) može realizirati pomoću dva poluzbrajala, bez korištenja dodatnih logičkih sklopova

Završni ispit iz Arhitekture računala 2, teorijski dio

-
1. Koji od sljedećih nije algoritam zamjene stranica?
- (a) LRU
 - (b) optimalni izbor
 - (c) FIFO
 - (d) bimodalna tablica odluke
-
2. Koji problem se može pojaviti kad promijenjene podatke cachea ne upisujemo trenutno u glavnu memoriju?
- (a) povećanje disipacije PM
 - (b) gubitak podataka zbog nepouzdanosti memorijskih elemenata PM
 - (c) prevelik pritisak na propusnost glavne memorije
 - (d) gubitak koherencije u višeprocorskom sustavu
-
3. Potpuno zbrajalo se:
- (a) može realizirati pomoću jednog poluzbrajala i dodatnog sklopa ILI
 - (b) ne može realizirati pomoću poluzbrajala
 - (c) može realizirati pomoću dva poluzbrajala i dodatnog sklopa ILI
 - (d) može realizirati pomoću dva poluzbrajala, bez korištenja dodatnih logičkih sklopova
-
4. Zadana je PM s 8 linija po 16B. Koliko komparatora oznake adrese je potrebno kod potpuno asocijativnog preslikavanja?
- (a) 2
 - (b) 16
 - (c) 8
 - (d) 4
-
5. Koja od sljedećih tehnika ne vodi poboljšanju iskorištenja superskalarnih resursa?
- (a) predviđanje grananja
 - (b) pretjerano povećavanje radne frekvencije
 - (c) preimenovanje registara
 - (d) izvođenje izvan redoslijeda
-
6. Koji je glavni nedostatak algoritma LRU za zamjenu blokova priručne memorije?
- (a) složena implementacija za više od dvoelementne asocijativnosti
 - (b) slabo korištenje prostorne lokalnosti
 - (c) prevelik pritisak na propusnost glavne memorije
 - (d) slabo korištenje vremenske lokalnosti
-
7. Ako 32-bitno zbrajalo bez sklopa za predviđanje bita prijenosa ima latenciju T, koliku latenciju bi imalo 64-bitno zbrajalo u istoj tehnologiji?
- (a) T/32
 - (b) 32T
 - (c) 2T
 - (d) T/2
-
8. Elementi memorijskog sklopa DRAM obično su organizirani u:
- (a) kvadratnom 2D polju
 - (b) 1D polju
 - (c) pravokutnom 2D polju s više stupaca nego redaka
 - (d) pravokutnom 2D polju s više redaka nego stupaca
-
9. Zadana je PM s 8 linija po 16B i izravnim preslikavanjem. Svako promašeno čitanje bajta inicira prijenos podataka iz DRAM-a od:
- (a) 128B
 - (b) 64B
 - (c) 16B
 - (d) 1B
-
10. Translacijski spremnik ne sadrži:
- (a) bitove zaštite pristupa (npr, W, S)
 - (b) kopiju bloka podataka iz RAM-a
 - (c) fizičku stranicu
 - (d) virtualnu stranicu
-
11. Za realizaciju 3-bitnog posmačnog sklopa koji izravno podržava 5 vrsta posmaka i prijenos podatka potrebno je:
- (a) 5 multipleksora 8/1
 - (b) 5 multipleksora 4/1
 - (c) 3 multipleksora 8/1
 - (d) 5 multipleksora 3/1
-

12. Sklop za priređivanje bita operanda B_i na izlazu može generirati sljedeće vrijednosti:

- (a) A_i, \bar{A}_i, B_i i \bar{B}_i (c) 0, 1 i Z
(b) 0, B_i, \bar{B}_i i 1 (d) samo 0 i 1
-

13. Što omogućavamo preimenovanjem registara?

- (a) jednostavniju izvedbu upravljačke jedinice
(b) bolju performansu cachea
(c) otklanjanje hazarda RAW
(d) otklanjanje hazarda WAR
-

14. Jednostavna superskalarna organizacija se od skalarne protočne organizacije s više procesnih jedinica razlikuje jer ima:

- (a) više od jedne procesne jedinice
(b) veći registarski skup
(c) mogućnost istovremenog pribavljanja i dekodiranja više instrukcija
(d) izvršavanje izvan redoslijeda
-

15. Zašto je uvjetni registar posebno problematičan na superskalarnim računalima?

- (a) onemogućava predviđanje grananja
(b) nepovoljno se odražava na ortogonalnost instrukcijskog skupa
(c) postaje implicitni izvor podatkovnih hazarda
(d) onemogućava preimenovanje registara
-

16. Neka je zadano računalo sa stranicama od 4kB. Koliko će fizičkog RAM-a zauzeti proces koji koristi ukupno 4097 bajtova memorije?

- (a) 4098 B (c) 4100 B
(b) 4097 B (d) 8192 B
-

17. Koja od sljedećih logičkih operacija nije izravno podržana u modelu ALU koji je opisan na predavanjima:

- (a) NE (c) ILI
(b) ISKLJUČIVO ILI (d) NI
-

18. Zaokružiti ispravan redosljed memorijske hijerarhije.

- (a) registri, cache, RAM, disk
(b) registri, RAM, disk, cache
(c) cache, registri, RAM, disk
(d) cache, RAM, disk, registri
-

19. Zašto je odnos $|LAP| > |FAP|$ poželjniji od odnosa $|LAP| = |FAP|$?

- (a) zbog mogućnosti proširenja
(b) zbog boljeg iskorištenja sabirnice
(c) zbog boljeg iskorištenja CPU
(d) zbog manje disipacije
-

20. Postotak uspješnosti dinamičkog predviđanja grananja tipično je u intervalu:

- (a) [70% – 80%] (c) [80% – 90%]
(b) [90% – 100%] (d) [60% – 70%]
-

Završni ispit iz Arhitekture računala 2, teorijski dio

1. Zadana je PM s 8 linija po 16B i izravnim preslikavanjem. Svako promašeno čitanje bajta inicira prijenos podataka iz DRAM-a od:
(a) 16B (c) 4B
(b) 64B (d) 128B

2. Ako 32-bitno zbrajalo bez sklopa za predviđanje bita prijenosa ima latenciju T, koliku latenciju bi imalo 64-bitno zbrajalo u istoj tehnologiji?
(a) 2T (c) 64T
(b) T (d) 32T

3. Zaokružiti ispravan redosljed memorijske hijerarhije.
(a) cache, RAM, disk, registri
(b) cache, registri, RAM, disk
(c) registri, cache, RAM, disk
(d) cache, registri, disk, RAM,

4. Koja od sljedećih logičkih operacija nije izravno podržana u modelu ALU koji je opisan na predavanjima:
(a) NI (c) NE
(b) ILI (d) ISKLJUČIVO ILI

5. Zašto je uvjetni registar posebno problematičan na superskalarnim računalima?
(a) onemogućava predviđanje grananja
(b) nepovoljno se odražava na ortogonalnost instrukcijskog skupa
(c) povećava učestalost upravljačkih hazarda
(d) postaje implicitni izvor podatkovnih hazarda

6. Postotak uspješnosti dinamičkog predviđanja grananja tipično je u intervalu:
(a) [70% – 80%] (c) [80% – 90%]
(b) [90% – 100%] (d) [60% – 70%]

7. Što omogućavamo preimenovanjem registara?
(a) otklanjanje hazarda WAR
(b) otklanjanje hazarda RAW
(c) bolju performansu cachea
(d) bolje predviđanje grananja

8. Koja od sljedećih tehnika ne vodi poboljšanju iskorištenja superskalarnih resursa?
(a) predviđanje grananja
(b) preimenovanje registara
(c) izvođenje izvan redoslijeda
(d) pretjerano povećavanje radne frekvencije

9. Translacijski spremnik ne sadrži:
(a) virtualnu stranicu
(b) bitove zaštite pristupa (npr, W, S)
(c) kopiju bloka podataka iz RAM-a
(d) informacijske bitove (P, D)

10. Koji problem se može pojaviti kad promijenjene podatke cachea ne upisujemo trenutno u glavnu memoriju?
(a) gubitak koherencije u višeprocesorskom sustavu
(b) gubitak podataka zbog nepouzdanosti memorijskih elemenata PM
(c) povećanje latencije PM
(d) prevelik pritisak na propusnost glavne memorije

11. Sklop za priređivanje bita operanda B_i na izlazu može generirati sljedeće vrijednosti:
(a) samo B_i i \bar{B}_i (c) 0, B_i , \bar{B}_i i 1
(b) samo 0 i 1 (d) A_i , \bar{A}_i , B_i i \bar{B}_i

12. Jednostavna superskalarna organizacija se od skalarne protočne organizacije s više procesnih jedinica razlikuje jer ima:
(a) izvršavanje izvan redoslijeda
(b) efikasnu priručnu memoriju
(c) veći registarski skup
(d) mogućnost istovremenog pribavljanja i dekodiranja više instrukcija

13. Neka je zadano računalo sa stranicama od 4kB. Koliko će fizičkog RAM-a zauzeti proces koji koristi ukupno 4097 bajtova memorije?

- (a) 4100 B
 - (b) 4097 B
 - (c) 4098 B
 - (d) 8192 B
-

14. Zašto je odnos $|LAP| > |FAP|$ poželjniji od odnosa $|LAP| = |FAP|$?

- (a) zbog boljeg iskorištenja memorije RAM
 - (b) zbog boljeg iskorištenja sabirnice
 - (c) zbog manje disipacije
 - (d) zbog mogućnosti proširenja
-

15. Koji je glavni nedostatak algoritma LRU za zamjenu blokova priručne memorije?

- (a) prevelik pritisak na propusnost glavne memorije
 - (b) slabo korištenje vremenske lokalnosti
 - (c) slabo korištenje prostorne lokalnosti
 - (d) složena implementacija za više od dvoelementne asocijativnosti
-

16. Zadana je PM s 8 linija po 16B. Koliko komparatora oznake adrese je potrebno kod potpuno asocijativnog preslikavanja?

- (a) 8
 - (b) 4
 - (c) 1
 - (d) 2
-

17. Potpuno zbrajalo se:

- (a) ne može realizirati pomoću poluzbrajala
 - (b) može realizirati pomoću jednog poluzbrajala i dodatnog sklopa ILI
 - (c) može realizirati pomoću dva poluzbrajala i dodatnog sklopa ILI
 - (d) može realizirati pomoću jednog poluzbrajala, bez korištenja dodatnih logičkih sklopova
-

18. Elementi memorijskog sklopa DRAM obično su organizirani u:

- (a) 1D polju
 - (b) kvadratnom 2D polju
 - (c) pravokutnom 2D polju s više redaka nego stupaca
 - (d) 3D polju
-

19. Za realizaciju 3-bitnog posmačnog sklopa koji izravno podržava 5 vrsta posmaka i prijenos podatka potrebno je:

- (a) 5 multipleksora 8/1
 - (b) 5 multipleksora 4/1
 - (c) 4 multipleksora 5/1
 - (d) 3 multipleksora 8/1
-

20. Koji od sljedećih nije algoritam zamjene stranica?

- (a) LRU
 - (b) bimodalna tablica odluke
 - (c) slučajni izbor
 - (d) optimalni izbor
-