

*TURINGOV STROJ
TS = (Q, S, T, b, q0, qf, delta)
 Q – skup unutarnjih stanja stroja;
 S – skup simbola vanjske abecede;
 T = S / b;
 b – pusti simbol;
 q0 – početno stanje stroja;
 qf – konačno stanje stroja;
 delta - logicka funkcija stroja;

*Skup P kojim se definiraju naredbe za pomak glave Turingovog stroja sastoji se od naredbi D, L i N ili Ø

*Prema logičkoj funkciji TS-a jedan od sljedećih oblika zapisa je pravilan: (q, s)->(q, s, Ø)

*Memorija kod Turingovog stroja može se klasificirati kao vanjska i unutarnja memorija

*Von Neumann i ostali izabrali su binarni brojevni sustav zato što je binarni sustav najpodesniji za prikaz i primjenu računala kao logičkog stroja

*Najniža razina hijerarhijskog modela arhitekture računala je sklopovska oprema

*RAM i ROM su oznake koje RAM i ROM se tehnološki razlikuju, s time da je RAM izbrisiva memorija

*Jednoadresni format instrukcije sastoji se od jednog adresnog polja koji određuje adresu memorijske lokacije na kojoj se nalazi jedan od operanada

*Brzina memorije mjeri se vremenom pristupa

*Negativni broj predložen u notaciji dvojnog komplementa ima msb (most significant bit) jednak 1

*Programsko brojište se inkrementira (povećava za 1), u pravilu tijekom faze PRIBAVI

*Memorijski adresni registar M je izvor adresne sabirnice

*Između predloženih mjera za ocjenu performanse procesora, najobjektivnija je SPEC marks

*Instrukcije uvjetnog i bezuvjetnog skoka koriste se za prijenos upravljanja u jednoj programskoj strukturi

*Struktura stoga podržava rekurzivno pozivanje (potprograma i njihovo gniježđenje te gniježđenje prekidnih programa

*Nadgledni način rada mikroprocesora MC 68000 ima sljedeću značajku: na raspolažanju mu je čitav skup instrukcija, uključujući i nepovlaštene instrukcije

*Vanjska memorija Turingovog stroja je vrpca podijeljena na polja koja se po potrebi pridodaju s lijeve ili desne strane

*Logički blok Turingovog stroja može se prikazati kao cma kutijas ulazima iz S×Q i izlazima S×P×Q

*k-la konfiguracija Turingovog stroja temelji se na definiciji stanja stroja, položaja glave i informacije zapisane na vrpci na početku k-log takta

*Flynnova klasifikacija arhitekture temelji se na višestrukosti instrukcijskog toka i toka podataka (na toku podataka i instrukcijskom toku)

*Glavne sastavne komponente arhitekture računala su sklopovska oprema, programska oprema i humanware

*Programski model SRISC procesora sastoji se od 32 32-bitna registra opće namjene, 32-bitnog programskog brojlja i 32-bitnog instrukcijskog registra

*SRISC procesor upotrebljava Big-Endian Byte Ordering

*Adresna sabirnica računala je jednosmjerna sabirnica koja izvire iz procesora

*Adresna sabirnica širine 24 bita (A0 – A23) određuje adresni prostor (kojem je adresirljiva jedinica bajti) veličine 16 MB

*Model von Neumannovog računala podrazumijeva da su instrukcije i podaci svedeni na numerički kod te da su pohranjeni u jednoj memorijskoj jedinici

*Izvomi von Neumannov model procesora je temeljen na dva akumulatora – dvoakumulatorsko orijentirani procesor

*CISC procesor obično ima upravljačku jedinicu ostvarenu kombinacijom mikroprogramiranja i nanoprogramiranja

*Tipičan broj cjelobrojnih registra za RISC procesor je 32 ili više registra

*U pojednostavljenom modelu mikroprocesora CISC arhitekture, registar DC – brojilo podataka sadrži adresu operanda

*Sabimička jedinica (engl. Bus Unit) može se promatrati kao stroj stanja koji ima stanje Address Time i stanje Data time – svako stanje traje 1 periodu PCLK-a

*Karakteristična brzina ISA sabirnice bila je 4.166 MB/sekundi za 8-bitnu sabirnicu podataka i 8.33 MB/sekundi za 16-bitnu sabirnicu podataka

*Rješenje koje su arhitekti u PDP-8 računalu upotrijebili (davnih 60. godina) za prijenos upravljanja između programa i potprograma ne podržava rekurzivno pozivanje potprograma

*Rekurzivni program P može se prikazati kao kompozicija osnovnih instrukcija Si (koje ne sadrže P) i samog programa P

*Sklopovski stog dubine 64 16-bitnih riječi ostvaruje se sa 16 64-bitnih posmačnih registra

*U većini stogova ostvarenih programski stog raste prema padajućim adresama

*Mjera za performansu procesora koja se temelji na srednjoj geometrijskoj vrijednosti performansi većeg broja ispitnih programa je SPECmarks

*Troadresni format instrukcije je karakterističan za RISC procesore

*Procesor MC 68000 ima dva načina rada: nadgledni i korisnički

*Prijelaz iz korisničkog u nadgledni način rada (za MC 68000) može se ostvariti samo iznimkom

*U mikroprocesoru MC68000 fizički su realizirana dva registra koja imaju funkciju kazala stoga i to 32-bitni registri a7 i a7"

*Označite neistinitu tvrdnju koja se odnosi na Turingov stroj: skup simbola vanjske abecede je neograničen

*Logička funkcija Turingovog stroja je: delta : S x Q --> S x Q x P

*Funkcionalna shema Turingovog stroja je tablica u kojoj su elementi prvog stupca elementi vanjske abecede, a prvog retka unutarnja stanja

*Protočnost kao iznimno važan koncept značajan je za RISC i CISC arhitekturu

*Značajka Load/Store arhitekture specifična RISC arhitekturu

*Napišite koja se kategorija arhitekture prema Flynnu strogo teorijski gledano ne može fizički ostvariti: MISD

*Izvomi model von Neumannovog računala imao je programsko brojište duljine 13 bita jer su u 40-bitnoj riječi bile smještene dvije instrukcije, a ukupni kapacitet memorije bio je 2¹² 40-bitnih riječi

*Pretpostavite da je SRAM memorijski modul kapaciteta 64K bajtova. Uz pretpostavku adresne znatlosti riječi (16-bita), minimalna potrebna širina adresne sabirnice jest 15 bita

*SRISC procesor ima instrukcije uvjetnog grananja tako izvedene da je uvjet grananja dobiven ispitivanjem sadržaja jednog od 32 registra u skupu registra

*Instrukcija BR1 za SRISC upotrebljava se kao primitiv za ostvarivanje prijenosa upravljanja s jedne programske strukture na drugu

*Resetom procesor MC68000 prelazi u nadgledni način rada i postavlja zastavice S i b, l, t.

*Minimalni kontekst tijekom prekida (za MC68000) čine sadržaj statusnog registra i programskog brojlja

*Povratak iz korisničkog u nadgledni način rada za MC68000 moguć je samo iznimkom

*U protočnoj strukturi faktor ubrzanja (za idealan "glatki" tok) jest M, gdje je M broj protočnih segmenata

*Jedna od osnovnih značajki dataflow arhitekture jest to što raspoloživi podaci određuju skup izvodljivih instrukcija

*Za većinu procesora memorijski stogovi tako su realizirani da rastu prema padajućim adresama

*Izveda koja je upotrijebljena u računalu PDP-8 (za prijenos upravljanja s jedne programske strukture na drugu) podržava dngiježđenje, ali ne podržava rekurziju

*VLIW arhitektura temelji se na horizontalnom mikroprogramiranju

*Sklopovska izvedba stoga kapaciteta 64 32-bitne riječi temeljena na posmačnima registrima zahtijeva 32 64-bitna posmačna registra

*Prva – najniža razina programske opreme u hijerarhijskom modelu računala je jezgra operacijskog sustava

*Označite funkciju koju ne obavlja monitor prevodi programe iz viših programskih jezika u s trojni jezik
 *Obrada informacije u Turingovom stroju odvija se u Logičkom bloku
 *Registar brojilo podataka DC u pojednostavljenom modelu mikroprocesora sadrži adresu operanda
 *Instrukcijski registar IR u pojednostavljenom modelu mikroprocesora sadrži tekucu instrukciju
 *Privremeni registar PR pojednostavljenog modela mikroprocesora nije komponenta programskog modela procesora
 *Sabimická jedinica (engl. Bus Unit) može se prikazati kao stroj stanja s tri stanja
 *Sabimický ciklus za intelove mikroprocesore s nula stanja čekanja obično traje dvije periode procesorskog clock-a PCLOCK
 *U idealiziranom protobnom modelu, faktor ubrzanja jednak je dubini protobne strukture
 *Instrukcija NOP u protobnoj strukturi RISC procesora "ne radi ništa", no služi i za rješavanje hazarda i tumaci se kao umetanje "protobnog mješurica"
 *Minimalni kontekst tijekom prekida za procesor MC68000 sastoji se od 4-bajtnog PC-a i 2 -bajtnog statusnog registra SR
 *Procesor MC68000 Nema signalnu liniju potvrde prekida, već se ona oblikuje kao $FC0 \cdot FC1 \cdot FC2$
 *Nulta stranica računala na bazi MC68000 obično je veličine 1024 bajtova
 *Pocetni sadržaj sistemskog kazala stoga može se definirati iznimkom RESET
 *Izvođenje instrukcije lar ra, C1 imaće za posljedicu $R[r] = PC + C1$
 *SRISC procesor ima trosabimický strukturu
 *SPECmark se izražava kao srednja geometrijska vrijednost performansi za ispitne programe
 * Navedite najnižu razinu hijerarhijskog modela arhitekture računala koja odgovara dijelu programske opreme – Monitor
 *Kratice SCSI znači Small Computer Systems Interface
 *Jedinična kružnica u Kiviat grafu (za prikaz arhitektonskih značajki) označava tipične vrijednosti za RISC procesore oblikovane na temelju izvornih načela RISC arhitekture
 *Osnovna značajka superskalarnog RISC procesora je što izdaje i izvršava više od jedne instrukcije tijekom jedne periode signala vremenskog vođenja
 *RISC procesor Alpha 21064 ima izdvojene priručne memorije za instrukcije i podatke
 *Protobna računala i sistolička polja se klasificiraju u sljedeću Flynnovu kategoriju računala MISD
 *U izvornom Von Neumannovom modelu, ALU jedinica sudjeluje u ulazno-izlaznim (I/O) operacijama
 *Pentium procesori imaju izravno adresirajući memorijski prostor 4G. Zato je adresa sabirnica širine 32 bita
 *Strojna instrukcija izvornog Von Neumannovog modela bila je jednoadresna
 *Binarna operacija u akumulatorsko orijentiranom procesoru može se opisati kao $A=f(A,M)$
 *Tijekom faze PRIBAVI programsko se brojilo (PC) obavezno povećava
 *Binarna čelija se sastoji od jednog RS bistabila i kombinacijskih sklopova
 *Algoritam obrade u Turingovom stroju određen je s izvedbom upravljačke jedinice odnosno logičkog bloka L
 *Brojilo podataka DC u pojednostavljenom modelu CISC procesora ima sljedeću funkciju sadrži adresu operanda
 *U operacijskom kodu instrukcije nalazi se i informacija o duljini instrukcije i načinu adresiranja
 *Procesor MC68000 ima skup od 8 32-bitnih registara podataka
 *Sklopovski stog dubine 32 16-bitnih riječi ostvaruje se sa 16 32-bitnih posmačnih registara
 *Rješenje koje su arhitekti u PDP-8 računalu upotrijebili (davnih 60. godina) za prijenos upravljanja između programa i potprograma ne podržava rekurzivno pozivanje potprograma

Von Neumannov model računala
 *Koja je duljina memorijske riječi? 40 bita
 *Koliko različitih instrukcija maksimalno može postojati? Budući da je operacijski kod duljine 8 bita, maksimalan broj različitih kodova operacija je 256.
 *Zašto su instrukcije s djelomičnom zamjenom for-a? Zbog manjih zahtjeva za memorijom. Naime, program je sam mijenjao adresni dio instrukcije pa se ista instrukcija mogla izvršavati nad skupom različitih podataka.
 *Koje funkcionalne jedinice obuhvaća CPU? Aritmetičko-logičku jedinicu, upravljačku jedinicu i najnužniju memoriju (radne registre).
 *Koji je duljine programsko brojilo? 13 bita (12 za adresiranje memorije, 1 za odabir između lijeve i desne instrukcije)
 Predviđa li Von Neumann DMA? Ne.
 *Zašto je dvosmjerna upravljačka veza između UI jedinica i upravljačke jedinice? Zato što je i prekidni signal upravljački signal.
 *Dva na dvanaestu memorijskih lokacija je malo. Kakvu organizacija memorije je rješenje tog problema? Hijerarhijska u tri razine.
 *Što je SISD? Arhitektura s jednostrukim instrukcijskim tokom i jednostrukim tokom podataka.
 *Zašto je Von Neumannov procesor akumulatorski orijentiran? Instrukcije su jednoadresne pa se akumulator često koristi za pohranjivanje jednog od operanada. Rezultat operacije se ponovno pohranjuje u akumulator, kod ponavljanja se on akumulira iz čega i proizlazi naziv.
 *Procesor želi u memorijsku lokaciju 00F zapisati podatak 33. Kako će to učiniti? Postavit će 00F u memorijski adresni registar (M), postaviti će 33 u memorijski registar podataka (S) i dignut će upravljačku liniju R (read) na 1.
 *Je li s time izgubljen podatak koji je prije bio na 00F? Da.
 *Kako se to kaže lepše? Operacija pisanja je destruktivna operacija.
 *Koliko Selectrona je imalo Von Neumannovo računalo iz 1946. godine? 40, svaki kapaciteta 4096 bitova
 *Koje su tri razine memorije spomenute u nekom gornjem pitanju? primarna (glavna ili radna), sekundarna, nekativna
 *Što omogućuje DMA? Paralelan rad ALU i prijenos podataka.
 *Što je to PIA? Paralel interface.
 *Je li adresa sabirnica jednosmjerna ili dvosmjerna? Dvosmjerna.
 *A podatkovna? Dvosmjerna.
 *Kad je neki crtež, što znači CS? Chip select. Ako su svi CS ulazi u 1, onda je odabran upravo taj modul!
 *Što označava pojam nepotpuno adresno kodiranje? Nemam pojma, ali vjerujem da je to pojava kad neki bitovi adrese ne utječu na izbor modula pa se pojedini modul ne javlja na fizički jedinstvenom dijelu memorije.

Pojednostavljeni model procesora
 *Što mora sadržavati PC na kraju faze pribavi? Adresu na kojoj se nalazi operacijski kod sljedeće instrukcije.
 *Kako će se tumačiti pribavljeni podatak ako je procesor u prvom ciklusu faze pribavi? Kao operacijski kod. Bit će smješten u IR.
 *Koliko bitova ima PC? 16 (nemamo se ovdje zalejetiti; arhitektura je 8-bitna, ali adrese su 16-bitne, to omogućava adresiranje 64 kilobajta memorije)
 *Koliko upravljačkih signala ima pojednostavljeni model na vanjskoj sabirnici? 2
 *Koji su to? Čitaj i piši, naravno.
 *Motorolin prvi procesor MC 6800 je prilično sličan Intelovom 8080. Jedna od razlika je u broju akumulatora. Koliko ih ima Motorolin, a koliko Intelov procesor? MC 6800 ima dva akumulatora, a 8080 jedan.
 *Koliko je veličina memorijske riječi procesora MC 6800? 8 bita.
 *Koliko je memorijski prostor kojeg MC može adresirati? 64 K
 *Koja je specifičnost uz vremensko vođenje vezana uz MC 6800 u odnosu na naš pojednostavljeni model? Ima dva signala vremenskog vođenja.
 *Koliko je velik stack pointer Intel 8080? 16 bita
 *Koja je specifičnost registara opće namjene kod Intel 8080? Postoji šest 8-bitnih registara koji se mogu upariti i tako pohraniti 16-bitni podatak.
 *A gdje je onda DC? Nema. Par W, Z igra ulogu brojila podataka. Tom paru programer ne može pristupiti. Zato je u prošlom pitanju bio odgovor šest, a ne osam.