Zavod za elektroniku, mikroelektroniku računalne i inteligentne sustave

Arhitektura računala 2

Pismeni ispit, problemski dio (60% bodova)

- 1. (10 bodova) Na raspolaganju su:
 - dva memorijska modula tipa RAM sa sljedećim priključcima: A0 A11, D0 D7, dva priključka E i dva priključka \overline{E} (aktivni u logičkoj 0), te R/\overline{W} ;
 - jedan memorijski modul tipa ROM s priključcima A0 A9, D0 D7, E.
 - (a) Odredite kapacitete pojedinih memorijskih modula.
 - (b) Skicirajte shemu spajanja svih navedenih memorijskih modula u računalnom sustavu sa 16-bitnom adresnom i 8-bitnom podatkovnom sabirnicom, i to tako da se RAM javlja u kontinuiranom adresnom potprostoru počevši od adrese 0, a ROM u dijelu adresnog prostora s najvišim mogućim adresama.
 - (c) Odredite u kojim se adresnim potprostorima javljaju RAM i ROM ako su spojeni kao pod (b).
- 2. (10 bodova) Za pojednostavljeni model procesora nacrtati stanje na sabirnicama te označiti faze "pribavi" i "izvrši" pojedinih instrukcija tijekom izvođenja programskog odsječka na početnoj adresi \$1000, koji je u memoriji zadan sljedećim nizom bajtova:

```
$1000: $23 $02 $34 $12 $10 $02.
```

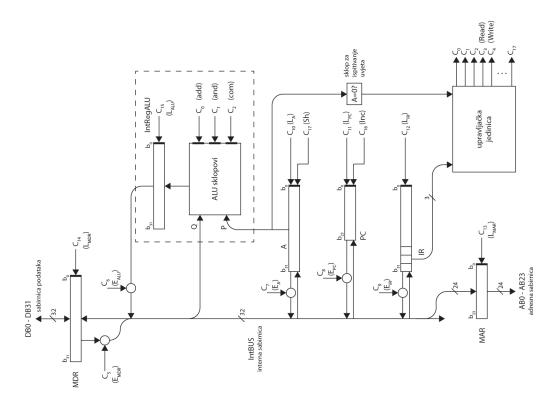
Poznati su operacijski kodovi sljedećih instrukcija:

- učitavanje izravno zadanog memorijskog operanda u akumulator: \$02;
- pribrajanje usputne (8-bitne) konstante akumulatoru: \$10;
- umanjivanje akumulatora za 1: \$34;
- uvjetno grananje na izravnu 16-bitnu adresu, u slučaju da zastavica Z nije postavljena: \$12;
- učitavanje usputne (8-bitne) konstante u akumulator: \$23.
- 3. (10 bodova) Razmatramo procesor atrhitekture MIPS s 5-segmentnim putom podataka. Procesor izvodi sljedeći programski odsječak:

```
lw $r1, 2($r6)
add $r6, $r2, $r2
sw $r6, 2($r1)
lw $r5, -8($r5)
sw $r5, -8($r5)
add $r5, $r5, $r5
```

- (a) Odredite sve međuovisnosti u gornjem programskom odsječku i naznačite njihove tipove.
- (b) Preinačite odsječak dodavanjem odgovarajućih instrukcija nop u svrhu otklanjanja hazarda, pod pretpostavkom da se ne koristi prosljeđivanje.
- (c) Preinačite odsječak dodavanjem odgovarajućih instrukcija nop u svrhu otklanjanja hazarda, pod pretpostavkom da se koristi proljeđivanje.

4. (10 bodova) Modelu 8-instrukcijskog procesora (slika dolje) potrebno je dodati novu, devetu instrukciju shr X (posmakni u desno sadržaj memorijske lokacije s adresom X). Napišite logičke jednadžbe upravljačkih signala za fazu izvrši ove instrukcije.



Slika uz zadatak 4: Model osam instrukcijskog procesora

- 5. (10 bodova) Razmatramo računalo s 32-bitnim adresama, virtualnim stranicama od 4KiB i straničnim opisnicima od 4B. Pretpostavljamo da računalo izvršava četiri programa koji troše ukupno 1GiB memorije. Izračunajte minimalni memorijski prostor potreban za pohranjivanje struktura za ostvarivanje adresnog preslikavanja straničenjem (stranični imenici i tablice) u sljedeća dva slučaja:
 - (a) koristi se jednorazinska tablica preslikavanja;
 - (b) koristi se dvorazinska tablica preslikavanja s 256 stavki u straničnom imeniku. Opisnici u straničnom imeniku imaju 6B.
- 6. (10 bodova) Potrebno je implementirati potprogram koji računa izraz C = s * A + B, gdje je s skalar, a A, B i C 64-komponentni vektori cijelih brojeva. Početne adrese vektora A, B i C, te skalar s potrbno je prenijeti u potprogram korištenjem (skalarnih) registara opće namjene r0-r4.

Zadatak treba riješiti na sljedeća dva načina:

- (a) na klasičan način, primjenom tipičnih skalarnih aritmetičko-logičkih instrukcija;
- (b) korištenjem tipičnih vektorskih instrukcija, pod pretpostavkom da su dostupni registri x0 x7 koji mogu pohraniti po 16 cijelih brojeva.

Komentirati prednosti i nedostatke dvaju rješenja.