1. Tipični skalarni RISC procesor ima: troadresne aritmetičke instrukcije bez memorijskih operanada

2. Koje podatke procesor MC6800 sprema prilikom obrade iznimke: samo programsko brojilo i RS

3. Tipični skalarni CISC procesor ima: malo registara , više formata instrukcija

**4**. Koliko bitova može memorirati memorija s 8 adresnih i 8 podatkovnih priključaka? 2048

**5**. Za vektorke instrukcije okupljanja vrijedi da: učitavaju vektorski operand iz memorijskih lokacija koje ne moraju biti uzastopne

**6.** Kakvo prosljeđivanje može pomoći kod zakašnjele instrukcije čitanja (i označava redni broj instrukcije)? ME[i]->ID[i+2]

7. Programsko brojilo se uvećava u pravilu: tijekom faze pribavi

**8**. Koji od ponuđenih odgovora ne predstavlja jednu od glavnih vrsta promašaja PM? promašaji zbog pretjerane asocijativnosti

9. Slijed instrukcija: load r5, 20(r1)

add r2, r1, r5 može rezultirati hazardom tipa: RAW

**10**. Na kojoj je naponskoj razini izlaz pogonskog sklopa s 3 stanja kojem je upravljački ulaz postavljen u nulu? ovisi o podatkovnom ulazu u sklop (??)

11. Zadana je PM s 8 linija po 16B i izravnim preslikavanjem. Podatak na adresi 0xcc smještamo u liniju s indeksom: 4

**12**. Mikroprogramirani procesor s predavanja u svakom mikrociklusu omogućava sljedeće aritmetičke operacije: i zbrajanje i posmak

**13**. Svojstvo viših razina memorijske hijerarhije u odnosu na niže razine je: manji kapacitet, manja latencija, veća cijena po bitu

14. Tekući period instrukcijskog ciklusa 8-instrukcijskog procesora određen je: skupom signala koje generira brojilo sekvenci

**15**. Mikroinstrukcijsko polje emit predstavlja: područje za definiranje konstante u mikroprogramu

**16**. Što povezuje CPI i radnu frekvenciju f? to su čimbenici performanse procesora