1. Prikažite izvedbu binarne memorijske ćelije s 3 stanja sastavljenu od jednog JK bistabila, jednog pogonskog sklopa s 3 stanja te potrebnog broja kombinatornih sklopova. Primjenom potrebnog broja takvih ćelija ostvarite memorijski modul s dvije 4-bitne lokacije. Prikažite shemu spajanja četiri takva modula u računalnom sustavu sa 16-bitnom adresnom i 8-bitnom podatkovnom sabirnicom uz pretpostavku da se oni trebaju javljati na adresama $FF80-$FF83.

2. Pretpostavite da je jednostavnom modelu mikroprocesora prododan još i 16-bitni registar kazalo stoga (SP). Za tako preinačen model nacrtajte stanje na sabirnicama tijekom izvođenja instrukcije CALL $2000 (operacijski kod: (87 hex)), uz pretpostavku da procesor koristi little-endian način uređenja bajtova. Početne vrijednosti registara modela su A=XX, SP=A000, PC=0100. Odredite sadržaje registara modela koji su se promijenili tijekom izvođenja navedene instrukcije.

3. Model 8-istrukcijskog procesora je modificiran tako da mu je pridodan drugi akumulator B. Prikažite što bi sve trebalo promijeniti na putu podataka i u upravljačkoj jedinici kako bi procesor nad akumulatorom B podržavao sve instrukcije koje originalni model podržava nad akumulatorom A.

4. Priručna memorija s 32-bitnim adresama, izravno preslikavanje.

Bitovi:

31-10: oznaka,

9-5: indeks,

4-0: pomak.

a) odredi veličinu bloka, kapacitet PM, te ukupni broj bitova potrebnog za realizaciju takve priručne memorije

b) pristupi adresama: 0, 4, 16, 132, 232, 160, 1024, 30, 140, 3100, 180, 2180

Odredite koliko blokova će biti zamijenjeno i koji je omjer pogotka.

5. Razmatramo računalo s 24-bitnim virtualnim i 20-bitnim fizičkim adresama. Virtualni memorijski podsustav koristi stranice od 64 kB, te koristi potpuno asocijativni translacijski spremnik s 2 zapisa. Prikažite strukturu virtualne i fizičke adrese, te ukratko objasnite ulogu translacijskog spremnika u adresnom preslikavanju. Peretpostavite da računalo generira sljedeći niz virtualnih adresa: 0x014a10, 0x2137f4, 0x014ff0, 0x1147aa, 0x21eb24. Uz pretpostavku početno praznog translacijskog spremnika odredite koji će od tih memorijskih pristupa rezultirati pogotkom, promašajem ili promjenom zapisa u translacijskom spremniku.

6. Prikazati izvođenje dretvi:

11xx 222x 333x

1 22xx xxxx

111x 2xxx xxxx

11xx 2xxx 33xx

1111 2xxx 3xxx

xxxx xxxx 3xxx

xxxx 2222 333x

1xxx 22xx

111x 22xx

11xx

a)u superskalarnom simultano višedretvenom procesoru SMT (izdaje do 4 onstrukcije; protočne strukture nisu specijalizirane)

b) u višedretvenom superskalarnom procesoru (izdaje do 4 instrukcije) koji koristi finozrnatu dretvenost