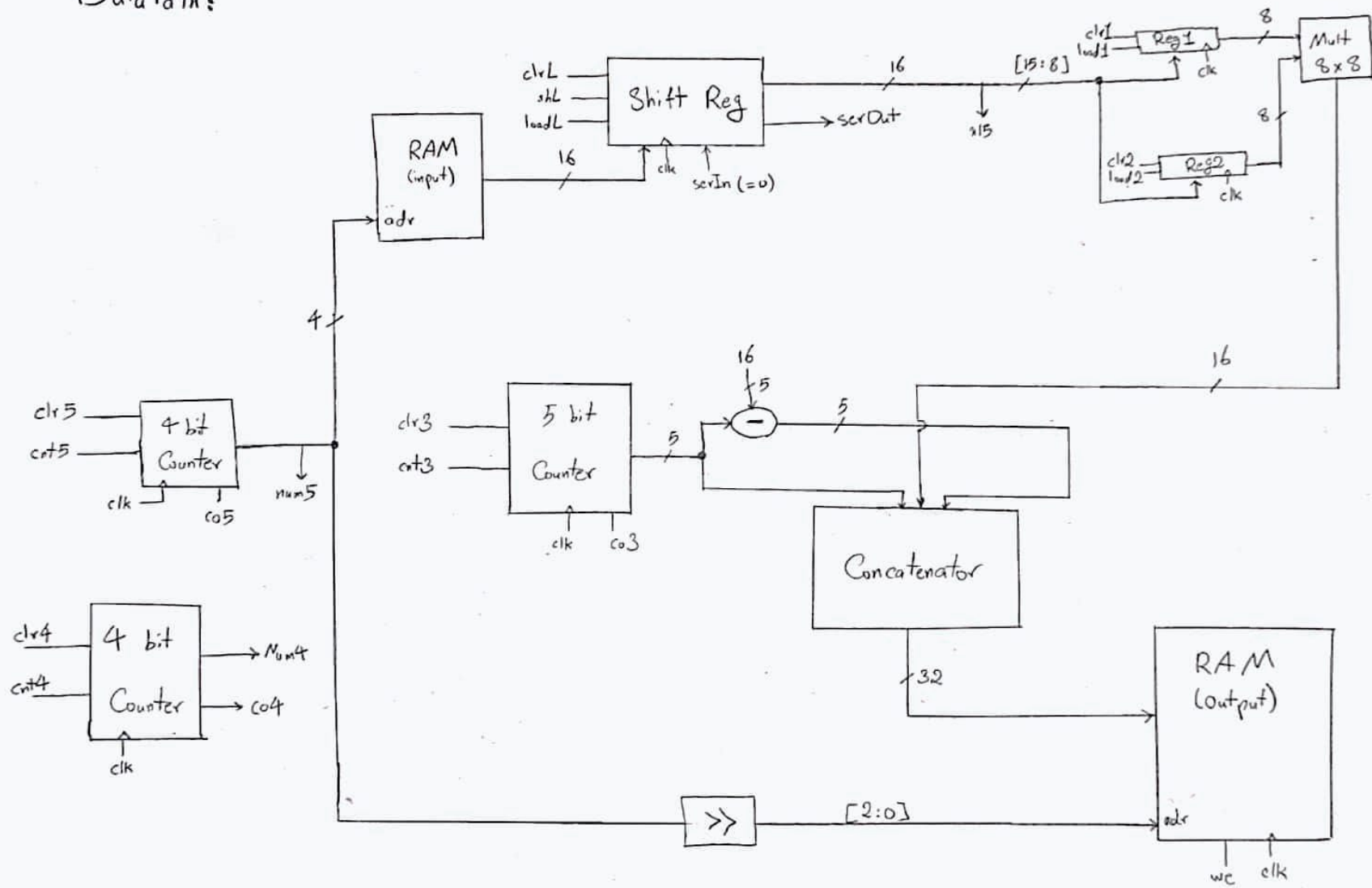


CAD CA1-Phase1 Report

Soroush Esfahanian 810101376

Kasra Kashani 810101490

Data Path:



توضیح کلی مسیر داده:

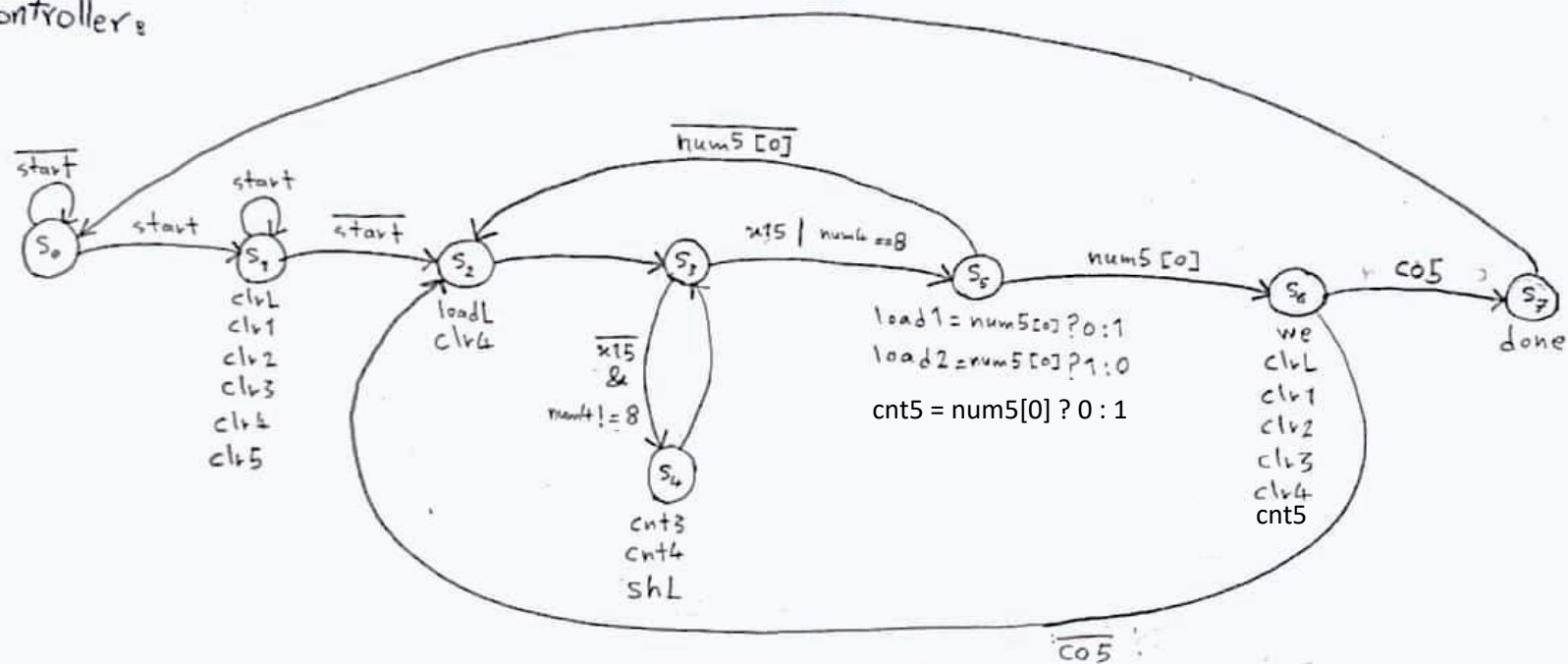
ابتدا برای ذخیره اعداد ورودی، یک RAM در نظر گرفته شده است که با استفاده از چهار بیت، آدرس مورد نظر را برای هر بار خواندن ورودی مشخص می‌کنیم. برای تولید آدرس هم، از یک counter چهار بیت استفاده شده است که در انتهای محاسبات هر کدام از جفت داده‌های ورودی، یک عدد اضافه می‌شود و آدرس ورودی بعدی را می‌سازد. همچنین از خروجی همین counter برای آدرس RAM خروجی استفاده می‌شود که برای این امر، عدد خروجی شمارنده وارد یک ماژول شیفت به راست می‌شود تا با توجه به اینکه تعداد آدرس‌های رم خروجی نصف رم ورودی است، آدرس موردنظر با نصف شدن آدرس ورودی به‌دست آید.

برای ذخیره سازی هر کدام از مقادیر ورودی و انجام عملیات مربوطه برای شمردن تعداد صفر سمت چپ آنان، از یک شیفت رجیستر استفاده شده است که با هر بار خوردن clock، مقادیر درون رجیستر را یک واحد به سمت چپ شیفت می‌دهد و بیت سمت چپ در کنترلر مورد استفاده قرار می‌گیرد. برای ذخیره‌سازی مقادیر ورودی‌ها برای انجام عمل ضرب، از دو رجیستر استفاده شده است که هر کدام دارای هشت بیت می‌باشند و خروجی آن‌ها به ضرب کننده وارد می‌شود.

برای محاسبه تعداد صفرهای موجود در سمت چپ ورودی‌ها از یک شمارنده پنج بیتی استفاده شده است که مجموع تعداد صفر سمت راست ورودی‌ها را در خود نگه می‌دارد. سپس، مقدار خروجی این شمارنده از شانزده کم می‌شود تا مجموع تعداد اعداد پس از هشت بیت موردنظر در دو ورودی حاصل شود و در انتها، حاصلضرب به همراه خروجی شمارنده و حاصل تفریق آن از شانزده وارد عنصر concatenator می‌شوند تا جواب نهایی حاصل شود و در رم خروجی ذخیره شود.

برای اینکه تعداد صفرهای قبل از یک در هر ورودی شمرده شود و در صورت اینکه تعدادشان از هشت بیشتر باشد، هشت بیت بعدی بدون هیچ شرطی در نظر گرفته شوند، از یک شمارنده چهاربیتی استفاده شده است که در سمت چپ تصویر قابل مشاهده است.

Controller:



توضیح کلی کنترلر:

ابتدا سه استیت برای بررسی وضعیت سیگنال start قرار داده شده است که در صورتی که سیگنال start دچار یک پالس کامل شود، کنترلر وارد استیت S2 می‌شود. همچنین در استیت S1 هم ماژول‌ها ریست می‌شوند. در استیت S2 شیفت رجیستر لود می‌شود و سپس به استیت S3 می‌رویم. در استیت S3 دو شرط چک می‌شود:

1- اول اینکه تعداد صفر خوانده شده از سمت چپ از هشت بیشتر نباشد.

2- اینکه بیت سمت چپ برابر صفر باشد.

که در صورت برقرار بودن این دو شرط، وارد استیت S4 می‌شویم و مجدداً شیفت انجام می‌شود و مقدار شمارنده‌های مربوطه یک واحد افزایش می‌یابد. پس از رسیدن به شرط مورد نظر، بسته به زوجیت آدرس رم ورودی، رجیسترهای مربوط به نگه داشتن مقادیر دو ورودی لود می‌شوند و مقدار آدرس هم مشروط به اینکه خروجی شمارنده آدرس، زوج باشد در استیت S5 افزایش می‌یابد و مجدداً حلقه محاسبه تکرار می‌شود. در صورتی هم که مقدار آدرس عددی فرد باشد، این بدین معنی است که محاسبه برای یک جفت ورودی کامل شده است و به استیت S6 می‌رویم.

در استیت S6، ماژول‌های مربوطه ریست می‌شوند و مقدار آدرس یک واحد افزایش می‌یابد و همچنین سیگنال we برای یک کلاک فعال می‌شود و در نتیجه با خوردن کلاک، حاصل جواب درون رم خروجی نوشته می‌شود. در نهایت هم با چک کردن مقدار carry-out مربوط به شمارنده آدرس، مشخص می‌کنیم آیا مقدار حاصلضرب برای تمام جفت‌ها محاسبه شده است یا خیر و در صورتی که به انتهای مقادیر رسیده باشیم، به استیت S7 می‌رویم و سیگنال done را برای یک سیکل کلاک فعال می‌کنیم و مجدداً به استیت شروع می‌رویم.