

# 考试题型

## 1、选择题（2分×13）

**例1：**集中式总线仲裁中，\_\_\_\_方式对接口电路故障最敏感。

A. 独立请求    B. 计数器定时查询    C. 菊花链查询

**例2：**假定下列带奇偶校验位的字符码均没有数据错误，采用偶校验方式的字符码是\_\_\_\_\_。

A. 11001011    B. 11010110    C. 11000001    D. 11001001

## 2、填空题（1分×16）

**例1：**八位二进制补码所能表示的十进制整数范围是\_\_\_\_\_至\_\_\_\_\_，其补码分别为\_\_\_\_\_和\_\_\_\_\_。

**例2：**CPU响应某I/O中断请求的条件是无DMA及更高级请求、该I/O中断请求有效、\_\_\_\_\_及\_\_\_\_\_。

### 3、计算题（6分×4）

**例：**若 $X=-1011$ ， $Y=+1101$ ，求 $[X]_{\text{原}}$ 、 $[-Y]_{\text{补}}$ 、 $[X]_{\text{移}}$ ，求 $[X+Y]_{\text{补}}$ ，用Booth算法求 $X \times Y$ 。

### 4、简答题（5分×2）

**例：**简述冯·诺依曼计算机模型的存储程序原理。

### 5、应用题（12分×2）

**例1：**用 $1K \times 4$ 位的SRAM芯片组成 $2K \times 8$ 位的存储系统，请说明需多少芯片、画出逻辑结构图(含引脚)。 ←课件CH3. P42例5

**例2：**单总线结构CPU(课件P5)中，请写出指令 $R1 \leftarrow (R2) + [R3]$ 的微操作步序列。 ←课件CH5. P26练习1

**要求：** 知识点掌握  $\longleftrightarrow$  量化分析及简单设计

# 第1章 计算机系统概论

## 一、计算机系统简介

计算机功能与软硬件，层次结构，结构与组成

## 二、计算机系统组成

### 1、冯·诺依曼模型计算机

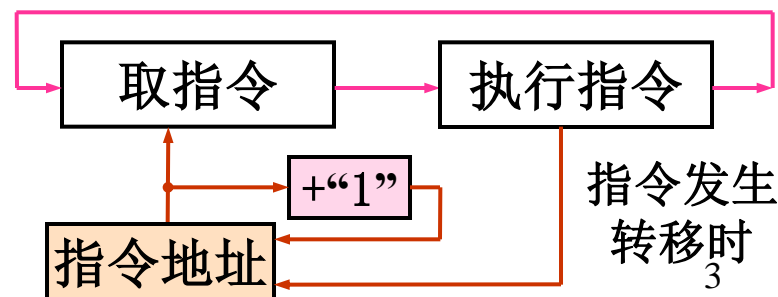
结构与组成； 数据表示与运算；

存储程序原理 (程序存储方式、程序控制机制)

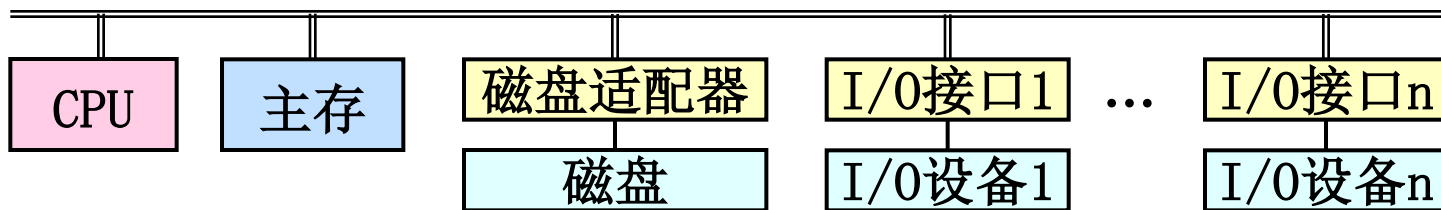
↓ (一维、按地址) 存储器结构

↑ (按逻辑顺序) (自动、逐条)

↓ (操作码、地址码) 指令格式



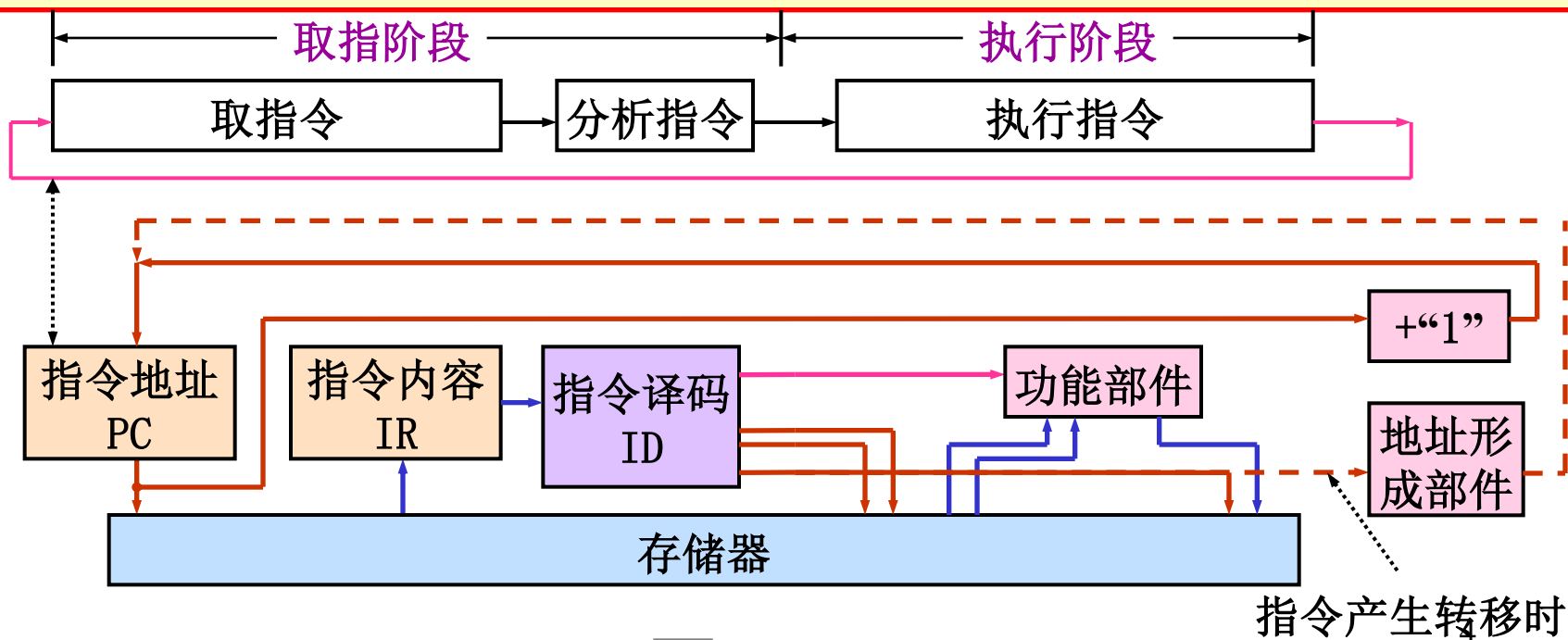
## 2、计算机硬件组成



## 3、计算机软件组成

系统软件/应用软件、高级语言程序/机器语言程序；

## 4、计算机工作过程



## 三、计算机系统性能指标

### 1、硬件性能参数

- \*机器字长：CPU同时处理的位数； ←常指CPU中哪个部件？
- \*机器主频：单位( $1\text{KHz}=1\times 10^3\text{Hz}$ )； ←对应CPU哪个时序信号？
- \*存储容量：单位( $1\text{KB}=1\times 2^{10}\text{B}$ )，最大主存容量；

### 2、系统性能指标

- \*响应时间： $T_{\text{响应}} = T_{\text{CPU}} + T_{\text{I/O等待}}$ ， $T_{\text{CPU}} = I_N \times \text{CPI} \times T_C$
- \*吞吐量： $T_P = \sum I_{N(\text{任务}i)} \div \sum T_{\text{CPU}(\text{任务}i)}$

### 3、性能设计

- \*冯·诺依曼模型性能瓶颈：CPU-MEM、指令串行执行；
- \*优化方法：平衡设计、CPU性能设计

# 第2章 数据的表示与运算

## 一、数据的编码

### 1、数制及转换

### 2、机器数及其编码

原码、补码、反码、移码的定义、特性、相互转换;

原码	无	11...11	10...01	10...00		
				00...00	00...01	01...11
反码	无	10...00	11...10	11...11		
				00...00	00...01	01...11
补码	10...00	10...01	11...11	00...00	00...01	01...11
移码	00...00	00...01	01...11	10...00	10...01	11...11
真值	$-2^{n-1}$	$-(2^{n-1}-1)$	-1	0	+1	$+(2^{n-1}-1)$

### 3、十进制数编码(BDC码)

## 4、字符及字符串编码

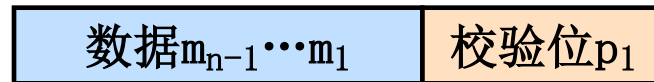
字符码的类型，字符编码与字符数据，  
字符串常见编码方法

## 5、检验码

\*冗余检验思想：检错及纠错原理；

\***奇偶校验码**：编码原理、校验方法、校验能力；

校验码组成—



校验位编码—奇校验  $p_1 = m_n + m_{n-1} + \cdots + m_1 + 1 \pmod{2}$

偶校验  $p_1 = m_n + m_{n-1} + \cdots + m_1 \pmod{2}$

\*海明校验码：编码原理、校验能力目标→校验原理推导  
编码方法、校验方法←┐

## 二、数据的表示

### 1、数值数据的表示方法

\*硬件特征：二进制表示(只有0/1)、定长运算；

\*表示方法：进制、符号、小数点、数码长度、运算方法；

\*数据的表示属性：表示格式、编码方式、数码长度；

### 2、数的定点表示

定点表示方法，定点数的表示；

### 3、数的浮点表示

浮点表示方法，浮点数的表示、规格化，IEEE754标准；

### 4、非数值数据的表示

\*字符的表示：表示方法，关系运算处理方法；

\*逻辑数的表示：表示方法，运算处理方法

硬件需设置状态位(Z、C/S)



## 三、定点数的运算方法

### 1、移位运算

逻辑移位/算术移位的移位规则、溢出判断方法

### 2、补码加减运算

\*运算规则:  $[A+B]_{\text{补}} = [A]_{\text{补}} + [B]_{\text{补}}$ ,  $[A-B]_{\text{补}} = [A]_{\text{补}} + [-B]_{\text{补}}$

\*溢出判断:  $OVR = (A_{n-1} \oplus Z_{n-1})(B_{n-1} \oplus Z_{n-1}) = C_{n-1} \oplus C_{n-2} = Z_n \oplus Z_{n-1}$

\*硬件配置及流程: 思路为  $[A]_{\text{补}} + [B]_{\text{补}} + 0$ ,  $[A]_{\text{补}} + \overline{[B]_{\text{补}}} + 1$

\*无符号数运算: 与有符号数相同, 仅溢出判断不同

### 3、原码一位乘法运算

运算规则、硬件配置、算法流程, 无符号数乘法

### 4、补码一位乘法运算

比较法运算规则、硬件配置、算法流程

## 四、浮点数的运算方法

浮点加减运算规则与警戒位、运算步骤、算法流程

## 五、算术逻辑单元ALU

### 1、加法器组成

全加器、串行进位加法器，并行进位逻辑、并行进位加法器

### 2、ALU组成

ALU功能—数据表示与运

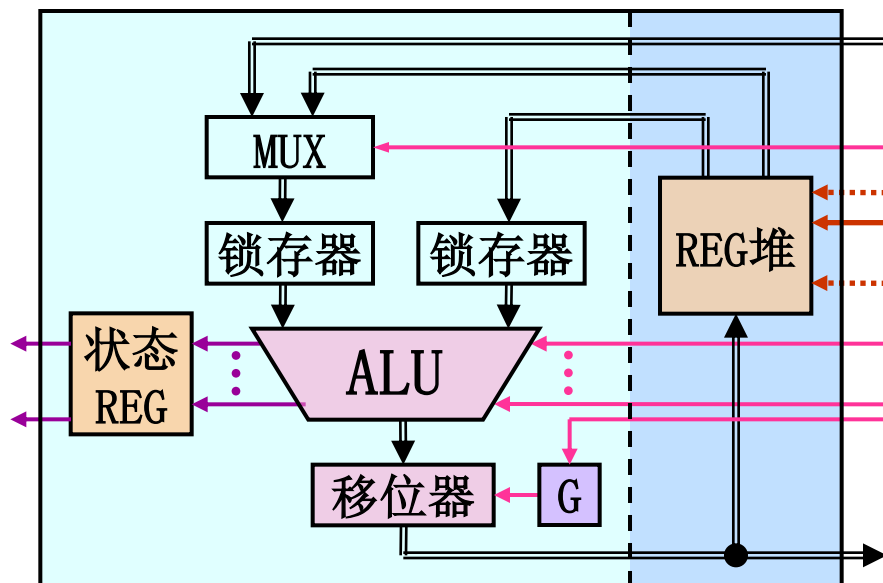
算

ALU结构—以加法器为基础

### 3、运算器组成—组合逻辑电路

运算器=ALU+状态REG+...

CPU=运算器+...



# 第3章 存储系统

## 一、存储系统概述

### 1、存储器性能指标

### 2、层次结构存储系统

用户需求的矛盾，程序访问局部性，层次结构与存储器

## 二、半导体存储器

### 1、SRAM

存储元组成，芯片组成、参数与引脚，读写时序

### 2、DRAM

存储元及芯片组成，行刷新与引脚，读写时序，刷新方式

### 3、ROM 芯片特征、存储元状态、读写控制

## 三、主存储器

### 1、主存储器组成

应用需求，主存组成(ROM+RAM)、应用特性

### 2、主存储器逻辑设计

SRAM及DRAM芯片的位扩展、字扩展、字位扩展设计

模块信号 $\longleftrightarrow$ 芯片信号及连接

### 3、主存储器与CPU的连接

CPU外部接口，主存所有信号线与CPU引脚的连接

### 4、提高访存速度的措施

CPU访存特征，多模块MEM(并行方式、交叉方式)，  
高性能MEM(EDO DRAM、SDRAM、DDR SDRAM)，双端口MEM

## 四、Cache

### 1、Cache基本原理

功能与引脚，性能，与主存交换单位、存储空间管理，基本工作原理，结构与组成

### 2、Cache相关技术

**\*地址映像及变换：**全相联、直接、组相联  
映像规则、目录表结构、地址变换方法

**\*替换算法：**RAND、FIFO、**LRU**  
算法原理、实现方法、特点

**\*写策略：**命中策略/不命中策略的原理，两者的组合

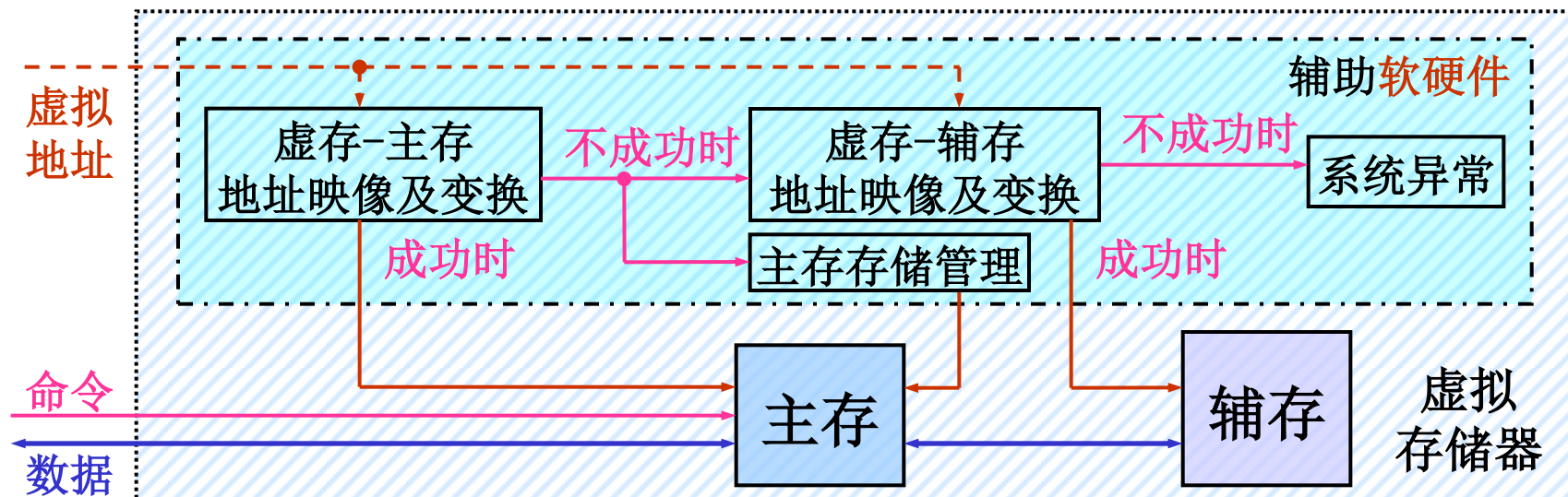
### 2、Cache的改进

请求字处理技术、多级Cache结构、DIB结构、哈佛结构

## 五、虚拟存储器

### 1、虚拟存储器概述

VM定义、组成，工作原理，主存存储管理(VM-MM)的组织



### 2、虚拟存储器存储管理

段式、页式、段页式的存储管理方法及地址变换方法

### 3、虚拟存储器工作过程

完成访问过程，地址变换优化与TLB，优化后完成访问过程

# 第4章 指令系统

## 一、指令系统组成

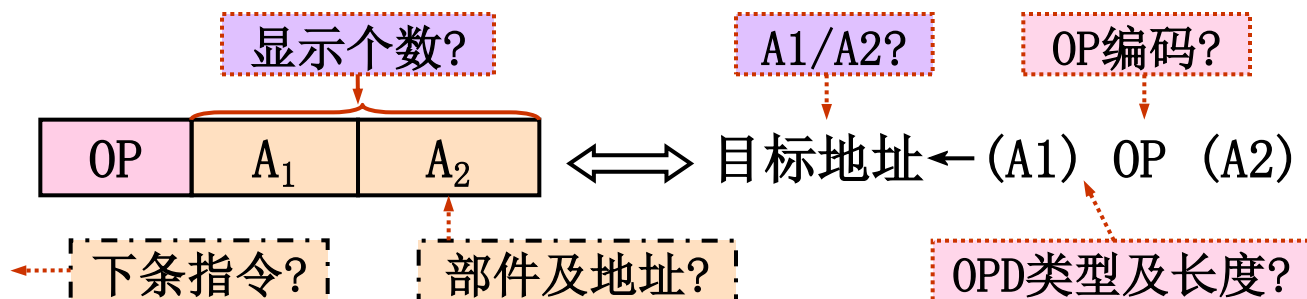
**\*指令系统：** 机器指令，指令系统定义、与软硬件关系

### 1、指令功能

操作数的类型及长度，操作的类型(功能、操作数及个数)

### 2、指令格式

**\*约定参数：**



**\*操作码：** 操作类型的**编码方法**，

**\*地址码：** 操作数地址及下条指令地址的**表示方法**

**\*指令字：** 组成、特征、结构

## 二、操作数存放与寻址方式

### 1、操作数存放方式

数据在REG、MEM、指令中的存放， ←不同长度的表示方法  
堆栈、操作步骤与存取特征、MEM堆栈

### 2、寻址方式

\*指令寻址：顺序与跳转，显式与隐含

\*数据寻址：方式与地址形成

※本章学习目标：利用给定的指令系统，能够编写程序

## 三、指令系统举例及发展

性能、优化方法，CISC，RISC



# 第5章 中央处理器

## 一、CPU结构与工作原理

### 1、CPU功能与结构

五大功能→部件及基本结构，寄存器组织

### 2、CPU工作流程

指令周期与指令系统，CPU功能→CPU工作流程

### 3、指令执行过程

指令执行过程→基本操作→微操作→指令执行的微操作序列

### 4、数据通路组织

性能与微操作步，数据通路种类，

单总线通路→运算器组织，微操作序列→微操作步序列





## 二、控制器组成与工作原理

### 1、控制器基本结构

CU(指令/时序/操作形成)、BIU、中断机构

### 2、时序系统组成 ——时序的“序”

\*CPU相关周期：指令周期，机器周期、节拍周期、节拍脉冲

\*时序系统组成：环形信号发生器、信号周期组成；

### 3、信号时序控制方式 ——时序的“时”

同步方式、异步方式、联合方式；

### 4、微操作控制信号的形成

微操作与微操作命令，微操作信号有效条件、形成电路；

## 三、硬布线控制器

结构，形成电路的设计方法



## 四、微程序控制器

### 1、微程序控制器思想

CU

### 2、微程序控制器组成原理

CU

### 3、微指令格式及编码格式

CU

### 4、微指令地址形成方式

CU

### 5、微程序控制器设计

CU

## 五、CPU举例

8086 CPU的基本参数、基本结构、存储管理、控制器组成；

## 六、指令流水技术

### 1、流水线基本原理

CU

### 2、流水线相关处理

CU

### 3、高性能流水线

CU

※本章学习目标：对于给定的指令系统，设计相应的CPU

# 第6章 总线及互连

## 1、总线基本概念

定义、分类、特性、性能指标，系统总线信号组成。

## 2、总线传输与控制

- \***操作步骤**: 4个阶段的任务、各部件完成的功能；
- \***总线仲裁**: 3种方式的信号线连接、仲裁原理及特点；
- \***总线定时**: 4种协议的定时及传输原理、信号线及特点；
- \***传输模式**: 各种模式的功能、特点；
- \***总线标准**: ISA、PCI标准概况。

## 3、总线互连结构

- \***总线结构**: 多总线结构的优势、模型与实物；
- \***总线互连**: 总线与设备的连接、总线与总线的连接(桥)。

# 第7章 输入输出系统

## 一、I/O系统组成

### 1、I/O系统组成

\*目标—可扩展性、CPU性能；

\*组成—I/O设备、I/O接口、I/O管理部件，I/O指令

### 2、I/O设备与主机的联系

\*编址方式—统一编址、独立编址； ←指令、总线信号种类

\*寻址方式—编址、寻址； ←惟一，监视、比较/判断

\*联络方式—异步、同步、立即响应

### 3、I/O传送控制方式

\*目标—减少占用CPU时间、提高传送速度；

\*控制方式—程序查询、程序中断方式，DMA方式，通道方式

## 二、I/O设备

### 1、I/O设备

键盘、鼠标、显示器、打印机的组成及工作原理；

### 2、存储设备

**\*结构与操作**—盘状/带状，寻道+定位；

**\*性能指标**—存储密度、存储容量、寻址时间、数据传输率等

**例**—磁盘组有6个双面盘片(两外侧盘面不用)，每个盘面有204个磁道、每个磁道有12个扇区、每个扇区可记录512B数据，磁盘机转速为7200rpm，平均寻道时间为8ms。

(1)计算磁盘存储空间； (2)计算磁盘平均寻址时间；

(3)计算磁盘数据传输率；(4)画出磁盘地址格式及参数。

**\*磁盘MEM组成**—盘片、驱动器、控制器



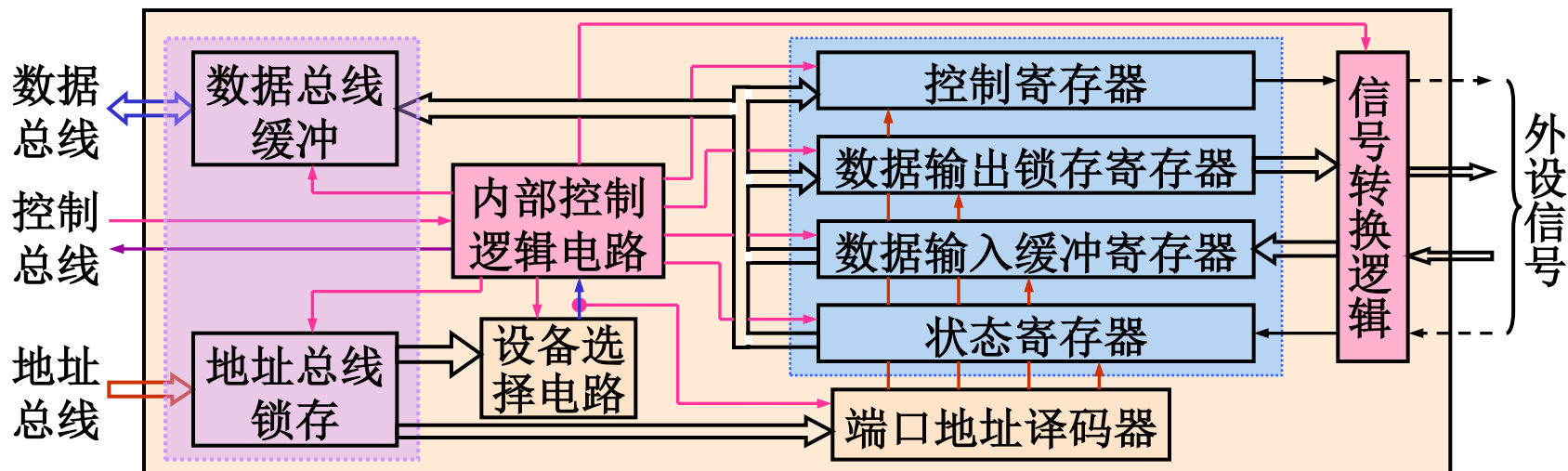
### 三、I/O接口

#### 1、I/O接口功能

设备选址、数据缓冲、操作中转、信号转换、状态监视

#### 2、I/O接口组成

**\*硬件组成：**两段式工作过程；

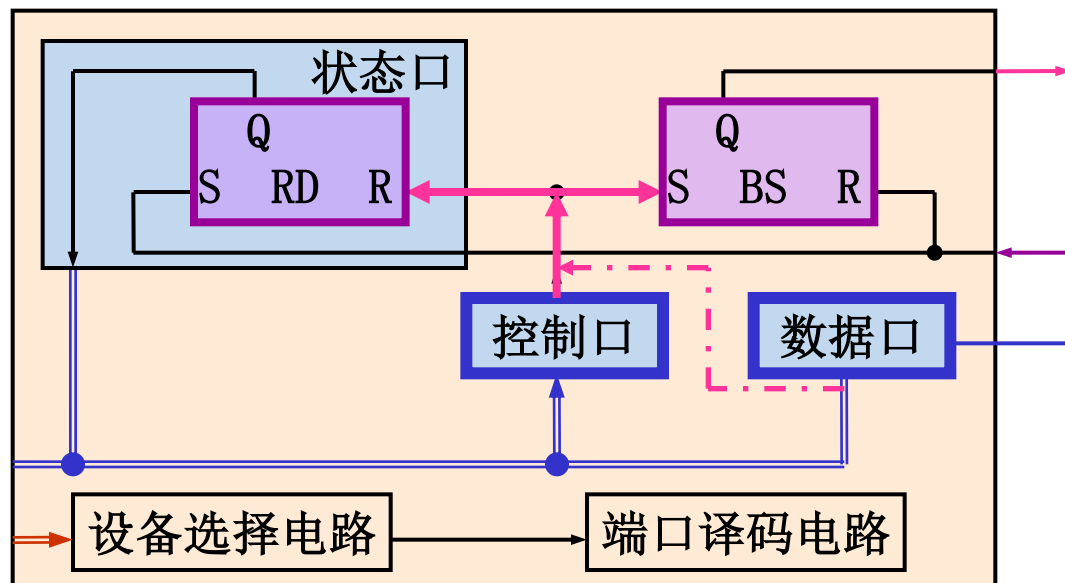
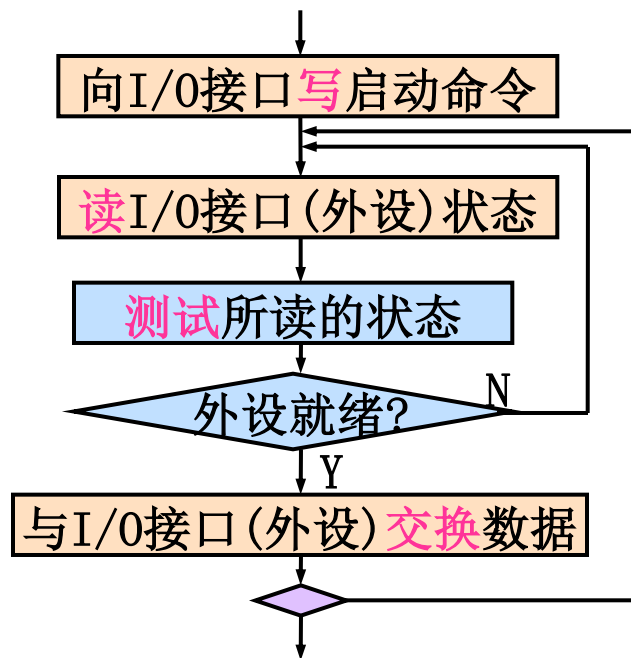


**\*软件组成：** I/O端口→I/O指令→驱动程序

## 四、程序查询方式

### 1、程序查询方式流程

传送控制原理，接口程序模型；



### 2、接口硬件组织

\*所接收总线操作：启动设备、状态查询、数据传送；

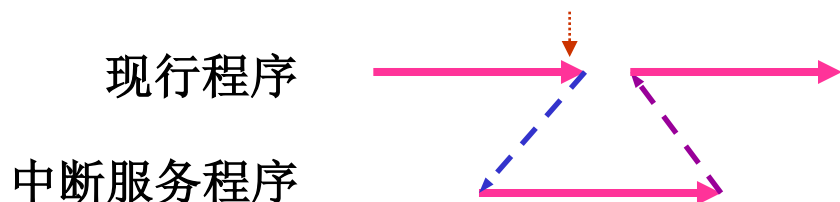
\*所触发内部操作： $\rightarrow BS \rightarrow IO$

$\rightarrow BS \rightarrow IO$

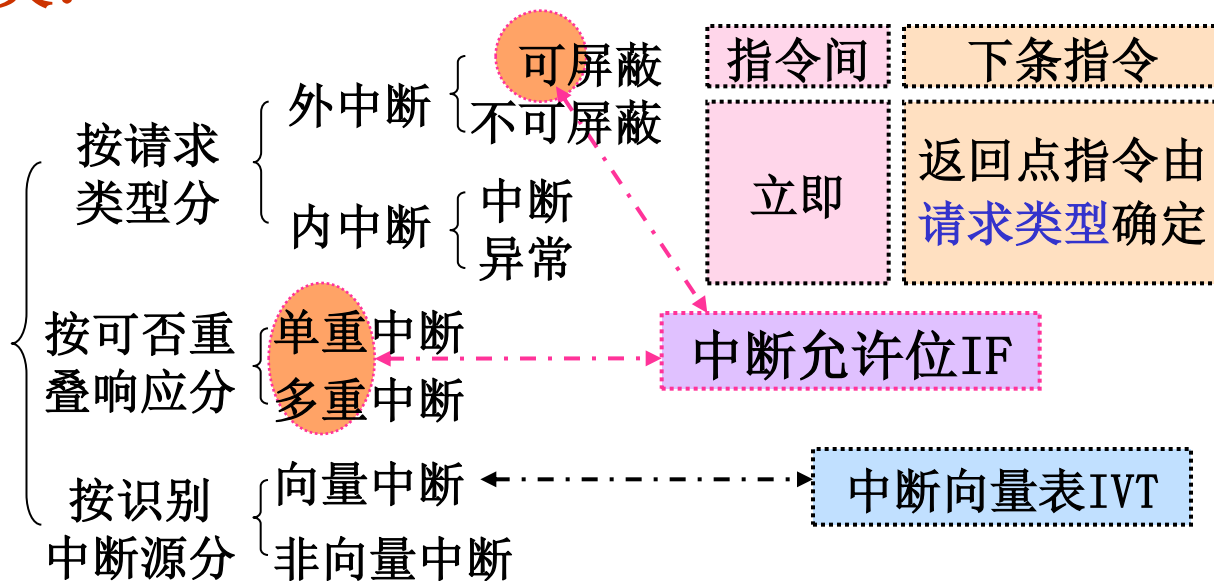
# 五、程序中中断方式

## 1、中断概念

### \*中断与中断方式:

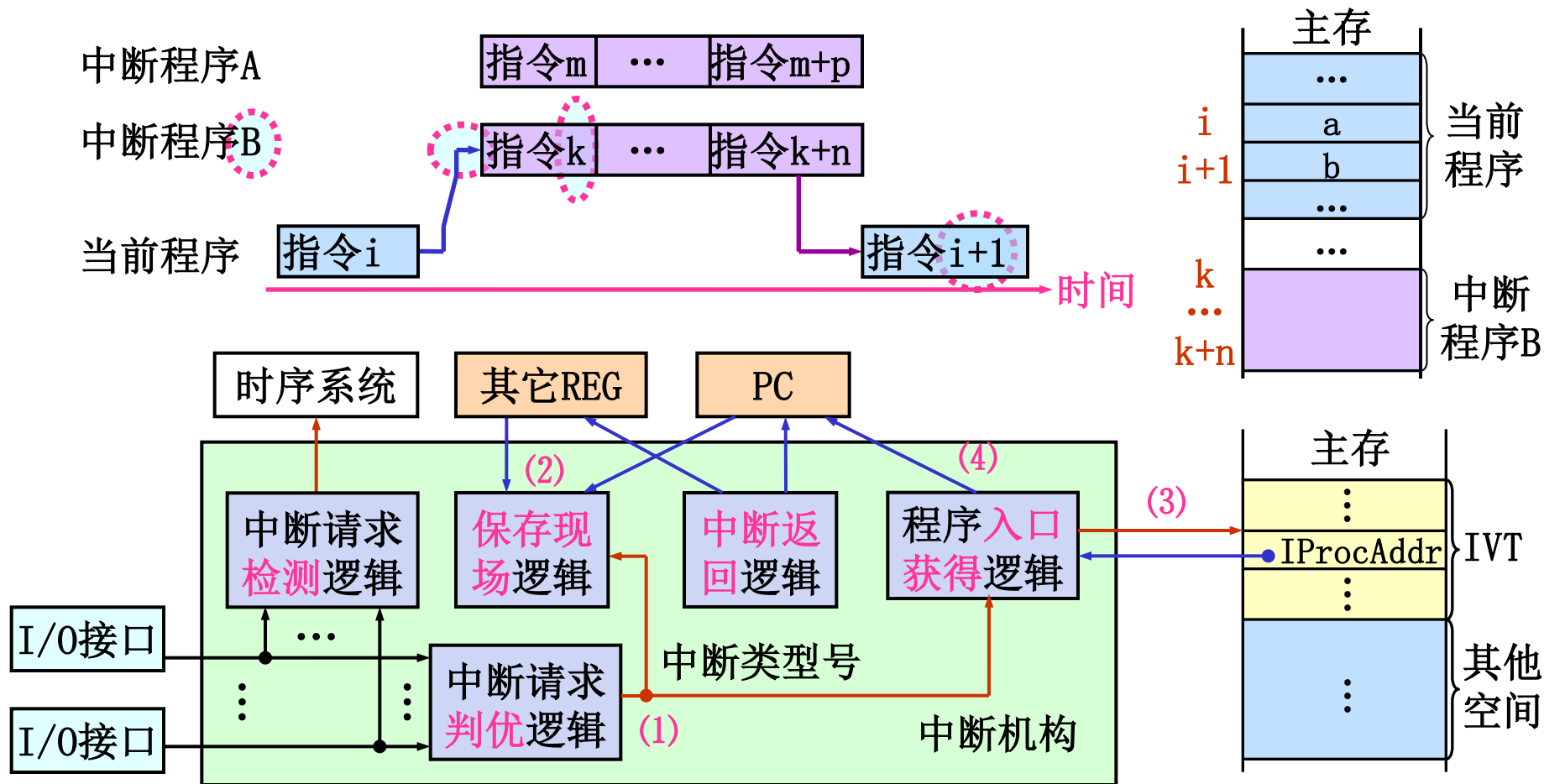


### \*中断分类:



## 2、I/O中断过程

**\*中断响应：**识别中断源、保存现场、获得IV、转入中断程序



**\*中断处理：**中断服务[单重/多重]，中断返回

### 3、I/O中断的组织

**\*I/O接口：** 查询方式-中断方式选择， ←----- 使能中断位EI  
中断请求产生、中断响应、中断请求撤消；



**\*识别中断源：**

连接方式—共用请求、独立请求；

判优方式—程序查询、串行判优、并行判优；

中断控制器 ← 功能，组成[请求REG/编码器/…]；

**\*多重中断：** 尚未服务机构、正在服务机构、比较机构；

**\*中断屏蔽：** 增设屏蔽REG、用作I/O端口

## 六、DMA方式

### 1、DMA方式概念

**\*传送控制原理：** I/O接口控制传送、批量数据传送；

**\*对CPU的要求：** 负责准备及结束工作、传送时让出总线；

### 2、DMA的传送方式

暂停CPU访问、周期挪用、与CPU交替访问；

### 3、DMA的传送过程

预处理、数据传送、后处理；

### 4、DMA的硬件组织

基本型DMA接口、增强型DMA接口(选择型/多路型)；

## 七、通道方式