

计算机组成原理

第六章 总线系统

刘 超

中国地质大学计算机学院

本章主要内容

- 总线基本概念
- 总线接口
- 总线的仲裁
- 总线的定时和数据传送模式

总线(BUS)基本概念

- **总线**是系统部件间传送信息的公共通路（信息线）。
- 单处理器系统中的总线，大致分为三类：
 - **内部总线**(CPU内各功能单元间的连线，如：寄存器及运算部件)
 - **系统总线**（CPU和计算机系统内其他各部件间的连线，如：存储器、通道）
 - **I/O总线**(I/O设备间的连接总线)

总线特性

□物理特性--总线的物理连接方式

- 根数, 插头、座的形状, 引线的排列方式

□功能特性--总线中每一根线的功能

- 地址, 数据, 控制总线三类

□电气特性--每根线上信号的传递方向及有效电平范围

- 单/双向, 电平高有效/低有效及范围

□时间特性--规定了每根线在什么时间有效

- 只有规定了总线上各信号有效的时序关系, CPU才能正确无误的使用。

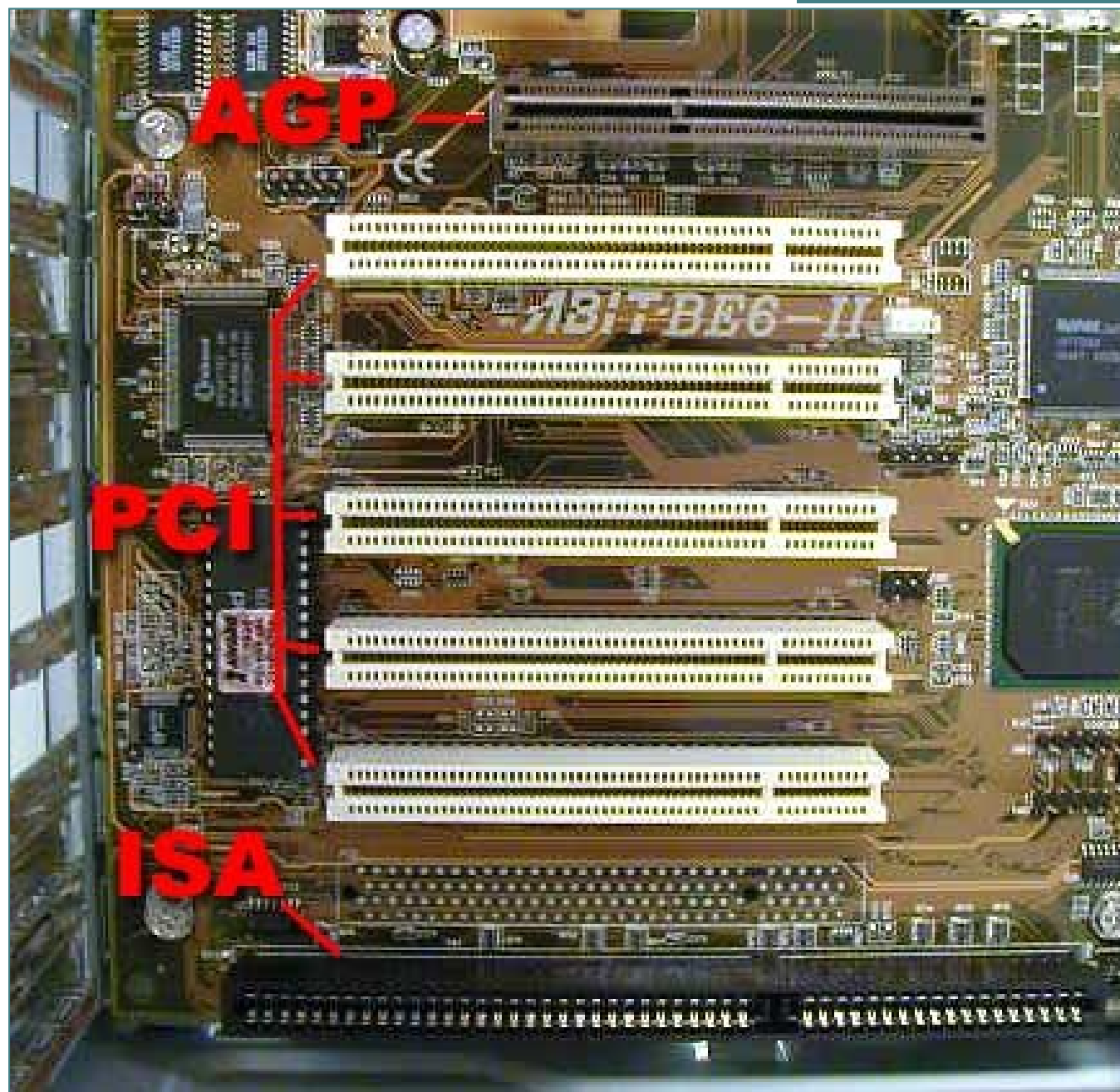
总线标准化

- ❑ 相同的指令系统，相同的功能，不同厂家生产的各功能部件在实现方法上几乎没有相同的，但各厂家生产的相同功能部件却可以互换使用，因为它们都遵守了相同的系统总线的要求。
- ❑ 采用标准总线的优点
 - 简化系统设计
 - 简化系统结构，提高系统可靠性
 - 便于系统的扩充和更新

总线标准化

□常见的总线标准:

- **ISA**(Industrial Standard Architecture):16位, 带宽 8MB/s
- **EISA**(Extended ISA):32位, 带宽 33.3MB / S
- **VESA**(video electronics standard association):32位, 带宽 132MB / s
- **AGP** (Advanced Graphic Port):32位 (1996-1.0/1998-2.0/2000-3.0: 1X—8X) , 266MB/S
- **PCI**(peripheral component interconnect):32位,
- **PCI-X**,64位
- **PCI-Express**: 2002年1.0: 2Gb/s, 2006年2.0: 4Gb/s, 2010年3.0 : 8Gb/s
- **SATA**(Serial Advanced Technology Attachment):2000-1.0, 1.5Gb/s;2004-2.0, 3Gb/s, 2009-3.0, 6Gb/s
- **USB**(universal Serial Bus), 1996-1.0, 1.5Mb/s; 2001-2.0, 480Mb/s; 2008-3.0, 5Gb/s



总线带宽

- **总线带宽：**总线本身所能达到的最高传输速率。 Byte/s
- 设总线在同一个时钟周期内能并行传送D个字节，总线带宽为 D_r 总线时钟周期为T，总线频率 $f=1/T$ ，总线带宽 $D_r=D/T=D*f$
- 例1 (1) 某总线在一个总线周期中并行传送 4个字节的数据，一个总线周期等于一个总线时钟周期，总线时钟频率为33MHZ，总线带宽是多少？
(2) 如果一个总线周期中并行传送64位数据，总线时钟频率升为66MHZ，总线带宽是多少？

解：(1) 设总线带宽用 D_r 表示，总线时钟周期用 $T=1/f$ 表示，一个总线周期传送的数据量用D表示，根据定义可得

$$D_r = D/T = D \times 1/T = D \times F = 4B \times 33 \times 10^6/s = 132MB/s$$

(2) 64位=8B,

$$D_r = D \times f = 8B \times 66 \times 10^6/s = 528MB/s$$

总线基本概念

- 总线定义、分类，特性，标准
- 总线连接方式
- 总线结构对系统性能影响
- 总线内部结构

总线连接方式

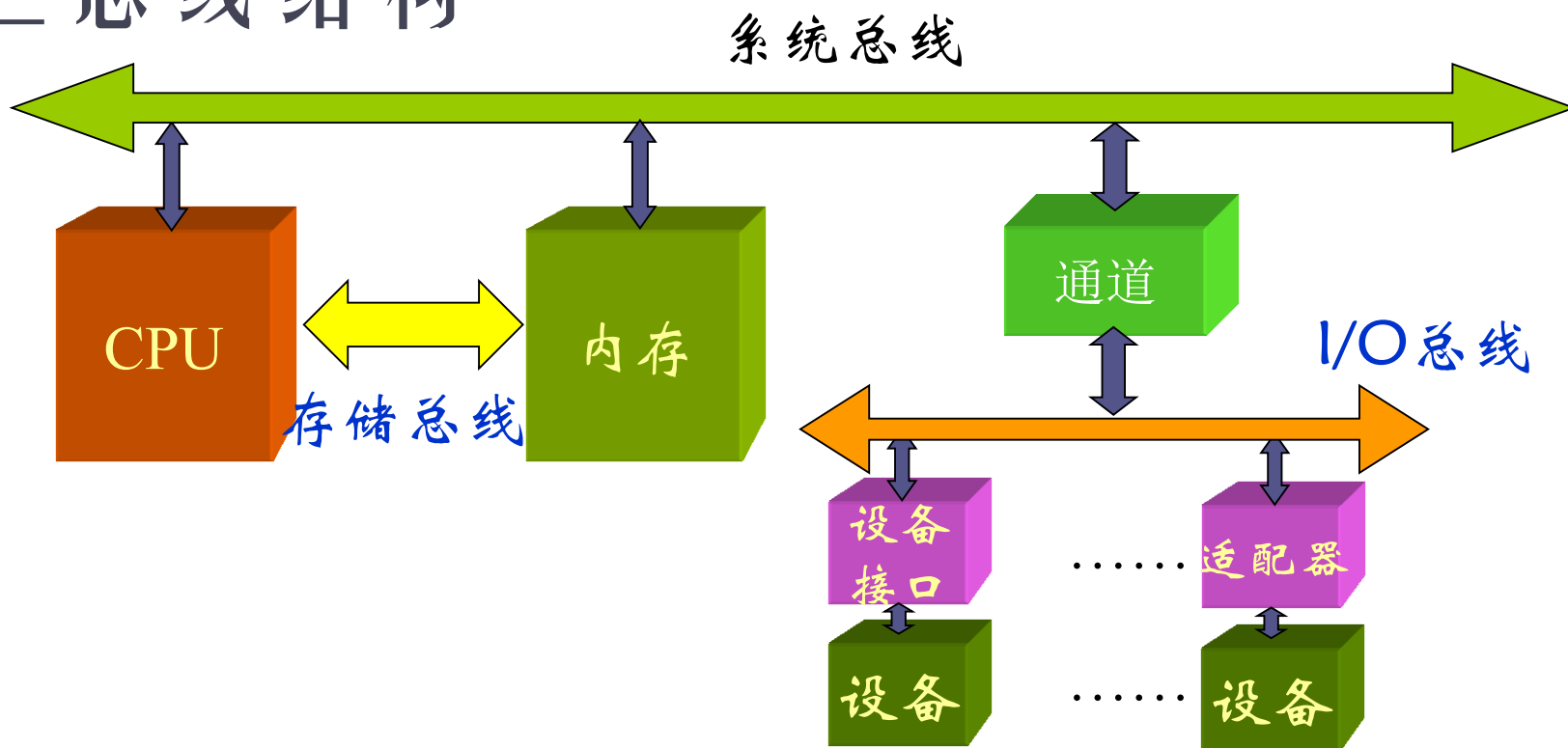
□ 总线的排列以及与其它各类部件的连接方式影响计算机系统性能

- 单总线结构

- 双总线结构

- 三总线结构

三总线结构



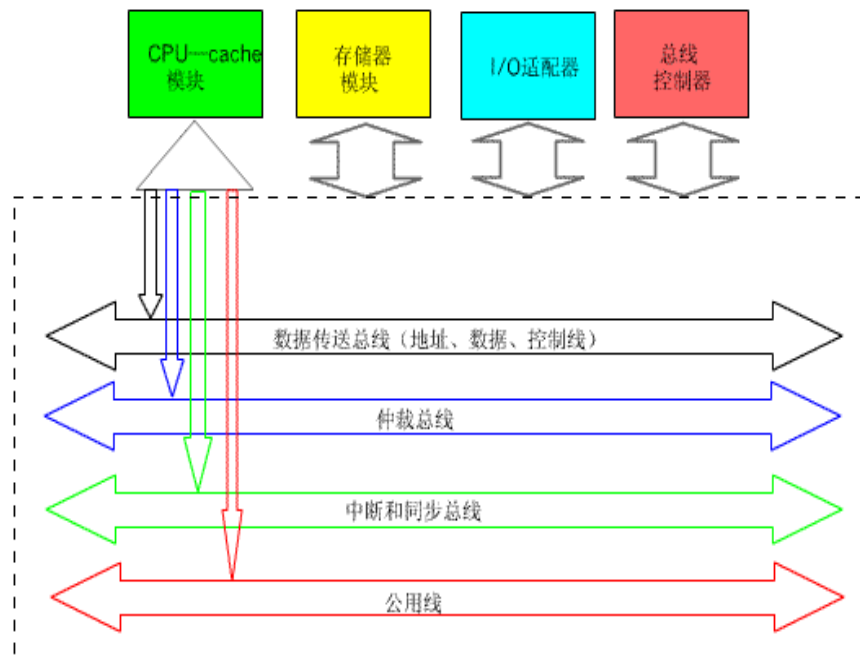
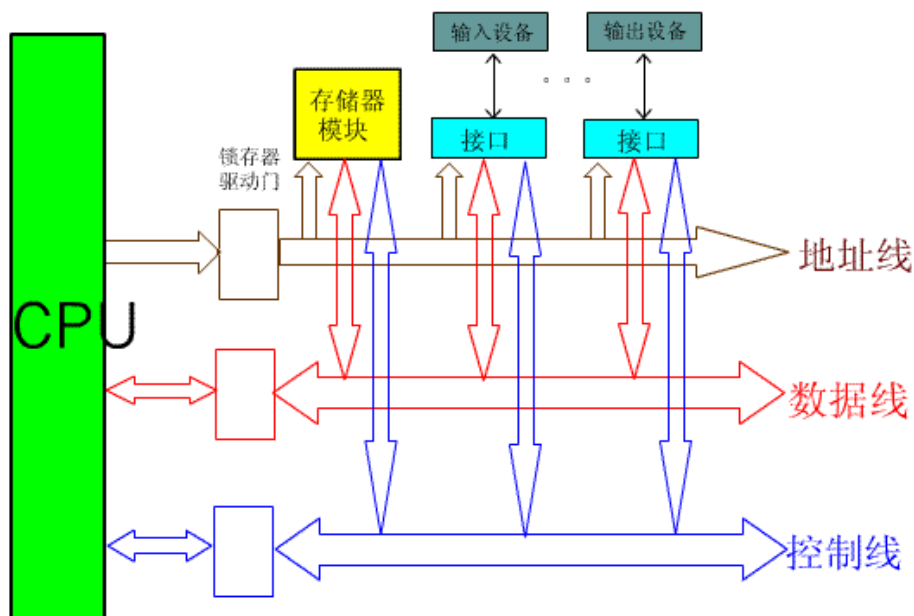
- ❑ **单总线系统中**，由于所有逻辑部件都挂在系统总线上，因此总线只能分时工作，传输效率较低。
- ❑ **双总线结构**增加了存储总线线，CPU与内存有专用高速总线,减轻系统总线的负担；
- ❑ **三总线结构**增加I/O总线线，外设的处理有专门的通道执行。

总线基本概念

- 总线定义、分类，特性，标准
- 总线连接方式
- 总线结构对系统性能影响
- 总线内部结构

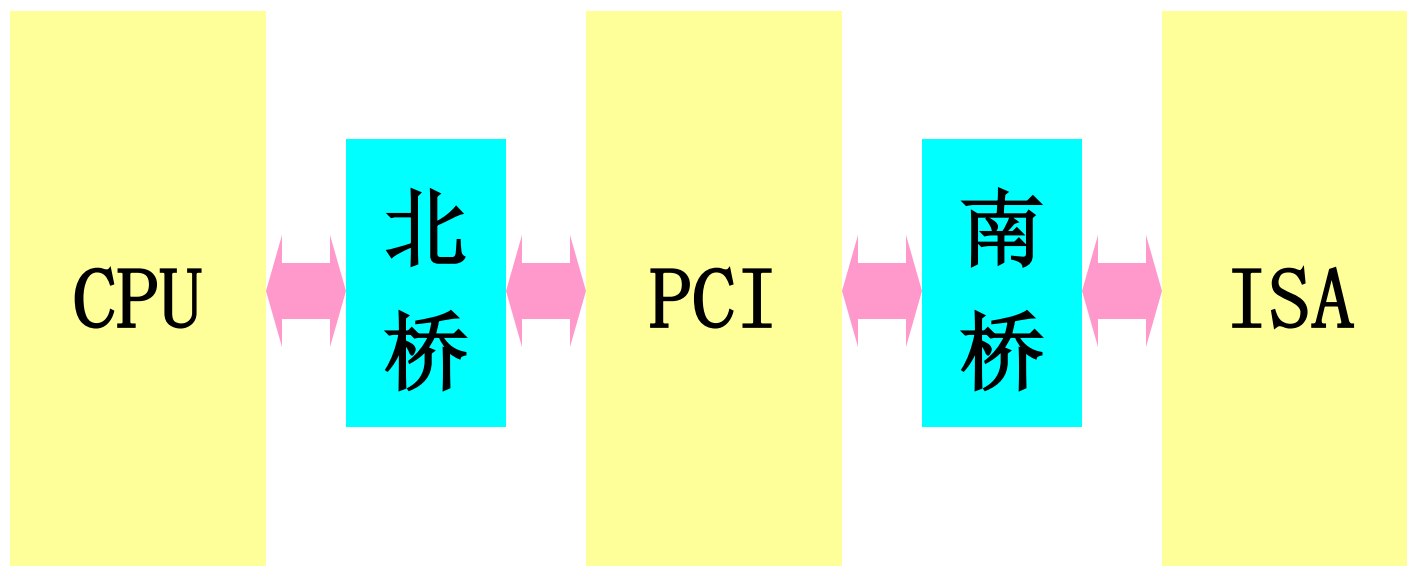
总线内部结构

□在早期总线的内部结构CPU是总线的唯一控制者。在当代总线结构中，整个总线分成如下四部分：1 **数据传送总线**：由地址线、数据线、控制线组成。2 **仲裁总线**：包括总线请求线和总线授权线。3 **中断和同步总线**：用于处理带优先级的中断操作，包括中断请求线和中断认可线。4 **公用线**：时钟信号线、电源线、地线、系统复位线以及加电或断电的时序信号线。



总线结构实例

□ Pentium机的总线结构分为三层：CPU总线、PCI总线和ISA总线。



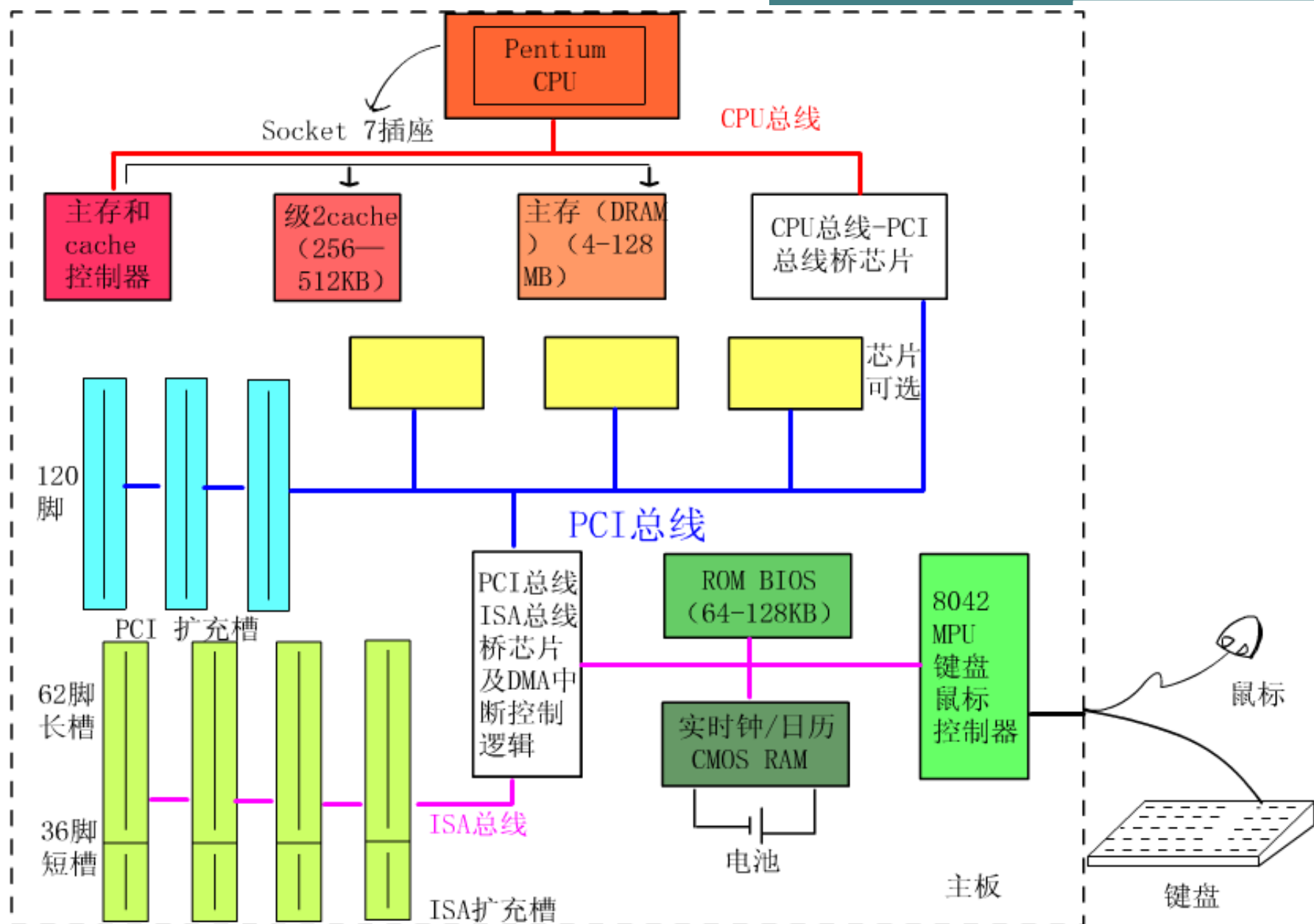
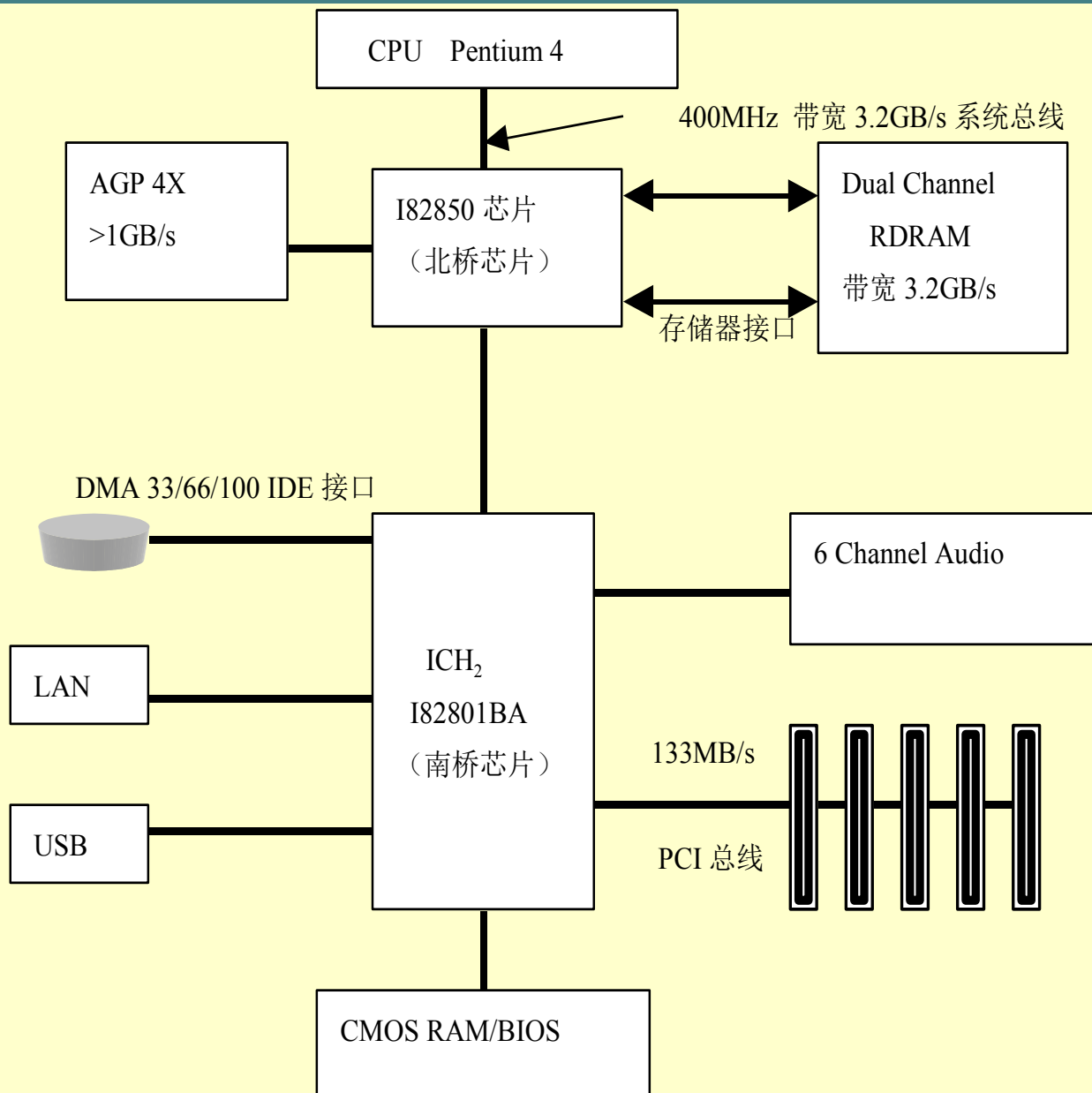


图6.6 Pentium 个人机主板总线结构框图



Pentium 4 微处理器微机系统结构

本章主要内容

- 总线基本概念
- 总线接口
- 总线的仲裁与定时
- 常用总线

总线接口

- 信息传送方式
- 总线接口基本概念

信息传送方式

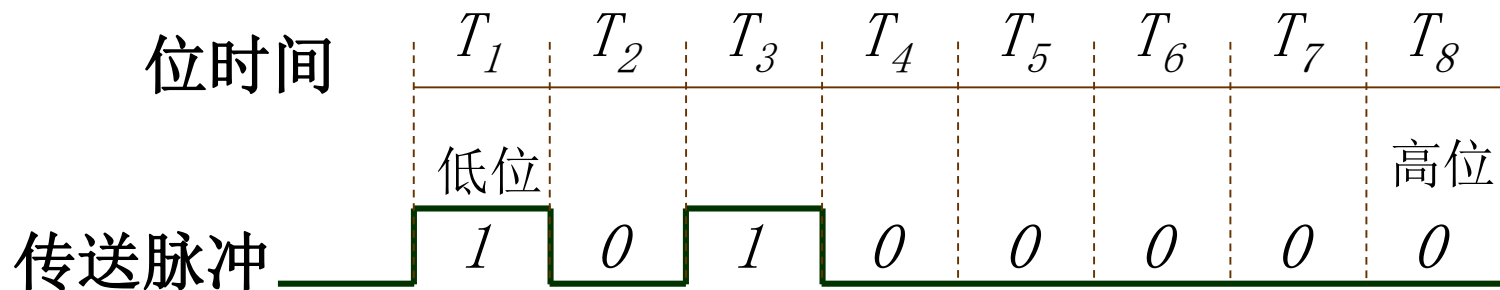
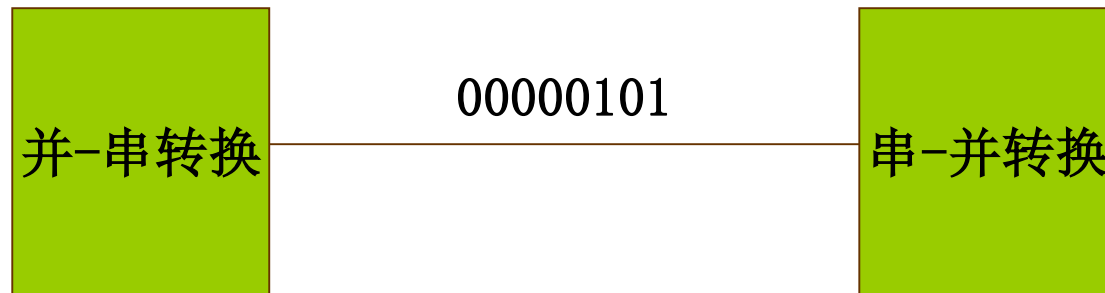
- 串行传送
- 并行传送
- 分时传送

串行传送

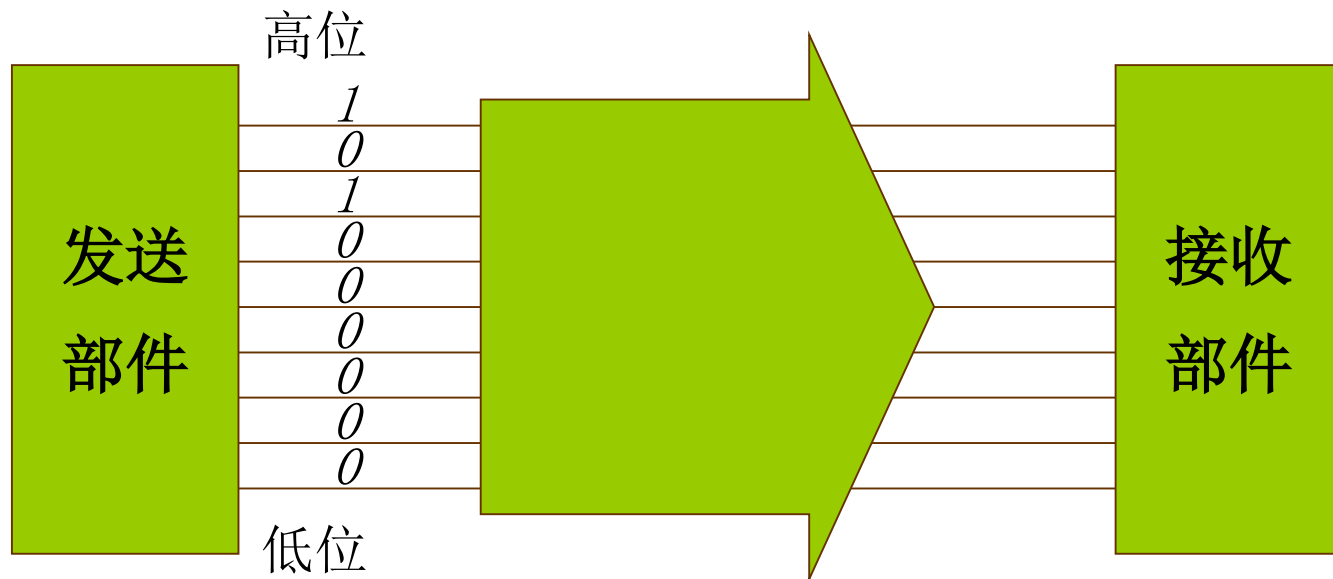
- 一条传输线
- 每次一位
- 先低位,后高位
- 同步---“位时间”

发送部件 ☐ 成本低,速度慢

接收部件



并行传送



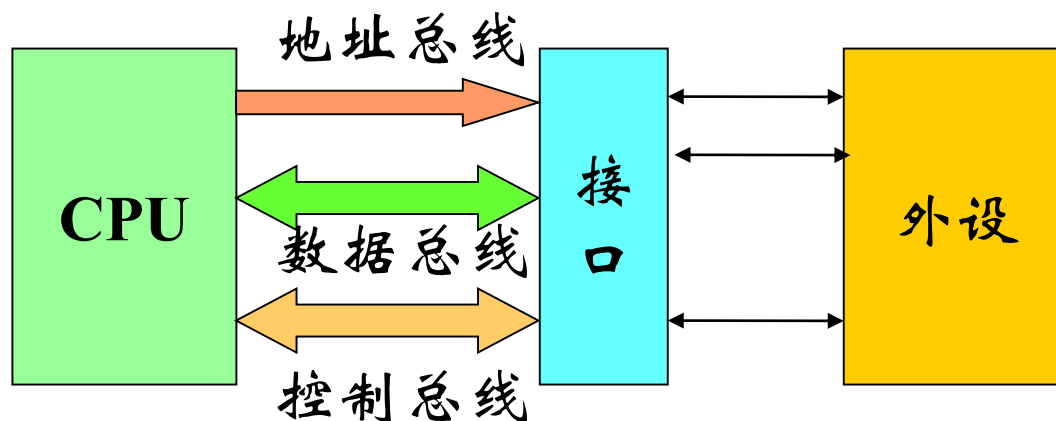
每位数据一条传输线, 并行传送. 采用
电位传送. 传送速度快.

分时传送

- 采用总线复用方式
- 连在总线上的部件分时使用总线

总线接口基本概念

□ **接口(Interface)**即**I/O设备适配器(Adapter)**,
具体指**CPU**和主存、外围设备之间通过总线进行连接的逻辑部件。



□例2： 利用串行方式传送字符，每秒钟传送的数据位数常称为波特。假设数据传送速率是120个字符/秒，每一个字符格式规定包含10个数据位(起始位、停止位、8个数据位)，问传送的波特数是多少？每个数据位占用的时间是多少？

【解】：

波特数为： $10\text{位} \times 120/\text{秒} = 1200\text{波特}$

每个数据位占用的时间Td是波特数的倒数：

$$T_d = 1/1200 = 0.833 \times 0.001\text{s} = 0.833\text{ms}$$

本章主要内容

- 总线基本概念
- 总线接口
- 总线的仲裁与定时
- 常用总线

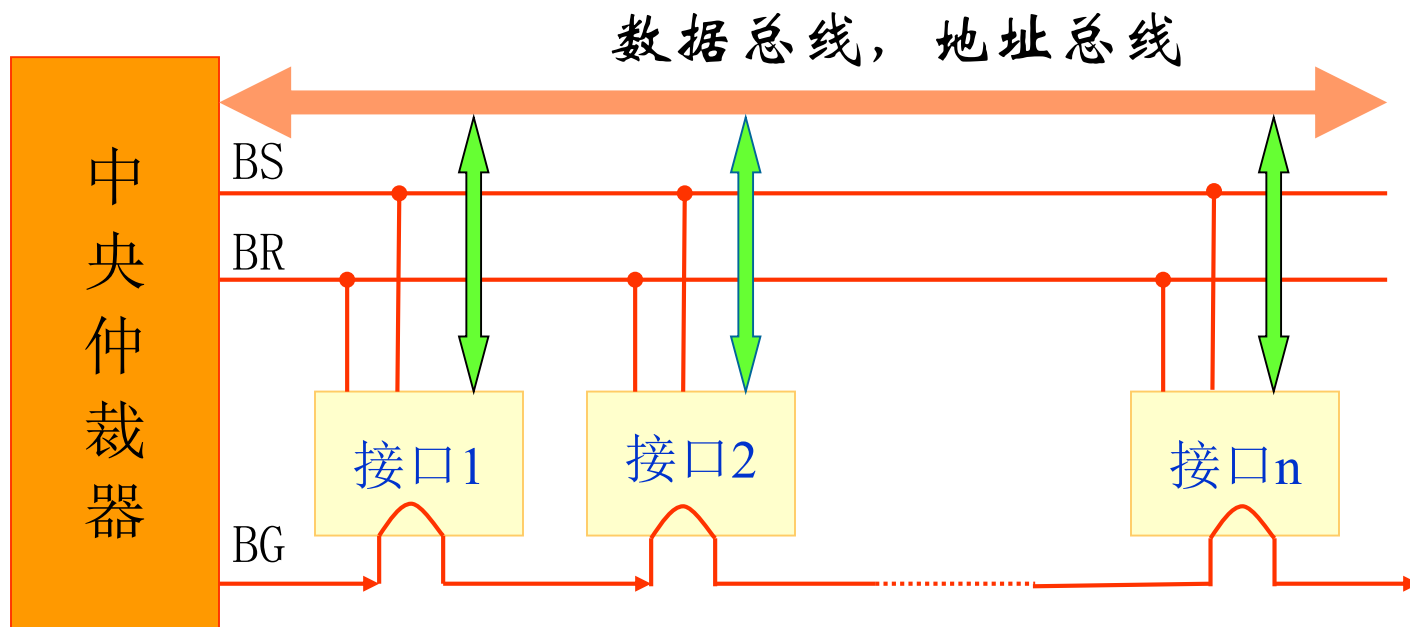
总线的仲裁

- **总线仲裁**：为了解决多个主设备同时竞争总线控制权的问题，必须具有总线仲裁部件，对总线的使用进行合理的分配和管理。部件要使用总线进行通信时,要向控制部件发请求信号。控制部件按各部件的优先级来决定谁使用总线。
- **仲裁方式**: **集中式总线仲裁**

集中式仲裁

- 链式查询方式
- 计数器定时查询方式
- 独立请求方式

链式查询方式

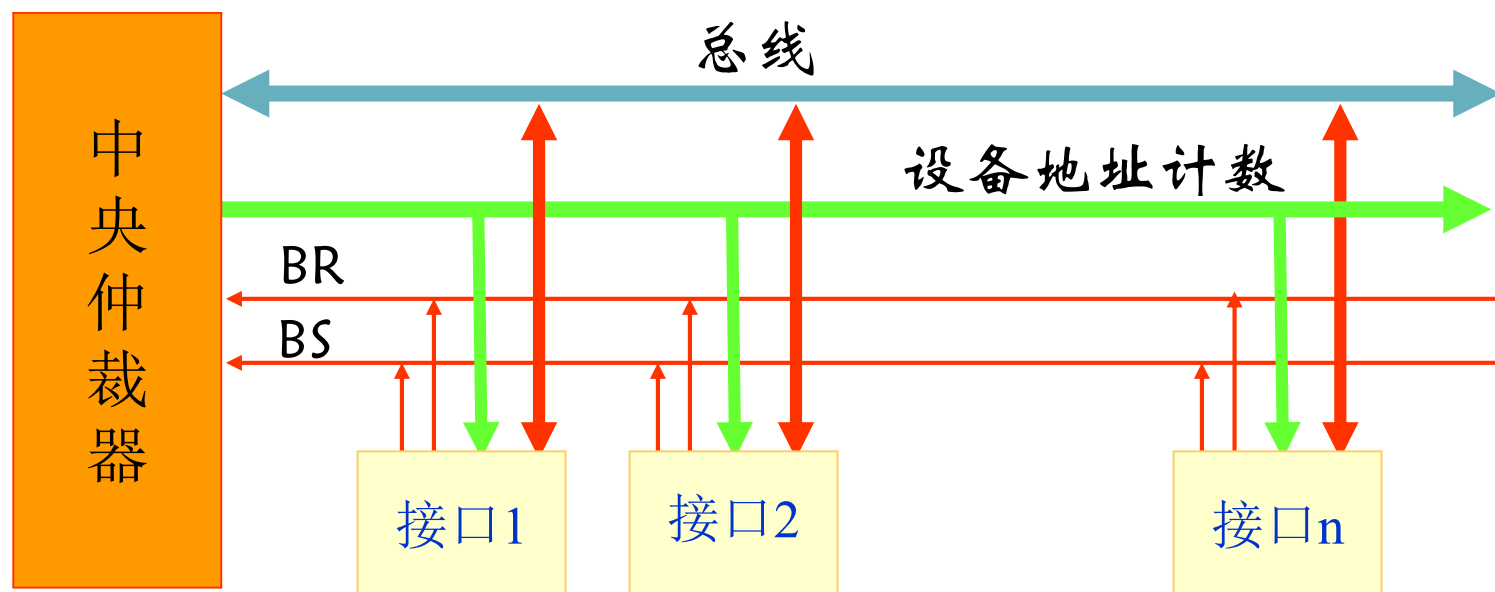


□ BS-----总线忙 BR-----总线请求 BG-----总线响应请求
(授权)

□ 通过接口的优先级排队电路来实现。离总线控制器越远，优先级越低。

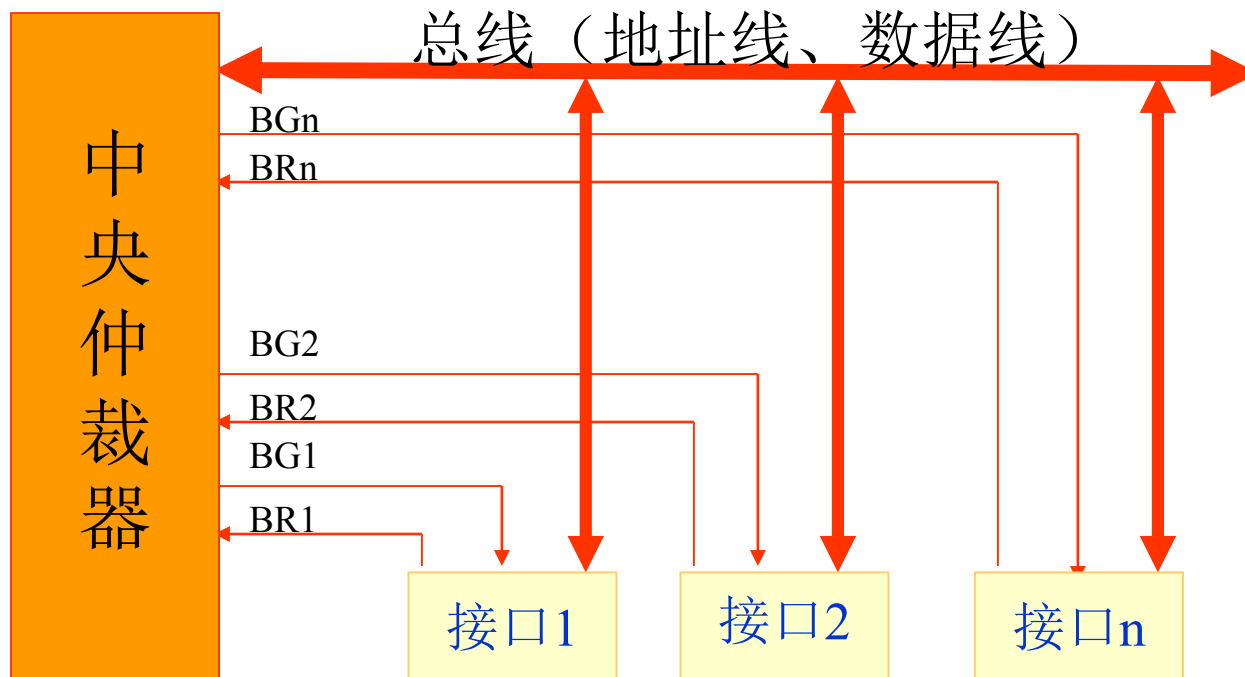
□ 用线少-----BG1根,易扩充; 对响应链的电路故障很敏感。

计数器定时查询方式



- ❑ BS=0时,计数器开始计数,计数值通过一组地址线发向各设备.各接口中的设备地址与计数值一致时,该设备置“1”BS线.线数为 $\log_2 n$ 根.
- ❑ 计数器的初值可用程序来设置.
- ❑ 各设备的优先级可变.灵活.

独立请求方式



- ❑ 每一设备有一对BR和BG; 响应时间快。
- ❑ 控制灵活, 优先级可通过程序改变; 控制线数多. ----- $2n$ 根。

总线定时

- ❑ 总线信息传递过程分为:
- ❑ 请求总线，总线仲裁，寻址，信息传送，状态返回
- ❑ 当共享总线的部件获得总线使用权后，就开始传送信息，即进行通讯。为了同步主方、从方的操作，必须制定定时协议。
- ❑ 定时，即事件出现在总线上的时序关系。
- ❑ 同步定时 异步定时

同步时序

总线时钟

读命令

地址线

启动信号

数据线

认可线

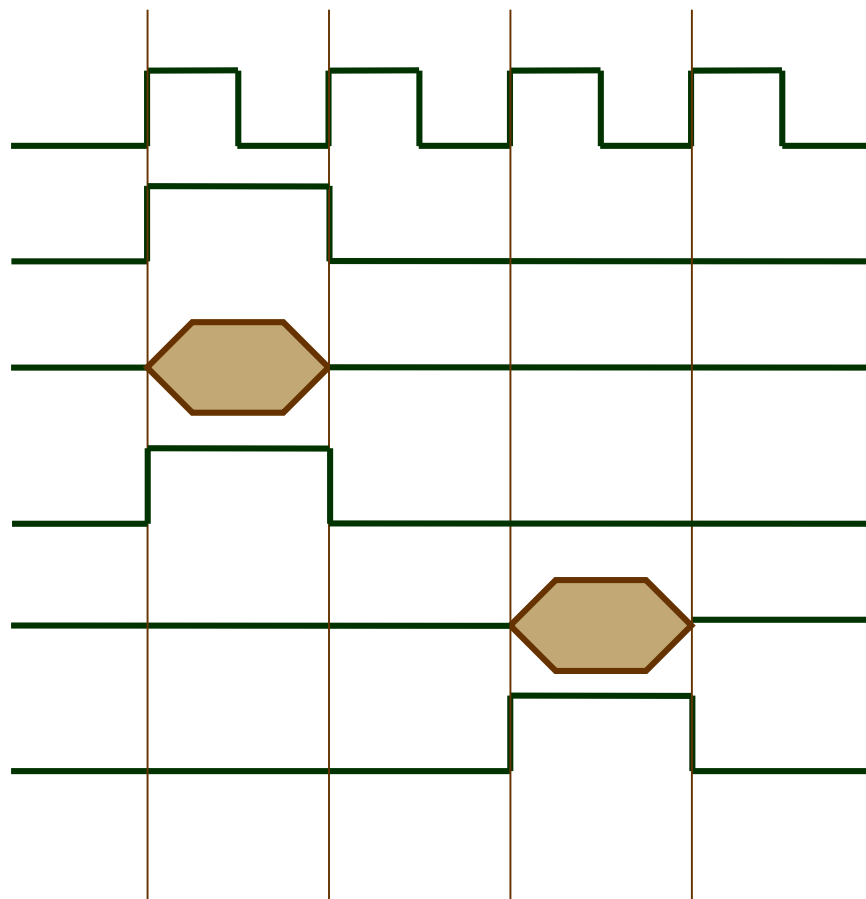


图6.10
(a)

□采用公共时钟，每个功能模块什么时候发送或者接受信息都由统一时钟来规定，因此同步定时具有较高的数据传输频率。

异步定时

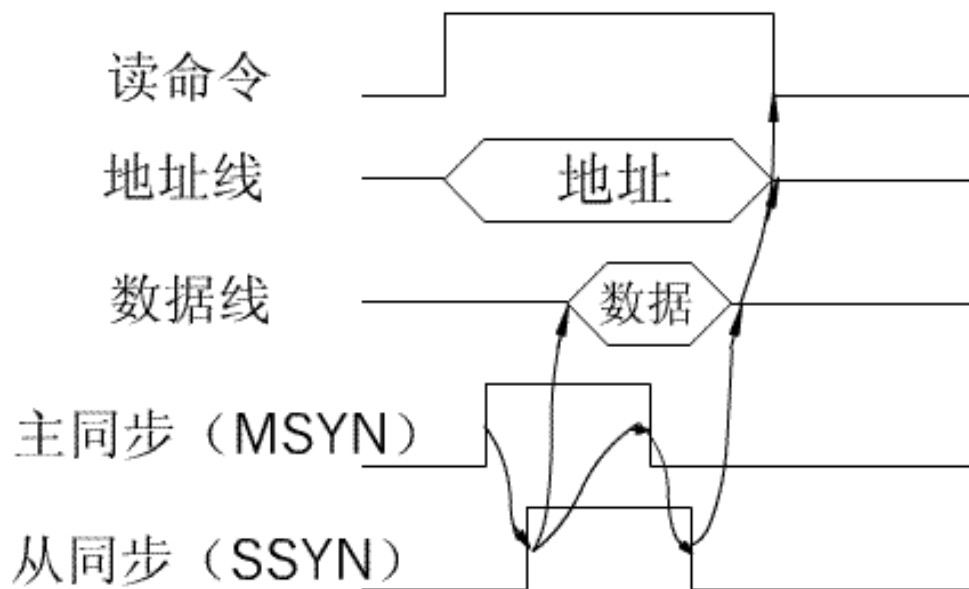


图6.10 (b)

□建立在应答和互锁机制基础上，不需公共时钟信号。异步定时的优点是总线周期长度可变，不把响应时间强加到功能模块上，因而允许快速和慢速的功能模块都能连接到同一总线上。但这以增加总线的复杂性和成本为代价。

练习

□ 8 9 10 11 12 20

□ 8. 同步通信比异步通信传输率高，因为同步通信_____

A 不需要应答信号 B 总线长度较短

C 用公共时钟进行同步 D 各部件存储时间比较接近

□ 9 集中式总线查询中，_____方式响应时间最快，
_____方式对_____电路最敏感。

A.菊花链式 B.独立请求 C.电路故障 D.计数器定时查询

□ 10. 串行接口进行7位ASCII码传送，带有一位奇校验位，1位起始位和1位停止位，当波特率为9600波特时，字符传送速率为_____

A. 960 B. 873 C. 1371 D. 480

□ 11. 系统总线中地址线的功能是_____

- A. 选择主存单元地址 B. 选择信息传输的设备
- C. 选择外存地址 D. 指定主存和I/O设备接口电路的地址

12. 系统总线中控制线的功能是_____

- A. 提供主存、I/O设备的控制信号和响应信号
- B. 提供数据信息 C. 选择外存地址
- D. 提供主存、I/O设备的响应信号

□ 20. 某总线在一个总线周期并行传送8个字节的信息，假设一个总线周期等于一个总线时钟周期，总线时钟频率是70MHZ，总线带宽是多少？