



統合DC/DCコンバータ

データシート

ADuM5010

特長

- isoPower 内蔵の絶縁型 DC/DC コンバータ
- 3.15 V~5.25 V のレギュレーション出力
- 出力電力: 最大 150 mW
- 沿面距離 5.3 mm の 20 ピン SSOP パッケージを採用
- 高温動作: 105°C
- 高い同相モード・トランジェント耐性: 25 kV/μs 以上
- 安全性規制の認定
 - UL 認定(申請中)
 - 2,500 V rms、1 分間の UL 1577 規格に準拠
 - CSA Component Acceptance Notice #5A(申請中)
 - VDE 適合性認定(申請中)
 - DIN V VDE V 0884-10 (VDE V 0884-10): 2006-12
 - V_{IORM} = 560 V ピーク

アプリケーション

- 電源スタートアップ・バイアスとゲート駆動
- 絶縁型センサー・インターフェース
- 工業用 PLC

概要

ADuM5010¹ は、絶縁型の統合 DC/DC コンバータです。アナログ・デバイセズの iCoupler[®] 技術を採用したこの DC/DC コンバータは、3.15 V~5.25 V の範囲で調整可能な出力電圧で、レギュレーションされた絶縁型電力を供給します。入力電源電圧範囲は、所要出力より少し低いレベルからかなり高いレベルまで可能です。一般的な組み合わせとそれに対応する電力レベルを表 1 に示します。

iCoupler チップ・スケール・トランス技術をロジック信号の絶縁と DC/DC コンバータの磁気成分に使用しています。これにより、小型の総合アイソレーション・ソリューションが実現されています。

isoPower では、トランスを介して電力を転送するために、高周波スイッチング素子を使っています。プリント回路ボード(PCB)のレイアウトでは、ノイズ放出規格を満たすように特別な注意が必要です。ボード・レイアウトの推奨事項については、アプリケーション・ノート「AN-0971 : isoPower デバイスでの EMI 放射制御についての推奨事項」を参照してください。

機能ブロック図

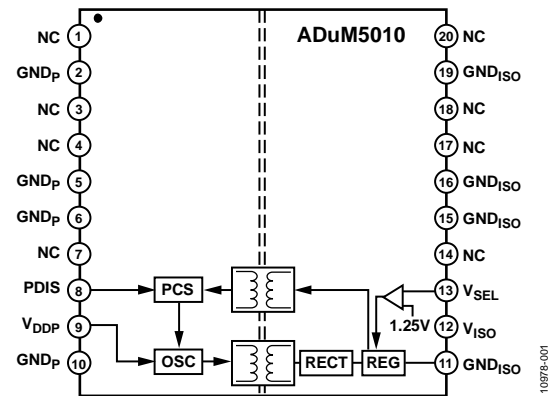


図 1.

表 1. 電力レベル

Input Voltage (V)	Output Voltage (V)	Output Power (mW)
5	5	150
5	3.3	100
3.3	3.3	66

¹米国特許 5,952,849; 6,873,065; 6,903,578; 7,075,329 により保護されています。その他の特許は申請中です。

目次

特長.....	1	推奨動作条件.....	7
アプリケーション.....	1	絶対最大定格.....	8
概要.....	1	ESD の注意.....	8
機能ブロック図.....	1	ピン配置およびピン機能説明.....	9
改訂履歴.....	2	真理値表.....	9
仕様.....	3	代表的な性能特性.....	10
電気的特性—5 V 1 次入力電源／5 V 2 次絶縁型電源.....	3	アプリケーション情報.....	12
電気的特性—3.3 V 1 次入力電源／3.3 V 2 次絶縁型電源.....	4	PCB レイアウト.....	12
電気的特性—5 V 1 次入力電源／3.3 V 2 次絶縁型電源.....	5	熱解析.....	13
パッケージ特性.....	6	EMI の注意事項.....	13
各種規制の認定.....	6	絶縁寿命.....	13
絶縁および安全性関連の仕様.....	6	外形寸法.....	14
DIN V VDE V 0884-10 (VDE V 0884-10)絶縁特性.....	7	オーダー・ガイド.....	14

改訂履歴

5/13—Rev. 0 to Rev. A	
Changes to Table 16	9
10/12—Revision 0: Initial Version	

仕様

電気的特性—5 V 1 次入力電源／5 V 2 次絶縁型電源

すべての typ 仕様は、 $T_A = 25^\circ\text{C}$ 、 $V_{DDP} = V_{ISO} = 5\text{ V}$ 、 V_{SEL} 抵抗回路: $R1 = 10\text{ k}\Omega$ 、 $R2 = 30.9\text{ k}\Omega$ での値です。特に指定がない限り、最大／最小規定値は全推奨動作範囲 $4.5\text{ V} \leq V_{DDP}$ 、 V_{SEL} 、 $V_{ISO} \leq 5.5\text{ V}$ 、および $-40^\circ\text{C} \leq T_A \leq +105^\circ\text{C}$ に適用されます。特に指定がない限り、スイッチング規定値は、 $C_L = 15\text{ pF}$ と CMOS 信号レベルでテストされます。

表 2.DC/DC コンバータの静的仕様

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
DC-TO-DC CONVERTER SUPPLY						
Setpoint	V_{ISO}		5.0		V	$I_{ISO} = 15\text{ mA}$, $R1 = 10\text{ k}\Omega$, $R2 = 30.9\text{ k}\Omega$
Thermal Coefficient	$V_{ISO\text{ (TC)}}$		-44		$\mu\text{V}/^\circ\text{C}$	
Line Regulation	$V_{ISO\text{ (LINE)}}$		20		mV/V	$I_{ISO} = 15\text{ mA}$, $V_{DDP} = 4.5\text{ V to } 5.5\text{ V}$
Load Regulation	$V_{ISO\text{ (LOAD)}}$		1.3	3	%	$I_{ISO} = 3\text{ mA to } 27\text{ mA}$
Output Ripple	$V_{ISO\text{ (RIP)}}$		75		mV p-p	20 MHz bandwidth, $C_{BO} = 0.1\text{ }\mu\text{F} 10\text{ }\mu\text{F}$, $I_{ISO} = 27\text{ mA}$
Output Noise	$V_{ISO\text{ (NOISE)}}$		200		mV p-p	$C_{BO} = 0.1\text{ }\mu\text{F} 10\text{ }\mu\text{F}$, $I_{ISO} = 27\text{ mA}$
Switching Frequency	f_{OSC}		125		MHz	
Pulse Width Modulation Frequency	f_{PWM}		600		kHz	
Output Supply	$I_{ISO\text{ (MAX)}}$	30			mA	$V_{ISO} > 4.5\text{ V}$
Efficiency at $I_{ISO\text{ (MAX)}}$			29		%	$I_{ISO} = 27\text{ mA}$
I_{DDP} , No V_{ISO} Load	$I_{DD1\text{ (Q)}}$		6.8	12	mA	
I_{DDP} , Full V_{ISO} Load	$I_{DD1\text{ (MAX)}}$		104		mA	
Thermal Shutdown						
Shutdown Temperature			154		$^\circ\text{C}$	
Thermal Hysteresis			10		$^\circ\text{C}$	

表 3.入力／出力特性

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
DC SPECIFICATIONS						
Logic High Input Threshold	V_{IH}	$0.7 V_{DDP}$			V	V_{ISO} , V_{DDP} supply
Logic Low Input Threshold	V_{IL}				V	
Undervoltage Lockout						
Positive Going Threshold	V_{UV+}	2.7			V	
Negative Going Threshold	V_{UV-}	2.4			V	
Input Currents per Channel	I_{PDIS}	-10	+0.01	+10	μA	$0\text{ V} \leq V_{PDIS} \leq V_{DDP}$

電气的特性—3.3 V 1 次入力電源／3.3 V 2 次絶縁型電源

すべての typ 仕様は、 $T_A = 25^\circ\text{C}$ 、 $V_{DDP} = V_{ISO} = 3.3\text{ V}$ 、 V_{SEL} 抵抗回路: $R_1 = 10\text{ k}\Omega$ 、 $R_2 = 16.9\text{ k}\Omega$ の値です。特に指定がない限り、最大／最小規定値は全推奨動作範囲 $3.0\text{ V} \leq V_{DDP}$ 、 V_{SEL} 、 $V_{ISO} \leq 3.6\text{ V}$ 、および $-40^\circ\text{C} \leq T_A \leq +105^\circ\text{C}$ に適用されます。特に指定がない限り、スイッチング規定値は、 $C_L = 15\text{ pF}$ と CMOS 信号レベルでテストされます。

表 4.DC/DC コンバータの静的仕様

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
DC-TO-DC CONVERTER SUPPLY						
Setpoint	V_{ISO}		3.3		V	$I_{ISO} = 10\text{ mA}$, $R_1 = 10\text{ k}\Omega$, $R_2 = 16.9\text{ k}\Omega$
Thermal Coefficient	$V_{ISO}(\text{TC})$		-26		$\mu\text{V}/^\circ\text{C}$	$I_{ISO} = 20\text{ mA}$
Line Regulation	$V_{ISO}(\text{LINE})$		20		mV/V	$I_{ISO} = 10\text{ mA}$, $V_{DDP} = 3.0\text{ V}$ to 3.6 V
Load Regulation	$V_{ISO}(\text{LOAD})$		1.3	3	%	$I_{ISO} = 2\text{ mA}$ to 18 mA
Output Ripple	$V_{ISO}(\text{RIP})$		50		mV p-p	20 MHz bandwidth, $C_{BO} = 0.1\text{ }\mu\text{F} 10\text{ }\mu\text{F}$, $I_{ISO} = 18\text{ mA}$
Output Noise	$V_{ISO}(\text{NOISE})$		130		mV p-p	$C_{BO} = 0.1\text{ }\mu\text{F} 10\text{ }\mu\text{F}$, $I_{ISO} = 18\text{ mA}$
Switching Frequency	f_{OSC}		125		MHz	
Pulse Width Modulation Frequency	f_{PWM}		600		kHz	
Output Supply	$I_{ISO}(\text{MAX})$	20			mA	$3.6\text{ V} > V_{ISO} > 3\text{ V}$
Efficiency at $I_{ISO}(\text{MAX})$			27		%	$I_{ISO} = 18\text{ mA}$
I_{DD1} , No V_{ISO} Load	$I_{DD1}(\text{Q})$		3.3	10.5	mA	
I_{DD1} , Full V_{ISO} Load	$I_{DD1}(\text{MAX})$		77		mA	
Thermal Shutdown						
Shutdown Temperature			154		$^\circ\text{C}$	
Thermal Hysteresis			10		$^\circ\text{C}$	

表 5.入力／出力特性

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
DC SPECIFICATIONS						
Logic High Input Threshold	V_{IH}	0.7 V_{DDP}			V	V_{DDP} supply
Logic Low Input Threshold	V_{IL}			0.3 V_{DDP}	V	
Undervoltage Lockout						
Positive Going Threshold	V_{UV+}		2.7		V	
Negative Going Threshold	V_{UV-}		2.4		V	
Input Currents per Channel	I_{PDIS}	-10	+0.01	+10	μA	$0\text{ V} \leq V_{PDIS} \leq V_{DDP}$

電气的特性—5 V 1 次入力電源／3.3 V 2 次絶縁型電源

すべての typ 仕様は、 $T_A = 25^{\circ}\text{C}$ 、 $V_{DDP} = 5.0\text{ V}$ 、 $V_{ISO} = 3.3\text{ V}$ 、 V_{SEL} 抵抗回路: $R_1 = 10\text{ k}\Omega$ 、 $R_2 = 16.9\text{ k}\Omega$ の値です。特に指定がない限り、最大／最小規定値は全推奨動作範囲 $4.5\text{ V} \leq V_{DDP} \leq 5.5\text{ V}$ 、 $3.0\text{ V} \leq V_{ISO} \leq 3.6\text{ V}$ 、および $-40^{\circ}\text{C} \leq T_A \leq +105^{\circ}\text{C}$ に適用されます。特に指定がない限り、スイッチング規定値は、 $C_L = 15\text{ pF}$ と CMOS 信号レベルでテストされます。

表 6.DC/DC コンバータの静的仕様

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
DC-TO-DC CONVERTER SUPPLY						
Setpoint	V_{ISO}		3.3		V	$I_{ISO} = 15\text{ mA}$, $R_1 = 10\text{ k}\Omega$, $R_2 = 16.9\text{ k}\Omega$
Thermal Coefficient	$V_{ISO}(\text{TC})$		-26		$\mu\text{V}/^{\circ}\text{C}$	
Line Regulation	$V_{ISO}(\text{LINE})$		20		mV/V	$I_{ISO} = 15\text{ mA}$, $V_{DD1} = 4.5\text{ V}$ to 5.5 V
Load Regulation	$V_{ISO}(\text{LOAD})$		1.3	3	%	$I_{ISO} = 3\text{ mA}$ to 27 mA
Output Ripple	$V_{ISO}(\text{RIP})$		50		mV p-p	20 MHz bandwidth, $C_{BO} = 0.1\text{ }\mu\text{F} 10\text{ }\mu\text{F}$, $I_{ISO} = 27\text{ mA}$
Output Noise	$V_{ISO}(\text{NOISE})$		130		mV p-p	$C_{BO} = 0.1\text{ }\mu\text{F} 10\text{ }\mu\text{F}$, $I_{ISO} = 27\text{ mA}$
Switching Frequency	f_{OSC}		125		MHz	
Pulse Width Modulation Frequency	f_{PWM}		600		kHz	
Output Supply	$I_{ISO}(\text{MAX})$	30			mA	$3.6\text{ V} > V_{ISO} > 3\text{ V}$
Efficiency at $I_{ISO}(\text{MAX})$			24		%	$I_{ISO} = 27\text{ mA}$
I_{DD1} , No V_{ISO} Load	$I_{DD1}(\text{Q})$		3.2	8	mA	
I_{DD1} , Full V_{ISO} Load	$I_{DD1}(\text{MAX})$		85		mA	
Thermal Shutdown						
Shutdown Temperature			154		$^{\circ}\text{C}$	
Thermal Hysteresis			10		$^{\circ}\text{C}$	

表 7.入力／出力特性

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
DC SPECIFICATIONS						
Logic High Input Threshold	V_{IH}	$0.7 V_{DDP}$			V	V_{ISO} , V_{DDP} supply
Logic Low Input Threshold	V_{IL}				V	
Undervoltage Lockout						
Positive Going Threshold	V_{UV+}	2.7			V	
Negative Going Threshold	V_{UV-}	2.4			V	$0\text{ V} \leq V_{PDIS} \leq V_{DDP}$
Input Currents per Channel	I_{PDIS}	-10	+0.01	+10	μA	

パッケージ特性

表 8.熱特性およびアイソレーション特性

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
Resistance (Input to Output) ¹	R _{I-O}		10 ¹²		Ω	f = 1 MHz
Capacitance (Input to Output) ¹	C _{I-O}		2.2		pF	
Input Capacitance ²	C _I		4.0		pF	
IC Junction-to-Ambient Thermal Resistance	θ _{JA}		50		°C/W	Thermocouple located at center of package underside, test conducted on 4-layer board with thin traces ³

¹ デバイスは 2 端子デバイスと見なします。すなわち、ピン 1～ピン 10 を相互に接続し、ピン 11～ピン 20 を相互に接続します。

² 入力容量は任意の入力データ・ピンとグラウンド間。

³ 熱モデルの定義については熱解析のセクションを参照してください。

各種規制の認定

表 9.

UL (Pending) ¹	CSA (Pending)	VDE (Pending) ²
Recognized under 1577 component recognition program ¹ Single protection, 2500 V rms isolation voltage File E214100	Approved under CSA Component Acceptance Notice #5A Basic insulation per CSA 60950-1-03 and IEC 60950-1, 400 V rms (565 V peak) maximum working voltage File 205078	Certified according to DIN V VDE V 0884-10 (VDE V 0884-10):2006-12 ² Reinforced insulation, 560 V peak File 2471900-4880-0001

¹ UL1577 に従い、絶縁テスト電圧 3,000 V rms 以上を 1 秒間加えて各 ADuM5010 を確認テストします(リーク電流検出規定値 = 10μA)。

² DIN V VDE V 0884-10 に従い、ADuM5010 に 1,590 Vpeak 以上の絶縁テスト電圧を 1 秒間加えることによりテストして保証されています(部分放電の検出規定値=5 pC)。

(*)マーク付のブランドは、DIN V VDE V 0884-10 認定製品を表します。

絶縁および安全性関連の仕様

表 10.安全性に関係する重要寸法と材質

Parameter	Symbol	Value	Unit	Test Conditions/Comments
Rated Dielectric Insulation Voltage		2500	V rms	1-minute duration
Minimum External Air Gap (Clearance)	L(I01)	5.3	mm	Measured from input terminals to output terminals, shortest distance through air
Minimum External Tracking (Creepage)	L(I02)	5.3	mm	Measured from input terminals to output terminals, shortest distance path along body
Minimum Internal Gap (Internal Clearance)		0.022 min	mm	Distance through insulation
Tracking Resistance (Comparative Tracking Index)	CTI	>400	V	DIN IEC 112/VDE 0303, Part 1
Isolation Group		II		Material group (DIN VDE 0110, 1/89, Table 1)

DIN V VDE V 0884-10 (VDE V 0884-10)絶縁特性

これらのアイソレータは、安全性制限値データ以内でのみ強化された電氣的アイソレーションを満たします。安全性データの維持は、保護回路を使って確実にする必要があります。パッケージに(*)マークが付いたブランドは、DIN V VDE V 0884-10 認定製品を表します。

表 11.VDE 特性

Description	Test Conditions/Comments	Symbol	Characteristic	Unit
Installation Classification per DIN VDE 0110			I to IV	
For Rated Mains Voltage ≤ 150 V rms			I to III	
For Rated Mains Voltage ≤ 300 V rms			I to II	
For Rated Mains Voltage ≤ 400 V rms			40/105/21	
Climatic Classification			2	
Pollution Degree per DIN VDE 0110, Table 1				
Maximum Working Insulation Voltage		V_{IORM}	560	V peak
Input-to-Output Test Voltage, Method b1	$V_{IORM} \times 1.875 = V_{pd(m)}$, 100% production test, $t_{ini} = t_m = 1$ sec, partial discharge < 5 pC	$V_{pd(m)}$	1050	V peak
Input-to-Output Test Voltage, Method a				
After Environmental Tests Subgroup 1	$V_{IORM} \times 1.5 = V_{pd(m)}$, $t_{ini} = 60$ sec, $t_m = 10$ sec, partial discharge < 5 pC	$V_{pd(m)}$	840	V peak
After Input and/or Safety Test Subgroup 2 and Subgroup 3	$V_{IORM} \times 1.2 = V_{pd(m)}$, $t_{ini} = 60$ sec, $t_m = 10$ sec, partial discharge < 5 pC	$V_{pd(m)}$	672	V peak
Highest Allowable Overvoltage		V_{IOTM}	3535	V peak
Surge Isolation Voltage	$V_{IOSM(TEST)} = 10$ kV, 1.2 μ s rise time, 50 μ s, 50% fall time	V_{IOSM}	4000	V peak
Safety Limiting Values	Maximum value allowed in the event of a failure (see Figure 2)			
Case Temperature		T_S	150	°C
Safety Total Dissipated Power		I_{S1}	2.5	W
Insulation Resistance at T_S	$V_{IO} = 500$ V	R_S	>109	Ω

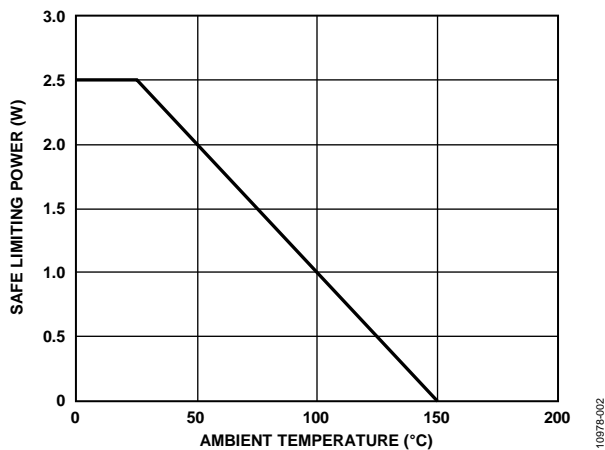


図 2.温度ディレーティング・カーブ、DIN V VDE V 0884-10 による安全な規定値のケース温度に対する依存性

推奨動作条件

表 12.

Parameter	Symbol	Min	Max	Unit
Operating Temperature ¹	T_A	-40	+105	°C
Supply Voltages ²				
V_{DD1} at $V_{SEL} = 0$ V	V_{DD}	3.0	5.5	V
V_{DD1} at $V_{SEL} = V_{ISO}$		4.5	5.5	V

¹ 105°Cでの動作には、表 13 エラー! ブックマーク名が指定されていません。に規定するように最大負荷電流の削減が必要です。

² 各電圧はそれぞれのグラウンドを基準とします。

絶対最大定格

特に指定のない限り、周囲温度は 25 °C です。

表 13.

Parameter	Rating
Storage Temperature (T _{ST})	−55°C to +150°C
Ambient Operating Temperature (T _A)	−40°C to +105°C
Supply Voltages (V _{DDP} , V _{ISO}) ¹	−0.5 V to +7.0 V
V _{ISO} Supply Current ² T _A = −40°C to +105°C	30 mA
Input Voltage (PDIS, V _{SEL}) ^{1, 3}	−0.5 V to V _{DD} + 0.5 V
Common-Mode Transients ⁴	−100 kV/μs to +100 kV/μs

¹ すべての電圧はそれぞれのグラウンドを基準とします。

² V_{ISO} は V_{ISO} I/O チャンネルの DC 負荷とダイナミック負荷に電流を供給します。総合 V_{ISO} 電源電流を求めるときは、この電流を含める必要があります。

³ V_{DD} は、入力デバイス の 1 次側または 2 次側のいずれにあるかに応じてそれぞれ V_{DDP} または V_{ISO} とすることができます。

⁴ 絶縁障壁にまたがる同相モード過渡電圧を表します。絶対最大定格を超える同相モード過渡電圧は、ラッチアップまたは永久故障の原因になります。


上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

表 14.50 年の最小寿命をサポートする最大連続動作電圧 ¹

Parameter	Max	Unit	Applicable Certification
AC Voltage			
Bipolar Waveform	560	V peak	All certifications, 50-year operation
Unipolar Waveform	560	V peak	
DC Voltage			
DC Peak Voltage	560	V peak	

¹ アイソレーション障壁に加わる連続電圧の大きさを意味します。詳細については、絶縁寿命のセクションを参照してください。

ESD の注意

	ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵していますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。
---	--

ピン配置およびピン機能説明

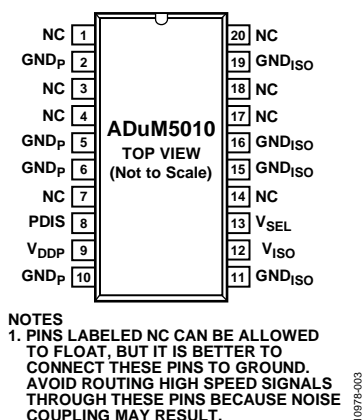


図 3. ピン配置

表 15. ピン機能の説明

ピン番号	記号	説明
1、3、4、7、14、17、18、20	NC	このピンは内部で接続されていません (図 3 参照)。
2、5、6、10	GND _P	グラウンド 1。アイソレータ 1 次側のグラウンド基準。ピン 2 とピン 10 は内部で接続されているため、両ピンを共通グラウンドへ接続することが推奨されます。
8	PDIS	電源ディスエーブル。このピンを GND _P に接続すると、電力コンバータがアクティブになり、ハイ・レベル電圧を入力すると、電源は低消費電力のスタンバイ・モードになります。
9	V _{DDP}	1 次側電源電圧、3.0 V～5.5 V。
11、15、16、19	GND _{ISO}	アイソレータ・サイド 2 のグラウンド基準。ピン 19 とピン 11 は内部で接続されているため、両ピンを共通グラウンドへ接続することが推奨されます。
12	V _{ISO}	外部負荷に対する 2 次側電源電圧出力。V _{SEL} に接続する分圧器に応じて 3.15 V～5.5 V が可能。
13	V _{SEL}	出力電圧セレクト入力。V _{ISO} ～GND _{ISO} のこのピンに分圧器を接続して、V _{ISO} 値を決定します。式 1 を参照してください。

真理値表

表 16. 真理値表(正論理)

V _{DDP} (V)	V _{SEL} Input	PDIS Input	V _{ISO} Output (V)	Notes
5	R1 = 10 kΩ, R2 = 30.9 kΩ	Low	5	Configuration not recommended
5	R1 = 10 kΩ, R2 = 30.9 kΩ	High	0	
3.3	R1 = 10 kΩ, R2 = 16.9 kΩ	Low	3.3	
3.3	R1 = 10 kΩ, R2 = 16.9 kΩ	High	0	
5	R1 = 10 kΩ, R2 = 16.9 kΩ	Low	3.3	
5	R1 = 10 kΩ, R2 = 16.9 kΩ	High	0	
3.3	R1 = 10 kΩ, R2 = 30.9 kΩ	Low	5	
3.3	R1 = 10 kΩ, R2 = 30.9 kΩ	High	0	

代表的な性能特性

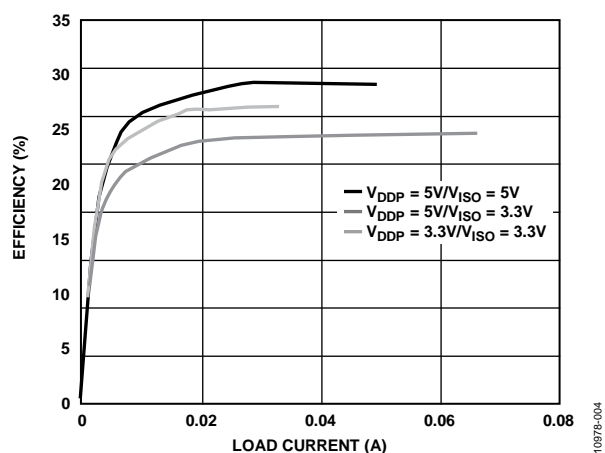


図 4. 5 V/5 V、5 V/3.3 V、3.3 V/3.3 V での電源効率

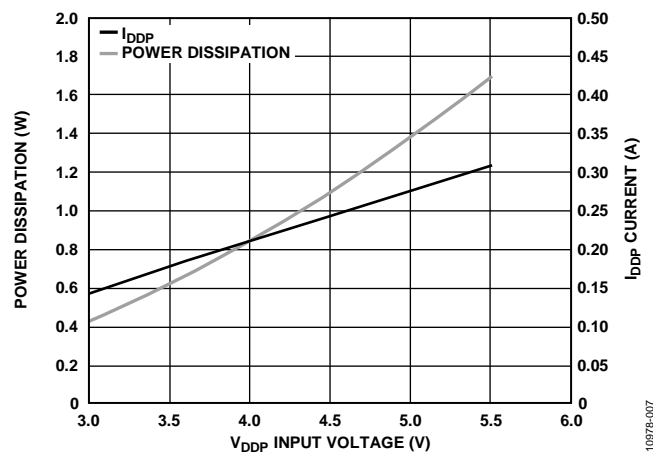


図 7. V_{DDP} 電源電圧対短絡入力電流および電力

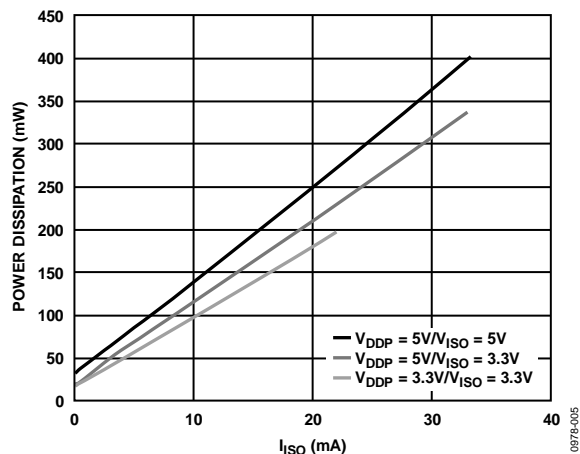


図 5. I_{ISO} 対総合消費電力

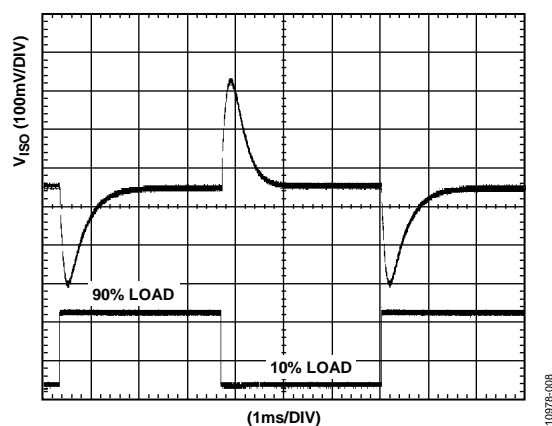


図 8. V_{ISO} 過渡負荷応答
5 V 出力、10%→90% の負荷ステップ

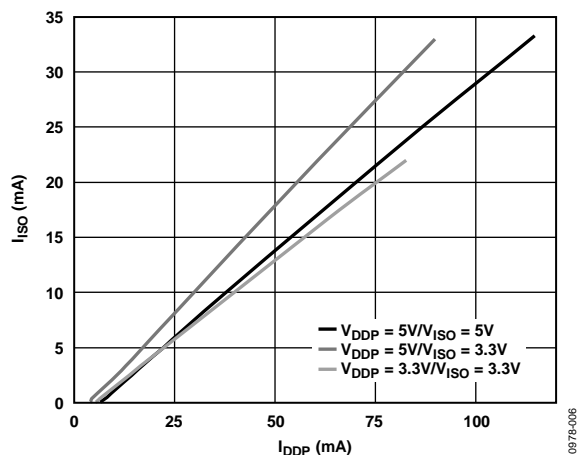


図 6. 5 V/5 V、5 V/3.3 V、3.3 V/3.3 V での外部負荷の関数としての絶縁型出力電源電流 I_{ISO}

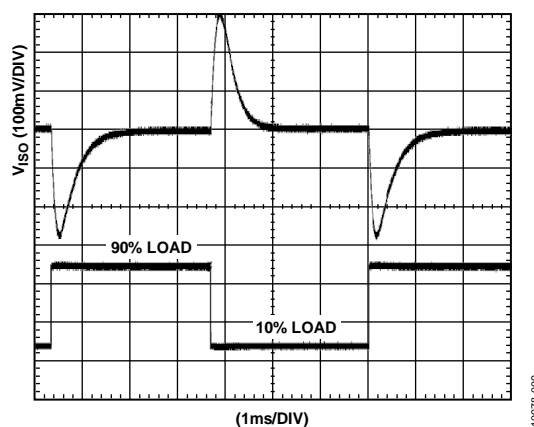


図 9. 過渡負荷応答
3.3 V 入力、3.3 V 出力、10%→90% 負荷ステップ

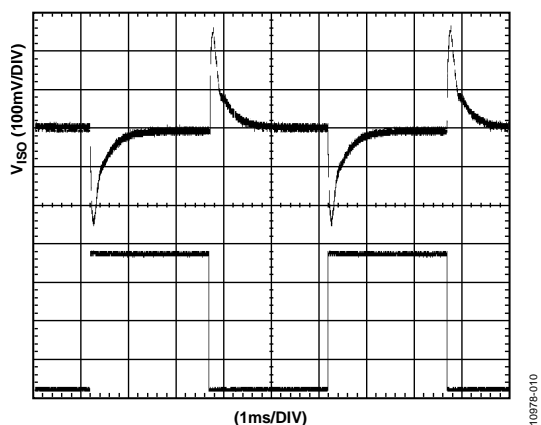


図 10. 過渡負荷応答
5 V 入力、3.3 V 出力、10%→90% 負荷ステップ

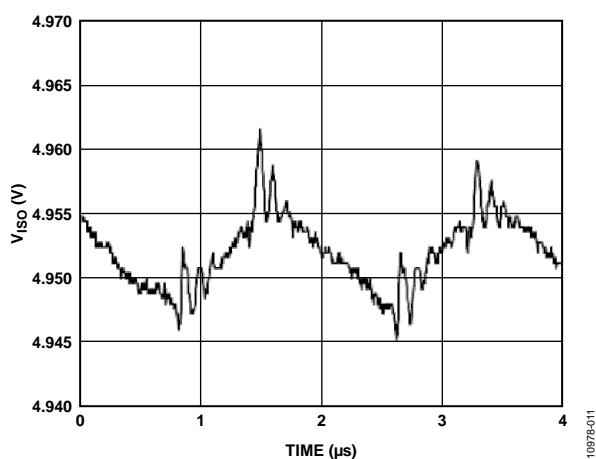


図 11. 90% 負荷での $V_{ISO} = 5V$ 出力電圧リップル

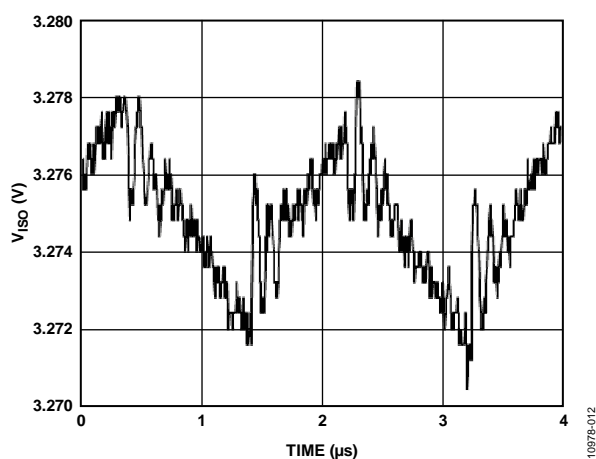


図 12. 90% 負荷での $V_{ISO} = 3.3V$ 出力電圧リップル

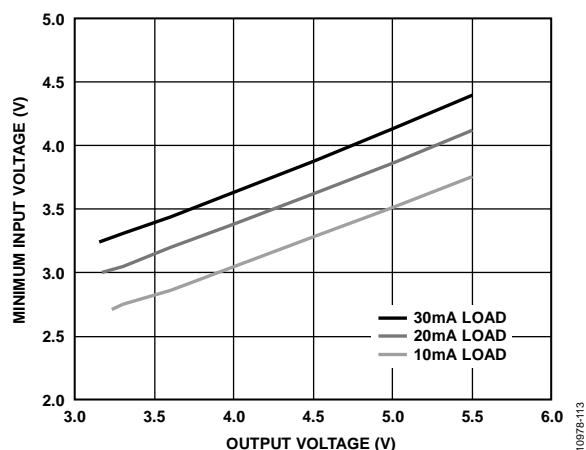


図 13. PWM デューティ・ファクタ 80%以上を維持する負荷条件での出力電圧と所要入力電圧との関係

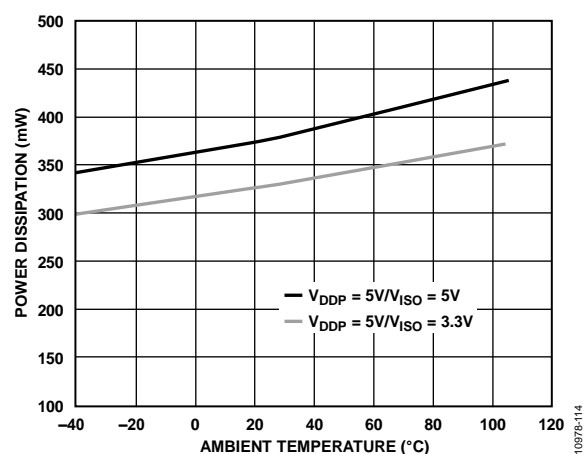


図 14. 消費電力の温度特性、30 mA 負荷

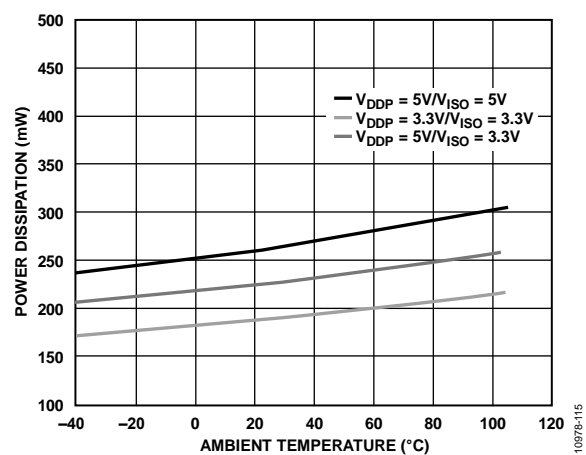


図 15. 消費電力の温度特性、20 mA 負荷

アプリケーション情報

ADuM5010 の DC/DC コンバータ・セクションは、現代の電源デザインで広く採用されている原理に基づいて動作します。これは、絶縁型パルス幅変調 (PWM) 帰還を持つスプリット・コントローラ・アーキテクチャになっています。V_{DDP} 電源は、チップ・スケールの中空トランスへ流れる電流をスイッチする発振回路に電源を供給します。2 次側に転送される電力は、整流され、さらに外付け分圧器による設定に応じて 3.15 V~5.25 V の値にレギュレーションされます(式 1 参照)。2 次側 (V_{ISO}) のコントローラは、専用 iCoupler データ・チャンネルを使って 1 次側 (V_{DDP}) へ送られる PWM 制御信号を発生することにより出力を安定化します。PWM では発振器回路を変調して、2 次側へ送られる電源を制御します。帰還の使用により、非常に高い電力と効率が可能になっています。

$$V_{ISO} = 1.23V \frac{(R1+R2)}{R1} \quad (1)$$

ここで、

R1 は V_{SEL} と GND_{ISO} の間の抵抗。

R2 は、V_{SEL} と V_{ISO} の間の抵抗。

出力電圧は連続的に調整可能であるため、動作状態は無限にあります。このデータシートでは仕様の表に示す 3 つの動作状態について説明します。入力電圧と出力電圧の多くの組み合わせが可能です。図 13 に、室温でサポートしている電圧の組み合わせを示します。図 13 は、V_{ISO} を固定し、PWM デューティ・サイクルが 80% になるまで入力電圧を下げて取得した図です。各カーブは、この条件での動作に必要な最小入力電圧を表します。例えば、5 V で 30 mA の出力電流が必要な場合、V_{DDP} での最小入力電圧は 4.25 V となります。図 13 に、V_{DDP} = 3.3 V 入力と V_{ISO} = 5 V の構成が推奨されない理由も示します。出力電流 10 mA の場合でも、PWM は 80% 以下のデューティ・ファクタを維持できないため、負荷または温度の変動をサポートする余裕がありません。

一般に、ADuM5010 の消費電力は室温と最大温度の間で約 17% 大きくなるため、20% の PWM マージンで温度変動をカバーします。

ADuM5010 は、1 次側と 2 次側の I/O ピン、および V_{DDP} 電源入力にヒステリシスを持つ低電圧ロックアウト (UVLO) 機能を内蔵しています。この機能により、ノイズの多い入力電源または低速パワーオン・ランプ・レートによりコンバータが発振しないようになっています。

PCB レイアウト

ADuM5010 デジタル・アイソレータには 0.15 W の isoPower DC/DC コンバータが内蔵されているため、ロジック・インターフェース用の外付けインターフェース回路は不要です。ESR の小さいコンデンサによる電源バイパスをチップ・パッドのできるだけ近くに設けることが必要です。

isoPower 入力には、電源を効果的にバイパスし、出力電圧を設定し、コア電圧レギュレータをバイパスするために複数の受動部品が必要です(図 16~図 18 参照)。

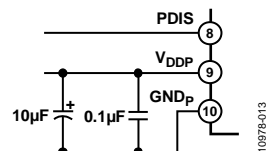


図 16. V_{DDP} のバイアス部品とバイパス部品

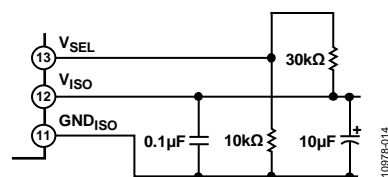


図 17. V_{ISO} のバイアス部品とバイパス部品

ADuM5010 の電源セクションでは、125 MHz の発振器を使って、チップ・スケール・トランスを介して効率良く電力を供給しています。バイパス・コンデンサは複数の機能を持つため、慎重に選択する必要があります。ノイズの抑圧には、低インダクタンス高周波のコンデンサが必要です。リップル抑圧と適切なレギュレーションには大きな値のバルク・コンデンサが必要です。これらのコンデンサは V_{DDP} についてはピン 9 とピン 10 の間に、V_{ISO} についてはピン 11 とピン 12 の間に、それぞれ接続するのが便利です。ノイズとリップルを抑圧するときは、少なくとも 2 個のコンデンサの並列組み合わせが必要です。V_{DDP} の推奨コンデンサ値は、0.1 µF と 10 µF です。これより小さいコンデンサでは、ESR が小さい必要があります。例えば、NPO または X5R セラミック・コンデンサの使用が推奨されます。10 mF のバルク容量としては、セラミック・コンデンサも推奨されます。EMI/EMC 制御をさらに強化するときは、並列に 10 nF コンデンサを追加接続することができます。

低 ESR コンデンサの両端と入力電源ピンとの間の合計リード長は 2 mm 以下にする必要があります。

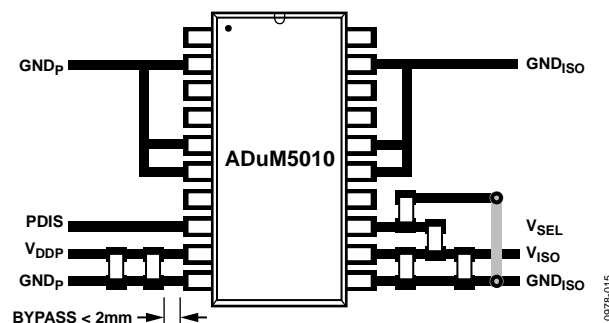


図 18. 推奨 PCB レイアウト

大きな同相モード過渡電圧が存在するアプリケーションでは、すべての混入がデバイス側のすべてのピンで等しく生じるようにボード・レイアウトをデザインしてください。この注意を怠ると、ピン間で発生する電位差が表 13 に規定するデバイスの絶対最大定格を超えてしまい、ラッチアップまたは恒久的な損傷が発生することがあります。

熱解析

ADuM5010 は、分割されたリード・フレームに取り付けられた 2 個の内部チップ (2 個のチップはパドルに接続) から構成されています。熱解析のため、チップを 1 つのサーマル・ユニットとして扱います。最高ジャンクション温度は、表 8 の θ_{JA} を反映しています。 θ_{JA} 値は、細いパターンを持つ JEDEC 標準 4 層ボード上にデバイスを実装して自然空冷の下で測定します。通常の動作では、ADuM5010 はフル負荷で、フル温度範囲で出力電流の低下なしに動作します。

デバイスの消費電力は、スイッチング素子と整流素子の特性に起因して周囲温度とともに変化します。図 14 と図 15 に、2 つの負荷条件と周囲温度の間での総合消費電力の関係を示します。この情報を使って種々の動作条件でのジャンクション温度を求めると、デバイスで不測のサーマル・シャットダウンが発生しないようにすることができます。

EMI の注意事項

ADuM5010 の DC/DC コンバータ・セクションは、小型のトランスを経由して効率良い電力転送を行うため、非常に高い周波数で動作する必要があります。このため高周波電流が発生して回路ボード・グラウンドと電源プレーンに混入して、エッジ放射とダイポール放射が発生します。これらのデバイスを使用するアプリケーションでは接地した筐体の使用が推奨されます。接地した筐体を使用できない場合は、RF デザイン技術を採用した PCB レイアウトを行う必要があります。ADuM5010 の最新の PCB レイアウト推奨事項については、www.analog.com のアプリケーション・ノート「AN-0971 : isoPower デバイスでの EMI 放射制御についての推奨事項」を参照してください。

絶縁寿命

すべての絶縁構造は、十分長い時間電圧ストレスを受けるとブレイクダウンします。絶縁性能の低下率は、絶縁に加えられる電圧波形の特性に依存します。アナログ・デバイセズは、広範囲なセットの評価を実施して ADuM5010 の絶縁構造の寿命を測定しています。

定格連続動作電圧より高い電圧レベルを使った加速寿命テストを実施しています。複数の動作条件に対して加速ファクタを定めて、実際の動作電圧での故障までの時間を計算できるようにしています。表 14 に、複数の動作条件での 50 年サービス寿命に対するピーク電圧の一覧を示します。多くのケースで、当局のテストにより認定された動作電圧は 50 年サービス寿命の電圧より高くなっています。記載されたサービス寿命電圧より高い

動作電圧で動作させると、早期絶縁故障が発生します。

ADuM5010 の絶縁寿命は、アイソレーション障壁に加えられる電圧波形のタイプに依存します。iCoupler 絶縁構造の性能は、波形がバイポーラ AC、ユニポーラ AC、DC のいずれであるかに応じて、異なるレートで低下します。図 19、図 20、図 21 に、これらの様々なアイソレーション電圧波形を示します。

バイポーラ AC 電圧は最も厳しい環境です。AC バイポーラ条件での 50 年動作寿命から、アナログ・デバイセズが推奨する最大動作電圧が決定されています。

ユニポーラ AC またはユニポーラ DC 電圧の場合、絶縁に加わるストレスは大幅に少なくなります。このために高い動作電圧での動作が可能になり、さらに 50 年のサービス寿命を実現することができます。表 14 に示す動作電圧は、ユニポーラ AC 電圧またはユニポーラ DC 電圧のケースに適合する場合、50 年最小寿命に適用することができます。図 20 または図 21 に適合しない絶縁電圧波形は、バイポーラ AC 波形として扱う必要があり、ピーク電圧は表 14 に示す 50 年寿命電圧値に制限する必要があります。

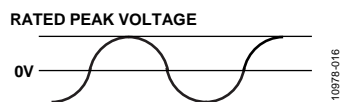


図 19. バイポーラ AC 波形

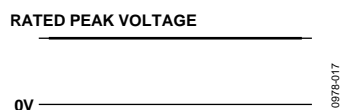
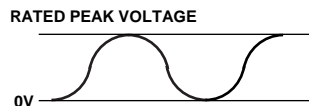


図 20. DC 波形



NOTES
1. THE VOLTAGE IS SHOWN AS SINUSOIDAL FOR ILLUSTRATION PURPOSES ONLY. IT IS MEANT TO REPRESENT ANY VOLTAGE WAVEFORM VARYING BETWEEN 0V AND SOME LIMITING VALUE. THE LIMITING VALUE CAN BE POSITIVE OR NEGATIVE, BUT THE VOLTAGE CANNOT CROSS 0V.

図 21. ユニポーラ AC 波形

外形寸法

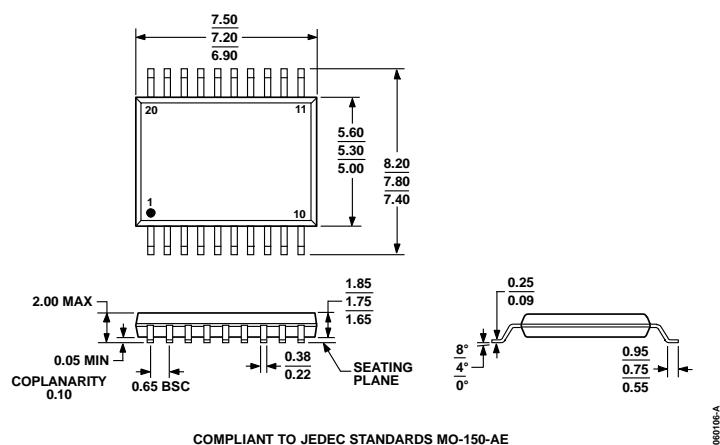


図 22.20 ピン・シュリンク・スモール・アウトライン・パッケージ[SSOP]
(RS-20)
寸法: mm

オーダー・ガイド

Model ^{1,2}	Temperature Range	Package Description	Package Option
ADuM5010ARSZ	-40°C to +105°C	20-Lead SSOP	RS-20
ADuM5010ARSZ-RL7	-40°C to +105°C	20-Lead SSOP	RS-20

¹ テープとリールを提供しています。"RL"サフィックスを追加すると、7インチのテープおよびリール・オプションが指定されます。

² Z = RoHS 準拠製品。