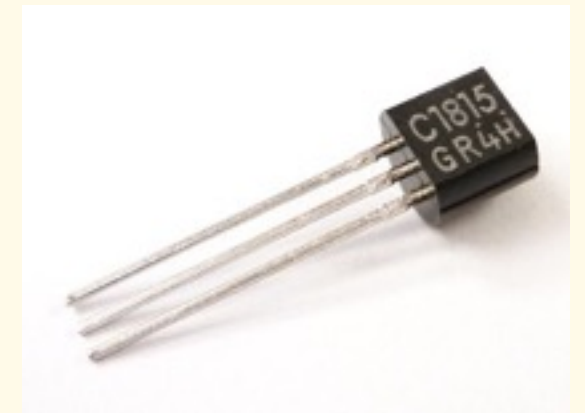



電子工学10

津山工業高等専門学校 情報工学科 講師
電気通信大学 先進理工学科 協力研究員
藤田一寿

トランジスタの発明

- ▶ トランジスタ (transistor)
 - ▶ トランス (trans) とレジスタ (resistor) を融合させた造語
 - ▶ スイッチング、増幅の機能を持つ
- ▶ ベル研究所
 - ▶ 半導体で増幅器を作りたい
 - ▶ 総指揮 ウィリアム・ショックレー
 - ▶ 表面の性質と整流特性の評価 ウォルター・ブラッテン
 - ▶ 半導体内部の性質 ジェラルド・ピアソン
 - ▶ 表面と内部の理論的研究 ジョン・バーディーン





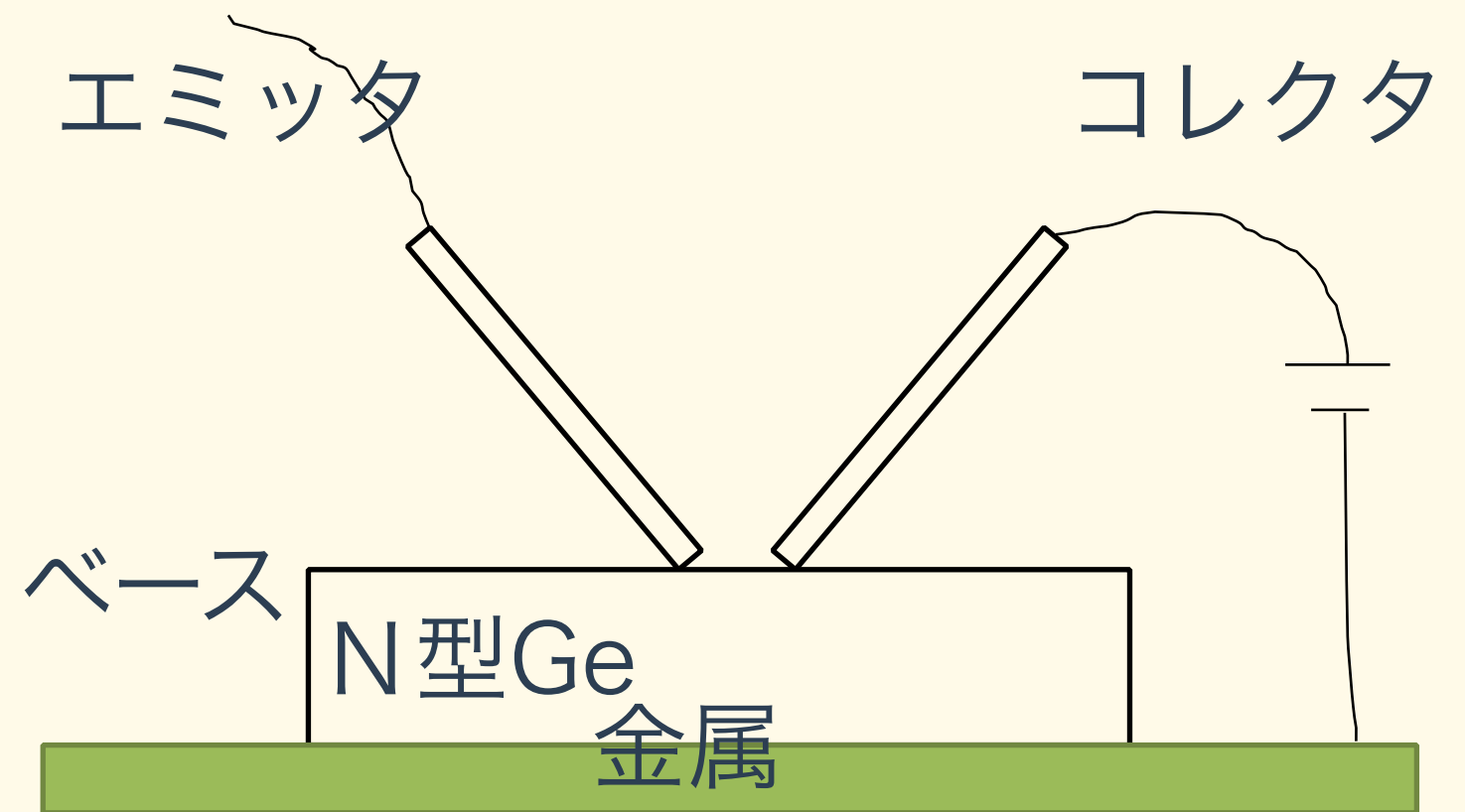
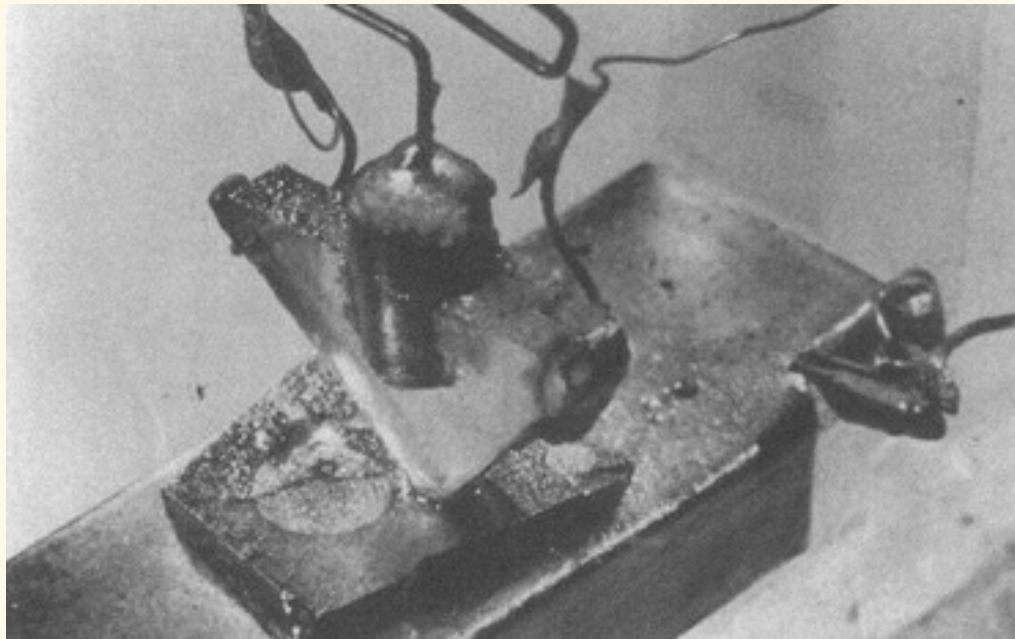
バーディーン

ブラッテン

ショックレー

- ▶ バーディーンが表面の研究に専念するよう提案
- ▶ 1947年偶然半導体の増幅作用を発見（接点型トランジスタ）
 - ▶ ブラッテン、バーディーン
- ▶ 1947年接合型トランジスタの発明
 - ▶ ショックレー
- ▶ 1956年ノーベル物理学賞
 - ▶ バーディーン、ショックレー、ブラッテン

接点型トランジスタ



ショックレーのその後

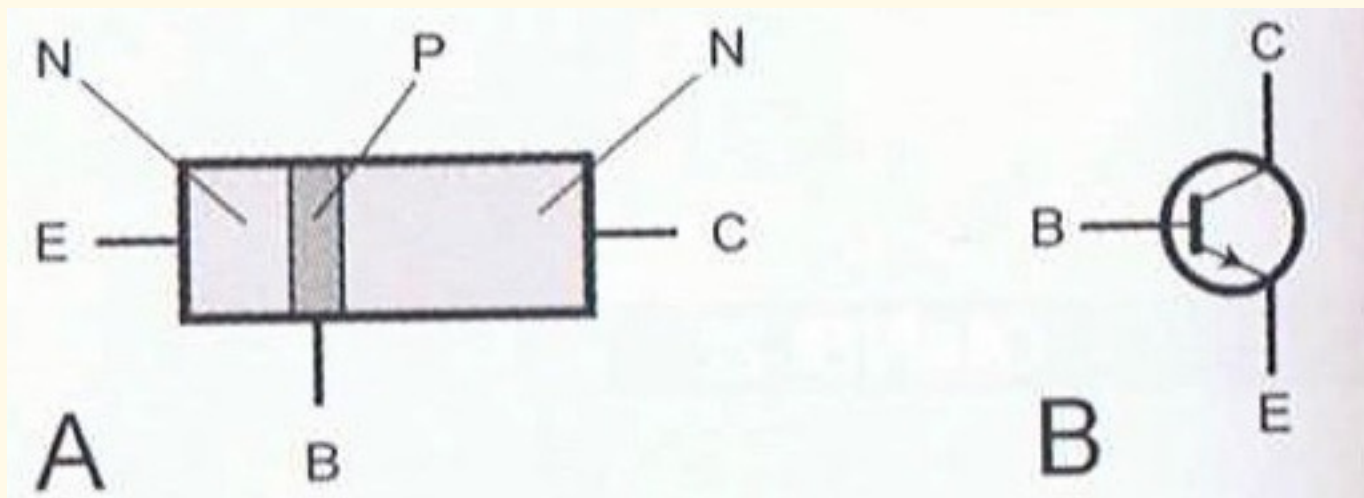
- ▶ 1955年 ショックレー半導体研究所所長
 - ▶ 人柄的にうまくいかない
- ▶ 1957年8人の裏切り者が出る
 - ▶ フェアチャイルドセミコンダクター設立
- ▶ 1968年集積回路のビジネスをやるためノイス、ムーアがインテル設立
- ▶ ショックレーは優生学にハマり社会的に爪弾き者に
 - ▶ 葬式には息子すら来ない

バーディーンの後

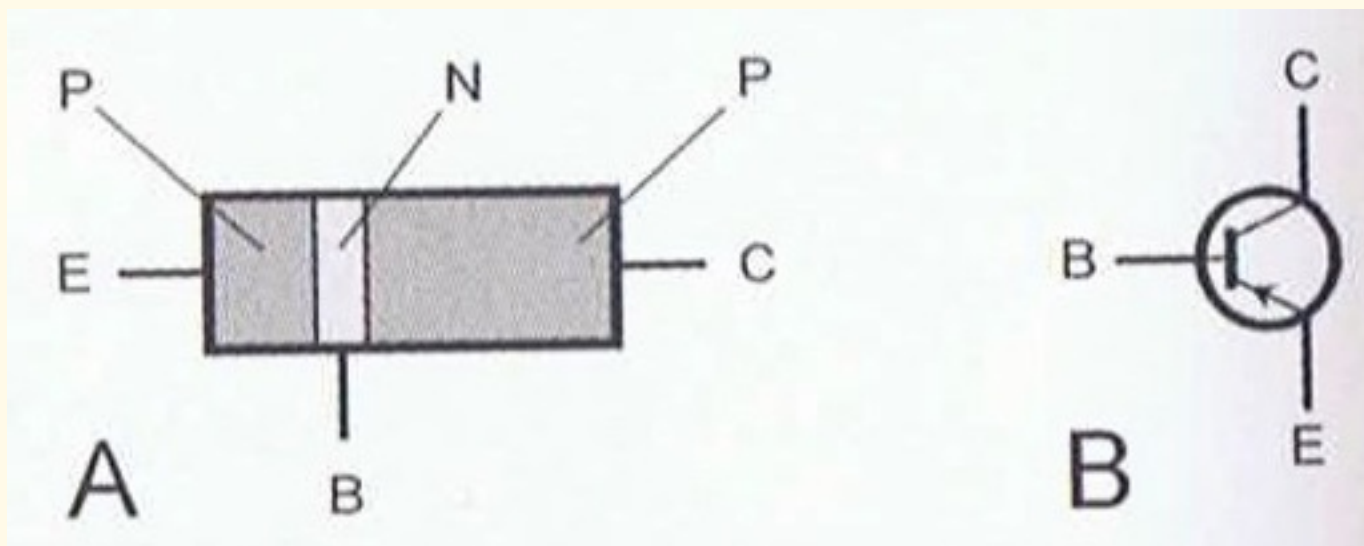
- ▶ 1951年イリノイ大学教授
 - ▶ 超電導の研究
- ▶ 1957年バーディーン、クーパー、シェリーフアーによりBCS理論発表
- ▶ 1972年ノーベル物理学賞受賞
 - ▶ ノーベル物理学賞を2度受賞したのはバーディーンのみ

バイポーラトランジスタ

- ▶ P型半導体とn型半導体をサンドイッチ状に接合したものの

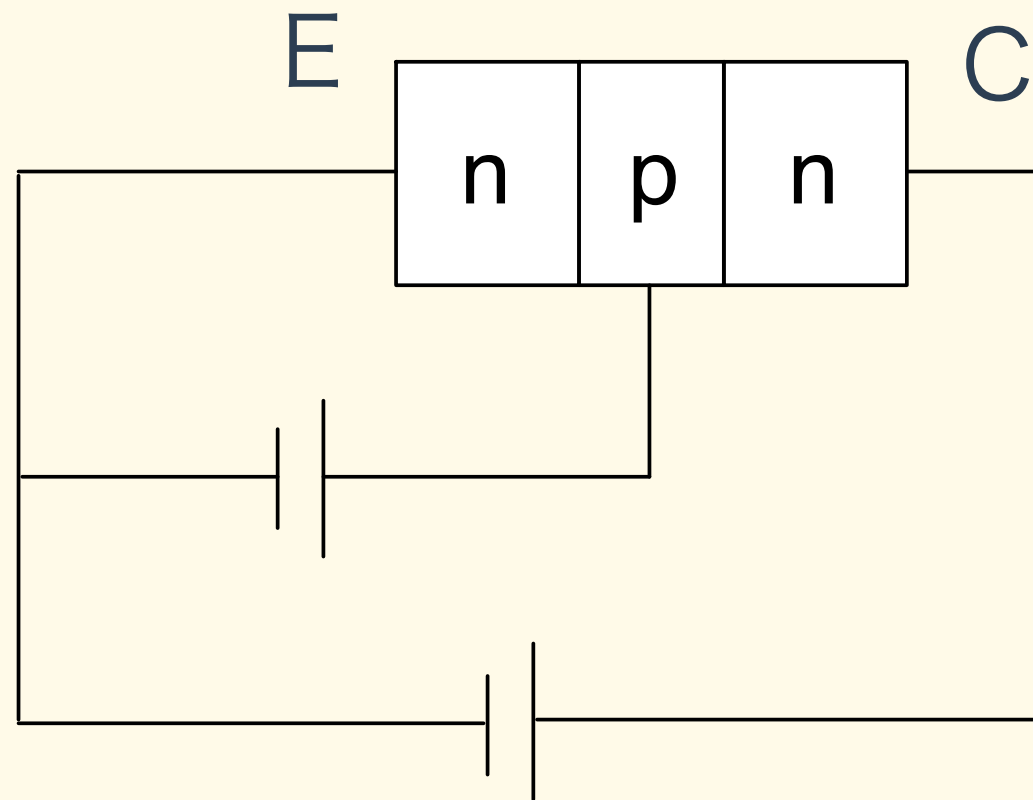


B: ベース
E: エミッタ
C: コレクタ

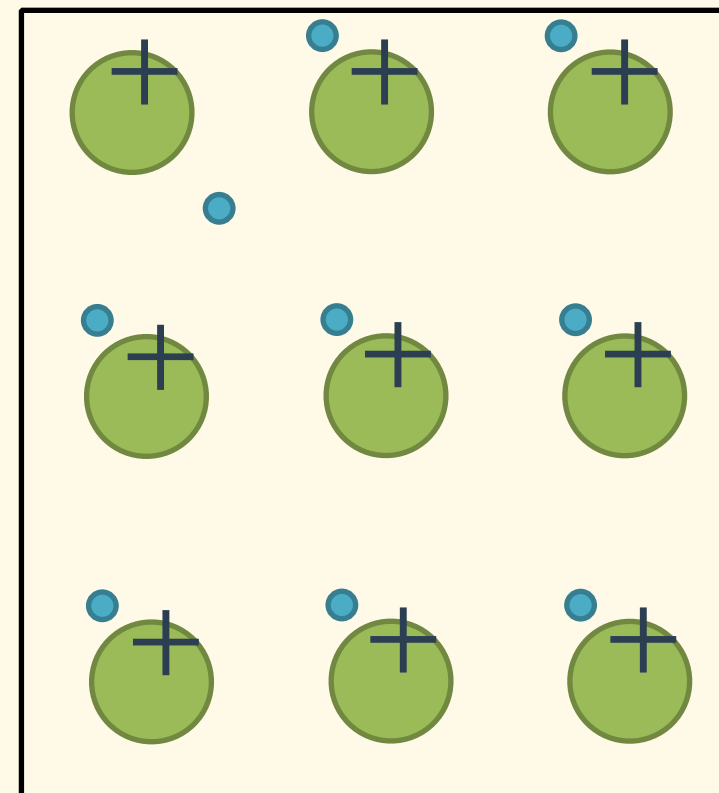
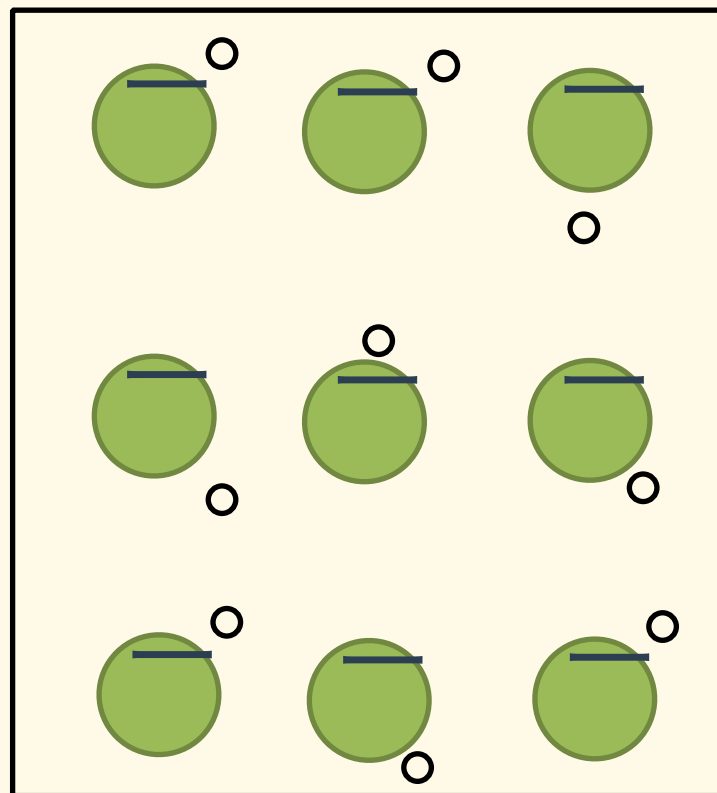
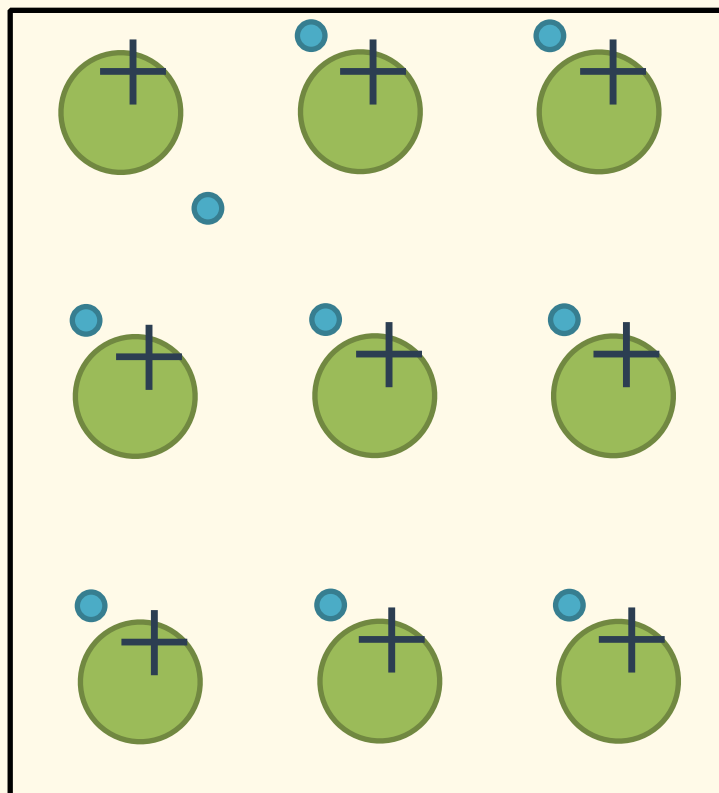


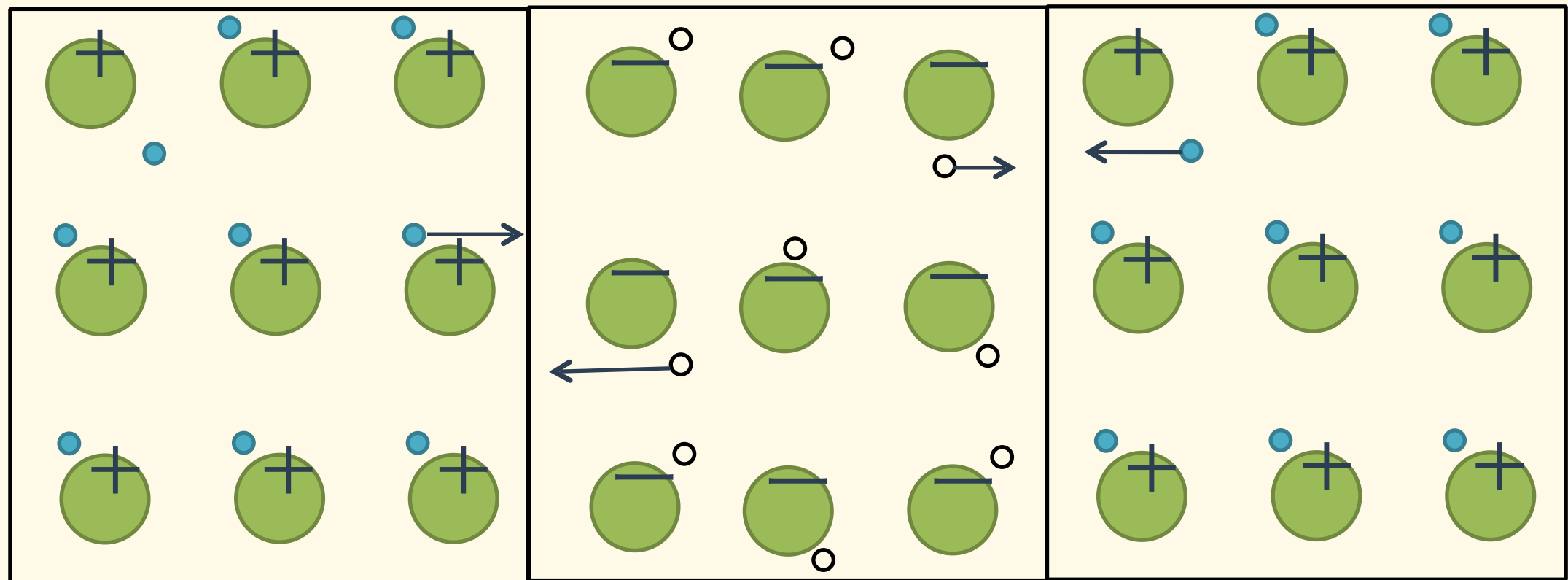
機能

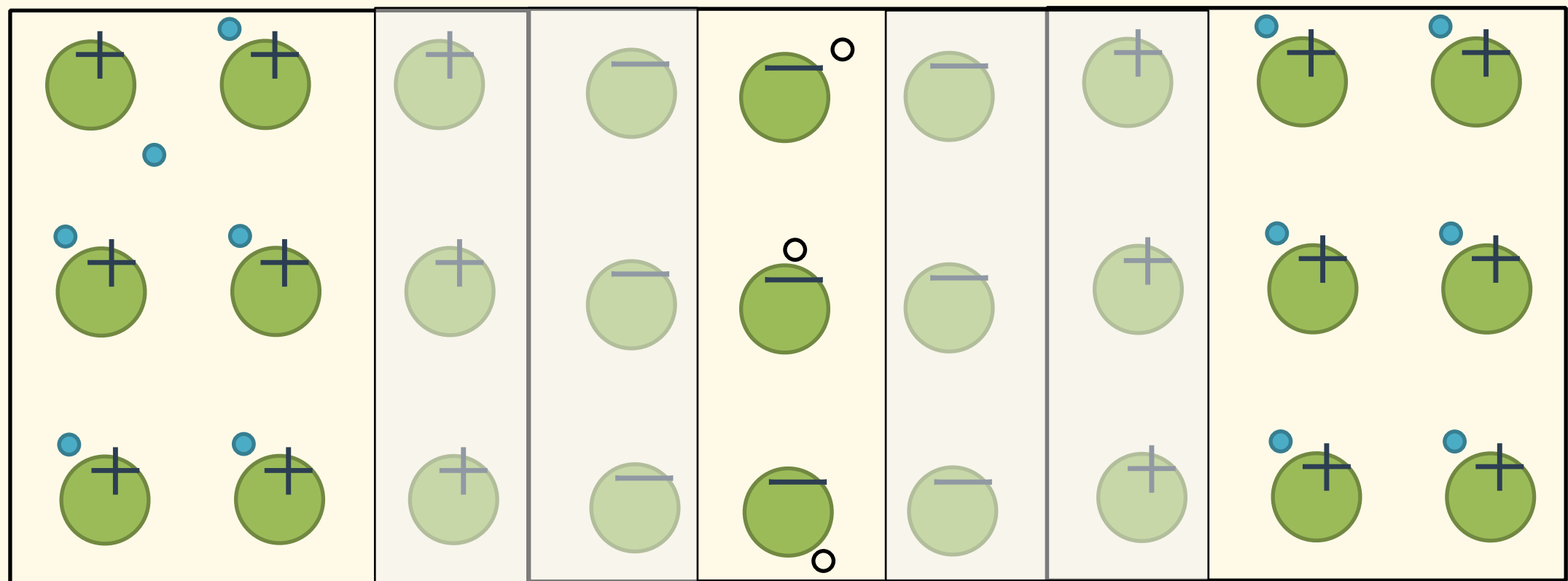
- ▶ ベースコレクタ間かける電圧を制御することで、エミッタコレクタ間の電流の流れを制御する。



npnトランジスタ



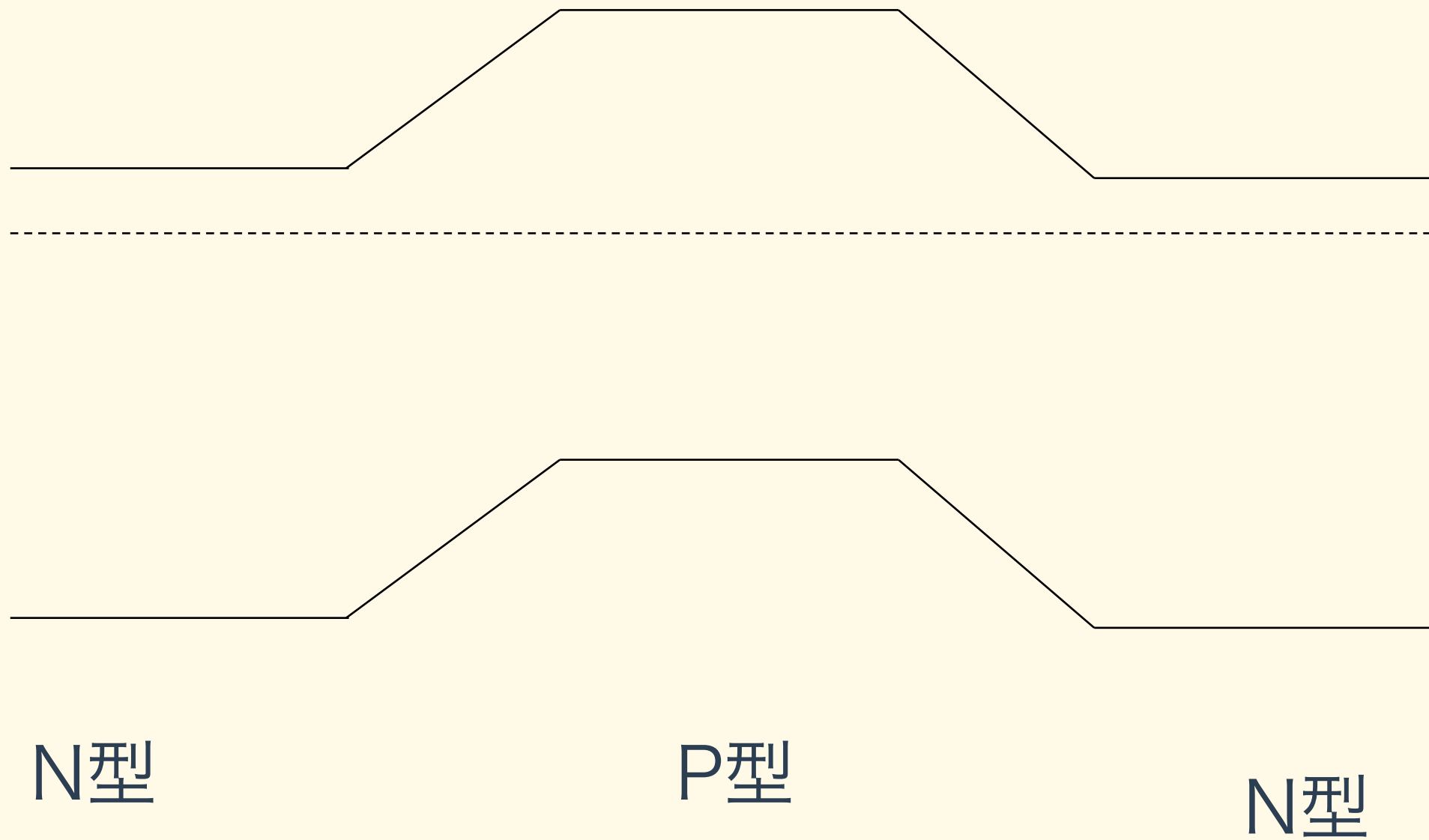




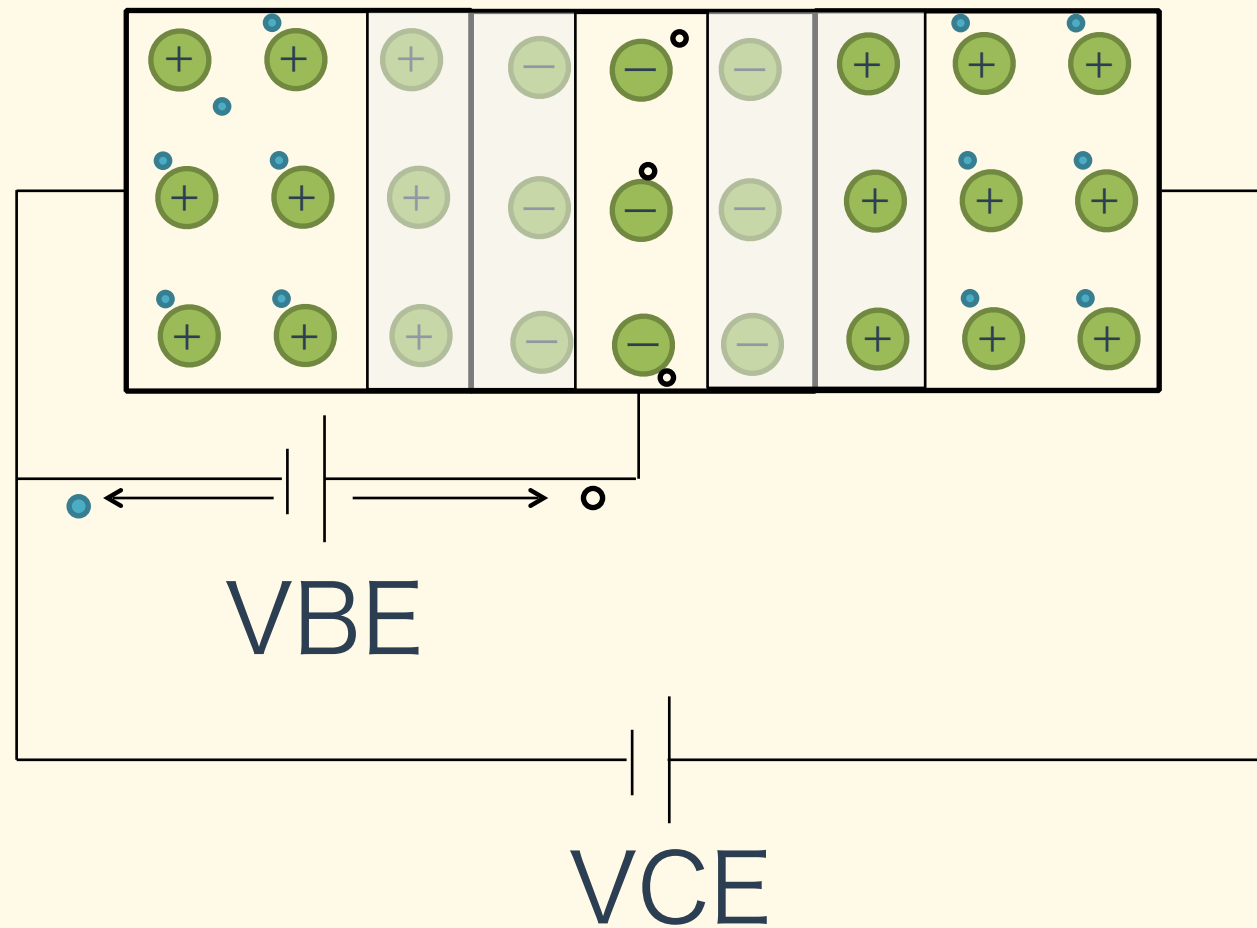
←→
空乏層

←→
空乏層

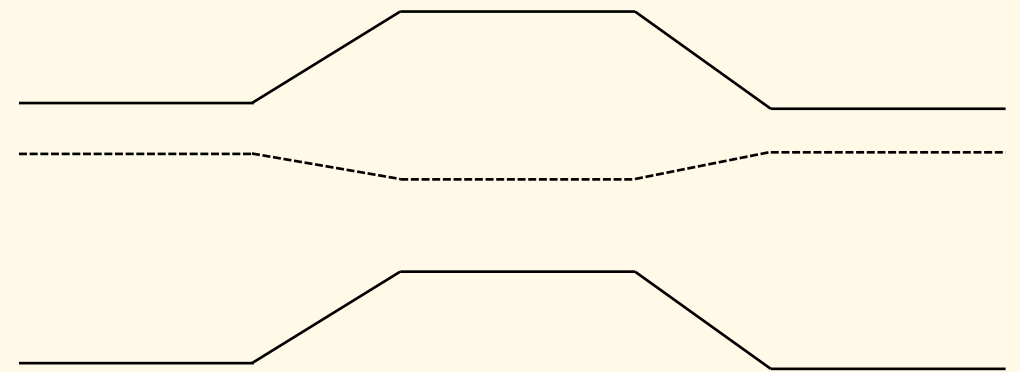
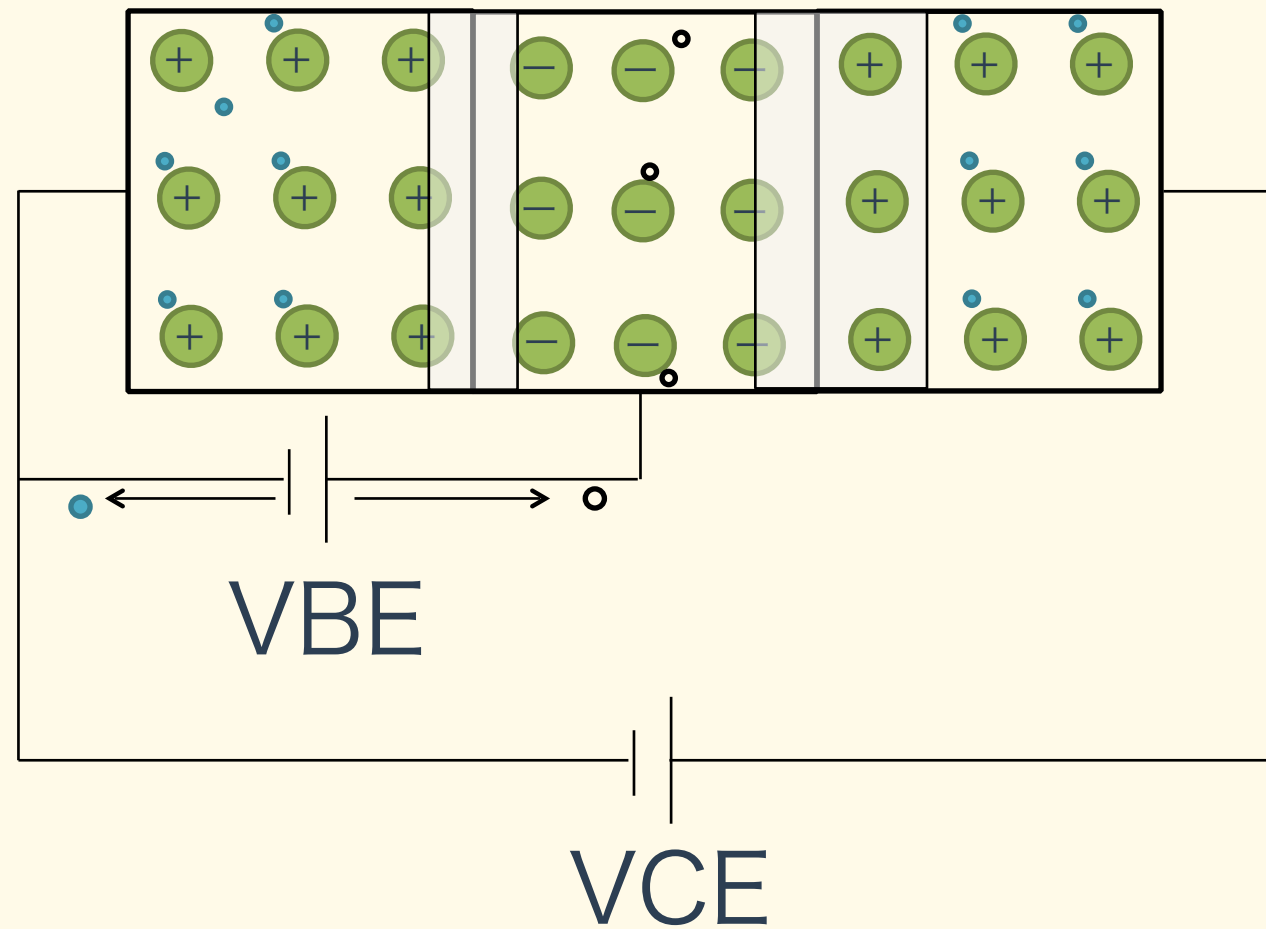
平衡状態のエネルギーバンド



$V_{CE}=0, V_{BE}>0$

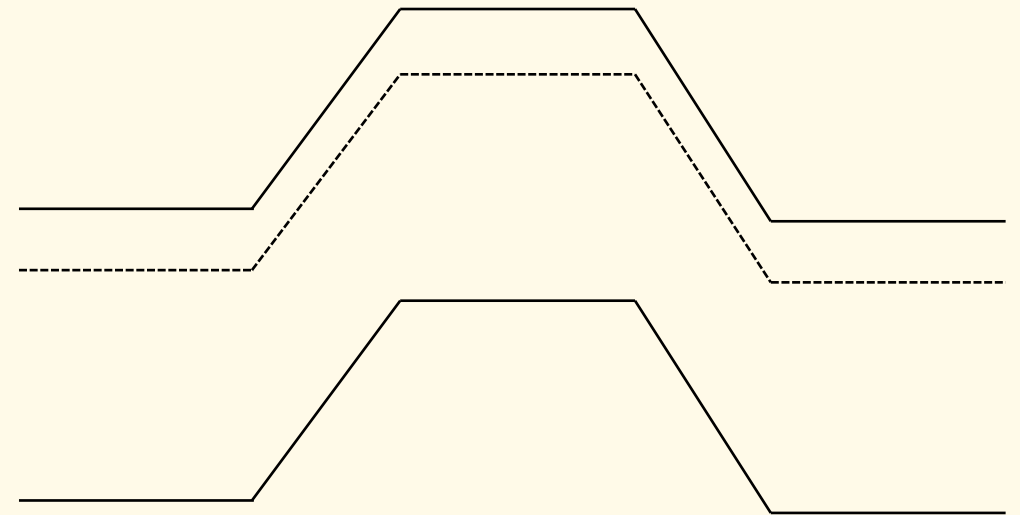
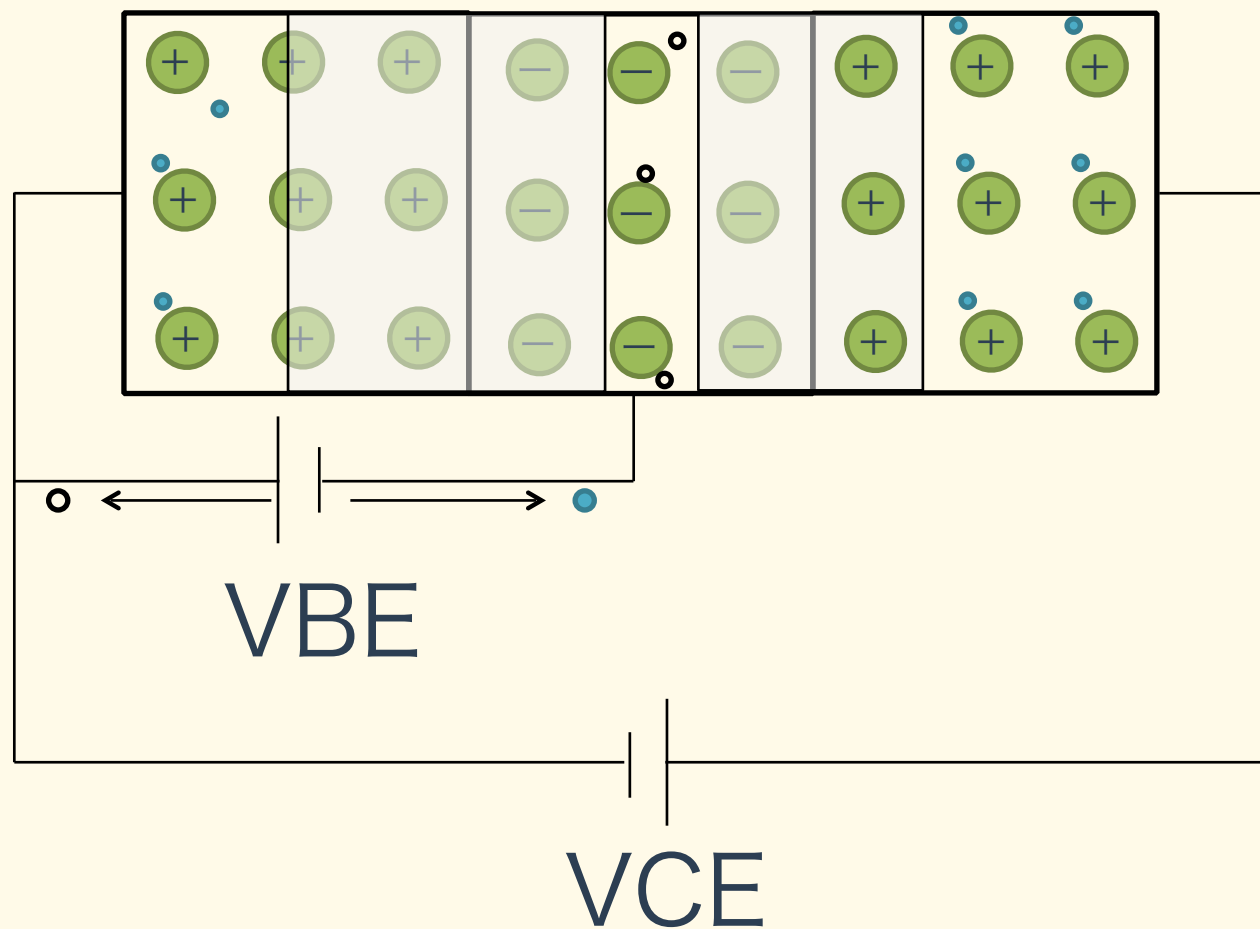


$V_{CE}=0, V_{BE}>0$



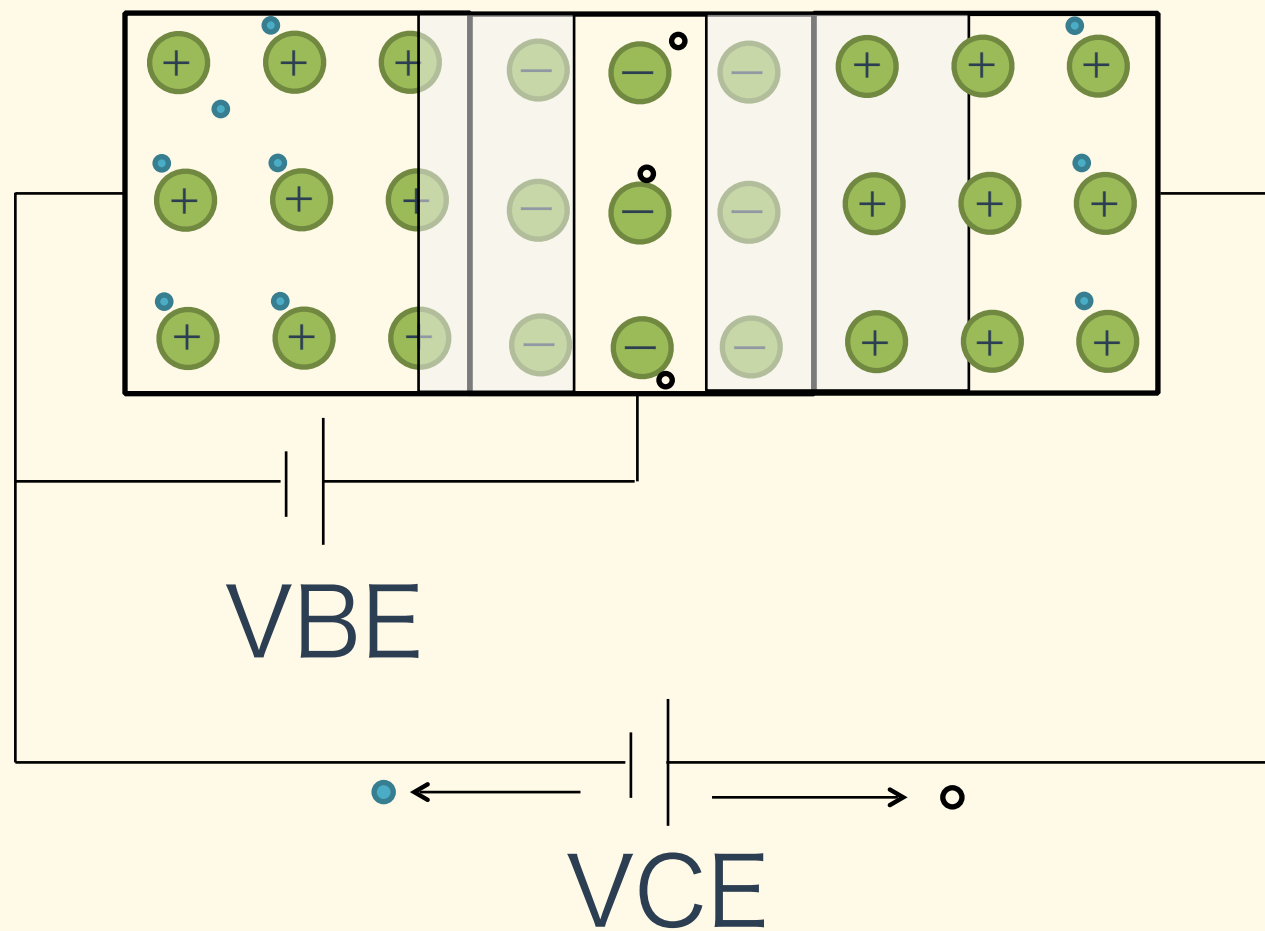
ベースエミッタ間では順バイアスになっているため、
空乏層は狭まる（障壁が低くなる）。

$V_{CE}=0, V_{BE}<0$

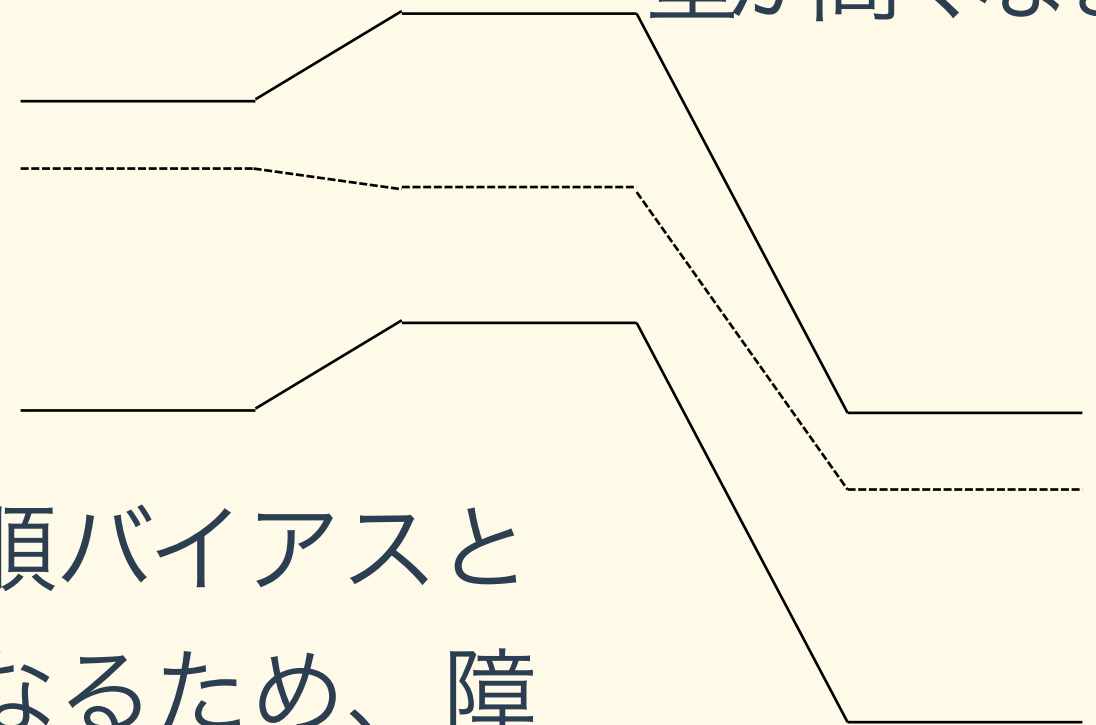


ベースエミッタ間では逆バイアスになっているため、
空乏層は広がる（障壁が高くなる）。

$V_{CE} > 0, V_{BE} = 0$

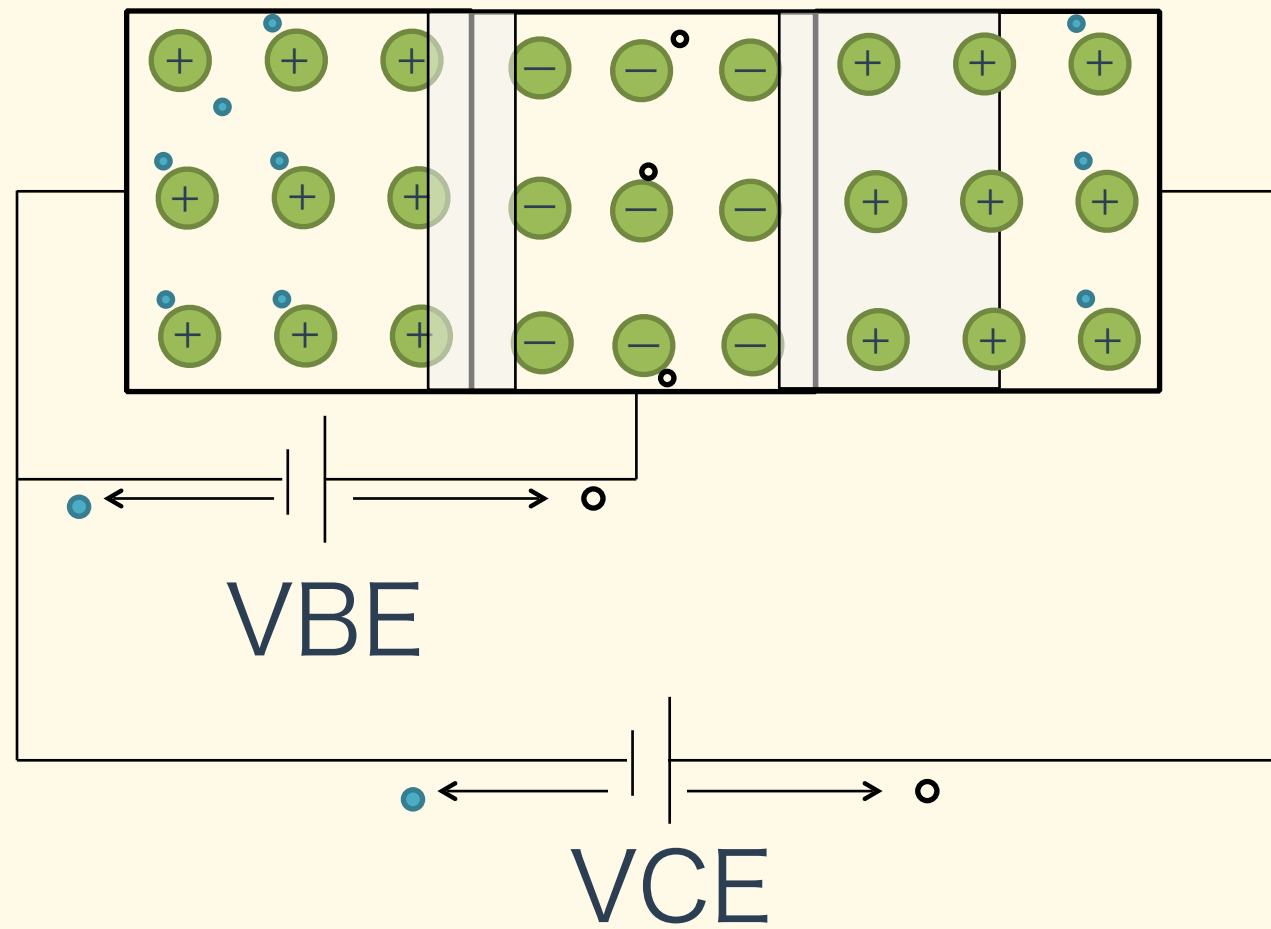


逆バイアスとなるため、障壁が高くなる。

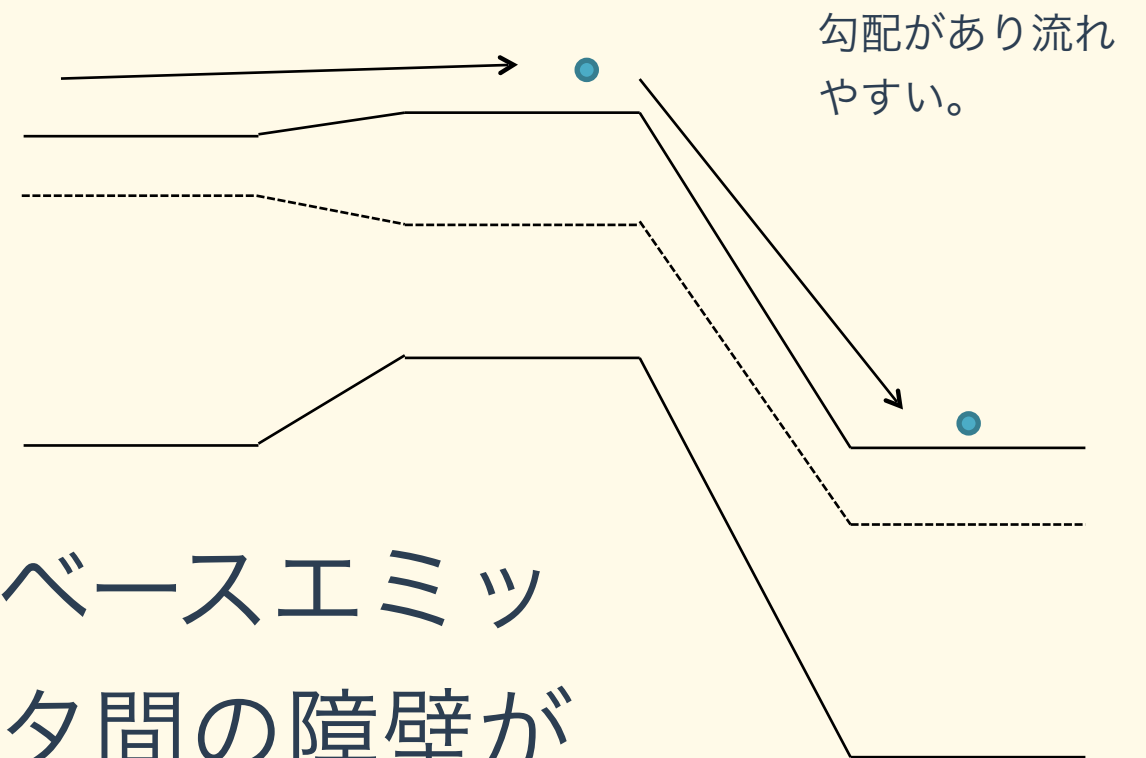


順バイアスとなるため、障壁が低くなる。

$V_{CE} > 0, V_{BE} > 0$

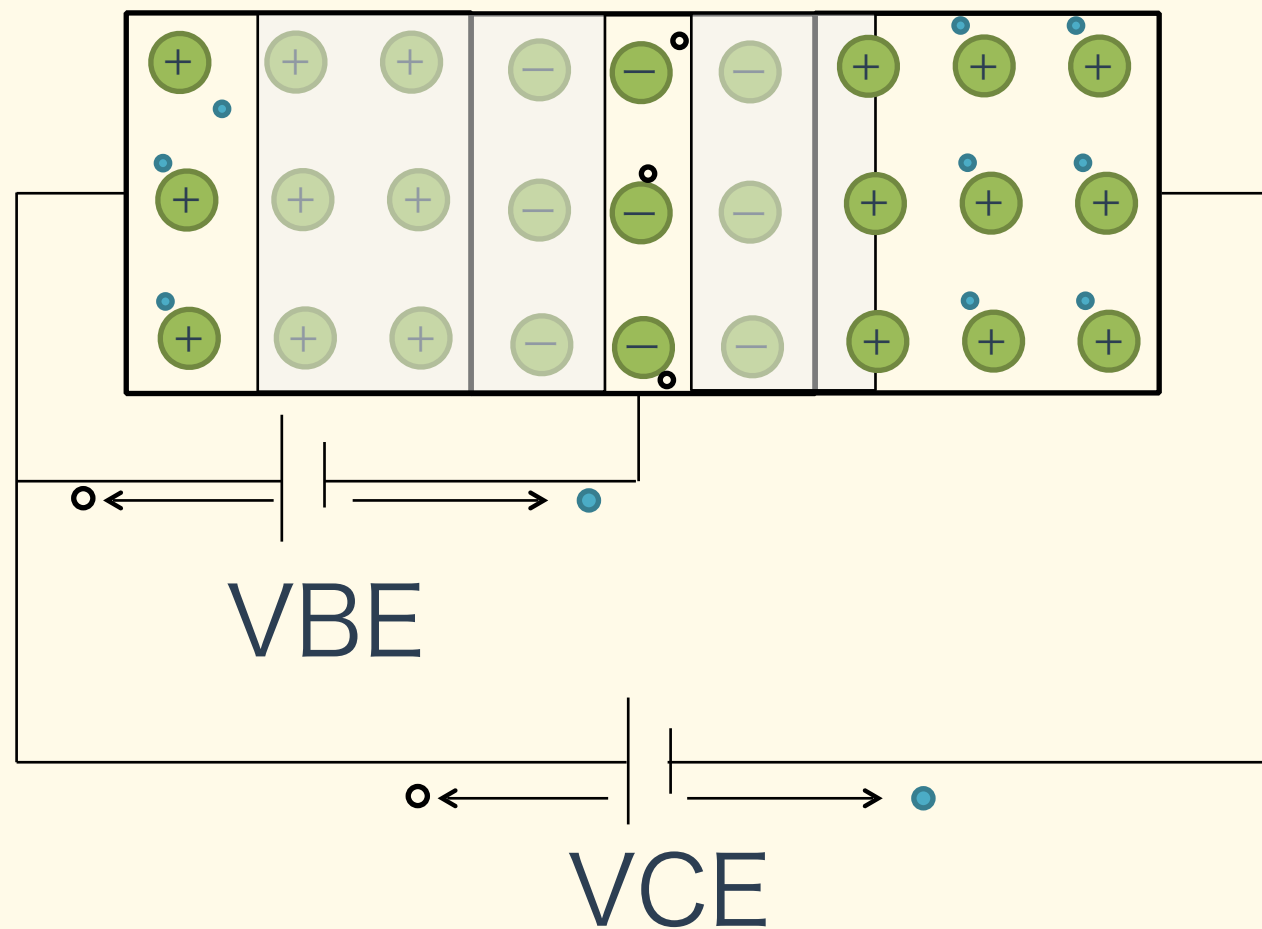


障壁が低いので
飛び越えやすい。

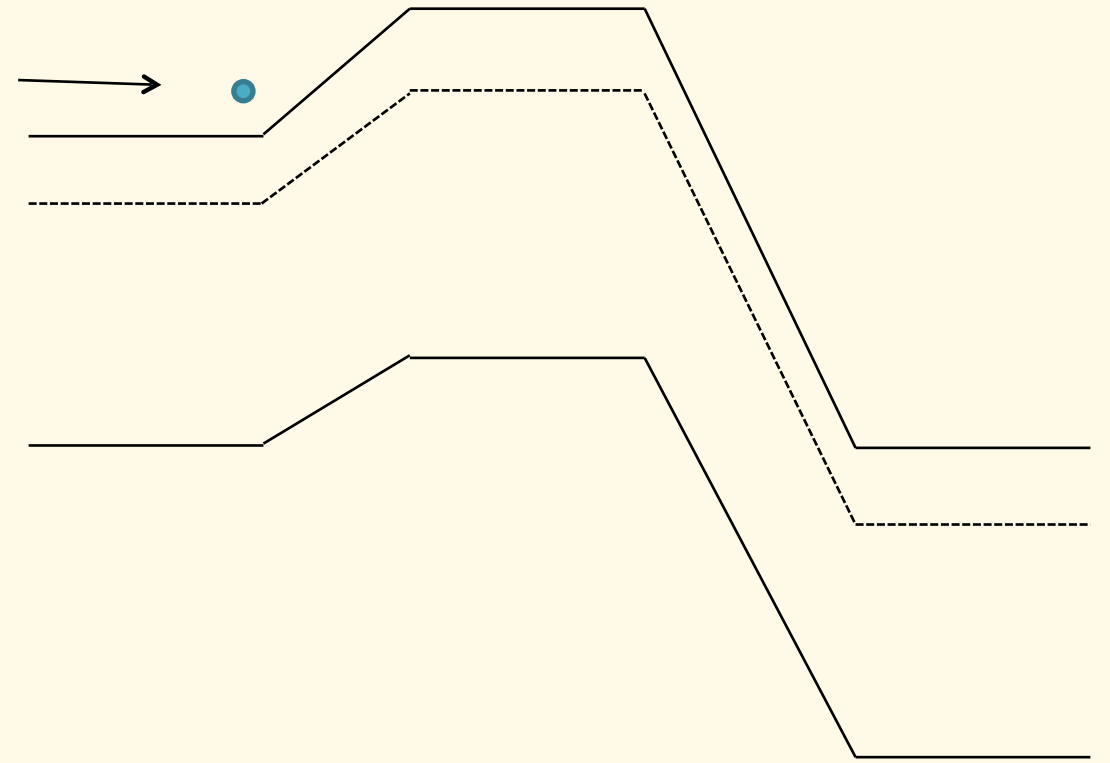


ベースエミッタ間の障壁が更に低くなるため。電流が流れやすくなる。

$V_{CE} < 0, V_{BE} < 0$



障壁が高く、電
子は飛び越えら
れない。

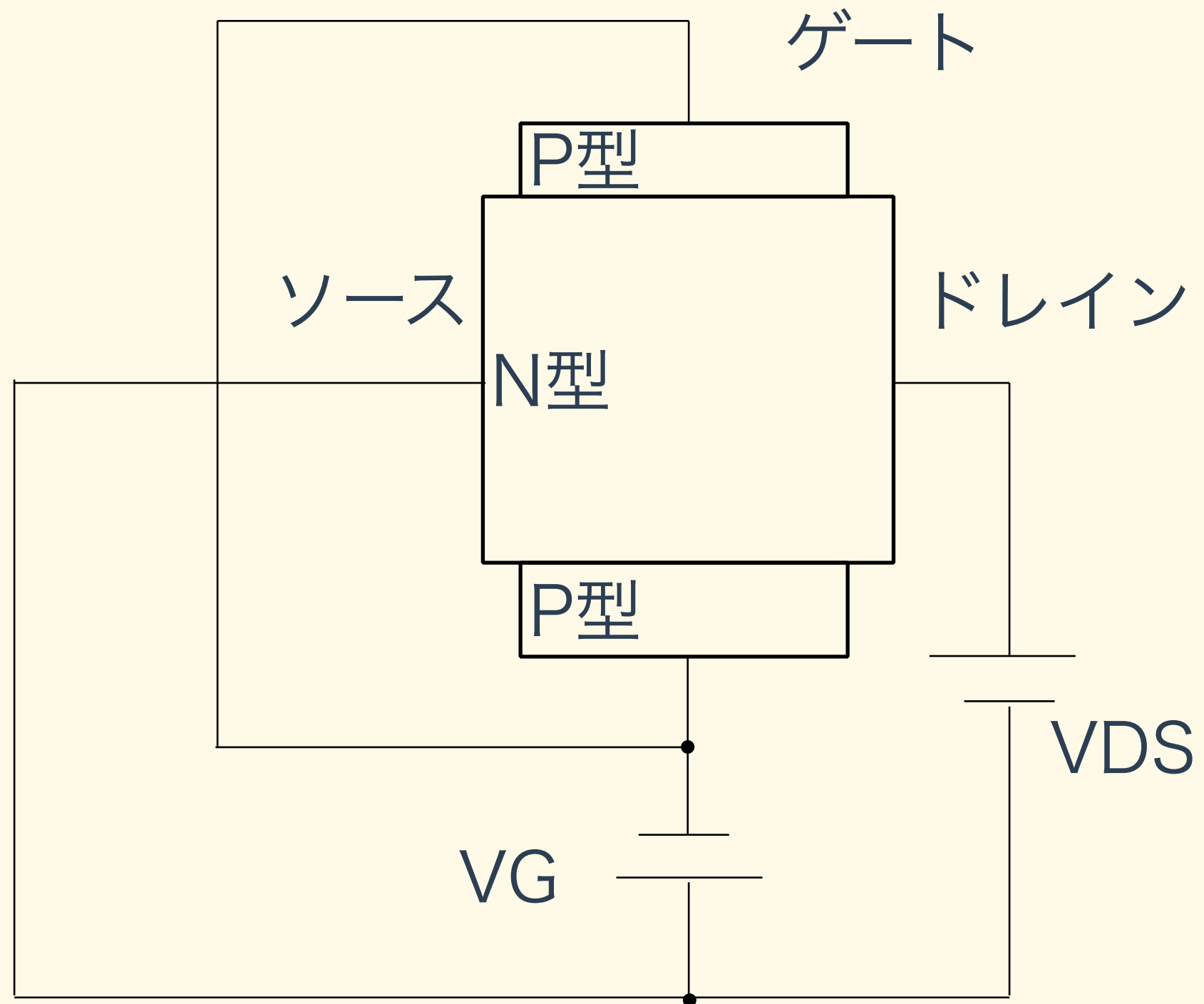


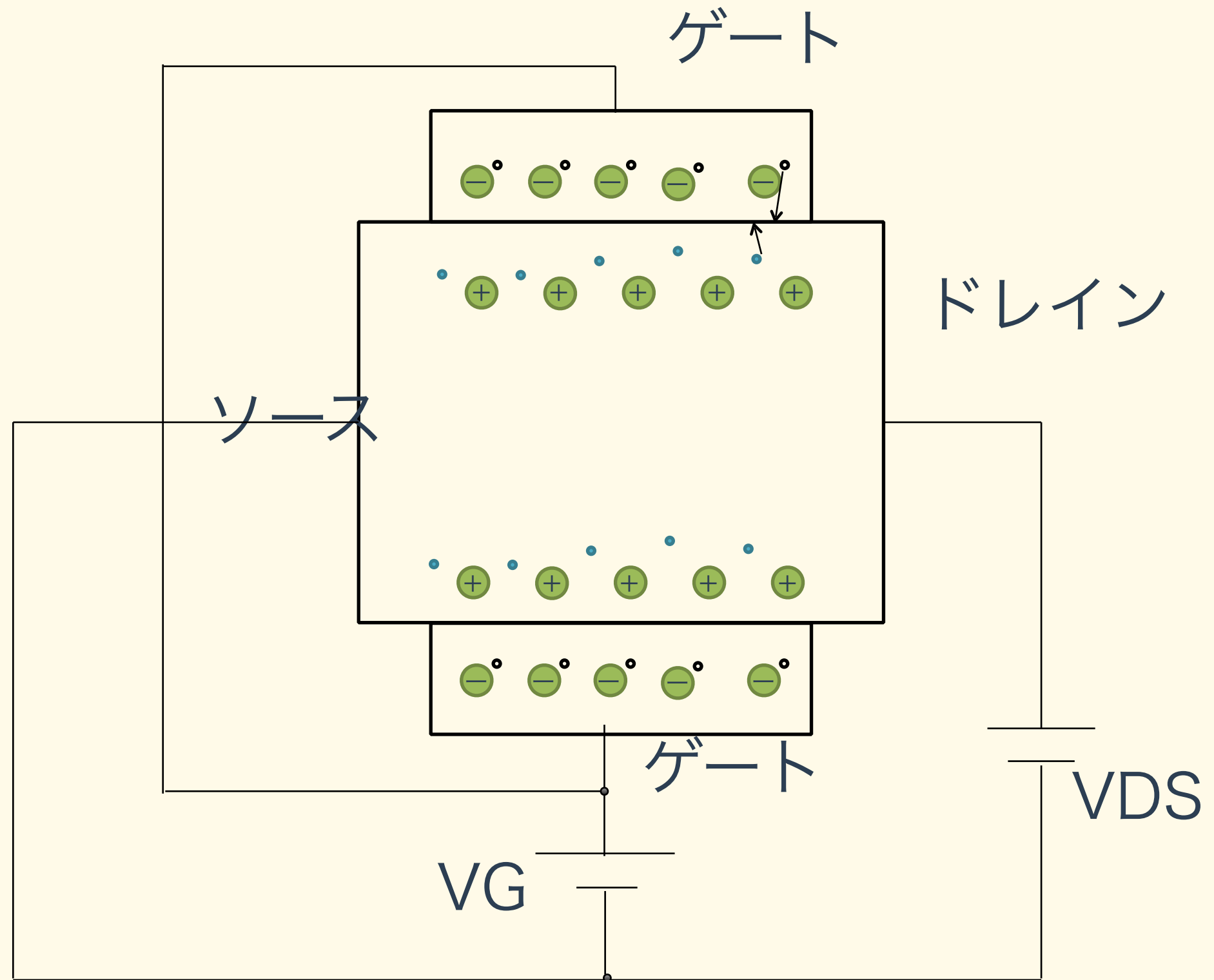
ベースエミッタ間で逆バイ
アスがあかかため、障
壁が高くなる。そのため、
電流が流れにくくなる。

電界効果トランジスタ

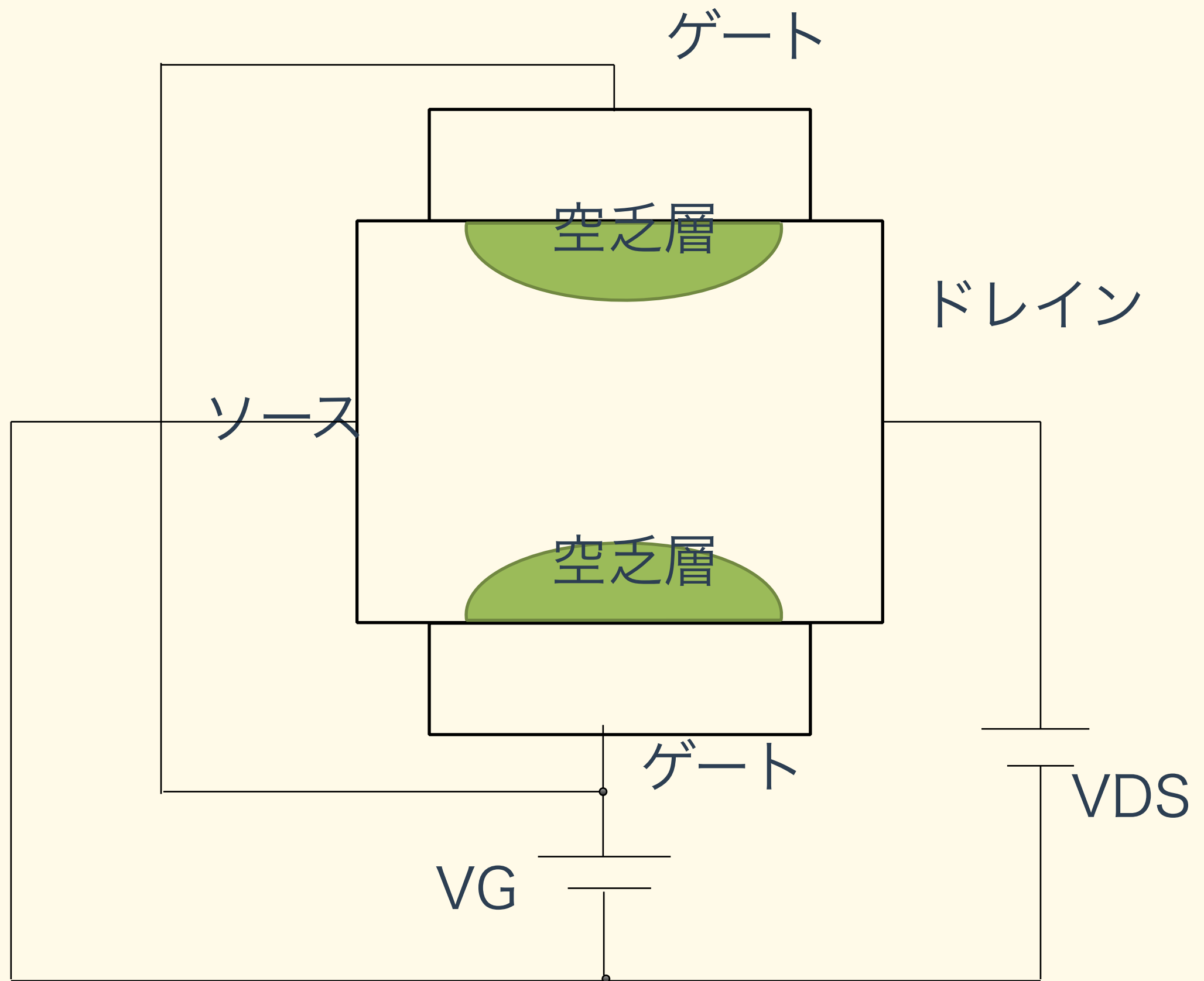
- ▶ ユニポラトランジスタ
- ▶ 接合型FET
- ▶ Schottky Barrier FET
- ▶ Metal Semiconductor FET
- ▶ MOS型FET

接合型FET



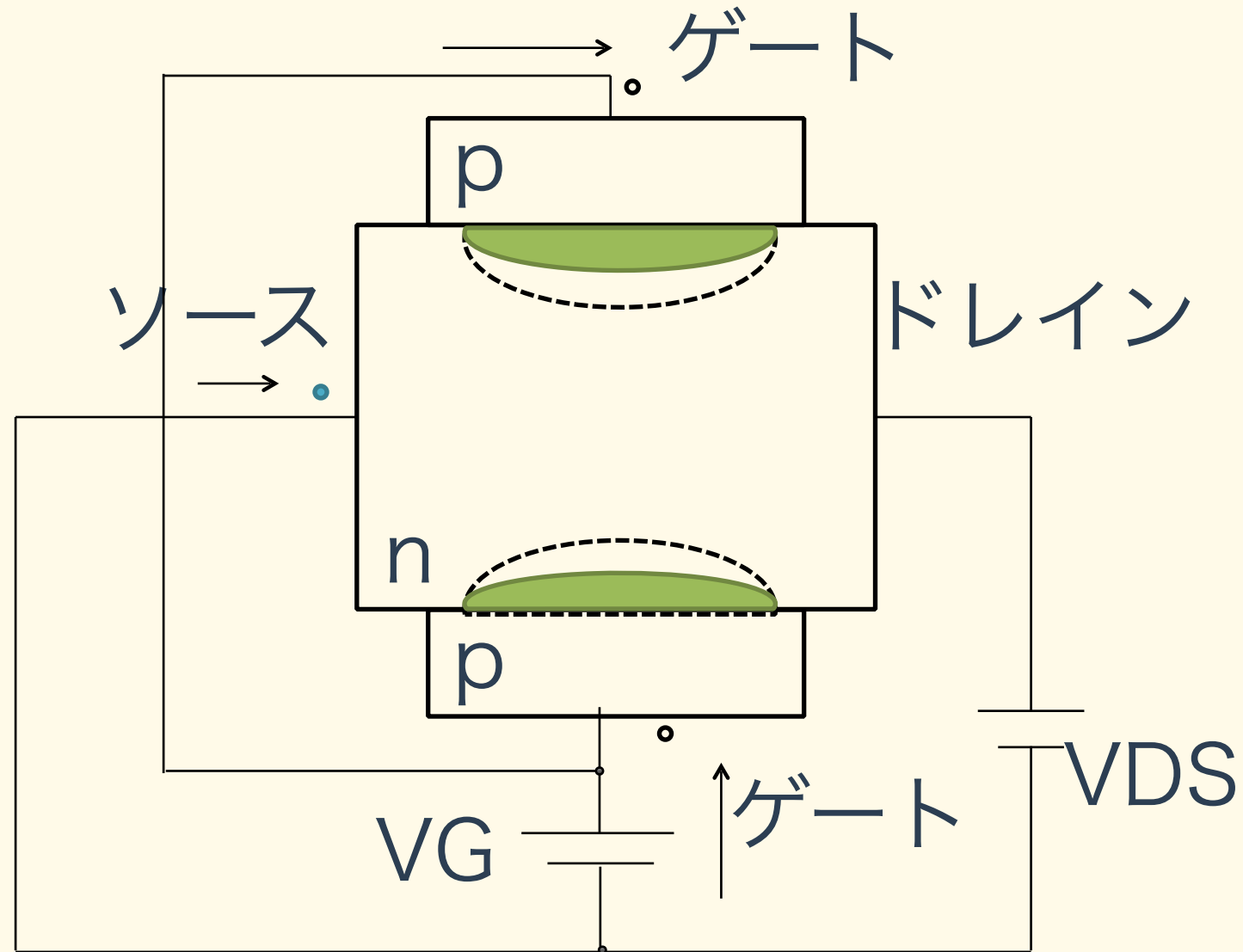


接合面付近では、拡散により電子とホールが結合



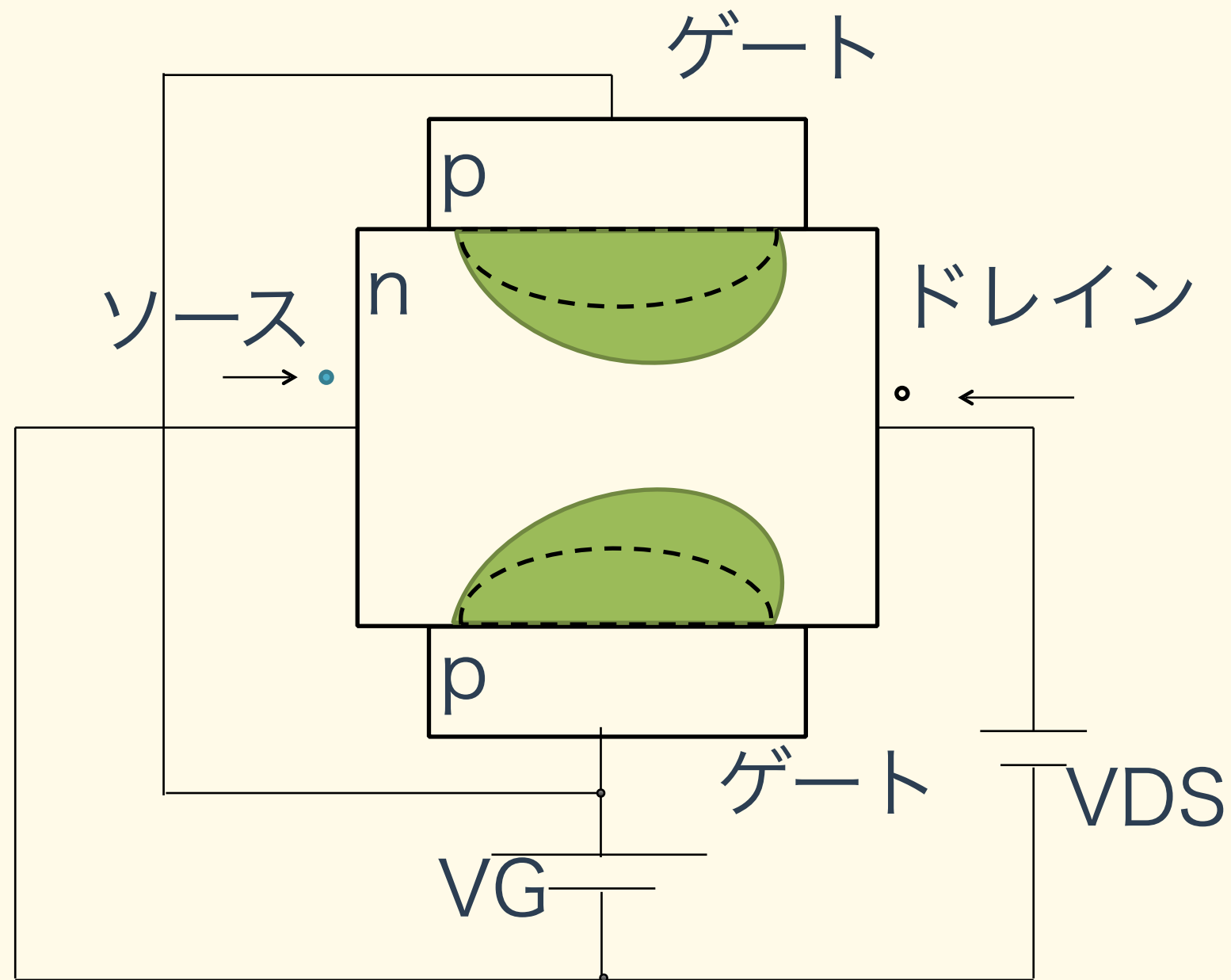
接合部に空乏層ができる

$V_G > 0, V_{DS} = 0$



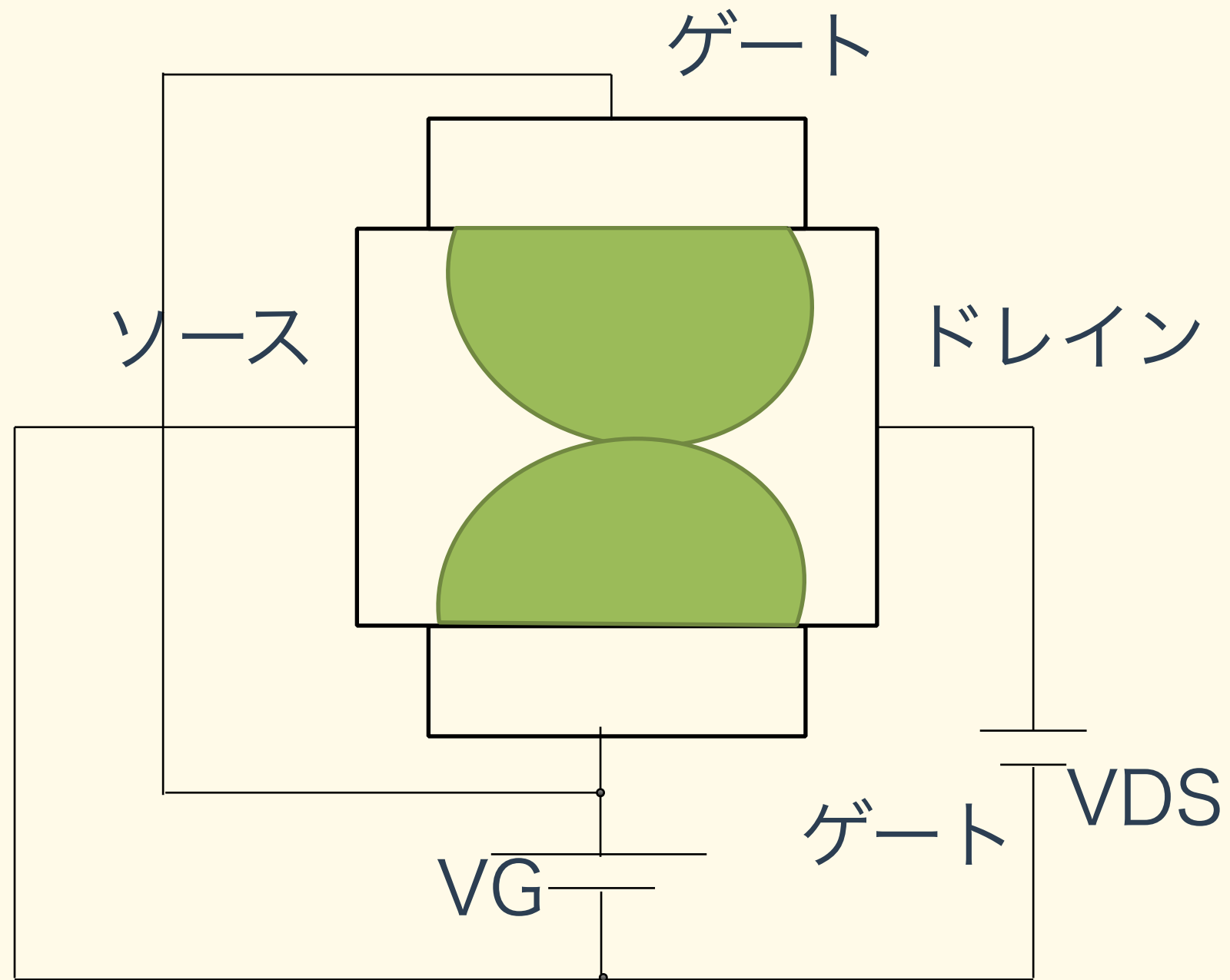
ゲートソース間のpn接合では順バイアスとなり空乏層が狭まる。空乏層はドレインソース間に電流を流すとき障壁となるため、空乏層の大きさを制御することで電流の流れを制御できる。

ドレインソース間にバイアスをかけた時

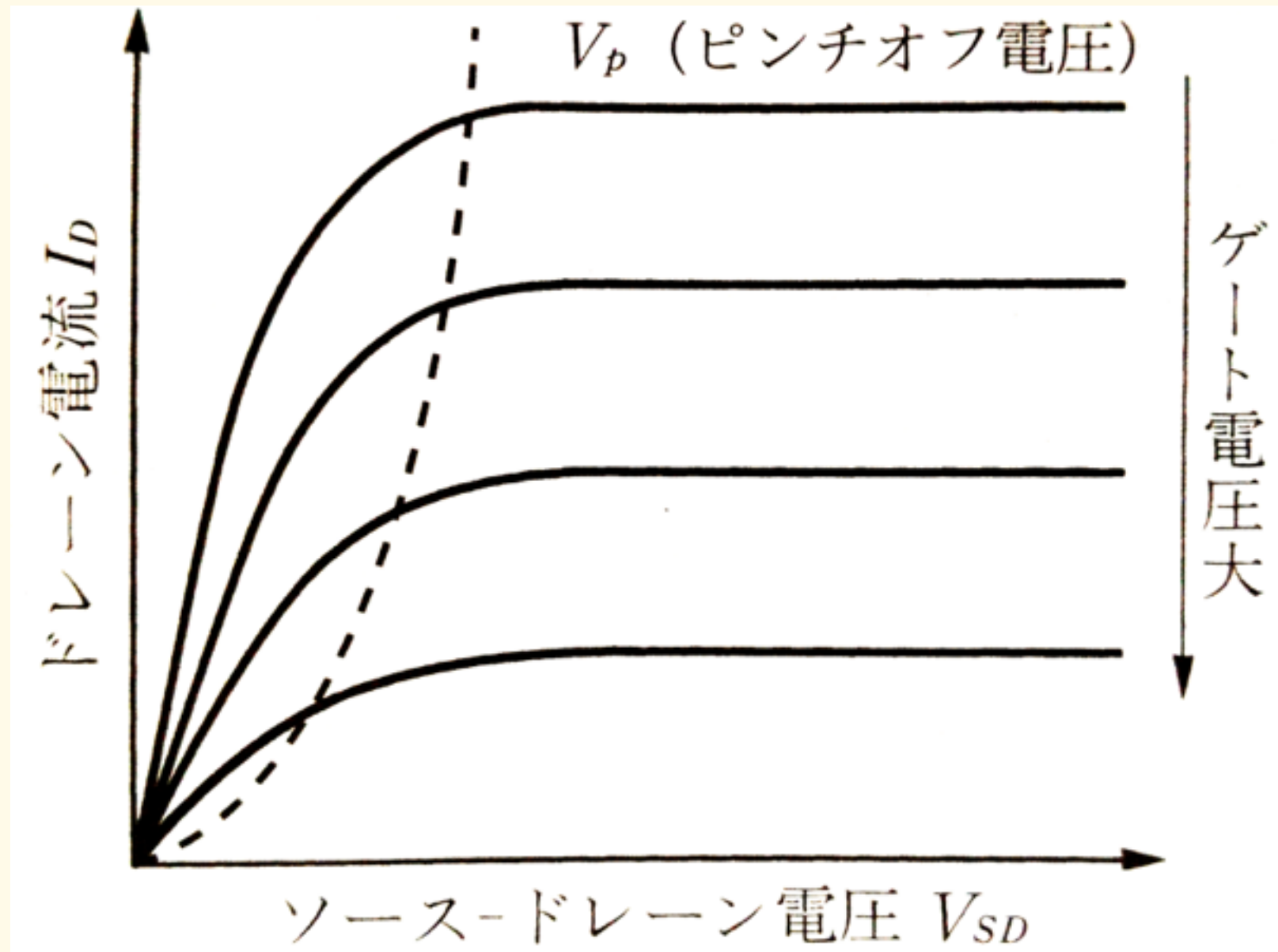


ドレイン側がプラスなのでn型半導体のキャリアである電子が減る。減ることでドレインに近い側の空乏層が広がる。

ピンチオフ



V_{DS} をさらに大きくすると、広がった空乏層が接触する。このことをピンチオフという。空乏層の部分にはキャリアが少ないため



ピンチオフが起こるまでは、オームの法則にしたがって電流が流れる。ピンチオフが起こると、空乏層を電子が飛び越える必要がある。そのため電流は一定にしか流れなくなる。