Grundpraktikum 2: Halbleiterbauelemente

6. März 2023

1 Aufgaben

- 1. Aufnahme und graphische Darstellung der $I_D U_{GS}$ Kennlinie eines Feldeffekttransistors (FET) für verschiedene Spannung U_{DS} mit Hilfe des X/Y Modus eines Osziloskops.
- 2. Realisierung und Charakterisierung einiger Grundschaltungen mit Hilfe eines Operationsverstärkers:
 - Invertierender Verstärker
 - Nichtinvertierender Verstärker
 - Integrator
- 3. Aufnahme des Frequenzgangs eines aktiven Tiefpass.

Geräte

Funktionsgenerator, Oszilloskop, Gleichspannungsnetzteil, Zenerdiode, Feldeffekttransistor, Multimeter, Platine mit Operationsverstärker plus Widerstände und Kondensator

USB Stick mitbringen um Daten des Speicheroszilloskops zu speichern.

Literatur

- [1] Physik II Skript
- [2] Demtröder, Experimentalphysik 3, Atome, Moleküle, Festkörper, Springer-Verlag, 2009, ISBN: 978-3-642-03910-2
- [3] Ulrich Tietze, Christoph Schenk, *Halbleiter-Schaltungstechnik*, Springer-Verlag, November 2000, ISBN: 3540641920 Cambridge Univ. Press; ISBN: 0521370957
- [4] Erwin Bärmer, Elemente der Angewandten Elektronik, Vieweg, ISBN: 3528010908
- [5] Paul Horowitz, Winfield Hill, The Art of Electronics, Vieweg, ISBN: 3528340908

Fragen zum Verständnis-Check

Was ist ein PN Übergang?

Wie kann man mit Hilfe des PN Übergangs die Funktionsweise einer Diode erklären?

Wie kann man die Funktionsweise eines Transistors mittels PN Übergang erklären?

Was sind die zwei wichtigsten Funktionen eines Transistors?

Was sind die wichtigsten Merkmale eines Operationsverstärkers?

Wie schaut der Frequenzgang eines RC Tiefpass aus.

Fun knowledge: wieviele Transistoren sind im Prozessor deines Computers verbaut?

2 Feldeffekttransistor (FET)

Ein Transistor besteht in seinem einfachsten Aufbau aus drei dotierten Schichten (pnp oder npn) und kann vereinfacht als eine Antiserienschaltung zweier Dioden gesehen werden. Der Feldeffekttransistor (FET) ist eine spezielle Form des Transistors mit einem technisch etwas komplexeren Aufbau was zu neuen Eigenschaften führt. Er kann generell in zwei Klassen - den Junction FET und den MOSFET - eingeteilt werden die sich leicht in ihrem Aufbau, und entsprechend in ihren Anwendungsgebieten, unterscheiden. In diesem Veruch wird ausschließlich mit dem Junction-FET gearbeitet. Aus diesem Grund werden hier die genauen Unterschiede nicht näher erläutert.

Der FET ist eine Halbleitertriode deren drei Anschlüsse - Gate, Drain und Source - und Verschaltung in Abb. 1 (a) skizziert sind. Eine relativ kleine Gate-Source-Spannung $U_{\rm GS}$ wird angelegt um einen relativ großen Drain-Source-Strom $I_{\rm D}$ zu steuern der von der Drain-Source-Spannung $U_{\rm DS}$ gespeist wird. Die entsprechende Kennlinie ist in Abb. 1 (b) ersichtlich.

Der FET vereinigt die Vorteile des Bipolartransistors (niedrige Betriebsspannung, keine Heizung, geringer Stromverbrauch, sofortige Betriebsbereitschaft, kleine Abmessungen, mechanische Stabilität, niedrige Kosten) und die der Elektronenröhre (hoher Eingangswiderstand, hoher Innenwiderstand, keine Steuerleistung) in sich.

Der hohe Eingangswiderstand wird durch den besonderen Aufbau des FET erreicht und entspricht einem p-n-übergang in Sperrichtung (siehe Abb. 1 (a)). Der Steuerungseffekt wird durch das Einschnürren des Leitungskanals (Abstoßung e^--e^-) und der daraus folgenden Vergrößerung des Widerstandes $R_{\rm DS}$ verursacht. Eine Verringerung der Steuerspannung $U_{\rm GS}$ bewirkt eine Verringerung des Drainstromes I_{DS} da der Sperrbereich im FET größer wird (Kanal wird enger). In Abbildung 1 (b) ist die Abhängigkeit des Drainstromes von der Steuerspannung (Kennlinie eines FET) dargestellt.

Ein mögicher Schaltplan der zur Charakterisierung eines FET verwendet werden kann ist in Abbildung 6 dargestellt. Der rechteckige strichlierte Bereich beinhaltet den FET mit seinen drei Anschlüssen und einen Vorwiderstand.

VERSTÄNDNIS-CHECK: Wieso kann man einen FET auch als *Spannungs-gesteuerte Stromquelle* bezeichnen?

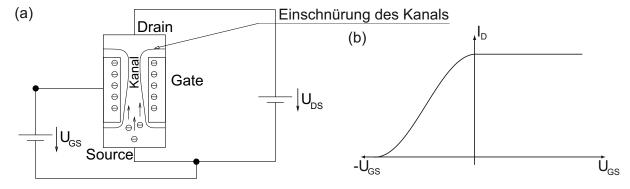


Abbildung 1: (a) Aufbau eines JFET-Feldeffekttransistors, Kanal: n-Halbleiter, Gate: p-Halbleiter. Das Gate (auf Deutsch: Gatter) lässt je nach anliegender Spannung ($U_{\rm GS}$) mehr oder weniger Ladungsträger von der Source (auf Deutsch:Quelle) zum Drain (auf Deutsch:Abfluss). Eine andere als die eingezeichnete Polarität für $U_{\rm GS}$ entspricht einer Diode in Durchlassrichtung und kann ohne Vorwiderstand zu einer Zerstörung des FET führen (Schutzwiderstand). (b) Kennlinie eines JFETS: Drainstrom gegen Gate-Source Spannung bei konstanter Drain-Source-Spannung.

3 Der Operationsverstärker, operational amplifier, OP, OPV, OPAmp

Operationsverstärker (OPV) werden meist als integrierte Schaltkreise hergestellt. Anwendung finden sie vor allem in der analogen Signalverarbeitung (z.B. Regelverstärker oder aktive Filter). In der Digitaltechnik verwendet man Operationsverstärker z.B. zur Realisierung von Kippschaltungen, Schwellwertschalter und Digital-Analog-Umsetzer. In Abbildung 2 sind allgemeine Informationen eines OVP dargestellt.

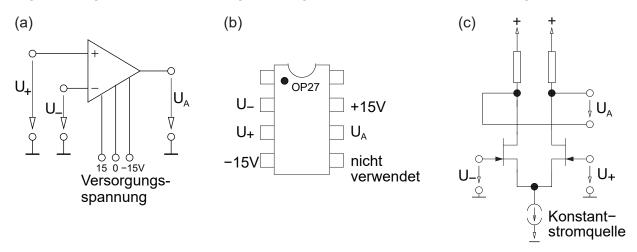


Abbildung 2: (a) Schaltzeichen/Symbol des Operationsverstärkers. An den nicht-invertierenden und den invertierenden Eingang sind die entsprechenden Spannung U_+ und U_- angelegt. Die Versorgungsspannung des OPV limitiert die maximal zulässige Ausgangsspannung U_A . (b) Aussehen eines OPV als elektronisches Bauteil mit entsprechendem Beispiel einer möglichen Pinbelegung und (c) vereinfachter symbolischer Aufbau eines OPV bestehend aus zwei FETs an deren Gates die Eingangsspannungen angelegt sind.

3.1 Eigenschaften des OPV

Beim Operationsverstärker handelt es sich um einen Differenzverstärker, das bedeutet, dass zwei Eingänge vorhanden sind, und die Differenz der daran anliegenden Spannungen U_+ und U_- am Ausgang U_A verstärkt wird (siehe Abb. 2 (a)):

$$U_A = A \cdot (\underbrace{U_+ - U_-}_{\text{Differenz}}) = A \cdot U_D \tag{1}$$

Der Verstärkungsfaktor A ist theoretisch unendlich, nimmt in der Praxis allerdings endliche Werte (kann in der Größenordnung von 10^6 liegen) an. Eine sehr wichtige Eigenschaft des OPV ist, dass folgende Relation für die Eingangsströme gilt:

$$I_{+} \approx I_{-} \approx 0$$
 (2)

Was bedeutet das für den Eingangswiderstand des OPV?

Da die Kenntniss dieser zwei Eigenschaften ausreicht um den Großteil der Schaltungen zu verstehen, welche mit OPV's realisiert werden können, verweisen wir für weitere Details und komplexere Schaltungen auf weiterführende Literatur (Quellen [1] - [5]).

Operationsverstärker benötigen meist eine positive und eine negative Versorgungsspannung gegenüber dem Bezugspotential der Ausgangsspannung U_A (z.B. Masse). Typische Versorgungsspannungen betragen zwischen ± 5 V und ± 18 V (In diesem Versuch verwenden wir ± 15 V).

3.2 Grundschaltungen des OP

Häufig werden Operationsverstärker mit ohmschen und kapazitiven Widerständen beschaltet. Meist darf der OP als ein idealer Verstärker mit unendlich großem Spannungsverstärkungsfaktor A (infinite gain

approximation), unendlich großem Eingangswiderstand und sehr kleinem Ausgangswiderstand betrachtet werden. Generell lassen sich die Grundschaltungen in zwei Kategorien unterteilen.

Gegenkopplung: Bei Schaltungen mit Gegenkopplung gibt es immer eine Verbindung des Ausgangs mit dem U_- -Eingang. Dies bewirkt, dass der Ausgang dem Eingangssignal *entgegenwirkt*. In anderen Worten "versucht"der OPV U_D auf Null zu bringen.

Mitkopplung: Bei der Mitkopplung erfolgt die Rückkopplung auf den U_+ -Eingang. Diese Art der Schaltung entspricht den Kippschaltungen (z.B. Schmitt-Trigger).

Invertierender Verstärker (Umkehrverstärker)

Abb. 3 (a) zeigt die Schaltung eines invertierenden Verstärkers. Ein Eingangssignal $U_{\rm E}$ wird durch die dort Illustrierte Zusammenschaltung der Widerstände und dem OVP Verstärkt und invertiert. Da der

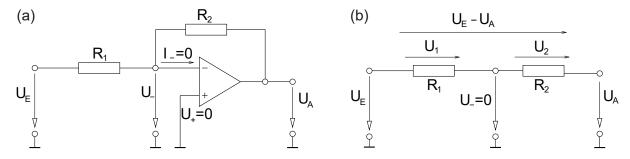


Abbildung 3: (a) Invertierender Verstärker. Die Wahl der Widerstände R_1 und R_2 bestimmt den Verstärkungsfaktor der Schaltung. Der Stron I_- und die Spannung U_- werden vom OPV auf den Wert 0 A bzw. 0 V gehalten. (b) Vereinfachtes Schaltbild des invertierenden Verstärkers.

invertierende Eingang des OPV's hochohmig ist und L=0, können die beiden Widerstände R_1 und R_2 als Reihenschaltung betrachtet werden. Dieses Verhalten wird in Abb. 3 (b) durch ein vereinfachtes Schaltbild veranschaulicht. Mit dem Wissen der Funktionweise eines OPV und dem korrekten Anweden der Maschenregel, kann folgendes Hergeleitet werden:

$$U_A = A \cdot (U_+ - U_-), \quad U_+ = 0, \quad I = \frac{U_E - U_A}{R_1 + R_2}$$
 (3)

$$\Rightarrow U_A \approx U_E \cdot \frac{-R_2}{R_1} \tag{4}$$

Die Spannungsverstärkung der Schaltung ist somit gleich dem Widerstandsverhältnis $-R_2/R_1$. Für die Spannung U_- folgt außerdem:

$$U_{-} = U_{E} - U_{1} = U_{E} - \frac{U_{E} - (U_{E} \frac{-R_{2}}{R_{1}})}{R_{1} + R_{2}} \cdot R_{1} = \underline{0} = U_{+}$$
(5)

Wenn ein Operationsverstärker gegengekoppelt wird dann ändert sich das Ausgangssignal derart, dass am invertierenden Eingang U_- die gleiche Spannung anliegt, wie am nichtinvertierenden Eingang U_+ (eine geringe Differenz existiert trotzdem, sie entspricht $U_A/A \ll U_A$).

Der invertierende Verstärker kann leicht in einen Summierverstärker erweitert werden. Dabei dient der OPV zur Addition und Verstärkung mehrerer Spannungen. Wie in Abb. 3 (a) angedeutet, werden dazu die verschiedenen Eingangsspannungen an zu R_1 parallele Widerstände angelegt. Die einzelnen Eingangsspannungen werden je nach Wahl der Eingangswiderstände R_{1x} verschieden verstärkt (Realisierung eines Analog-Digital-Wandlers, hier 2-bit).

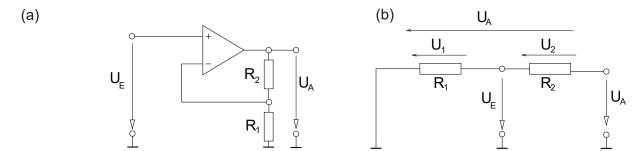


Abbildung 4: (a) Nichtinvertierender Verstärker. Der Verstärkungsfaktor wird durch die Wahl der Widerstände R_1 und R_2 festgelegt. Im Gegensatz zum invertierenden Verstärker wird hier der invertierte Eingang – des OPVs auf das Massepotential gelegt (anstelle des nicht-invertierten Einganges. (b) Vereinfachtes Schaltbild des nicht invertierenden Verstärkers.

Nichtinvertierender Verstärker

Ein nichtinvertierender Verstärker ist ein weiteres Beispiel für eine gegengekoppelte Schaltung. In Abb. 4 (a) ist das Schaltbild eines nichtinvertierenden Verstärkers dargestellt. ähnlich wie beim invertierenden Verstärker (siehe Abb. 3) handelt es sich um eine Reihenschaltung aus den Widerständen R_1 und R_2 (siehe Abb. 4 (b)), weshalb sich die Ausgangsspannung U_A auf gleiche Weise bestimmen lässt:

$$U_A = A \cdot (U_+ - U_-), \quad U_+ = U_E, \quad I = \frac{U_A}{R_1 + R_2}, \quad U_- = U_1 = U_A \cdot \frac{R_1}{R_1 + R_2}$$

$$(6)$$

$$U_A = (1 + \frac{R_2}{R_1}) \cdot U_E$$

$$\Rightarrow U_A = \left(1 + \frac{R_2}{R_1}\right) \cdot U_E \tag{7}$$

Der nichtinvertierende Verstärker kann daher als Spannungsfolger (Impedanzwandler) benutzt werden. Dazu wählt man $R_2 = 0$ und $R_1 = \infty$ und daher $U_A = U_E$. Der Eingangswiderstand der Gesamtschaltung ist sehr hochohmig, weshalb das eingangsseitige Signal U_E nicht belastet wird. Der Ausgangsinnenwiderstand ist klein und damit kann der Spannungsfolger ohne Spannungseinbruch große Lasten treiben.

Integrierer

Ein Integrierer lässt sich realisieren, wenn der Widerstand R_2 beim invertierenden Verstärker (siehe Abb. 3) durch einen Kondensator C_2 ersetzt wird (siehe Abb. 5). Beim invertierenden Verstärker wurde gezeigt,

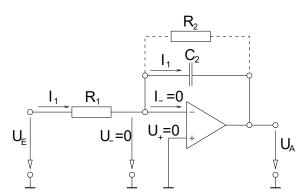


Abbildung 5: Schaltbild eines Integrierers. Die Gegenkopplung erfolgt hier über einen Kondensator C (und optional einen parallel geschalteten Widerstand R).

dass bei Gegenkoppelung $U_{-} \approx U_{+}$ gilt (wenn keine Sättigung auftritt). Da beim betrachteten Integrierer aus Abb. 5 der U_+ -Eingang auf Masse liegt, kann man also davon ausgehen, dass am Widerstand R_1 die Spannung U_E anliegt und vom Strom $I_1 = U_E/R_1$ durchflossen wird. Da kein Strom in den OP hineinfließt

(für $f < f_0$, wird anschließend beschrieben), ist dies gerade der Strom der den Kondensator auflädt. Die Spannung die am Kondensator anliegt lässt sich folgendermaßen ausdrücken:

$$U(t) = \frac{1}{C_2} \cdot Q = \frac{1}{C_2} \cdot \int I(t)dt = \frac{1}{C_2} \cdot \int \frac{U_E(t)}{R_1} dt$$
 (8)

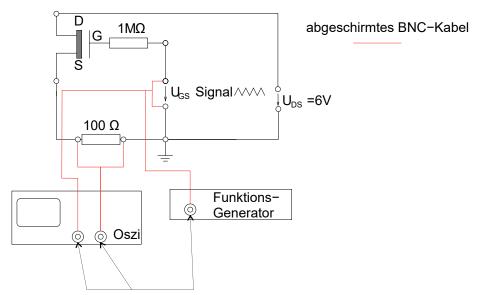
Dies entspricht gleichzeitig dem Ausgangssignal U_A . Bei rechteckförmiger Eingangsspannung erhält man somit eine Dreieck-Ausgangsspannung. Für eine sinusförmige Eingangsspannung ist die Ausgangsspannung auch sinusförmig, in der Phase aber um 90° verschoben und in der Amplitude für Frequenzen $f > f_0 = 1/(2\pi \cdot R_1 \cdot C_2)$ abgeschwächt und für Frequenzen $f < f_0$ verstärkt. Der Integrierer wirkt ähnlich wie ein Tiefpass.

Tatsächlich lassen sich mit OPVs besonders einfach Filterschaltungen im Niederfrequenz-Bereich herstellen, z.B. Tiefpassfilter zur Glättung eines Mess-Signals bei gleichzeitiger Verstärkung. Man nennt Filterschaltungen, welche einen Verstärker enthalten, aktive Filter. Ergänzt man einen Integrierer mit einen Widerstand R_2 (siehe Abb. 5), so erhält man einen Tiefpassfilter mit der Grenzfrequenz $f_g = 1/(2\pi \cdot R_2 \cdot C_2)$ und dem Verstärkungsfaktor $V = R_2/R_1$ für $f << f_g$.

4 Zur Versuchsdurchführung

4.1 Aufgabe 1: Kennlinie FET

Um die Kennlinie eines FETs zu messen soll die Schaltung in Abb. 6 aufgebaut werden. Ein Netzgerät soll als Spannungsquelle für die Drain-Source Spannung dienen. Hier soll die X/Y Funktion des Osziloskops zu Hilfe genommen werden. Speichern Sie die aufgenommenen Daten auf dem USB Stick ab und stellen Sie diese in Ihrem Bericht dar. Die Gate-Source Spannung soll mit Hilfe eines Funktionsgenerators im Bereich $-2 \text{ V} < U_{\text{GS}} < 2 \text{ V}$ variiert werden (x-Achse der Kennlinie). Die Spannung die über dem Widerstand $R = 100 \Omega$ abgegriffen wird ist proportional zum Drain-Source Strom I_{DS} (y-Achse der Kennlinie).



Abschirmungen sind intern und über Steckdose verbunden! Richtige Erdung beachten!

Abbildung 6: Schaltung zur Aufnahme der Kennlinie eines FET. Am Gate (G) wird ein Widerstand von $R_1=1~\mathrm{M}\Omega$ zur Strombegrenzung zugeschaltet. Ein Funktionsgenerator soll dann die Gate-Souce Spannung U_{GS} bereitstellen. Zwischen dem Masseanschluss des Funktionsgenerators und der Source (S) des FET soll ein Widerstand von $R_2=100~\Omega$ eingefügt werden. Wird ein Oszilloskop parallel zu diesem Widerstand geschaltet, kann die Spannung (proportional zum Drain-Source Strom) gemessen werden. Die Drain-Source Spannung U_{DS} wird durch ein Netzteil bereitgestellt.

Wird das Oszilloskop nun in den X/Y Modus gebracht, sollte das Bild in etwa mit dem Diagramm in Abb. 7 übereinstimmen. Nehmen Sie die Kurve auf, für $U_{DS} \approx 3$ V, 6 V, 10 V und diskutiere/begründe die Ergebnisse. Bestimmen Sie außerdem den maximal fließenden Drain-Source Strom und die Spannung U_{GS} bei der der Drain-Source Strom auf Null geht bzw. maximal wird, anhand der aufgenommenen Kennlinie.

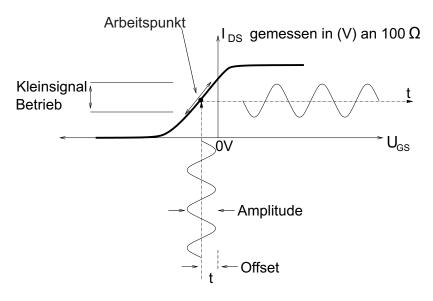


Abbildung 7: Typische Kennlinie eines FET. Hier ist der Drain-Source Strom $T_{\rm DS}$ in Abhängigkeit der Gate-Source Spannung $U_{\rm GS}$ dargestellt. In Anlehnung an Abb. 6 wird der Strom gemessen indem der Spannungsabfall an einem Widerstand $R=100~\Omega$ gemessen. Die Sinusförmigen Signale in x- bzw. y- Richtung zeigen die Zeitabhängigen Spannungen, die am jeweiligen Kanal des Oszilloskops anliegen sollen. Der Arbeitspunkt zeigt den Punkt in dem eine Schaltung üblicherweise betrieben wird.

ACHTUNG: Die Erdungspunkte (Massen) der Osziloskopausgänge sind intern miteinander Verbunden (überprüfe diese Aussage). Der + pol der Spannungserzeugenden Geräte soll niemals mit einem Massepunkt direkt Verbunden sein.

4.2 Aufgabe 2: Charakterisierung OPV

Hier sollen die Schaltungen die in Abb. 3 bis 5 abgebildet und erklärt sind einzeln aufgebaut werden. Um die Funktion des OPV gut ersichtlich zu machen wird als Signalquelle $U_{\rm E}$ ein Funktionsgenerator verwendet. Stellen sie die Ausgangsspannung $U_{\rm A}$ dar und vergleichen Sie diese mit der Eingangsspannung für 3 verschieden Spannungswerte. Bestimmen Sie anhand der Messung, den exakten Verstärkungsfaktor der Schaltungen aus Abb. 3 und 4, und vergleichen Sie ihn mit dem errechneten Wert. Diskutieren Sie die Ergebnisse.

Wird der OPV als Integrierer verschaltet (siehe Abb. 5) soll jeweils eine rechteckige und eine sinusförmige Spannung am Eingang angelegt werden. Stelle Sie die so erhaltenen Kurven dar und diskutieren Sie die Form und die Amplitue der Ausgangsspannung.

4.3 Aufgabe 3: Aufnehmen des Frequenzgangs eines aktiven Tiefpass

Verwende Sie die Schaltungen in Abb. 5 mit Widerstand R_2 und bestimmen Sie den Frequenzgang des aktiven Tiefpass. Verändern Sie dazu die Frequenz der Eingangsspannung bei konstanter Amplitude und bestimmen Sie die Amplitude und Phase der Ausgangsspannung relativ zur Eingangsspannung. Tragen Sie in einem Diagramm den Amplituden und Phasenverlauf auf und bestimmen Sie die Grenzfrequenz des Tiefpass. Verwenden Sie für die Frequenz und Amplitude eine logarithmische Achse und für die Phase eine lineare. Wählen Sie eine gute Einteilung der Messpunkte entlang der Frequenzachse.

Vergleichen Sie gemessenen Kurven mit dem theoretischen Frequenzgang der Amplitude und Phase des aktiven Tiefpass. Versuchen Sie eine theoretische Kurve an die Datenpunkte anzupassen.