一 画出16kB×81,的芯片组成4kB×81,的存储器连接图,写出分析,写出片选信号从为开始,写出十六进
制的范围。 64 kB×8b / 16 kB×8b = 4×1=44
214日14为地址线数8为数据线数
A. ~A.3
J* Ao~Ai3 WE*
$ \begin{array}{c ccccccccccccccccccccccccccccccccccc$
$\rho_{o} \sim \rho_{7}$
74ALS138
A14 A
A16 C > C Y3 Y3
528 <u>4</u> <u>4</u> <u>Già</u> <u>15</u> <u>15</u>
- G2B G1 4½ 4½
If $k = G_{2B} = 0$
$G_{\parallel} = \parallel$
<u> </u>
A19 A18 A17 A14 A15 A14 A15 A12 A11 A10 A9 A8 A7 A6 A6 A4 A3 A2 A, A0
00000000000000000000000000000000000000
00000000000000000000000000000000000000
000000000000000000000000000000000000000
0000011 11 11 11 11 07 FFFH
00001100000000000000000000000000000000

二、设计区则、容量大、速度快、能耗十、放本低
3.静态知动态存储器的存储得息原理
静态在储 SRAM、依着双线态电路内部交叉反馈的机制在储能
对态存储 DRAM;依靠电容存储电容的平理存储信息