БЕЛОРУССКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ

ИНФОРМАТИКИ и РАДИОЭЛЕКТРОНИКИ

Факультет КСиС

Кафедра ЭВМ ФКСиС

Контроль и диагностика средств вычислительной техники

Лабораторная работа № 1

Синтез комбинационной схемы

и построение теста контроля

Вариант № 1

Ст. гр. 550502 Преподаватель:

Кессо П.И. доцент каф. ЭВМ ФКСиС

Золоторевич Л. А.

Минск 2018

**1 Исходная функция:**

Таблица 1 – Таблица истинности

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| X4 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| X3 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 |
| X2 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 |
| X1 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 |
| Y | 0 | 1 | 0 | 1 | 1 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 1 | 0 |

**2 Минимизация функции методом Карт Карно**

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| X1X2  X3X4 | 00 | 01 | 11 | 10 |
| 00 | 0 | 1 | 1 | 0 |
| 01 | 1 | 0 | 0 | 1 |
| 11 | 1 | 0 | 0 | 1 |
| 10 | 0 | 0 | 0 | 0 |

**3 Преобразование функции для реализации в базисе Шеффера**

**(И-НЕ):**

**4 Построение тестов контроля схемы, выполненной в базисе Вебба**

5.1 Неисправность const 0 на первичном входе X2 . Для данной неисправности найден тестовый набор {000} (см. рисунок 5.1).

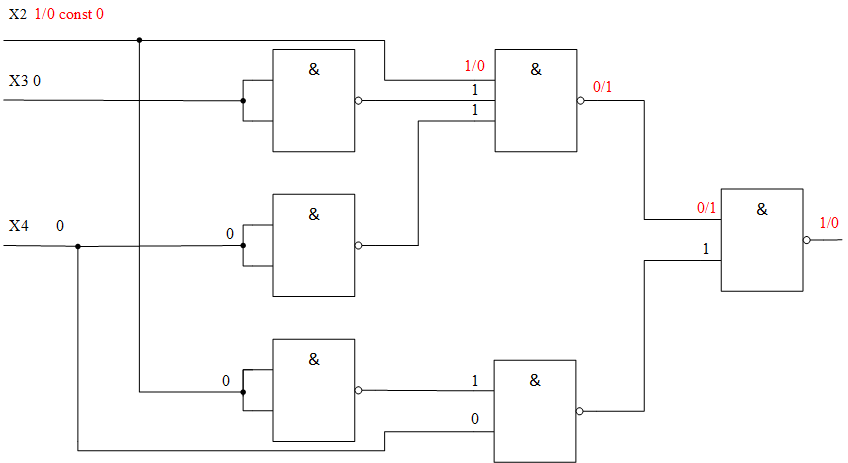


Рисунок 5.2 – Построение теста для неисправности «const 0 на первичном входе X2» методом очувствления одномерного пути (выделен красным)

5.2 Неисправность const 1 на первичном входе X2 . Для данной неисправности найден тестовый набор {100} (см. рисунок 5.2).

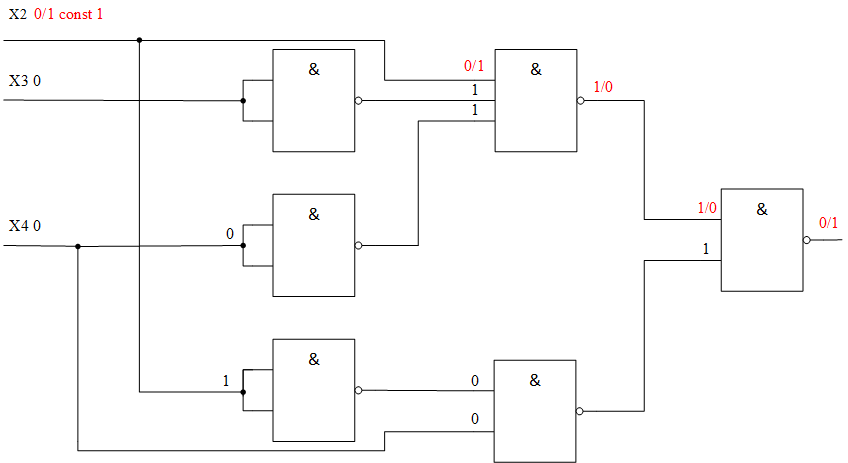


Рисунок 5.2 – Построение теста для неисправности «const 1 на первичном входе X2» методом очувствления одномерного пути (выделен красным)

5.3 Неисправность const 0 на первичном входе X3 . Для данной неисправности найден тестовый набор {100} (см. рисунок 5.3).

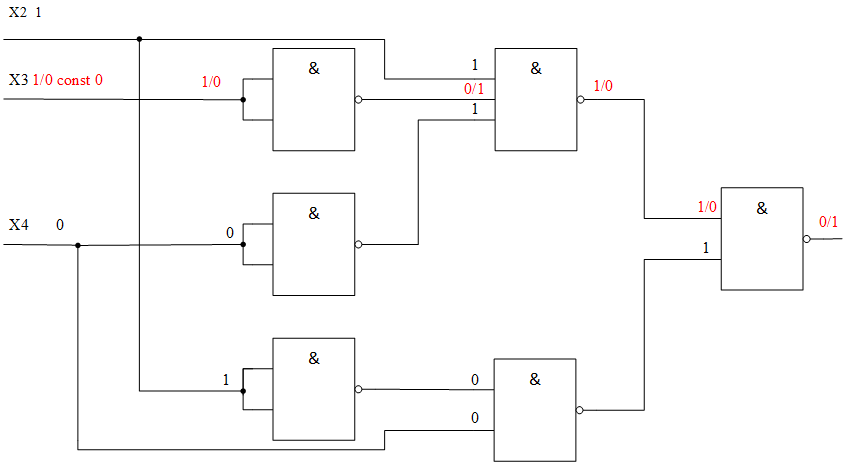


Рисунок 5.3 – Построение теста для неисправности «const 0 на первичном входе X3» методом очувствления одномерного пути (выделен красным)

5.4 Неисправность const 1 на первичном входе X3 . Для данной неисправности найден тестовый набор {110} (см. рисунок 5.4).

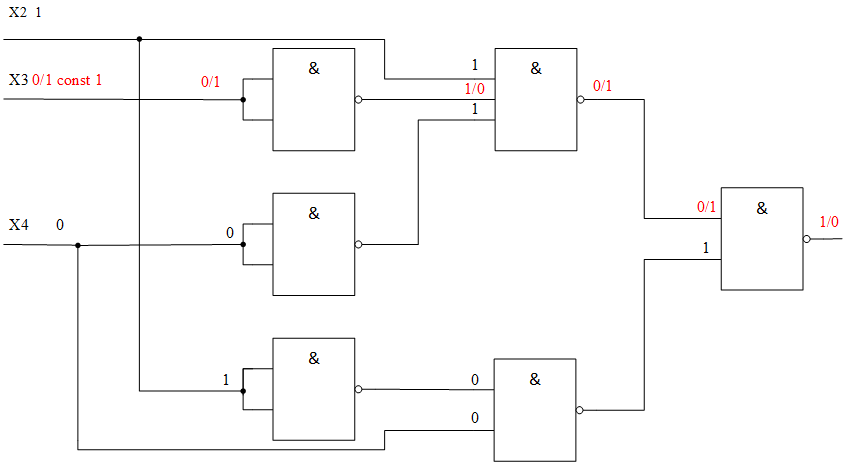


Рисунок 5.4 – Построение теста для неисправности «const 1 на первичном входе X3» методом очувствления одномерного пути (выделен красным)

5.5 Неисправность const 0 на первичном входе X4 . Для данной неисправности найден тестовый набор {100} (см. рисунок 5.5).

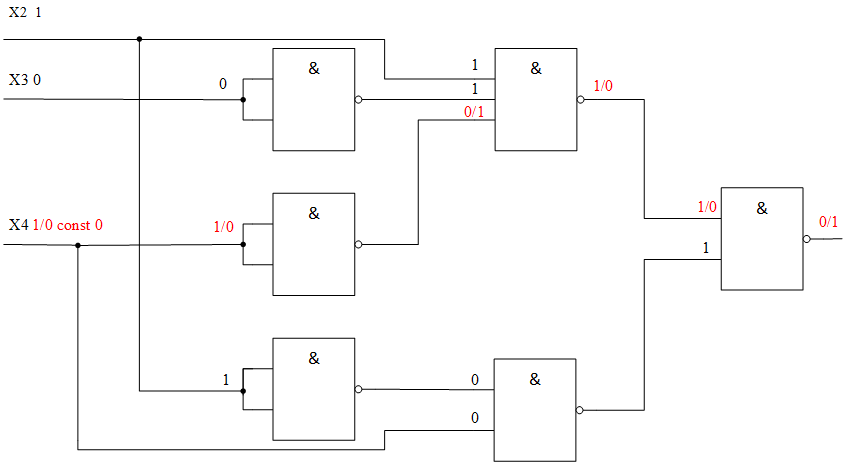


Рисунок 5.5 – Построение теста для неисправности «const 0 на первичном входе X4» методом очувствления одномерного пути (выделен красным)

5.6 Неисправность const 1 на первичном входе X4 . Для данной неисправности найден тестовый набор {101} (см. рисунок 5.6).

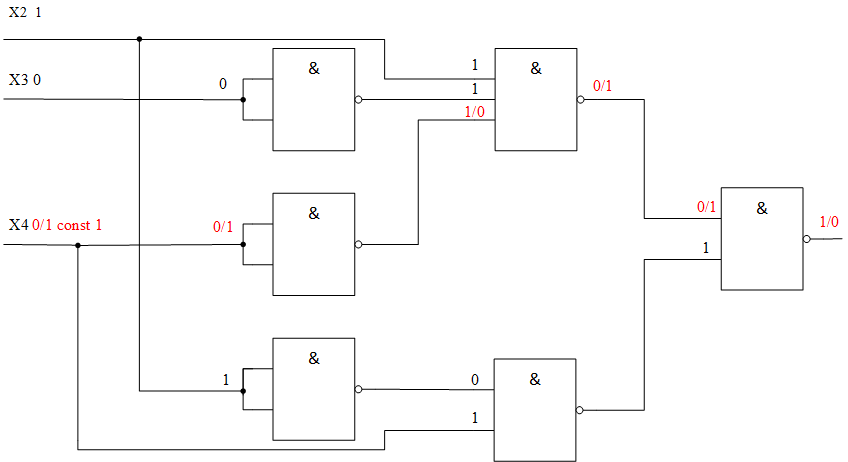


Рисунок 5.6 – Построение теста для неисправности «const 1 на первичном входе X4» методом очувствления одномерного пути (выделен красным

5.7 Неисправность const 0 на выходе элемента А1. Для данной неисправности найден тестовый набор {100} (см. рисунок 5.7).

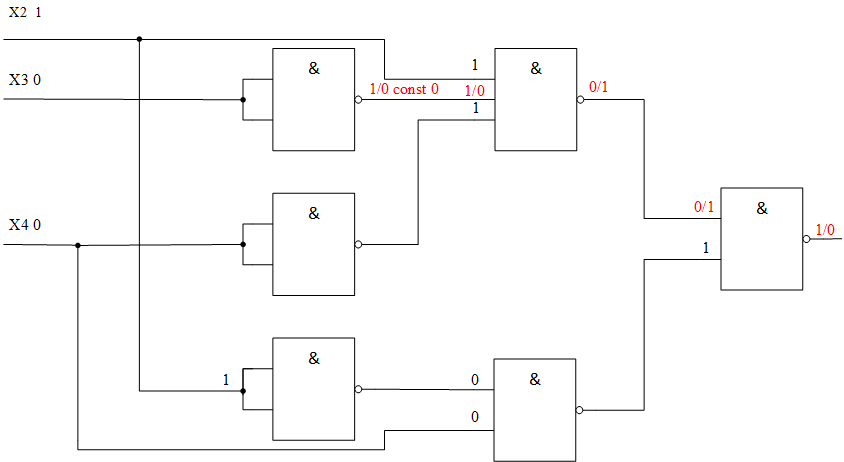


Рисунок 5.7 – Построение теста для неисправности «const 0 на выходе элемента А1» методом очувствления одномерного пути (выделен красным)

5.8 Неисправность const 1 на выходе элемента А1. Для данной неисправности найден тестовый набор {110} (см. рисунок 5.8).

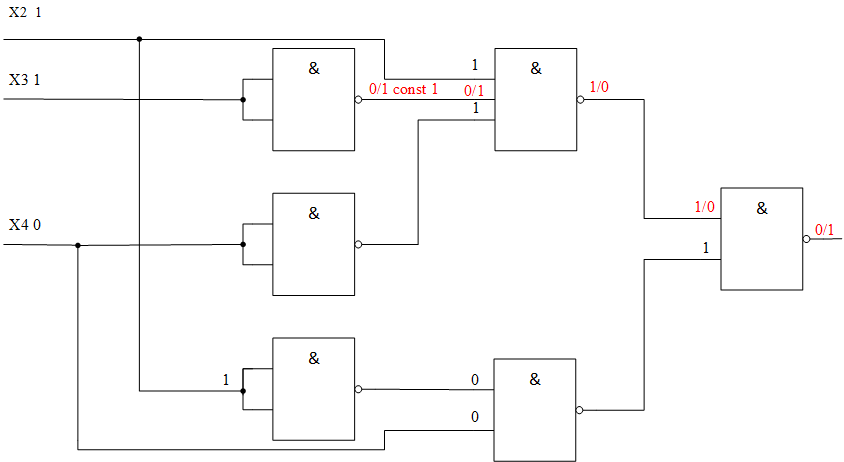


Рисунок 5.8 – Построение теста для неисправности «const 1 на выходе элемента А1» методом очувствления одномерного пути (выделен красным

5.9 Неисправность const 0 на выходе элемента А2. Для данной неисправности найден тестовый набор {100} (см. рисунок 5.9).

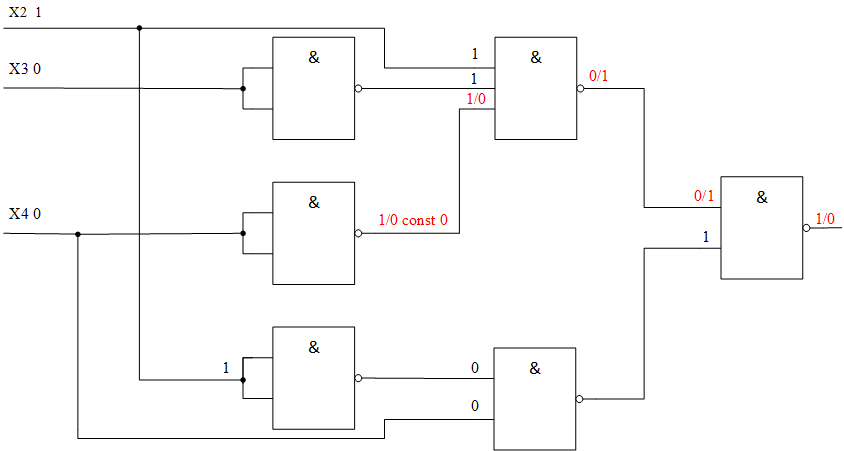


Рисунок 5.9 – Построение теста для неисправности «const 0 на выходе элемента А2» методом очувствления одномерного пути (выделен красным)

5.10 Неисправность const 1 на выходе элемента А2. Для данной неисправности найден тестовый набор {101} (см. рисунок 5.10).

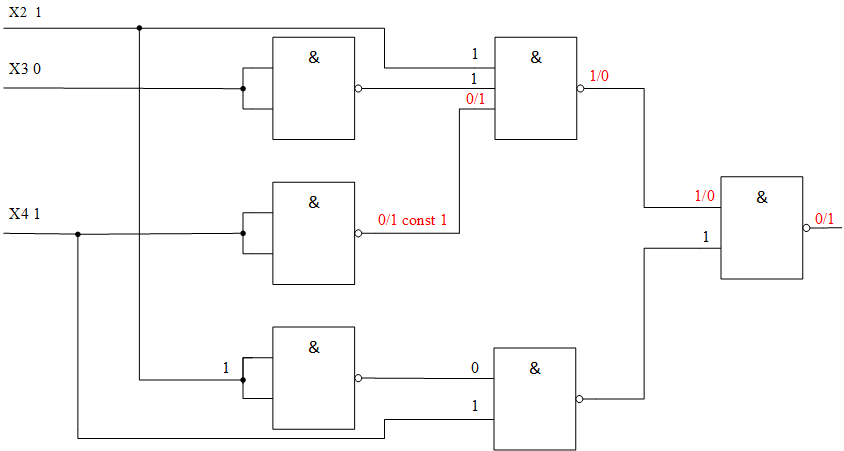


Рисунок 5.10 – Построение теста для неисправности «const 1 на выходе элемента А2» методом очувствления одномерного пути (выделен красным)

5.11 Неисправность const 0 на выходе элемента А3. Для данной неисправности найден тестовый набор {001} (см. рисунок 5.11).

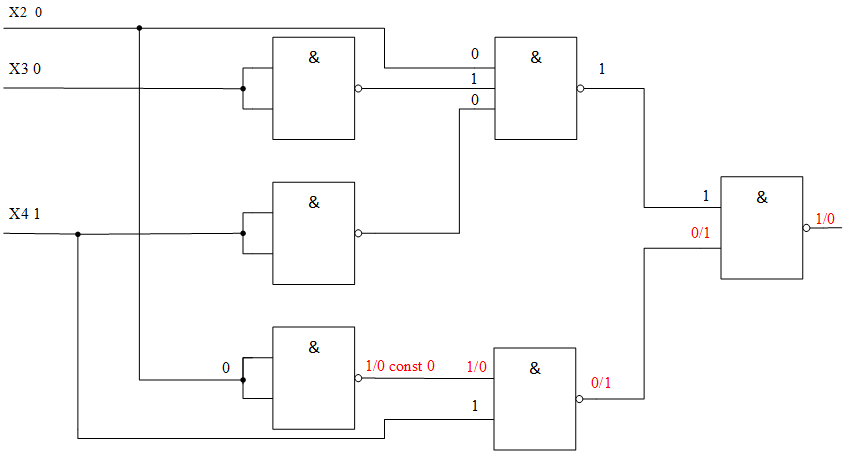


Рисунок 5.11 – Построение теста для неисправности «const 0 на выходе элемента А3» методом очувствления одномерного пути (выделен красным)

5.12 Неисправность const 1 на выходе элемента А3. Для данной неисправности найден тестовый набор {101} (см. рисунок 5.12).

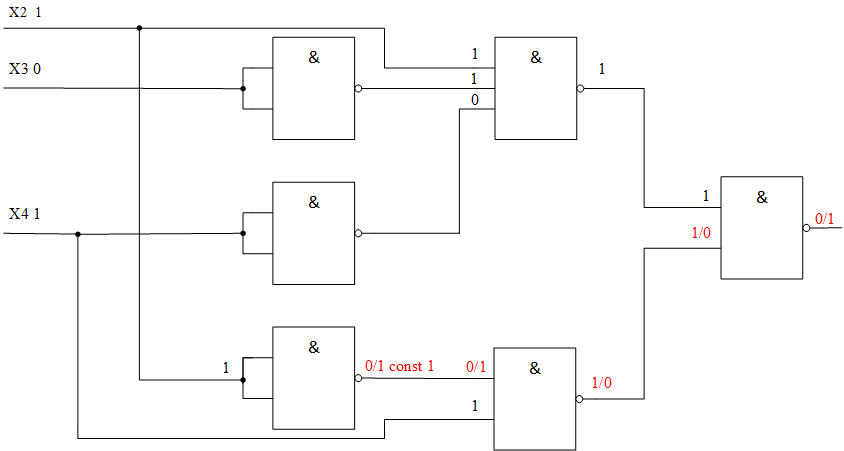


Рисунок 5.12 – Построение теста для неисправности «const 1 на выходе элемента А3» методом очувствления одномерного пути (выделен красным)

5.13 Неисправность const 0 на выходе элемента B1. Для данной неисправности найдены тестовые наборы {110, 111, 010} (см. рисунок 5.13).

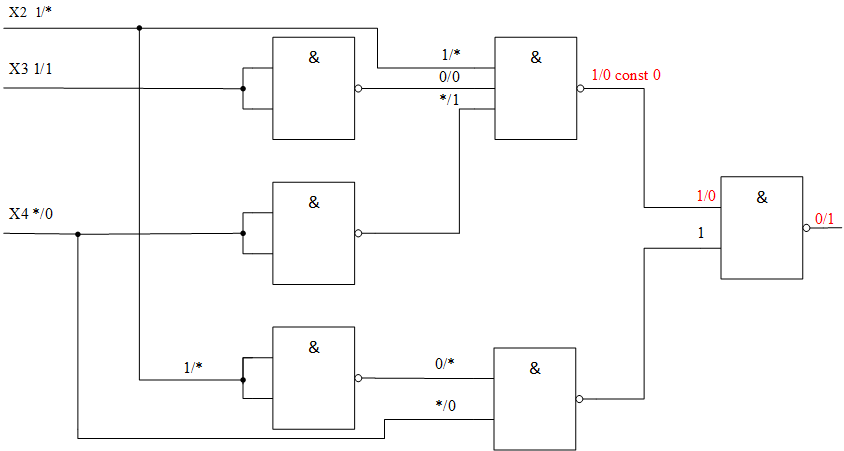


Рисунок 5.13 – Построение теста для неисправности «const 0 на выходе элемента B1» методом очувствления одномерного пути (выделен красным)

5.14 Неисправность const 1 на выходе элемента В1. Для данной неисправности найден тестовый набор {101} (см. рисунок 5.14).

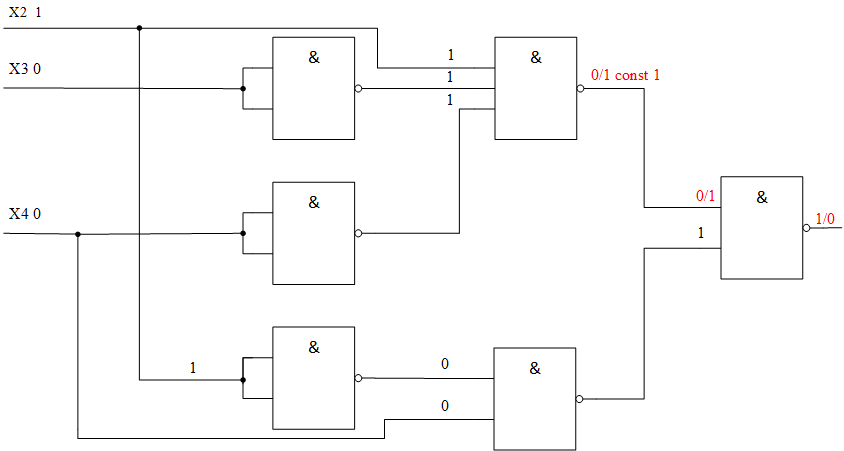


Рисунок 5.14 – Построение теста для неисправности «const 1 на выходе элемента В1» методом очувствления одномерного пути (выделен красным)

5.15 Неисправность const 0 на выходе элемента B2. Для данной неисправности найдены тестовые наборы {110, 111, 010} (см. рисунок 5.15).

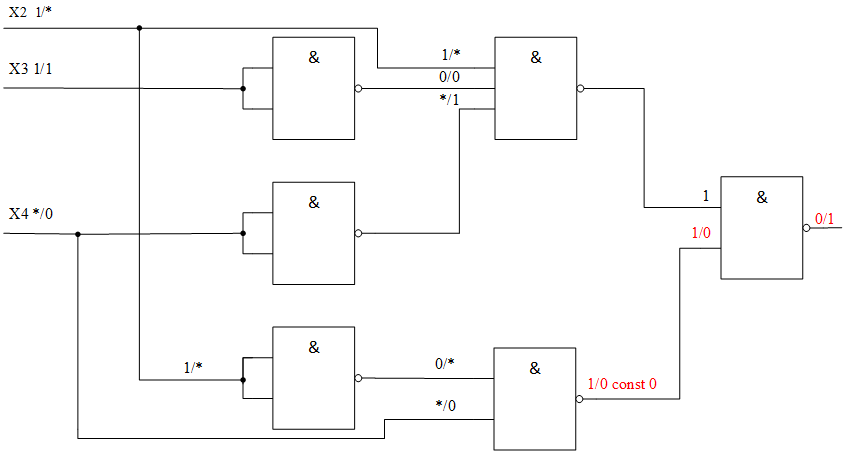


Рисунок 5.15 – Построение теста для неисправности «const 0 на выходе элемента B2» методом очувствления одномерного пути (выделен красным)

5.16 Неисправность const 1 на выходе элемента В2. Для данной неисправности найден тестовый набор {001, 011} (см. рисунок 5.16).

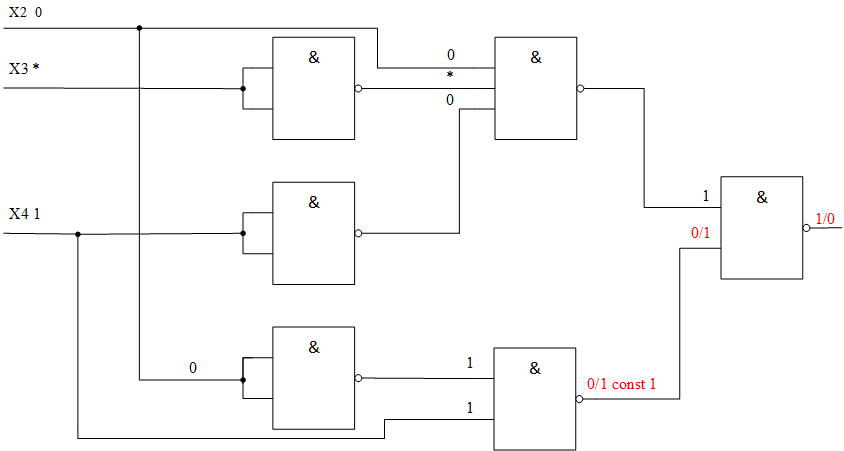


Рисунок 5.16 – Построение теста для неисправности «const 1 на выходе элемента В1» методом очувствления одномерного пути (выделен красным)

5.17 Неисправность const 0 на выходе элемента С1. Для данной неисправности найдены тестовые наборы {100, 011, 001} (см. рисунок 5.17).

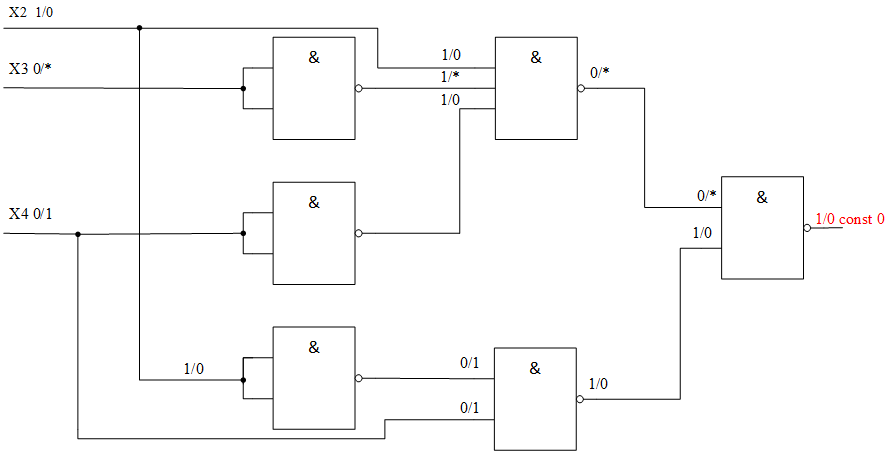


Рисунок 5.17 – Построение теста для неисправности «const 0 на выходе элемента С1» методом очувствления одномерного пути (выделен красным)

5.18 Неисправность const 1 на выходе элемента С1. Для данной неисправности найден тестовый набор {110, 111, 010, 110} (см. рисунок 5.18).

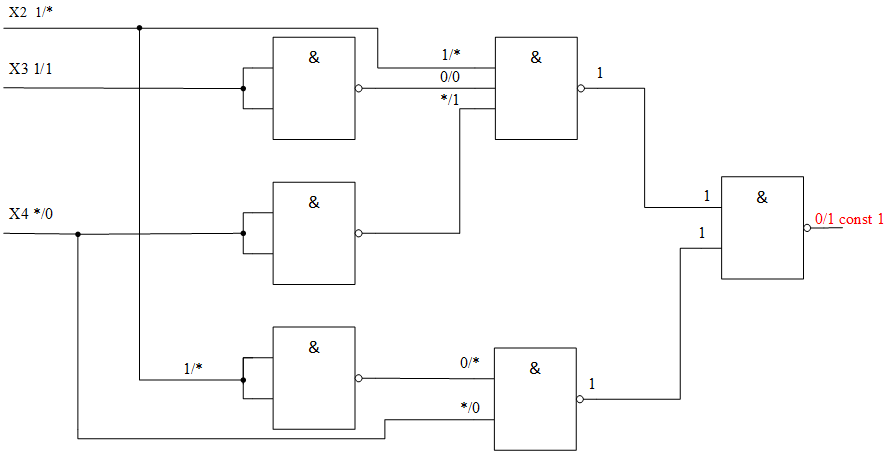


Рисунок 5.18 – Построение теста для неисправности «const 1 на выходе элемента С1» методом очувствления одномерного пути (выделен красным)

**6 Формируем таблицу функций неисправностей (таблица 2).**

Решаем задачу нахождения минимального строкового покрытия.

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| x1x2x3 | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 | 10 | 11 | 12 | 13 | 14 | 15 | 16 | 17 | 18 |
| 000 |  | 1 |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| 001 |  |  |  |  |  |  |  |  |  |  | 1 |  |  |  |  | 1 | 1 |  |
| 010 |  |  |  |  |  |  |  |  |  |  |  |  | 1 |  | 1 |  |  | 1 |
| 011 |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  | 1 | 1 |  |
| 100 | 1 |  |  | 1 |  | 1 | 1 |  | 1 |  |  |  |  | 1 |  |  | 1 |  |
| 101 |  |  |  |  | 1 |  |  |  |  | 1 |  | 1 |  |  |  |  |  |  |
| 110 |  |  | 1 |  |  |  |  | 1 |  |  |  |  | 1 |  | 1 |  |  | 1 |
| 111 |  |  |  |  |  |  |  |  |  |  |  |  | 1 |  | 1 |  |  | 1 |

Таблица 2- Таблица функций неисправностей (столбцы-неисправности константного типа, строки – тестовые наборы)

**7 Тестовая последовательность {000, 001, 100, 101, 110}**

**8 Описание структурной схемы в программной системе VLSI-SIM**

circuit KESSO\_L1;

inputs X2(1), X3(1), X4(1);

outputs C1(1);

GATES

A1 'NAND'(1) X3(1);

A2 'NAND'(1) X4(1);

A3 'NAND'(1) X2(1);

B1 'NAND'(1) X2(1), A1(1), A2(1);

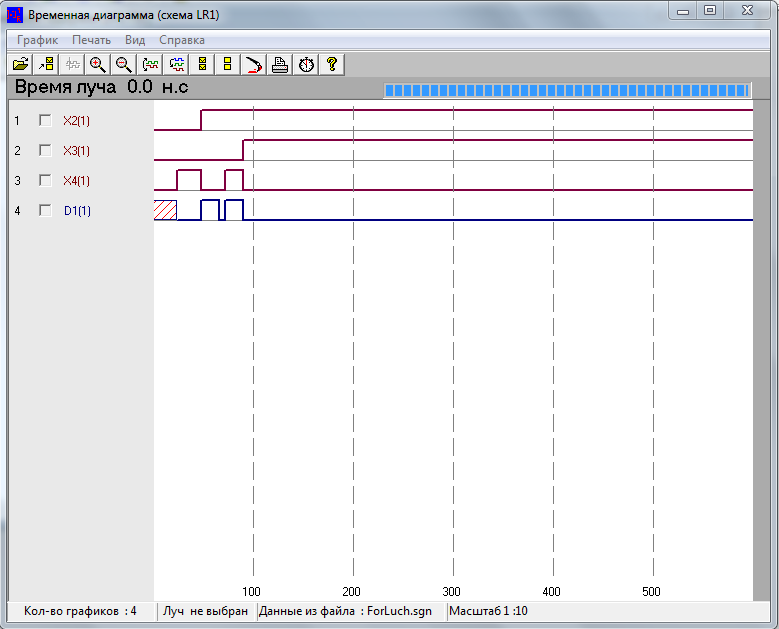
B2 'NAND'(1) A3(1), X4(1);

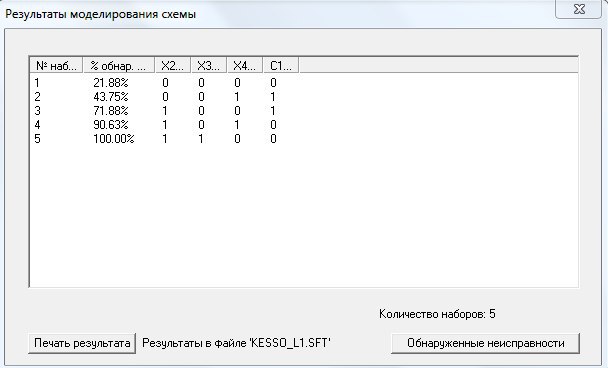
C1 'NAND'(1) B1(1), B2(1);

ENDGATES

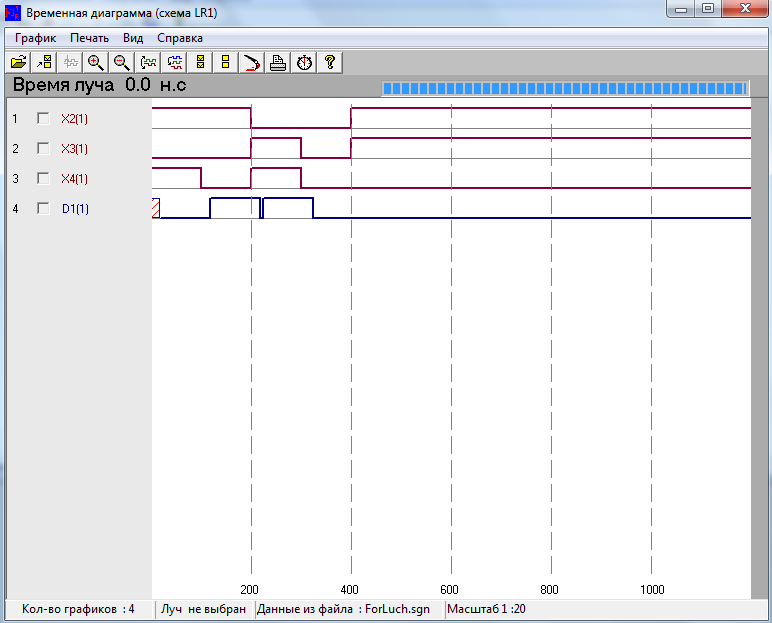
END

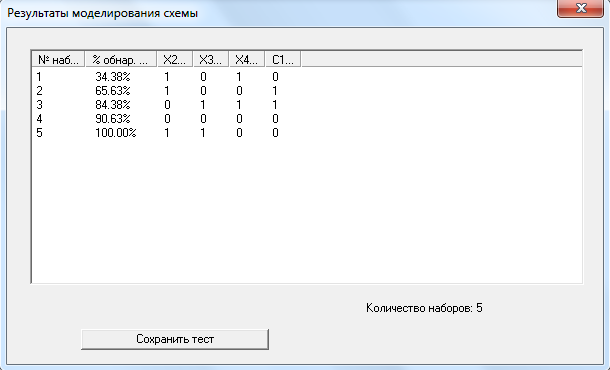
**9 Результаты моделирования в программной системе VLSI-SIM. Тест разработчика.**

****

****

**10 Генерация теста случайным образом**

****

****

**11 Описание структурной схемы, реализованной в базисе Вебба, в программной системе VLSI-SIM**

circuit LR1;

inputs X2(1), X3(1), X4(1);

outputs C1(1);

GATES

A1 'NOR'(1) X2(1);

A2 'NOR'(1) X3(1);

A3 'NOR'(1) X4(1);

B1 'NOR'(1) A1(1),A2(1),A3(1);

B2 'NOR'(1) A1(1),X4(1);

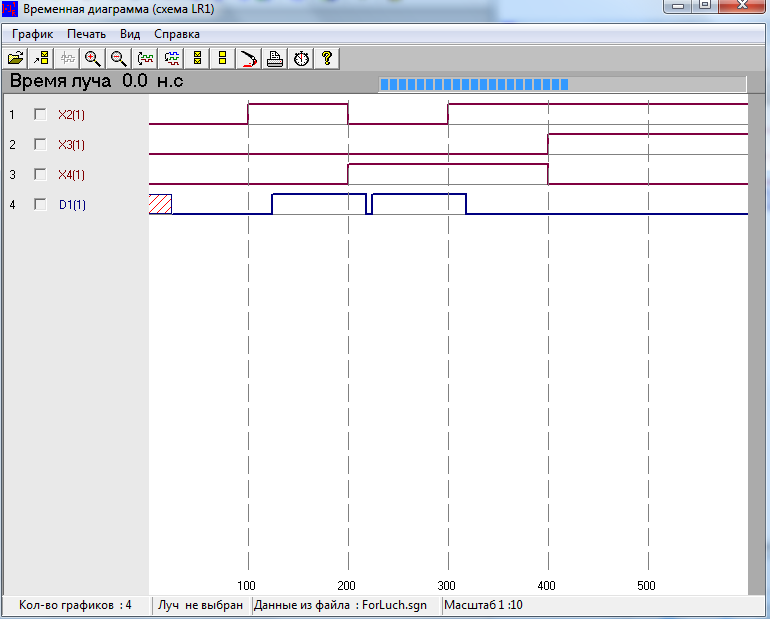
C1 'NOR'(1) B1(1),B2(1);

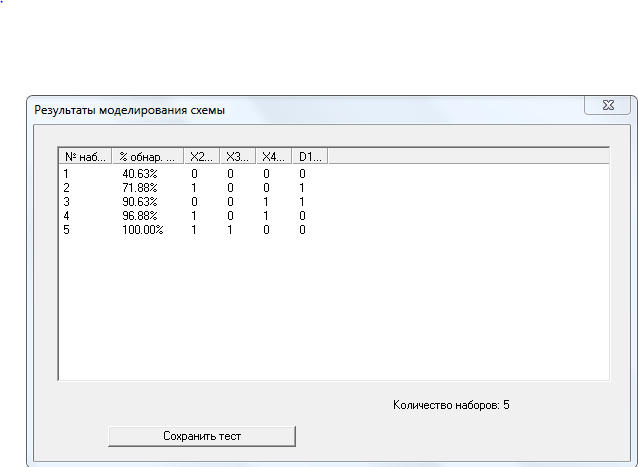
D1 'NOR'(1) C1(1);

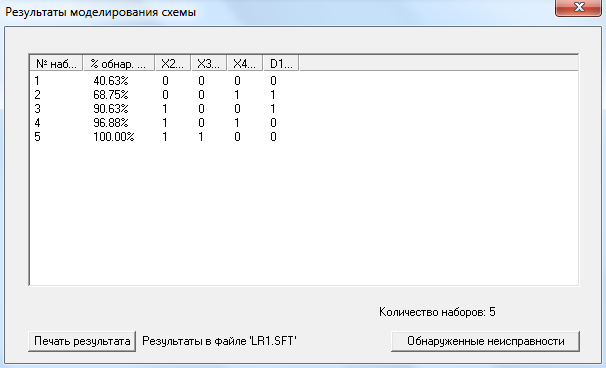
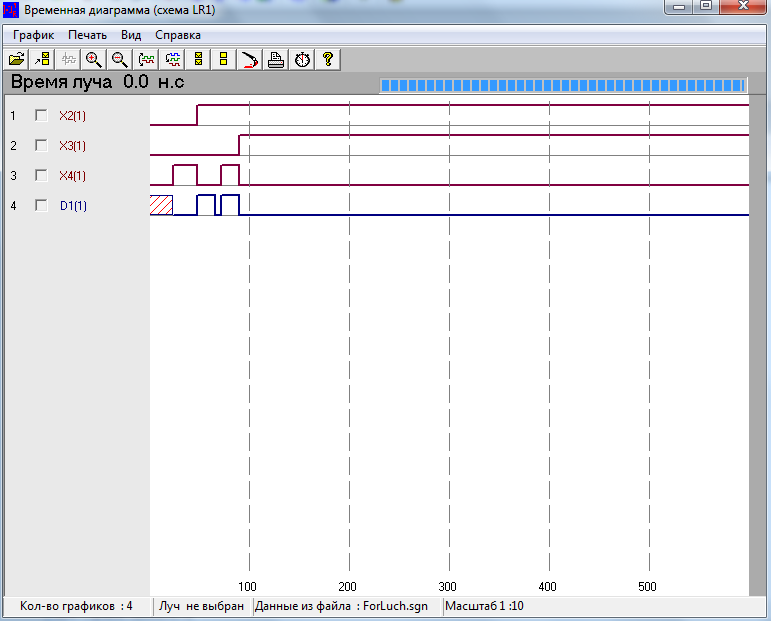
ENDGATES

END

**12 Моделирование схемы. Генерация случайного теста.**

****

****

**13 Моделирование схемы. Тест разработчика.**

**13 Сравнение результатов моделирования**

Результаты динамического моделирования схем в разных технологических базисах в данном случае совпали.

**ВЫВОДЫ:**

**Метод очувствления одномерного пути обеспечил построение теста контроля со 100 % покрытием неисправностей константного типа, что подтверждено программной генерацией теста и анализом полноты теста в системе VLSI-SIM.**