

Embedded Systems 1 - Dokumentation

Kevin Fritz

8. April 2017, Aalen



Inhaltsverzeichnis

Einleitung	3
1 Getting Started	4
1.1 Aufgabenstellung	4
1.2 Lösung	4
2 Rechenleistung	10
2.1 Aufgabenstellung	10
2.2 Lösung	10
3 IO-Bibliothek	15
3.1 Aufgabenstellung	15
3.2 Lösung	15
4 Mitschrift aus Vorlesung	17
4.1 Vorlesung 04.04.2017 - IO-Bibliothek	17
4.2 Vorlesung 04.04.2017 - Thema fehlt	17
Anhang	18

Einleitung

Einleitung muss noch verfasst werden.

1 Getting Started

1.1 Aufgabenstellung

1. Nehmen Sie das Programm „HelloWorld2“ in Betrieb.
2. Entfernen Sie die Verzögerungsfunktion und messen Sie die Frequenz, mit der die LED angesteuert wird. Überprüfen Sie das Ergebnis durch Analyse des generierten Assembler-Codes. Wie groß ist die Rechenleistung in MIPS?
3. Erhöhen Sie die CPU-Frequenz auf den maximal möglichen Wert. Weisen Sie durch eine Messung nach, dass die CPU-Frequenz tatsächlich erhöht wurde. Wie groß ist die Rechenleistung in MIPS?

1.2 Lösung

1. Programm „HelloWorld2“ in Betrieb nehmen. Der Programmcode ist in Listing 1 zu sehen.
2. Die Verzögerungsfunktion wurde auskommentiert. Der Oszi-Aufnahme aus Abbildung 1 kann entnommen werden, dass die Zeitdauer um einen Port ein- bzw. auszuschalten jeweils ungefähr $5,75\mu s$ beträgt. Daraus ergibt sich eine Frequenz von $f = \frac{1}{T} = \frac{1}{5,75\mu s} \approx 174kHz$. Aus Listing 2 geht hervor, dass zum Toggeln der LED 16 Assemblerbefehle benötigt werden.

$$MIPS = \frac{16}{5,75\mu s} * 10^{-6} \approx 2,783MIPS \quad (1)$$

Die Einheit MIPS gibt an, wie viele Maschinenbefehle (Instruktionen) ein Mikroprozessor pro Sekunde ausführen kann. 1 MIPS bedeutet, er kann eine Million Maschinenbefehle pro Sekunde ausführen. MIPS ist eine ungenaue Einheit, da verschiedene Assemblerbefehle verschieden viel Zeit benötigen.

3. Um die CPU-Frequenz auf den Maximalen Wert zu erhöhen wird die auf dem Board verbaute PLL verwendet. Die Parameter zur Konfiguration der PLL sind dem Datenblatt (Abbildung 2) zu entnehmen. Der Wertebereich der PLL Parameter kann Abbildung 3 entnommen werden. Die Parameter wurden (mit einem Excel Sheet, Abbildung 4) so ausgelegt, dass sich eine Taktfrequenz F_{OSC} von $140MHz$ ergibt. Aus dem Oszillator Modul (online zu finden bei mikrochip) kann eine Code-Sequenz entnommen werden wie die jeweiligen PLL-Parameter zu setzen sind. Der Ausschnitt aus dem Datenblatt wurde für unsere Zwecke angepasst (Listing 3). Nach Konfigurieren der PLL wurde wieder die Zeitdauer zum toggeln der LED gemessen ($302ns$ für 16 Assembler-Befehle), hieraus ergibt sich eine Rechenleistung von:

$$MIPS = \frac{16}{302ns} * 10^{-6} \approx 52,980MIPS \quad (2)$$

Setzt man die ausgerechneten MIPS ins Verhältnis, kommt man zu dem Entschluss, dass die gemessenen Werte plausibel sind, da: $2,783 * \frac{140}{7,37} \approx 52,867$.

```

1 // Check for Project Settings
2 #ifndef __dsPIC33EP512MU810__
3 #error "Wrong Controller"
4 #endif
5 #include <xc.h> //Include appropriate controller specific
   headers
6 #include <stdint.h> //Standard typedefs
7 // Oscillator Configuration
8 _FOSCSEL(FNOSC_FRC); //Initial Oscillator: Internal Fast RC
9 _FOSC(POSCMD_NONE); //Primary Oscillator disabled (not used)
10
11 /* Substitute for stdlib.h */
12 #define EXIT_SUCCESS 0
13 #define EXIT_FAILURE 1
14
15 /* Hardware */
16 #define _LED200 LATBbits.LATB8
17
18 void delay_ms(uint16_t u16milliseconds){
19     uint16_t ui16_i=0;
20     while(u16milliseconds){
21         for (ui16_i=0;ui16_i<331;ui16_i++){//1 ms delay
22             __asm__ volatile("nop \n\t"
23                             "nop \n\t"
24                             "nop \n\t");
25         }//for
26         u16milliseconds--;
27     }//while
28 }
29 int main() {
30     /* Port Configurations */ // DS70616G-page 209
31     // ODCB (open drain config) unimplemented (DS70616G, Table 4-56)
32     ANSELBbits.ANSB8=0; //Digital I/O
33     CNENBbits.CNIEB8=0; //Disable change notification interrupt
34     CNPUBbits.CNPUB8=0; //Disable weak pullup
35     CNPDBbits.CNPDB8=0; //Disable weak pulldown
36     TRISBbits.TRISB8=0; //Pin B8: Digital Output
37     LATBbits.LATB8=0; //Pin B8: Low
38     /* Endless Loop */
39     while(1){
40         /* LATBbits.LATB8 = !(LATBbits.LATB8); //Toggle Pin B8 */
41         _LED200=!_LED200; //Toggle LED
42         delay_ms(500);
43     }//while
44     return (EXIT_SUCCESS); //never reached
45 } //main()

```

Listing 1: Quellcode HelloWorld2

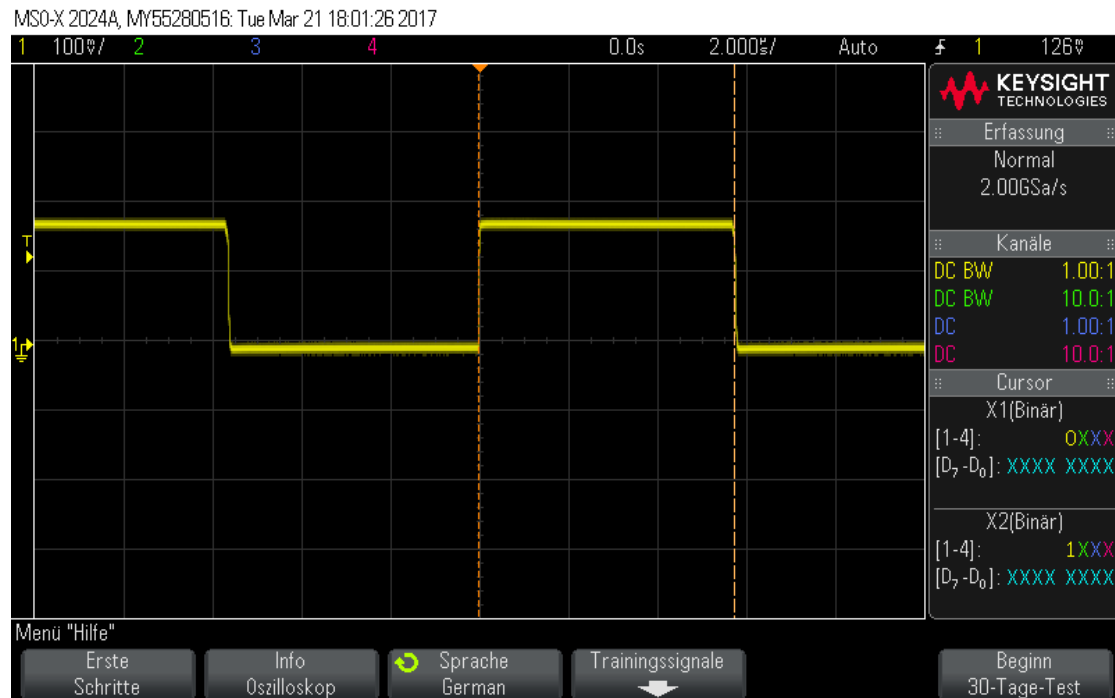


Abbildung 1: Ansteuerungsfrequenz der LED

```

1 //while(1){
2 // _LED200=!_LED200; //Toggle LED
3 00033E 8070A1 MOV LATB, W1
4 000340 201000 MOV #0x100, W0
5 000342 608000 AND W1, W0, W0
6 000344 A7F000 BTSC W0, #15
7 000346 EA0000 NEG W0, W0
8 000348 E90000 DEC W0, W0
9 00034A DE004F LSR W0, #15, W0
10 00034C 784000 MOV.B W0, W0
11 00034E FB8000 ZE W0, W0
12 000350 600061 AND W0, #0x1, W0
13 000352 DD0048 SL W0, #8, W0
14 000354 8070A1 MOV LATB, W1
15 000356 A18001 BCLR W1, #8
16 000358 700001 IOR W0, W1, W0
17 00035A 8870A0 MOV W0, LATB
18 //} //while
19 00035C 37FFF0 BRA 0x33E
20 //return (EXIT_SUCCESS); //never reached
21 //} //main()

```

Listing 2: Assembler Befehle zum toggeln

```

1 // Select Internal FRC at POR
2 _FOSCSEL(FNOSC_PRIPLL); //Initial Oscillator: Primary Oscillator
   (XT, HS, EC) with PLL
3 _FOSC(POSCMD_HS); //HS Crystal Oscillator Mode
4
5 int main()
6 {
7 // Configure PLL prescaler, PLL postscaler, PLL divisor
8 PLLFBD=455; // PLLDIV
9 CLKDIVbits.PLLPOST=2;
10 CLKDIVbits.PLLPRE=2;
11
12 // Wait for PLL to lock
13 while (OSCCONbits.LOCK!= 1);
14
15
16 while(1)
17 {
18 //endless loop
19 }
20
21 return 1; //never reached
22 }

```

Listing 3: Code Example for Using PLL with 7.37 MHz Internal FRC

9.1 CPU Clocking System

The dsPIC33EPXXX(GP/MC/MU)806/810/814 and PIC24EPXXX(GP/GU)810/814 family of devices provides seven system clock options:

- Fast RC (FRC) Oscillator
- FRC Oscillator with Phase-Locked Loop (PLL)
- Primary (XT, HS or EC) Oscillator
- Primary Oscillator with PLL
- Secondary (LP) Oscillator
- Low-Power RC (LPRC) Oscillator
- FRC Oscillator with postscaler

Instruction execution speed or device operating frequency, F_{CY} , is given by [Equation 9-1](#).

EQUATION 9-1: DEVICE OPERATING FREQUENCY

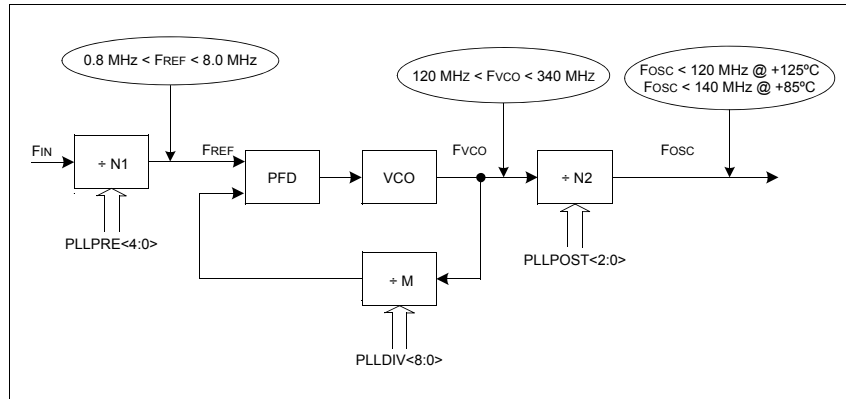
$$F_{CY} = F_{OSC}/2$$

[Figure 9-2](#) is a block diagram of the PLL module.

[Equation 9-2](#) provides the relation between input frequency (F_{IN}) and output frequency (F_{OSC}).

[Equation 9-3](#) provides the relation between input frequency (F_{IN}) and VCO frequency (F_{VCO}).

FIGURE 9-2: PLL BLOCK DIAGRAM



EQUATION 9-2: F_{OSC} CALCULATION

$$F_{OSC} = F_{IN} \times \left(\frac{M}{N1 \times N2} \right) = F_{IN} \times \left(\frac{(PLLDIV + 2)}{(PLLPRE + 2) \times 2(PLLPOST + 1)} \right)$$

Where,

$$N1 = PLLPRE + 2$$

$$N2 = 2 \times (PLLPOST + 1)$$

$$M = PLLDIV + 2$$

EQUATION 9-3: F_{VCO} CALCULATION

$$F_{VCO} = F_{IN} \times \left(\frac{M}{N1} \right) = F_{IN} \times \left(\frac{(PLLDIV + 2)}{(PLLPRE + 2)} \right)$$

PLLPOST<1:0>: PLL VCO Output Divider Select bits (also denoted as 'N2', PLL postscaler)

11 = Output divided by 8

10 = Reserved

01 = Output divided by 4 (default)

00 = Output divided by 2

Unimplemented: Read as '0'

PLLPRE<4:0>: PLL Phase Detector Input Divider Select bits (also denoted as 'N1', PLL prescaler)

11111 = Input divided by 33

•
•
•

00001 = Input divided by 3

00000 = Input divided by 2 (default)

PLLDIV<8:0>: PLL Feedback Divisor bits (also denoted as 'M', PLL multiplier)

111111111 = 513

•
•
•

000110000 = 50 (default)

•
•
•

000000010 = 4

000000001 = 3

000000000 = 2

Abbildung 3: Wertebereich der PLL Parameter

B8						=B2*(B4+2)/((B5+2)*2*(B6+1))	
	A	B	C	D	E		
1			Einheit	Wertebereich			
2	FIN	7,37	[MHz]				
3							
4	PLLDIV	455		2...513			
5	PLLPRE	2		2...33			
6	PLLPOST	2		2;4;8			
7							
8	FOSC	140,337083	[MHz]				

Abbildung 4: PLL Parameter Excel

2 Rechenleistung

2.1 Aufgabenstellung

1. Ermitteln Sie die durchschnittliche Laufzeit einschließlich Streuung arithmetischer Grundoperationen für verschiedene vom XC-16-Compiler unterstützten Datentypen. Wie erklären Sie die Unterschiede?
2. Berechnen Sie die ersten 10 Primzahlen, die größer als 1.000.000 (1E6) sind. Implementieren Sie denselben Algorithmus auf einem PC und vergleichen Sie die Rechenzeiten.

2.2 Lösung

1. Der Programmcode wird so umgeändert wie in Listing 4 zu sehen. Zuerst wird mit dem Oszi nur die Zeit gemessen wie lange eine LED aus ist (ohne Rechenoperation, 29,1ns). Anschließend kann man mit dem Oszi messen wie lange eine Grundoperation (mit Zufallszahlen) inklusiv LED ein/ausschalten benötigt. Die folgende Auflistung beinhaltet nur die Zeitdauer für die jeweilige Rechenoperation (ohne LED ein/aus).

Datentyp	Operation	Zeitdauer		Datentyp	Operation	Zeitdauer
uint8_t	+	43,7 ns		int8_t	+	57,4 ns
	-	58,1 ns			-	57,4 ns
	*	72,1 ns			*	71,9 ns
	/	72,5 ns			/	343,9 ns
uint16_t	+	43,4 ns		int16_t	+	43,3 ns
	-	43,5 ns			-	43,4 ns
	*	86,2 ns			*	87,4 ns
	/	330,9 ns			/	329,9 ns
uint32_t	+	115,4 ns		int32_t	+	142,9 ns
	-	114,9 ns			-	112,9 ns
	*	245,9 ns			*	230,9 ns
	/	7,559 us			/	7,95 us
uint64_t	+			int64_t	+	254,9 ns
	-				-	226,9 ns
	*				*	1,5 us
	/				/	131 us
float	+			long double	+	
	-				-	
	*				*	
	/				/	

- Der geforderte Algorithmus ist in Listing 5 abgebildet. Bei dem verfügbaren Computer (Intel Core i7 2.6GHz, 16GB RAM, 64Bit Windows 10) ergab sich eine Laufzeit von ungefähr $5\mu s$. (Gemessen mit CodeBlocks, $50s$ für 10^7 Durchläufe)

Die Laufzeit des selben Programms (angepasst auf die Hardware) benötigte auf dem Mikrocontroller Board $47,8ms$. Der Code hierzu ist in Listing 6 abgebildet.

Damit ist der Computer ca 10.000 mal schneller als der μC . ($\frac{47,8ms}{5\mu s} = 9560$, Abbildung 5).

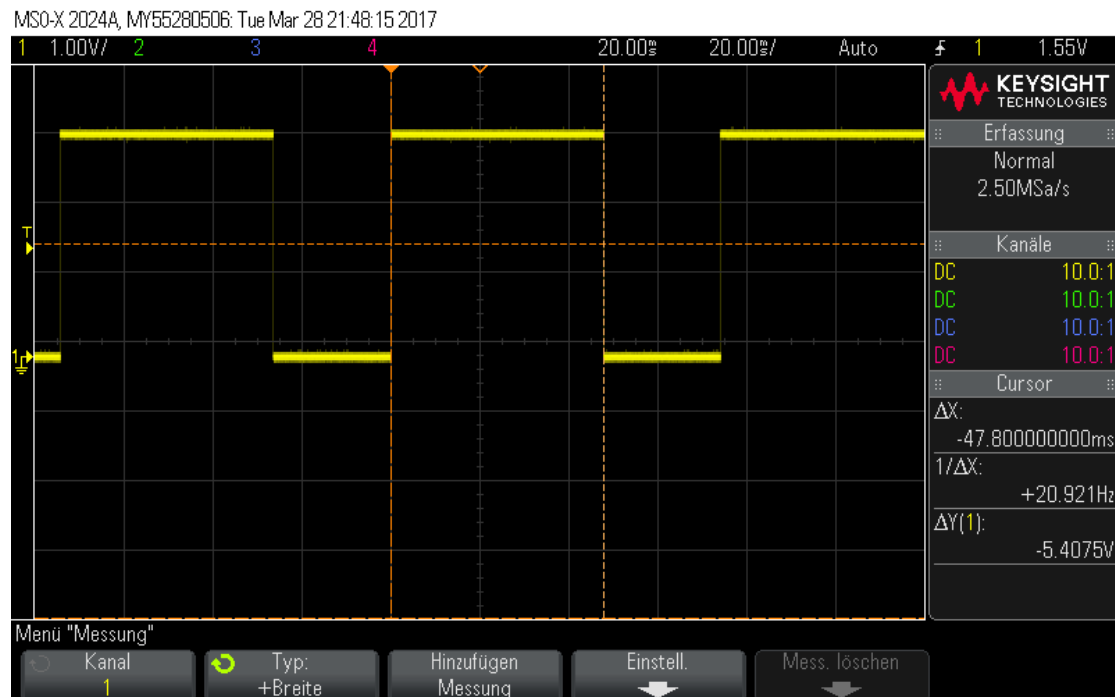


Abbildung 5: Laufzeit der Primzahlenberechnung

```

1 /* Endless Loop */
2 while(1){
3   _LED200=0;
4   ui8Var1 *= ui8Var2;
5   _LED200=1;
6 }//while

```

Listing 4: Bestimmen der Rechenleistung

```

1 #include<stdint.h>
2 #include<stdlib.h>
3 #include<math.h>
4
5 uint8_t isPrim(uint32_t ui32Number);
6
7 int main()
8 {
9     uint32_t ui32Number= 1e6; //start value
10    uint16_t ui8PrimeCounter=0; //counts the number of
        calculated prime numbers
11    const uint16_t ui8PrimMax=100;
12
13    for(; ui8PrimeCounter<ui8PrimMax; ui32Number++)
14        if(isPrim(ui32Number)) //check if the number is
            prime
15        {
16            //printf("%d\t%d\n",ui8PrimeCounter,ui32Number);
17            ui8PrimeCounter++; //increase PrimeCounter, if
                the number is prime
18        }
19    return 0;
20 }
21 uint8_t isPrim(uint32_t ui32Number){
22     uint32_t ui32Divider;
23     uint32_t ui32SqrtNumber =((uint32_t)
        sqrt((double)(ui32Number)))+1;
24     for(ui32Divider=2; ui32Divider<ui32SqrtNumber;
        ui32Divider++)
25     {
26         if((ui32Number%ui32Divider) == 0)
27         {
28             return 0; //uiNumber32 isn't a prime
                number
29         }
30     }
31     return 1; //ui32Number is a Prime Number
32 }

```

Listing 5: Algorithmus zur Berechnung der ersten 100 Primzahlen größer als 1E6

```

1  int main() {      //scope_25 47,8ms
2
3      PLLFBD = 418;
4      CLKDIVbits.PLLPOST = 2;
5      CLKDIVbits.PLLPRE = 2;
6
7      /* Port Configurations */
8      // DS70616G-page 209
9      // ODCB (open drain config) unimplemented (DS70616G,
10     Table 4-56)
11     ANSELBbits.ANSB8=0;      //Digital I/O
12     CNENBbits.CNIEB8=0;      //Disable change notification
13     interrupt
14     CNPUBbits.CNPUB8=0;      //Disable weak pullup
15     CNPDBbits.CNPDB8=0;      //Disable weak pulldown
16     TRISBbits.TRISB8=0;      //Pin B8: Digital Output
17     LATBbits.LATB8=0;        //Pin B8: Low
18     _LED200 = 1;
19     //uint32_t      ui32Var1=2;
20     //uint32_t      ui32Var2=2;
21     //uint32_t      ui32Var3=2;
22     while (OSCCONbits.LOCK!= 1);
23     /* Endless Loop */
24
25     uint32_t ui32Number= 1000000;      //start value
26     uint16_t ui8PrimeCounter=0;        //counts the number of
27     calculated prime numbers
28     const uint16_t ui8PrimMax=10;
29
30     while(1){
31
32         _LED200=1;      //hard on/off 28,5ns  scope_15
33
34         ui32Number= 1000000;      //start value
35         ui8PrimeCounter=0;        //counts the number of
36         calculated prime numbers
37         //ui8PrimMax=10;
38
39         for(; ui8PrimeCounter<ui8PrimMax; ui32Number++)
40             if(isPrim(ui32Number)) //check if the number is
41                 prime
42             {
43                 //printf("%d\t%d\n",ui8PrimeCounter,ui32Number);
44                 ui8PrimeCounter++; //increase
45                 PrimeCounter, if the number is prime
46             }
47
48         _LED200=0;
49         delay_ms(500);

```

```

44
45     } //while
46
47     return (EXIT_SUCCESS); //never reached
48 } //main()
49
50 uint8_t isPrim(uint32_t ui32Number){
51
52     if(ui32Number==0 || ui32Number==1)
53     return 0;
54
55
56     if((ui32Number%2)==0)
57     {
58         if(ui32Number==2)
59         {
60             return 1;
61         }
62         else
63         {
64             return 0;
65         }
66     }
67     uint32_t ui32Divider;
68     uint32_t ui32SqrtNumber =((uint32_t) sqrt((long
69         double)(ui32Number)))+1;
70
71     for(ui32Divider=3; ui32Divider<ui32SqrtNumber;
72         ui32Divider+=2)
73     {
74         if((ui32Number%ui32Divider) == 0) //check if
75             ui32Divider is a in whole divider of ui32Number
76         {
77             return 0; //uiNumber32 isn't a prime
78             number
79         }
80     }
81     return 1; //ui32Number is a Prime Number
82 }

```

Listing 6: Algorithmus zur Berechnung der ersten 100 Primzahlen größer als 1E6 auf dem uC

3 IO-Bibliothek

3.1 Aufgabenstellung

Die populäre Arduino-Plattform (<https://www.arduino.cc/en/Reference/>) kapselt die Pinkonfiguration und -ansteuerung mit folgenden Funktionen:

- `pinMode()`
- `digitalRead()`
- `digitalWrite()`

Übertragen Sie dieses Konzept auf das EDA-Board. Anwendungsbeispiele:

- `pinMode(SW1, INPUT_PULLUP)`

soll den Pin, an den SW1 angeschlossen ist, als digitalen Eingang konfigurieren und den Pullup-Widerstand einschalten.

- `digitalWrite(LED203, HIGH)`

soll an dem Pin, an den LED203 angeschlossen ist, einen High-Pegel ausgeben. Verwenden Sie die Bezeichner aus dem Schaltplan. Modularisieren Sie Ihre Software, verwenden Sie dazu die Dateinamen *edaPIC33Hardware.h* und *edaPIC33Hardware.c*.

Dokumentieren Sie die Funktionen mit Doxygen.

Messen Sie die Zeit, die zur Ansteuerung eines Ausgangspins mit den IO-Bibliotheksfunktionen notwendig ist und vergleichen Sie diese mit einem direkten Schreiben in die entsprechenden Hardwareregister.

3.2 Lösung

Alle Device-Pins (ausgenommen VDD, VSS, MCLR and OSC1/CLKI) sind aufgeteilt auf die Ports für Peripheriegeräte und parallel I/O Ports. Alle I/O Ports sind Schmitt-Trigger Input (verbesserte Störungsunempfindlichkeit / Rauschempfindlichkeit).

Alle Port Pins besitzen acht Register, durch diese Register lässt sich der I/O Port wie in Tabelle 1 dargestellt konfigurieren. Die Register Maps sind in Abbildung 6-12 dargestellt.

Ein Beispiel wie auf die einzelnen Register Bits zugegriffen werden kann und wie ein Port konfiguriert werden kann ist in Listing 7 zu sehen.

Die relevanten Auszüge aus dem Datenblatt sind in den Abbildungen 13-15 abgebildet.

Es wurde die Bibliothek mit den Dateien *edaPIC33Hardware.h* und *edaPIC33Hardware.c* erstellt. Die Funktion wurde mit Doxygen dokumentiert (TODO Anhang...).

Register Bit	Function
TRISx	determines whether the pin is an input or an output 0:=output, 1:=input default: all port pins are defined as inputs after a reset
PORTx	read reads the port, write writes the latch
LATx	read reads the latch, write writes the latch
ODCx	configures pin for digital or open-drain output 0:=digital output, 1:=open drain output
CNENx	enables change notification (CN) interrupts 0:=interrupts disabled, 1:=interrupts enabled
CNPUx	enables weak pullup 0:=pullup disabled, 1:=pullup enabled
CNPDx	enables weak pulldown 0:=pulldown disabled, 1:=pulldown enabled
ANSELx	controls the operation of the analog port pins 0:=port operates as digital I/O port 1:=port operates as analog I/O port
note	Any bit and its associated data and control registers that are not valid for a particular device is disabled. This means the corresponding LATx and TRISx registers and the port pin are read as zeros.
note	The open-drain feature allows the generation of outputs higher than VDD (e.g., 5V on a 5V tolerant pin) by using external pull-up resistors. The maximum open-drain voltage allowed is the same as the maximum VIH specification for that pin.
note	Pull-ups and pull-downs on change notification (CN) pins should be disabled when the port pin is configured as a digital output.

Tabelle 1: Konfigurationsmöglichkeiten der I/O Ports

```

1 //configure RB8 as digit input with pullup
2 TRISBbits.TRISB8=1;      //configure as input
3 ANSELBbits.ANSB8=0;      //configure as digital
4 CNENBbits.CNIEB8=0;      //disable change notification interrupt
5 CNPUBbits.CNPUB8=1;      //enable weak pullup
6 CNPDBbits.CNPDB8=0;      //disable weak pulldown

```

Listing 7: Konfigurieren des Ports RB8 als Digitaler Input mit Pullup Widerstand

4 Mitschrift aus Vorlesung

4.1 Vorlesung 04.04.2017 - IO-Bibliothek

- jeder uC is universell aufgebaut und muss für jeden Fall individuell konfiguriert werden
- kleine Bibliothek zum anpassen der IO-Ports ist praktisch
- Lese und Schreib Funktionalität soll realisiert werden
- Datenblatt Figure 11-1 -> Pins müssen über Treiber realisiert werden, Schmitt-Trigger ist enthalten
- Pegel um Treiber zu aktivieren? nachlesen Schaltbild könnte falsch sein
- Lesezugriff über Port, Schreibzugriff über Latch
- Erkenntnis: Lesen des Datenblattes liefert Aufschluss wie die Pins zu beschalten sind.

4.2 Vorlesung 04.04.2017 - Thema fehlt

- Stichpunkt 1
- Stichpunkt 2

Anhang

TABLE 4-55: PORTA REGISTER MAP FOR dsPIC33EPXXMU810/814 AND PIC24EPXXGU810/814 DEVICES ONLY

File Name	Addr.	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	All Resets
TRISA	0E00	TRISA15	TRISA14	—	—	—	TRISA10	TRISA9	—	TRISA7	TRISA6	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	06FF
PORTA	0E02	RA15	RA14	—	—	—	RA10	RA9	—	RA7	RA6	RA5	RA4	RA3	RA2	RA1	RA0	XXXX
LATA	0E04	LATA15	LATA14	—	—	—	LATA10	LATA9	—	LATA7	LATA6	LATA5	LATA4	LATA3	LATA2	LATA1	LATA0	XXXX
ODCA	0E06	ODCA15	ODCA14	—	—	—	—	—	—	—	—	ODCA5	ODCA4	ODCA3	ODCA2	ODCA1	ODCA0	0000
CNENA	0E08	CNIEA15	CNIEA14	—	—	—	CNIEA10	CNIEA9	—	CNIEA7	CNIEA6	CNIEA5	CNIEA4	CNIEA3	CNIEA2	CNIEA1	CNIEA0	0000
CNPUA	0E0A	CNPUA15	CNPUA14	—	—	—	CNPUA10	CNPUA9	—	CNPUA7	CNPUA6	CNPUA5	CNPUA4	CNPUA3	CNPUA2	CNPUA1	CNPUA0	0000
CNPDA	0E0C	CNPDA15	CNPDA14	—	—	—	CNPDA10	CNPDA9	—	CNPDA7	CNPDA6	CNPDA5	CNPDA4	CNPDA3	CNPDA2	CNPDA1	CNPDA0	0000
ANSELA	0E0E	—	—	—	—	—	ANSA10	ANSA9	—	ANSA7	ANSA6	—	—	—	—	—	—	06C0

Legend: x = unknown value on Reset, — = unimplemented, read as '0'. Reset values are shown in hexadecimal.

Abbildung 6: PORTA Register Map

TABLE 4-56: PORTB REGISTER MAP

File Name	Addr.	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	All Resets
TRISB	0E10	TRISB15	TRISB14	TRISB13	TRISB12	TRISB11	TRISB10	TRISB9	TRISB8	TRISB7	TRISB6	TRISB5	TRISB4	TRISB3	TRISB2	TRISB1	TRISB0	FFFF
PORTB	0E12	RB15	RB14	RB13	RB12	RB11	RB10	RB9	RB8	RB7	RB6	RB5	RB4	RB3	RB2	RB1	RB0	XXXX
LATB	0E14	LATB15	LATB14	LATB13	LATB12	LATB11	LATB10	LATB9	LATB8	LATB7	LATB6	LATB5	LATB4	LATB3	LATB2	LATB1	LATB0	XXXX
ODCB	0E16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000
CNENB	0E18	CNIEB15	CNIEB14	CNIEB13	CNIEB12	CNIEB11	CNIEB10	CNIEB9	CNIEB8	CNIEB7	CNIEB6	CNIEB5	CNIEB4	CNIEB3	CNIEB2	CNIEB1	CNIEB0	0000
CNPUB	0E1A	CNPUB15	CNPUB14	CNPUB13	CNPUB12	CNPUB11	CNPUB10	CNPUB9	CNPUB8	CNPUB7	CNPUB6	CNPUB5	CNPUB4	CNPUB3	CNPUB2	CNPUB1	CNPUB0	0000
CNPDB	0E1C	CNPDB15	CNPDB14	CNPDB13	CNPDB12	CNPDB11	CNPDB10	CNPDB9	CNPDB8	CNPDB7	CNPDB6	CNPDB5	CNPDB4	CNPDB3	CNPDB2	CNPDB1	CNPDB0	0000
ANSELB	0E1E	ANSB15	ANSB14	ANSB13	ANSB12	ANSB11	ANSB10	ANSB9	ANSB8	ANSB7	ANSB6	ANSB5	ANSB4	ANSB3	ANSB2	ANSB1	ANSB0	FFFF

Legend: x = unknown value on Reset, — = unimplemented, read as '0'. Reset values are shown in hexadecimal.

Abbildung 7: PORTB Register Map

TABLE 4-57: PORTC REGISTER MAP FOR dsPIC33EPXXMU810/814 AND PIC24EPXXGU810/814 DEVICES ONLY

File Name	Addr.	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	All Resets
TRISC	0E20	TRISC15	TRISC14	TRISC13	TRISC12	—	—	—	—	—	—	—	TRISC4	TRISC3	TRISC2	TRISC1	—	F01E
PORTC	0E22	RC15	RC14	RC13	RC12	—	—	—	—	—	—	—	RC4	RC3	RC2	RC1	—	XXXX
LATC	0E24	LATC15	LATC14	LATC13	LATC12	—	—	—	—	—	—	—	LATC4	LATC3	LATC2	LATC1	—	XXXX
ODCC	0E26	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000
CNENC	0E28	CNIEC15	CNIEC14	CNIEC13	CNIEC12	—	—	—	—	—	—	—	CNIEC4	CNIEC3	CNIEC2	CNIEC1	—	0000
CNPUC	0E2A	CNPUC15	CNPUC14	CNPUC13	CNPUC12	—	—	—	—	—	—	—	CNPUC4	CNPUC3	CNPUC2	CNPUC1	—	0000
CNPDC	0E2C	CNPDC15	CNPDC14	CNPDC13	CNPDC12	—	—	—	—	—	—	—	CNPDC4	CNPDC3	CNPDC2	CNPDC1	—	0000
ANSELC	0E2E	—	ANSC14	ANSC13	—	—	—	—	—	—	—	—	ANSC4	ANSC3	ANSC2	ANSC1	—	601E

Legend: x = unknown value on Reset, — = unimplemented, read as '0'. Reset values are shown in hexadecimal.

Abbildung 8: PORTC Register Map

TABLE 4-59: PORTD REGISTER MAP FOR dsPIC33EPXXMU810/814 AND PIC24EPXXGU810/814 DEVICES ONLY

File Name	Addr.	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	All Resets
TRISD	0E30	TRISD15	TRISD14	TRISD13	TRISD12	TRISD11	TRISD10	TRISD9	TRISD8	TRISD7	TRISD6	TRISD5	TRISD4	TRISD3	TRISD2	TRISD1	TRISD0	FFFF
PORTD	0E32	RD15	RD14	RD13	RD12	RD11	RD10	RD9	RD8	RD7	RD6	RD5	RD4	RD3	RD2	RD1	RD0	XXXX
LATD	0E34	LATD15	LATD14	LATD13	LATD12	LATD11	LATD10	LATD9	LATD8	LATD7	LATD6	LATD5	LATD4	LATD3	LATD2	LATD1	LATD0	XXXX
ODCD	0E36	ODCD15	ODCD14	ODCD13	ODCD12	ODCD11	ODCD10	ODCD9	ODCD8	—	—	ODCD5	ODCD4	ODCD3	ODCD2	ODCD1	ODCD0	0000
CNEND	0E38	CNIED15	CNIED14	CNIED13	CNIED12	CNIED11	CNIED10	CNIED9	CNIED8	CNIED7	CNIED6	CNIED5	CNIED4	CNIED3	CNIED2	CNIED1	CNIED0	0000
CNPUD	0E3A	CNPUD15	CNPUD14	CNPUD13	CNPUD12	CNPUD11	CNPUD10	CNPUD9	CNPUD8	CNPUD7	CNPUD6	CNPUD5	CNPUD4	CNPUD3	CNPUD2	CNPUD1	CNPUD0	0000
CNPDD	0E3C	CNPDD15	CNPDD14	CNPDD13	CNPDD12	CNPDD11	CNPDD10	CNPDD9	CNPDD8	CNPDD7	CNPDD6	CNPDD5	CNPDD4	CNPDD3	CNPDD2	CNPDD1	CNPDD0	0000
ANSELD	0E3E	—	—	—	—	—	—	—	—	ANSD7	ANSD6	—	—	—	—	—	—	00C0

Legend: x = unknown value on Reset, — = unimplemented, read as '0'. Reset values are shown in hexadecimal.

Abbildung 9: PORTD Register Map

TABLE 4-61: PORTE REGISTER MAP FOR dsPIC33EPXXMU810/814 AND PIC24EPXXGU810/814 DEVICES ONLY

File Name	Addr.	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	All Resets
TRISE	0E40	—	—	—	—	—	—	TRISE9	TRISE8	TRISE7	TRISE6	TRISE5	TRISE4	TRISE3	TRISE2	TRISE1	TRISE0	03FF
PORTE	0E42	—	—	—	—	—	—	RE9	RE8	RE7	RE6	RE5	RE4	RE3	RE2	RE1	RE0	XXXX
LATE	0E44	—	—	—	—	—	—	LATE9	LATE8	LATE7	LATE6	LATE5	LATE4	LATE3	LATE2	LATE1	LATE0	XXXX
ODCE	0E46	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000
CNENE	0E48	—	—	—	—	—	—	CNIEE9	CNIEE8	CNIEE7	CNIEE6	CNIEE5	CNIEE4	CNIEE3	CNIEE2	CNIEE1	CNIEE0	0000
CNPUE	0E4A	—	—	—	—	—	—	CNPUE9	CNPUE8	CNPUE7	CNPUE6	CNPUE5	CNPUE4	CNPUE3	CNPUE2	CNPUE1	CNPUE0	0000
CNPDE	0E4C	—	—	—	—	—	—	CNPDE9	CNPDE8	CNPDE7	CNPDE6	CNPDE5	CNPDE4	CNPDE3	CNPDE2	CNPDE1	CNPDE0	0000
ANSELE	0E4E	—	—	—	—	—	—	ANSE9	ANSE8	ANSE7	ANSE6	ANSE5	ANSE4	ANSE3	ANSE2	ANSE1	ANSE0	03FF

Legend: x = unknown value on Reset, — = unimplemented, read as '0'. Reset values are shown in hexadecimal.

Abbildung 10: PORTE Register Map

TABLE 4-63: PORTF REGISTER MAP FOR dsPIC33EPXXMU810/814 AND PIC24EPXXGU810/814 DEVICES ONLY

File Name	Addr.	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	All Resets
TRISF	0E50	—	—	TRISF13	TRISF12	—	—	—	TRISF8	—	—	TRISF5	TRISF4	TRISF3	TRISF2	TRISF1	TRISF0	313F
PORTF	0E52	—	—	RF13	RF12	—	—	—	RF8	—	—	RF5	RF4	RF3	RF2	RF1	RF0	XXXX
LATF	0E54	—	—	LATF13	LATF12	—	—	—	LATF8	—	—	LATF5	LATF4	LATF3	LATF2	LATF1	LATF0	XXXX
ODCF	0E56	—	—	ODCF13	ODCF12	—	—	—	ODCF8	—	—	ODCF5	ODCF4	ODCF3	ODCF2	ODCF1	ODCF0	0000
CNENF	0E58	—	—	CNIEF13	CNIEF12	—	—	—	CNIEF8	—	—	CNIEF5	CNIEF4	CNIEF3	CNIEF2	CNIEF1	CNIEF0	0000
CNPUF	0E5A	—	—	CNPUF13	CNPUF12	—	—	—	CNPUF8	—	—	CNPUF5	CNPUF4	CNPUF3	CNPUF2	CNPUF1	CNPUF0	0000
CNPDF	0E5C	—	—	CNPDF13	CNPDF12	—	—	—	CNPDF8	—	—	CNPDF5	CNPDF4	CNPDF3	CNPDF2	CNPDF1	CNPDF0	0000
ANSOLF	0E5E	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000

Legend: x = unknown value on Reset, — = unimplemented, read as '0'. Reset values are shown in hexadecimal.

Abbildung 11: PORTF Register Map

TABLE 4-66: PORTG REGISTER MAP FOR dsPIC33EPXXMU810/814 AND PIC24EPXXGU810/814 DEVICES ONLY

File Name	Addr.	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	All Resets
TRISG	0E60	TRISG15	TRISG14	TRISG13	TRISG12	—	—	TRISG9	TRISG8	TRISG7	TRISG6	—	—	—	—	TRISG1	TRISG0	F3C3
PORTG	0E62	RG15	RG14	RG13	RG12	—	—	RG9	RG8	RG7	RG6	—	—	RG3 ⁽¹⁾	RG2 ⁽¹⁾	RG1	RG0	XXXX
LATG	0E64	LATG15	LATG14	LATG13	LATG12	—	—	LATG9	LATG8	LATG7	LATG6	—	—	—	—	LATG1	LATG0	XXXX
ODCG	0E66	ODCG15	ODCG14	ODCG13	ODCG12	—	—	—	—	—	—	—	—	—	—	ODCG1	ODCG0	0000
CNENG	0E68	CNIEG15	CNIEG14	CNIEG13	CNIEG12	—	—	CNIEG9	CNIEG8	CNIEG7	CNIEG6	—	—	CNIEG3 ⁽¹⁾	CNIEG2 ⁽¹⁾	CNIEG1	CNIEG0	0000
CNPUG	0E6A	CNPUG15	CNPUG14	CNPUG13	CNPUG12	—	—	CNPUG9	CNPUG8	CNPUG7	CNPUG6	—	—	—	—	CNPUG1	CNPUG0	0000
CNPDG	0E6C	CNPDG15	CNPDG14	CNPDG13	CNPDG12	—	—	CNPDG9	CNPDG8	CNPDG7	CNPDG6	—	—	—	—	CNPDG1	CNPDG0	0000
ANSGLG	0E6E	—	—	—	—	—	—	ANSG9	ANSG8	ANSG7	ANSG6	—	—	—	—	—	—	03C0

Legend: x = unknown value on Reset, — = unimplemented, read as '0'. Reset values are shown in hexadecimal.

Note 1: If RG2 and RG3 are used as general purpose inputs, the V_{USB3V3} pin must be connected to V_{DD}.

Abbildung 12: PORTG Register Map

11.0 I/O PORTS

- Note 1:** This data sheet summarizes the features of the dsPIC33EPXXX(GP/MC/MU)806/810/814 and PIC24EPXXX(GP/GU)810/814 families of devices. It is not intended to be a comprehensive reference source. To complement the information in this data sheet, refer to **Section 10. "I/O Ports"** (DS70598) of the "dsPIC33E/PIC24E Family Reference Manual", which is available from the Microchip web site (www.microchip.com).
- 2:** Some registers and associated bits described in this section may not be available on all devices. Refer to **Section 4.0 "Memory Organization"** in this data sheet for device-specific register and bit information.

All of the device pins (except VDD, VSS, MCLR and OSC1/CLKI) are shared among the peripherals and the parallel I/O ports. All I/O input ports feature Schmitt Trigger inputs for improved noise immunity.

11.1 Parallel I/O (PIO) Ports

Generally, a parallel I/O port that shares a pin with a peripheral is subservient to the peripheral. The peripheral's output buffer data and control signals are provided to a pair of multiplexers. The multiplexers select whether the peripheral or the associated port has ownership of the output data and control signals of the I/O pin. The logic also prevents "loop through," in which a port's digital output can drive the input of a peripheral that shares the same pin. [Figure 11-1](#) illustrates how ports are shared with other peripherals and the associated I/O pin to which they are connected.

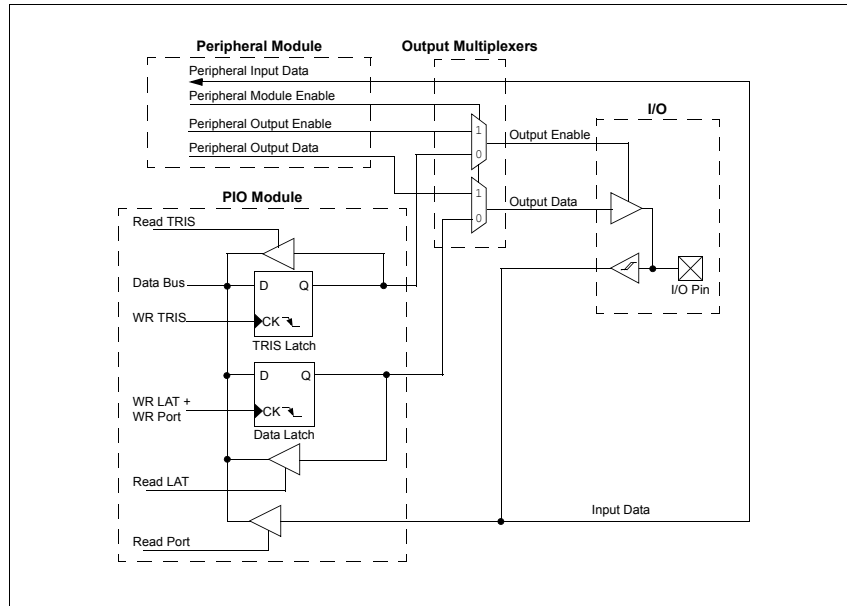
When a peripheral is enabled and the peripheral is actively driving an associated pin, the use of the pin as a general purpose output pin is disabled. The I/O pin can be read, but the output driver for the parallel port bit is disabled. If a peripheral is enabled, but the peripheral is not actively driving a pin, that pin can be driven by a port.

All port pins have eight registers directly associated with their operation as digital I/O. The Data Direction register (**TRISx**) determines whether the pin is an input or an output. If the data direction bit is a '1', then the pin is an input. All port pins are defined as inputs after a Reset. Reads from the latch (**LATx**) read the latch. Writes to the latch write the latch. Reads from the port (**PORTx**) read the port pins, while writes to the port pins write the latch.

Any bit and its associated data and control registers that are not valid for a particular device is disabled. This means the corresponding **LATx** and **TRISx** registers and the port pin are read as zeros.

When a pin is shared with another peripheral or function that is defined as an input only, it is nevertheless regarded as a dedicated port because there is no other competing source of outputs.

FIGURE 11-1: BLOCK DIAGRAM OF A TYPICAL SHARED PORT STRUCTURE



11.1.1 OPEN-DRAIN CONFIGURATION

In addition to the PORT, LAT and TRIS registers for data control, some port pins can also be individually configured for either digital or open-drain output. This is controlled by the Open-Drain Control register, **ODCx**, associated with each port. Setting any of the bits configures the corresponding pin to act as an open-drain output.

The open-drain feature allows the generation of outputs higher than VDD (e.g., 5V on a 5V tolerant pin) by using external pull-up resistors. The maximum open-drain voltage allowed is the same as the maximum V_{IH} specification for that pin.

See the “[Pin Diagrams](#)” section for the available pins and their functionality.

11.2 Configuring Analog and Digital Port Pins

The **ANSELx** register controls the operation of the analog port pins. The port pins that are to function as analog inputs or outputs must have their corresponding **ANSELx** and **TRISx** bits set. In order to use port pins for I/O functionality with digital modules, such as Timers, UARTs, etc., the corresponding **ANSELx** bit must be cleared.

The **ANSELx** register has a default value of 0xFFFF; therefore, all pins that share analog functions are analog (not digital) by default. Refer to the Pinout I/O Descriptions ([Table 1-1](#) in [Section 1.0 “Device Overview”](#)) for the complete list of analog pins.

If the **TRISx** bit is cleared (output) while the **ANSELx** bit is set, the digital output level (V_{OH} or V_{OL}) is converted by an analog peripheral, such as the ADC module or Comparator module.

When the PORT register is read, all pins configured as analog input channels are read as cleared (a low level).

Pins configured as digital inputs do not convert an analog input. Analog levels on any pin defined as a digital input (including the pins defined as Analog in [Table 1-1](#) in [Section 1.0 “Device Overview”](#)) can cause the input buffer to consume current that exceeds the device specifications.

11.2.1 I/O PORT WRITE/READ TIMING

One instruction cycle is required between a port direction change or port write operation and a read operation of the same port. Typically this instruction would be an NOP, as shown in [Example 11-1](#).

11.3 Input Change Notification

The input change notification function of the I/O ports allows the dsPIC33EPXXX(GP/MC/MU)806/810/814 and PIC24EPXXX(GP/GU)810/814 devices to generate interrupt requests to the processor in response to a Change-of-State (COS) on selected input pins. This feature can detect input Change-of-States even in Sleep mode, when the clocks are disabled. Every I/O port pin can be selected (enabled) for generating an interrupt request on a Change-of-State.

Three control registers are associated with the CN functionality of each I/O port. The **CNENx** registers contain the CN interrupt enable control bits for each of the input pins. Setting any of these bits enables a CN interrupt for the corresponding pins.

Each I/O pin also has a weak pull-up and a weak pull-down connected to it. The pull-ups act as a current source or sink source connected to the pin, and eliminate the need for external resistors when push-button or keypad devices are connected. The pull-ups and pull-downs are enabled separately using the **CNPUX** and the **CNPDx** registers, which contain the control bits for each of the pins. Setting any of the control bits enables the weak pull-ups and/or pull-downs for the corresponding pins.

Note: Pull-ups and pull-downs on change notification pins should always be disabled when the port pin is configured as a digital output.

EXAMPLE 11-1: PORT WRITE/READ EXAMPLE

```
MOV    0xFF00, W0    ; Configure PORTB<15:8>
                        ; as inputs
MOV    W0, TRISB     ; and PORTB<7:0>
                        ; as outputs
NOP                      ; Delay 1 cycle
BTSS   PORTB, #13    ; Next instruction
```