

W25Q128FV



spiFlash[®]

3V 128M位

串行閃存存儲器

雙路/四路 SPI 和 QPI

W25Q128FV



目錄

1. 一般說明.....	5
2. 特點.....	5
3. 封裝類型和引腳配置.....	6
3.1 引腳配置 SOIC / VSOP 208-mil.....	6
3.2.1 焊盤配置 WSON 6x5-mm / 8x6-mm	6
3.2.2 引腳說明 SOIC / VSOP 208 -mil ,WSON 6x5-mm / 8x6-mm	6
3.3 mm 6 引腳配置 SOIC 300 密	6
3.4 耳..... 7 引腳說明 SOIC 300-	7
3.5 mil 7 球配置 TFBGA 8x6-mm (5x5 或 6x4 球陣	7
3.6 列) 8 焊球說明 TFBGA 8x6-	8
3.7 mm 8 引腳配置 PDIP 300-	8
3.8 mil 9 引腳說明 PDIP 300-	9
3.9 mil 9	9
4. 引腳說明.....	10
4.1 片選 (/CS)	10
串行數據輸入、輸出和 IO	
4.2 (DI、DO 和 IO0 ~IO1 ~IO2 ~IO3)	10
寫入保護 (/	
4.3 WP)..... 10 4.4 保持 (/保	10
持)	
4.5 (CLK)	10
串行時鐘	
4.6 RESET)	10
復位 (/	
5. 框圖.....	11
6. 功能描述.....	12
6.1 SPI / QPI 操作.....	12
指令.....	
6.1.1 標準 SPI 指令.....	12
6.1.2 雙 SPI 指令.....	12
6.1.3 四路 SPI 指令.....	13
6.1.4 QPI 指令.....	13
6.1.5 保持功能.....	13
6.1.6 軟件復位和硬件/RESET 引腳.....	14
6.2 寫保護.....	15
6.2.1 寫保護特性.....	15
7. 狀態和配置寄存器.....	16
7.1 狀態寄存器	16
7.1.1 正在進行擦除/寫入 (忙) 僅	
狀態.....	
7.1.2 寫使能鎖存器 (WEL) 僅	
狀態.....	
7.1.3 塊保護位 (BP2 ~BP1 ~BP0) 易失性/非易失性可	
寫.....	

W25Q128FV



7.1.4 頂部/底部塊保護 (TB) 易失性/非易失性可寫.....	17	7.1.5 扇區/塊保護位 (SEC) -易失性/非易失性可寫.....
.....17 7.1.6 補碼保護 (CMP) 易失性/非易失性可寫.....	17	7.1.7 狀態寄存器保護 (SRP1、SRP0) 易失性/非易失性可寫.....
.....17 7.1.8 擦除/編程掛起狀態 (SUS) -僅狀態.....	18	
7.1.9 安全寄存器鎖定位 (LB3、LB2、LB1) -易失性/非易失性 OTP 可寫.....	18	Quad使能 (QE) 易失性/非易失性可寫.....
.....18 寫保護選擇 (WPS) -易失性/非易失性可寫。.....	19	19 輸出驅動器強度 (DRV1、DRV0) 易失性/非易失性可寫.....
7.1.10 7.1.11 非易失性可寫.....	19	19 HOLD 或 /RESET 引腳功能 (HOLD/RST) 易失性/非易失性可寫.....
7.1.12		
7.1.13		
7.1.14 保留位 -非功能.....	20	
7.1.15 W25Q128FV 狀態寄存器內存保護 (WPS = 0、CMP = 0)	21	W25Q128FV 狀態寄存器內存保護 (WPS = 0、CMP = 1)
7.1.16 22 W25Q128FV 獨立塊存儲器保護 (WPS=1)	23	
7.1.17		
8. 說明.....	24	
8.1 設備 ID 和指令集表.....	24	
8.1.1 製造商和設備標識.....	24	
8.1.2 指令集表 1 (標準/雙路/四路 SPI 指令)(1)	25	8.1.3 指令集表 2 (標準/雙路/四路 SPI 說明)(1)
.....26 8.1.4 指令集表 3 (QPI 指令)(14)	27	
8.2 說明說明.....	29	8.2.1 寫使能
(06h)	29	8.2.2 易失性狀態寄存器 (50h) 的寫入使能
能	29	8.2.3 寫禁止
(04h)	30	8.2.4 讀取狀態寄存器 1 (05h)、狀態寄存器 2 (35h) 和狀態寄存器 3 (15h)
.....30 8.2.5 寫入狀態寄存器 - 1 (01h)、狀態寄存器 - 2 (31h) 和狀態寄存器 3 (11h)	31	8.2.6 讀取數據 (03h)
.....31 8.2.7 快速讀取 (0Bh)	35	8.2.8 快速讀取雙輸出
(3Bh)	37	8.2.9 快速讀取四路輸出
(6Bh)	38	8.2.10 快速讀取雙 I/O
(BBh)	39	8.2.11 快速讀取四路 I/O
(EBh)	41	8.2.12 快速讀取四線 I/O
(E7h)	44	8.2.13 快速讀取四線 I/O
(E3h)	46	8.2.14 設置 Burst with Wrap
(77h)	48	8.2.15 設置頁程序
(02h)	49	8.2.16 設置四路輸入頁面程序
(32h)	51	8.2.17 設置扇區擦除
(20h)	52	8.2.18 設置 32KB 塊擦除
(52h)	53	8.2.19 設置 64KB 塊擦除
(D8h)	54	8.2.20 設置 芯片擦除 (C7h / 60h)
.....55		

W25Q128FV



8.2.21	擦除/程序暫停 (75 小時)	56 擦除/編
8.2.22	程恢復 (7Ah).....	58 掉電
8.2.23	(B9h)	59 釋放掉電/設
8.2.24	備 ID (ABh)	60 讀取製造商/設備 ID
8.2.25	(90h)	62 讀取製造商/設備 ID 雙 I/O
8.2.26	(92h)	63 讀取製造商/設備 ID Quad I/O
8.2.27	(94h).....	64 讀取唯一 ID 數
8.2.28	(4Bh)	65 讀取 JEDEC ID
8.2.29	(9Fh).....	66 讀取 SDFP 寄存器
8.2.30	(5Ah)	67 擦除安全寄存器
8.2.31	(44h).....	68 程序安全寄存器
8.2.32	(42h)	69 讀取安全寄存器
8.2.33	(48h)	70 設置讀取參數
8.2.34	(C0h)	71 帶迴繞的突發讀取
8.2.35	(0Ch).....	72 進入 QPI 模式 (38
8.2.36	小時)	73 退出 QPI 模式
8.2.37	(FFh)	74 單獨的塊/扇區鎖
8.2.38	(36 小時)	75 單個塊/扇區解鎖 (39
8.2.39	小時)	76 讀取塊/扇區鎖
8.2.40	(3Dh)....	77 全局塊/扇區鎖
8.2.41	(7Eh)	78 全局塊/扇區解鎖
8.2.42	(98h)	78 使能複位 (66h) 和復位設備
8.2.43	(99h)	79
9.	電氣特性.....	80
9.1	絕對最大額定值 (1)(2)	80
9.2	工作範圍.....	80 9.3 上電、掉電時序和 要求(1)
		81
9.4	直流電氣特性.....	82
9.5	交流測量條件(1).....	83
9.6	交流電氣特性(6)	84
9.7	串行輸出時序.....	86 串行輸入時
9.8	序	86 9.9 保持時
		序.....
		86 9.10 WP 時
		序
		86
10.	包裝規格.....	87
10.1	8 引腳 SOIC 208-mil (封裝代碼 S)	87 10.2 8 引腳 VSOP 208-mil (封裝代碼 T)
		88 10.3 8 針 PDIP 300-mil (封裝代碼 A)
		89 10.4 8 焊盤 WSON 6x5-mm (封裝代碼 P)
		90

W25Q128FV



10.5.8 焊盤 WSON 8x6-mm (封裝代碼 E)	91
10.6.16 引腳 SOIC 300 密耳 (封裝代碼 F)	92
10.7.24 球 TFBGA 8x6-mm (封裝代碼 B, 5x5-1 球陣列)	93
10.8.24 球 TFBGA 8x6-mm (封裝代碼 C, 6x4 球陣列)	94
 11. 訂購信息	95
11.1 有效部件號和頂部標記	96
12. 修訂歷史	97

W25Q128FV



1. 一般說明

W25Q128FV (128M 位)串行閃存為空間、引腳和功率有限的系統提供存儲解決方案。25Q 系列提供了遠超普通串行閃存設備的靈活性和性能。它們是將代碼映射到 RAM、直接從雙/四通道 SPI (XIP) 執行代碼以及存儲語音、文本和數據的理想選擇。該器件採用 2.7V 至 3.6V 單電源供電，活動電流消耗低至 4mA，斷電電流消耗低至 1μA。所有設備均採用節省空間的封裝形式。

W25Q128FV 陣列被組織成 65,536 個可編程頁面，每個頁面 256 字節。一次最多可以編程 256 個字節。頁可以 16 個為一組 (4KB 扇區擦除)、128 個為一組 (32KB 塊擦除)、256 個為一組 (64KB 塊擦除) 或整個芯片 (芯片擦除) 進行擦除。W25Q128FV 分別有 4,096 個可擦除扇區和 256 個可擦除塊。4KB 的小扇區為需要數據和參數存儲的應用程序提供了更大的靈活性。（見圖 2。）

W25Q128FV 支持標準串行外設接口 (SPI)、雙路/四路 I/O SPI 以及 2 時鐘指令周期四路外設接口 (QPI)：串行時鐘、片選、串行數據 I/O0 (DI)、I/O1 (DO)、I/O2 (/WP) 和 I/O3 (/HOLD)。支持高達 104MHz 的 SPI 時鐘頻率，當使用快速讀取雙路/四路 I/O 和 QPI 時，雙路 I/O 的等效時鐘速率為 208MHz (104MHz × 2)，四路 I/O 的等效時鐘速率為 416MHz (104MHz × 4) 指示。這些傳輸速率可以勝過標準的異步 8 位和 16 位並行閃存。連續讀取模式允許高效的內存訪問，只需 8 個時鐘的指令開銷即可讀取 24 位地址，從而實現真正的 XIP (就地執行) 操作。

具有頂部或底部陣列控制的保持引腳、寫保護引腳和可編程寫保護提供了進一步的控制靈活性。此外，該器件還支持 JEDEC 標準製造商和器件 ID 以及 SFDP 寄存器、一個 64 位唯一序列號和三個 256 字節安全寄存器。

2. 特點

·新的 SpiFlash 存儲器系列

- W25Q128FV :128M 位/16M 字節
- 標準 SPI :CLK、/CS、DI、DO、/WP、/Hold
- 雙 SPI :CLK、/CS、IO0、IO1、/WP、/Hold
- 四路 SPI :CLK、/CS、IO0、IO1、IO2、IO3
- QPI :CLK、/CS、IO0、IO1、IO2、IO3
- 軟件和硬件重置

·最高性能的串行閃存

- 104MHz 單、雙/四 SPI 時鐘
- 208/416MHz 等效雙路/四路 SPI
- 50MB/S 連續數據傳輸率
- 超過 100,000 次擦除/編程週期
- 超過 20 年的數據保留
- 高效的“連續讀取”和 QPI 模式
- 連續讀取 8/16/32/64 字節換行
- 只需 8 個時鐘來尋址內存
- 四外設接口 (QPI) 減少了指令開銷
- 允許真正的 XIP (就地執行) 操作
- 優於 X16 並行閃存

·低功耗、寬溫度範圍 - 2.7 至 3.6V 單電源 - 4mA 有源電

流 <1μA 掉電 (典型值) - -40°C
至 +85°C 工作範圍

·具有 4KB 扇區的靈活架構

- 統一扇區/塊擦除 (4K/32K/64K 字節)
- 每個可編程頁面編程 1 到 256 字節
- 擦除/程序掛起和恢復高級安全功能
- 軟件和硬件寫保護
- 電源鎖定和 OTP 保護
- 頂部/底部，互補陣列保護
- 單獨的塊/扇區陣列保護
- 每個設備的 64 位唯一 ID
- 可發現參數 (SFDP) 寄存器
- 帶 OTP 鎖的 3X256 字節安全寄存器
- 易失性和非易失性狀態寄存器位 · 節省空間的封裝 -
8 針 SOIC / VSOP 208-mil - 8 針
PDIP 300-mil - 8-pad WSON 6x5-mm / 8x6-mm - 16-pin
SOIC 300-密耳 (附加 /RESET 引腳) 24
球 TFBGA 8x6 毫米
- 聯繫 Winbond 了解 KGD 和其他選項

W25Q128FV



3. 封裝類型和引腳配置

3.1 引腳配置 SOIC / VSOP 208-mil

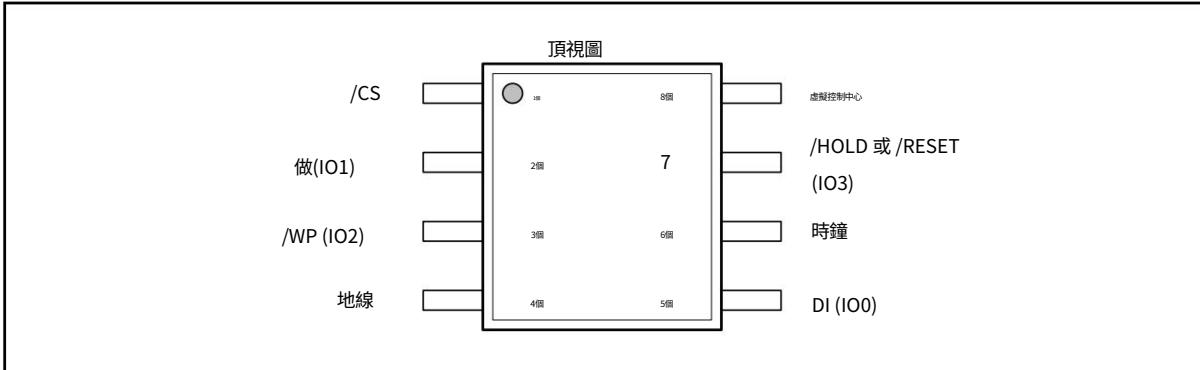


圖 1a。W25Q128FV 引腳分配 8 引腳 SOIC / VSOP 208-mil (封裝代碼 S、T)

3.2 焊盤配置 WSON 6x5-mm / 8x6-mm

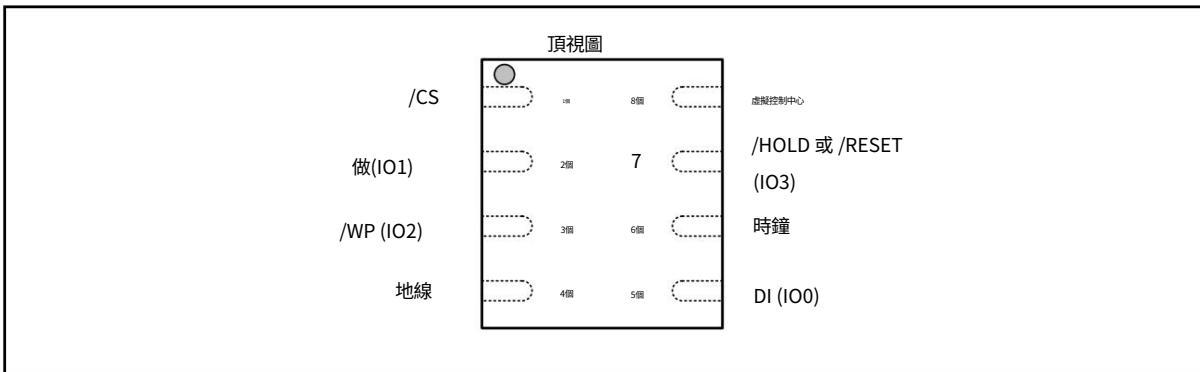


圖 1b。W25Q128FV 焊盤分配 8 焊盤 WSON 6x5-mm / 8x6-mm (封裝代碼 P、E)

3.3 引腳說明 SOIC / VSOP 208-mil / WSON 6x5-mm / 8x6-mm

密碼	引腳名稱	輸入/輸出	功能
1個	/CS	-	片選輸入
2個	做 (IO1)	輸入/輸出	數據輸出 (數據輸入輸出1)(1)
3個	/WP (IO2)	輸入/輸出	寫保護輸入 (數據輸入輸出2)(2)
4個	地線		地面
5個	DI (IO0)	輸入/輸出	數據輸入 (數據輸入輸出0)(1)
6個	時鐘	-	串行時鐘輸入
7	/持有或 /重置 (IO3)	輸入/輸出	保持或重置輸入 (數據輸入輸出3)(2)
8個	虛擬控制中心		電源

筆記：

1. IO0 和 IO1 用於 Standard 和 Dual SPI 指令
2. IO0 – IO3 用於 Quad SPI 指令，/WP & /HOLD (or /RESET) 功能僅適用於 Standard/Dual SPI。

W25Q128FV



3.4 引腳配置 SOIC 300-mil

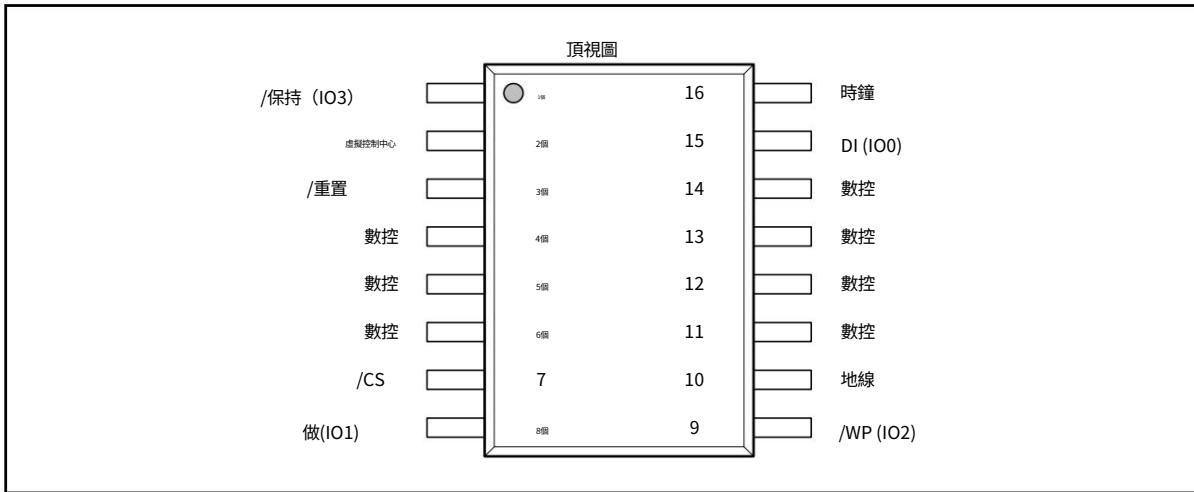


圖 1c。W25Q128FV 引腳分配，16 引腳 SOIC 300-mil (封裝代碼 F)

3.5 引腳說明 SOIC 300-mil

密碼	引腳名稱	輸入/輸出	功能
1#	/保持 (IO3)	輸入/輸出	保持輸入 (數據輸入輸出3)(2)
2#	虛擬控制中心		電源
3#	/重置	.	復位輸入(3)
4#	不適用		無連接
5#	不適用		無連接
6#	不適用		無連接
7	/CS	.	片選輸入
8#	做 (IO1)	輸入/輸出	數據輸出 (數據輸入輸出1)(1)
9	/WP (IO2)	輸入/輸出	寫保護輸入 (數據輸入輸出2)(2)
10	地線		地面
11	不適用		無連接
12	不適用		無連接
13	不適用		無連接
14	不適用		無連接
15	DI (IO0)	輸入/輸出	數據輸入 (數據輸入輸出0)(1)
16	時鐘	.	串行時鐘輸入

注意事項

- 項：1. IO0 和 IO1 用於 Standard 和 Dual SPI 指令 2. IO0 – IO3 用於 Quad SPI 指令，/WP & /HOLD (或 /RESET) 功能僅適用於 Standard/Dual SPI。
3. SOIC-16 封裝上的 /RESET 引腳獨立於狀態寄存器中的 HOLD/RST 位和 QE 位設置。如果不需要 RESET 功能，該引腳在系統中可被視為“無連接”

W25Q128FV



3.6 球配置 TFBGA 8x6-mm (5x5 或 6x4 球陣列)

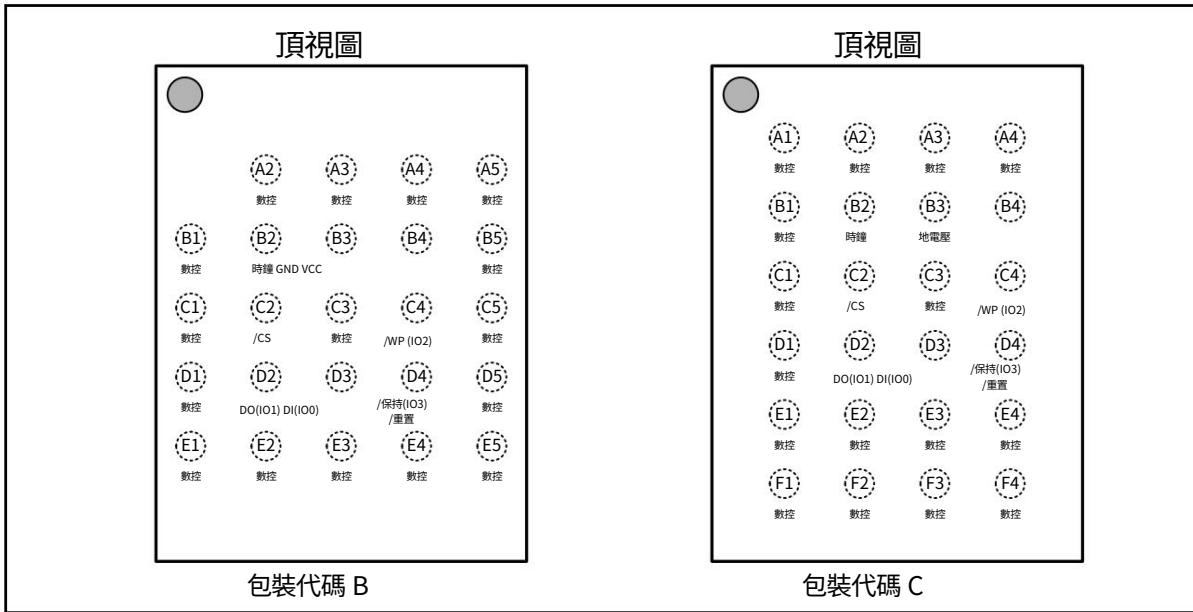


圖 1d。W25Q128FV 球分配, 24 球 TFBGA 8x6-mm (封裝代碼 B 和 C)

3.7 球說明 TFBGA 8x6-mm

球 不。 。	引腳名稱	輸入/輸出	功能
B2	時鐘	-	串行時鐘輸入
B3	地線	-	地面
B4	虛擬控制中心	-	電源
C2	/CS	-	片選輸入
C4	/WP (IO2)	輸入/輸出	寫保護輸入（數據輸入輸出2）(2)
D2	做 (IO1)	輸入/輸出	數據輸出（數據輸入輸出1)(1)
D3	DI (IO0)	輸入/輸出	數據輸入（數據輸入輸出0)(1)
D4	/持有或 /重置 (IO3)	輸入/輸出	保持或重置輸入（數據輸入輸出3)(2)
多種的	數控	-	無連接

筆記 :

1. IO0 和 IO1 用於 Standard 和 Dual SPI 指令 2. IO0 – IO3 用於 Quad SPI 指令， /WP & /HOLD (或 /RESET)功能僅適用於 Standard/Dual SPI。

W25Q128FV



3.8 引腳配置 PDIP 300-mil

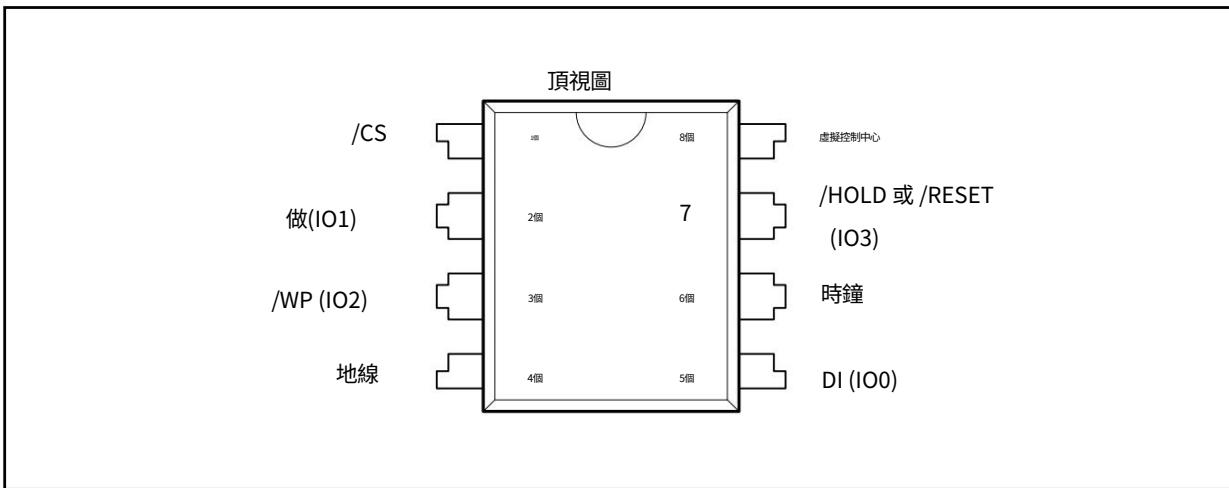


圖 1e。W25Q128FV 引腳分配 8 引腳 PDIP (封裝代碼 A)

3.9 管腳說明 PDIP 300-mil

密碼	引腳名稱	輸入/輸出	功能
-	/CS	-	片選輸入
2個	做 (IO1)	輸入/輸出	數據輸出 (數據輸入輸出1)(1)
3個	/WP (IO2)	輸入/輸出	寫保護輸入 (數據輸入輸出2)(2)
4個	地線	-	地面
5個	DI (IO0)	輸入/輸出	數據輸入 (數據輸入輸出0)(1)
6個	時鐘	-	串行時鐘輸入
7	/持有或 /重置 (IO3)	輸入/輸出	保持或重置輸入 (數據輸入輸出3)(2)
8個	虛擬控制中心	-	電源

筆記：

1. IO0 和 IO1 用於 Standard 和 Dual SPI 指令
2. IO0 – IO3 用於 Quad SPI 指令，/WP & /HOLD (or /RESET) 功能僅適用於 Standard/Dual SPI。



4.引腳說明

4.1 片選 (/CS)

SPI 片選 (/CS) 引腳啟用和禁用設備操作。當 /CS 為高電平時，設備被取消選擇，串行數據輸出 (DO，或 IO0、IO1、IO2、IO3) 引腳處於高阻抗狀態。取消選擇時，器件功耗將處於待機水平，除非正在進行內部擦除、編程或寫入狀態寄存器週期。當 /CS 變低時，將選擇設備，功耗將增加到活動級別，並且可以向設備寫入指令和從設備讀取數據。上電後，/CS 必須在接受新指令之前從高電平變為低電平。

/CS 輸入必須在上電和斷電時跟蹤 VCC 電源電平（參見“寫保護”和圖 58）。如果需要，可以使用 /CS 引腳上的上拉電阻來實現此目的。

4.2 串行數據輸入、輸出和 IO (DI、DO 和 IO0、IO1、IO2、IO3)

W25Q128FV 支持標準 SPI、雙路 SPI 和四路 SPI 操作。標準 SPI 指令使用單向 DI (輸入)引腳在串行時鐘 (CLK) 輸入引腳的上升沿向設備串行寫入指令、地址或數據。標準 SPI 還使用單向 DO (輸出)在 CLK 的下降沿從設備讀取數據或狀態。

雙路和四路 SPI 指令使用雙向 IO 引腳在 CLK 的上升沿向設備串行寫入指令、地址或數據，並在 CLK 的下降沿從設備讀取數據或狀態。四線 SPI 指令需要設置狀態寄存器 2 中的非易失性四線使能位 (QE)。當 QE=1 時，/WP 引腳變為 IO2，/HOLD 引腳變為 IO3。

4.3 寫保護 (/WP)

寫保護 (/WP) 引腳可用於防止狀態寄存器被寫入。與狀態寄存器的塊保護 (CMP、SEC、TB、BP2、BP1 和 BP0) 位和狀態寄存器保護 (SRP) 位結合使用，可以對小至 4KB 扇區的部分或整個存儲器陣列進行硬件保護。/WP 引腳為低電平有效。當狀態寄存器 2 的 QE 位設置為 Quad I/O 時，/WP 引腳功能不可用，因為該引腳用於 IO2。請參見圖 1a-c 了解四線 I/O 操作的引腳配置。

4.4 保持 (/保持)

/HOLD 引腳允許設備在被主動選擇時暫停。當 /HOLD 為低電平時，/CS 為高電平時，DO 引腳將處於高阻抗狀態，DI 和 CLK 引腳上的信號將被忽略（無關緊要）。當 /HOLD 變高時，設備操作可以恢復。當多個設備共享相同的 SPI 信號時，/HOLD 功能很有用。/HOLD 引腳為低電平有效。

當狀態寄存器 2 的 QE 位設置為 Quad I/O 時，/HOLD 引腳功能不可用，因為該引腳用於 IO3。請參見圖 1a-c 了解四線 I/O 操作的引腳配置。

4.5 串行時鐘 (CLK)

SPI 串行時鐘輸入 (CLK) 引腳為串行輸入和輸出操作提供時序。（“參見 SPI 操作”）

4.6 復位 (/RESET)

/RESET 引腳允許控制器重置設備。對於 8 引腳封裝，當 QE=0 時，IO3 引腳可以配置為 /HOLD 引腳或 /RESET 引腳，具體取決於狀態寄存器設置。當 QE=1 時，/HOLD 或 /RESET 功能對 8-pin 配置不可用。在 16 引腳 SOIC 封裝上，提供了一個專用的 /RESET 引腳，它獨立於 QE 位設置。

W25Q128FV



5. 框圖

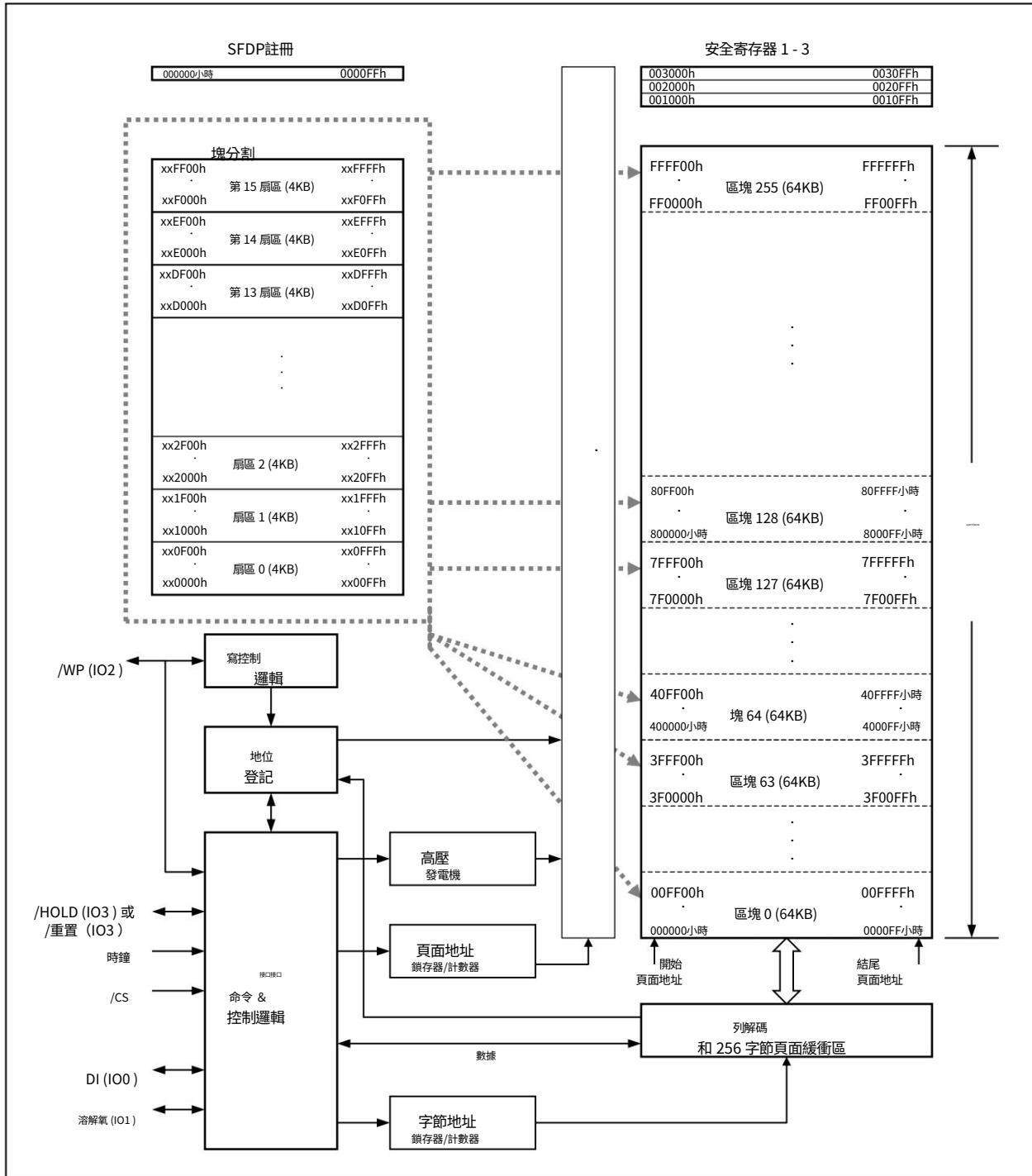


圖 2. W25Q128FV 串行閃存框圖

W25Q128FV



六、功能說明

6.1 SPI / QPI 操作

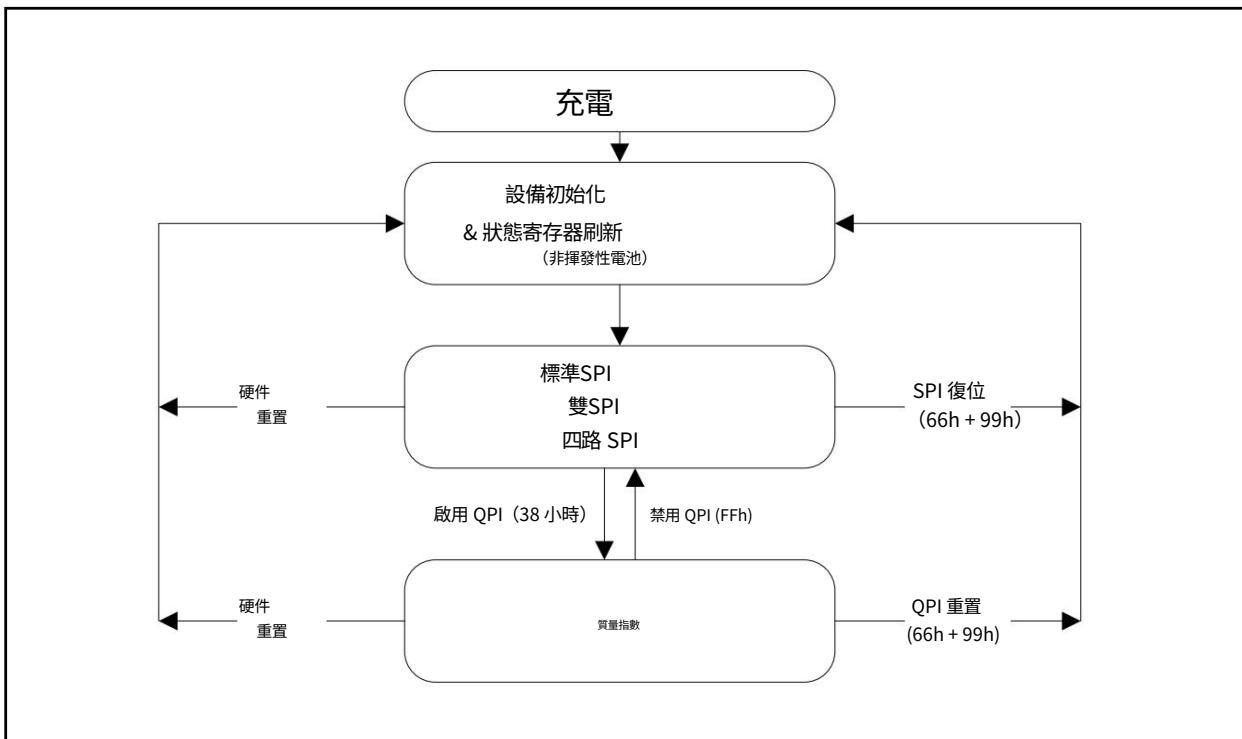


圖 3. W25Q128FV 串行閃存操作圖

6.1.1 標準 SPI 指令

W25Q128FV 通過 SPI 兼容總線訪問，該總線由四個信號組成：串行時鐘 (CLK)、片選 (/CS)、串行數據輸入 (DI) 和串行數據輸出 (DO)。標準 SPI 指令使用 DI 輸入引腳在 CLK 的上升沿向設備串行寫入指令、地址或數據。DO 輸出引腳用於在 CLK 的下降沿從設備讀取數據或狀態。

支持 SPI 總線操作模式 0 (0,0) 和 3 (1,1)。模式 0 和模式 3 之間的主要區別在於當 SPI 總線主機處於待機狀態且數據未傳輸到串行閃存時 CLK 信號的正常狀態。對於模式 0，CLK 信號在 /CS 的下降沿和上升沿通常為低電平。對於模式 3，CLK 信號通常在 /CS 的下降沿和上升沿為高電平。

6.1.2 雙 SPI 指令

當使用“快速讀取雙輸出 (3Bh)”和“快速讀取雙 I/O (BBh)”等指令時，W25Q128FV 支持雙 SPI 操作。這些指令允許數據以普通串行閃存設備的兩到三倍的速率傳入或傳出設備。雙 SPI 讀取指令非常適合在上電時將代碼快速下載到 RAM (代碼屏蔽)或直接從 SPI 總線 (XIP) 執行非速度關鍵代碼。使用雙 SPI 指令時，DI 和 DO 引腳變為雙向 I/O 引腳 :IO0 和 IO1。

W25Q128FV



6.1.3 四路 SPI 指令

W25Q128FV 在使用諸如 “Fast Read Quad Output (6Bh)” 、 “Fast Read Quad I/O (EBh)” 、 “Word Read Quad I/O (E7h)” 和 “Octal Word Read Quad” 等指令時支持 Quad SPI 操作 I/O (E3h) 。這些指令允許以普通串行閃存四到六倍的速率將數據傳輸到設備或從設備傳輸數據。 Quad Read 指令顯著提高了連續和隨機訪問傳輸速率，允許快速代碼映射到 RAM 或直接從 SPI 總線 (XIP) 執行。當使用 Quad SPI 指令時，DI 和 DO 引腳變為雙向 IO0 和 IO1 ，而 /WP 和 /HOLD 引腳分別變為 IO2 和 IO3 。四線 SPI 指令需要設置狀態寄存器 2 中的非易失性四線使能位 (QE) 。

6.1.4 QPI 指令

僅當使用 “Enter QPI (38h)” 指令將設備從標準/雙路/四路 SPI 模式切換到 QPI 模式時， W25Q128FV 才支持四路外設接口 (QPI) 操作。典型的 SPI 協議要求字節長的指令代碼只能在八個串行時鐘內通過 DI 引腳移入設備。 QPI 模式利用所有四個 IO 引腳輸入指令代碼，因此只需要兩個串行時鐘。這可以顯著降低 SPI 指令開銷並提高 XIP 環境中的系統性能。 Standard/Dual/Quad SPI 模式和 QPI 模式是唯一的。在任何給定時間只能激活一種模式。“進入 QPI (38h)” 和 “退出 QPI (FFh)” 指令用於在這兩種模式之間切換。上電時或使用 “Reset (99h)” 指令進行軟件復位後，器件的默認狀態為標準/雙通道/四通道 SPI 模式。要啟用 QPI 模式，需要設置狀態寄存器 2 中的非易失性四線啟用位 (QE) 。

使用 QPI 指令時， DI 和 DO 引腳變為雙向 IO0 和 IO1 ， /WP 和 /HOLD 引腳分別變為 IO2 和 IO3 。有關器件操作模式的信息，請參見圖 3 。

6.1.5 保持功能

對於標準 SPI 和雙 SPI 操作， /HOLD 信號允許 W25Q128FV 操作在被主動選擇時暫停（當 /CS 為低電平時）。 /HOLD 功能在 SPI 數據和時鐘信號與其他設備共享的情況下可能很有用。例如，考慮當優先級中斷需要使用 SPI 總線時頁面緩衝區是否僅被部分寫入。在這種情況下， /HOLD 功能可以保存指令的狀態和緩衝區中的數據，這樣一旦總線再次可用，編程就可以從中斷的地方繼續。 /HOLD 功能僅適用於標準 SPI 和雙 SPI 操作，不適用於 Quad SPI 或 QPI 。狀態寄存器 2 中的四通道啟用位 QE 用於確定該引腳是用作 /HOLD 引腳還是數據 I/O 引腳。當 QE=0 （出廠默認）時，該引腳為 /HOLD ，當 QE=1 時，該引腳將成為 I/O 引腳， /HOLD 功能不再可用。

要啟動 /HOLD 條件，必須選擇 /CS 低的設備。如果 CLK 信號已經很低， /HOLD 條件將在 /HOLD 信號的下降沿激活。如果 CLK 尚未處於低電平， /HOLD 條件將在 CLK 的下一個下降沿之後激活。如果 CLK 信號已經很低， /HOLD 條件將在 /HOLD 信號的上升沿終止。如果 CLK 尚未為低電平， /HOLD 條件將在 CLK 的下一個下降沿之後終止。在 /HOLD 條件下，串行數據輸出 (DO) 為高阻抗，串行數據輸入 (DI) 和串行時鐘 (CLK) 被忽略。

芯片選擇 (/CS) 信號應在 /HOLD 操作的整個持續時間內保持有效（低電平），以避免重置設備的內部邏輯狀態。

W25Q128FV



6.1.6 軟件復位和硬件/RESET 引腳

在 SPI 模式或 QPI 模式下，W25Q128FV 可以通過軟件序列復位到初始上電狀態。此序列必須包括兩個連續命令：啟用復位 (66h) 和復位 (99h)。如果命令序列被成功接受，設備將需要大約 30uS (tRST) 來復位。在復位期間不會接受任何命令。

對於 WSON-8 和 TFBGA 封裝類型，W25Q128FV 也可以配置為使用硬件 /RESET 引腳。狀態寄存器 3 中的 HOLD/RST 位是 /HOLD 引腳功能或 RESET 引腳功能的配置位。當 HOLD/RST=0（出廠默認值）時，該引腳用作如上所述的 /HOLD 引腳；當 HOLD/RST=1 時，該引腳作為 /RESET 引腳。將 /RESET 引腳驅動為低電平至少約 1us (tRESET*) 會將設備重置為其初始上電狀態。任何正在進行的編程/擦除操作都將被中斷，並且可能發生數據損壞。當 /RESET 為低電平時，設備將不接受任何命令輸入。

如果 QE 位設置為 1，/HOLD 或 /RESET 功能將被禁用，該引腳將成為四個數據 I/O 引腳之一。

對於 SOIC-16 封裝，W25Q128FV 除了 /HOLD (IO3) 引腳外還提供專用的 /RESET 引腳，如圖 1b 所示。將 /RESET 引腳驅動為低電平至少約 1us (tRESET*) 會將設備重置為其初始上電狀態。狀態寄存器中的 HOLD/RST 位或 QE 位不會影響此專用 /RESET 引腳的功能。

硬件 /RESET 引腳在所有輸入信號中具有最高優先級。將 /RESET 驅動為低電平至少約 1us (tRESET*) 將中斷任何正在進行的外部/內部操作，無論其他 SPI 信號 (/CS、CLK、IO、/WP 和/或 /HOLD) 的狀態如何。

注

- 意：
 1. 雖然更快的 /RESET 脈衝（短至幾百納秒）通常會使設備復位，但建議至少使用 1us 以確保可靠運行。
 2. SOIC-16 封裝上的專用 /RESET 引腳有一個內部上拉電阻。如果不需復位功能，該管腳在系統中可以懸空。

W25Q128FV



6.2 寫保護

使用非易失性存儲器的應用程序必須考慮噪聲和其他可能損害數據完整性的不利系統條件的可能性。為了解決這個問題，W25Q128FV 提供了多種方法來保護數據免受意外寫入。

6.2.1 寫保護特性

- 當 VCC 低於閾值時器件復位 · 上電後延時寫入禁用 · 寫入啟用/禁用指令和擦除或編程後自動寫入禁用 · 使用狀態寄存器的軟件和硬件 (/WP 引腳)寫保護 · 附加的獨立塊/用於陣列保護的扇區鎖 · 使用掉電指令的寫保護 · 鎖定狀態寄存器的寫保護直到下一次上電 · 使用狀態寄存器的陣列和安全寄存器的一次性編程 (OTP) 寫保護*

* 注意：此功能可根據特殊訂單提供。詳情請聯繫華邦。

在上電或斷電時，W25Q128FV 將在 VCC 低於VWL的閾值時保持復位狀態（參見上電時序和電壓電平以及圖 43）。復位時，所有操作都被禁用並且沒有指令被識別。在上電期間和 VCC 電壓超過VWL 之後，所有編程和擦除相關指令將被進一步禁用，延遲時間為tPUW。

這包括寫入啟用、頁面編程、扇區擦除、塊擦除、芯片擦除和寫入狀態寄存器指令。請注意，片選引腳 (/CS) 必須在上電時跟蹤 VCC 電源電平，直到達到 VCC 最小電平和tVSL時間延遲，並且它還必須在斷電時跟蹤 VCC 電源電平以防止不利命令順序。如果需要，可以使用 /CS 上的上拉電阻來完成此操作。

上電後，器件自動置於寫禁止狀態，狀態寄存器寫使能鎖存器 (WEL) 設置為 0。寫使能指令必須在頁面編程、扇區擦除、塊擦除、芯片擦除之前發出或寫狀態寄存器指令將被接受。完成編程、擦除或寫入指令後，寫入使能鎖存器 (WEL) 會自動清除為寫入禁止狀態 0。

使用寫狀態寄存器指令和設置狀態寄存器保護 (SRP0、SRP1)和塊保護 (CMP、SEC、TB、BP[2:0])位可以促進軟件控制的寫保護。這些設置允許將部分或整個存儲器陣列配置為只讀。與寫保護 (/WP) 引腳結合使用，可以在硬件控制下啟用或禁用對狀態寄存器的更改。有關更多信息，請參見狀態寄存器部分。此外，掉電指令提供額外級別的寫保護，因為除了釋放掉電指令之外的所有指令都將被忽略。

W25Q128FV 還提供了另一種使用獨立塊鎖的寫保護方法。每個 64KB 的塊（除了頂部和底部的塊，總共 510 個塊）和頂部/底部塊中的每個 4KB 扇區（總共 32 個扇區）都配備了一個單獨的塊鎖定位。當鎖定位為0時，可以擦除或編程相應的扇區或塊；當鎖定位設置為 1 時，向相應扇區或塊發出的擦除或編程命令將被忽略。當器件上電時，所有的 Individual Block Lock 位都將為 1，因此整個存儲器陣列都受到保護，不會被擦除/編程。必鬚髮出“Individual Block Unlock (39h)”指令來解鎖任何特定扇區或塊。

狀態寄存器 3 中的 WPS 位用於決定應使用哪種寫保護方案。當 WPS=0（出廠默認）時，設備將僅使用 CMP、SEC、TB、BP[2:0]位來保護陣列的特定區域；當 WPS=1 時，設備將使用 Individual Block Locks 進行寫保護。



7. 狀態和配置寄存器

為 W25Q128FV 提供了三個狀態和配置寄存器。Read Status Register 1/2/3 指令可用於提供閃存陣列可用性的狀態，設備是否允許寫入或禁用，寫保護狀態，Quad SPI 設置，安全寄存器鎖定狀態，擦除/程序掛起狀態，輸出驅動器強度、上電和當前地址模式。寫入狀態寄存器指令可用於配置器件寫保護功能，Quad SPI 設置，安全寄存器 OTP 鎖定，保持/復位功能，輸出驅動器強度和加電地址模式。對狀態寄存器的寫訪問由非易失性狀態寄存器保護位（SRP0、SRP1）的狀態，寫使能指令以及標準/雙 SPI 操作期間的 /WP 引腳控制。

7.1 狀態寄存器

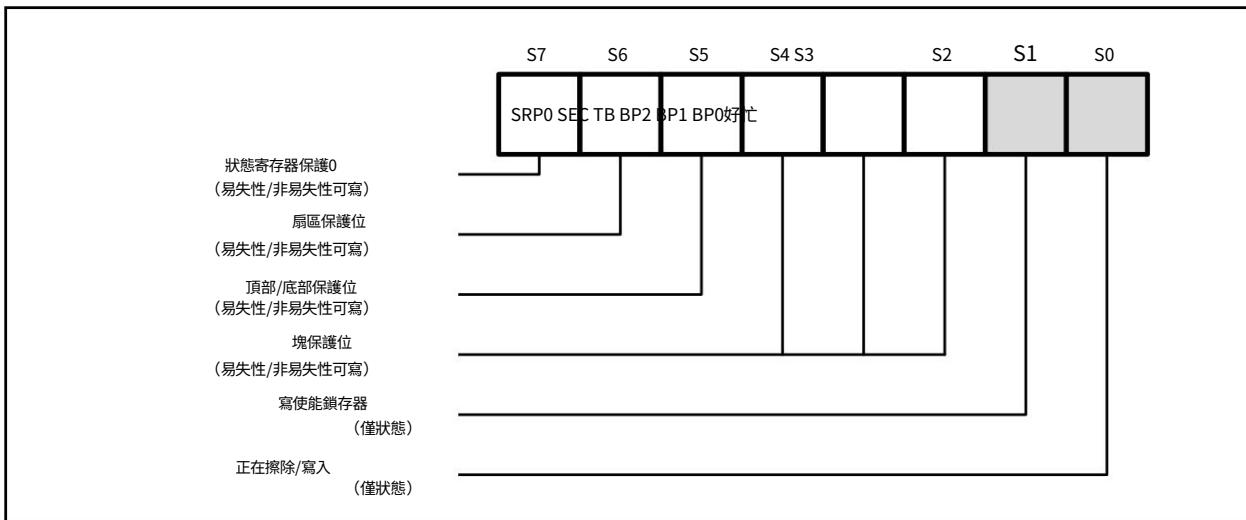


圖 4a ◦ 狀態寄存器 1

7.1.1 正在擦除/寫入 (BUSY) 僅狀態BUSY 是狀態寄存器 (S0) 中的只讀

位，當器件正在執行頁面編程、四頁編程、扇區擦除、塊擦除、芯片擦除、寫入狀態寄存器或擦除/編程安全寄存器指令。在此期間，設備將忽略除讀取狀態寄存器和擦除/編程掛起指令之外的其他指令（請參閱交流特性中的 tW、tPP、tSE、tBE 和 tCE）。當編程、擦除或寫入狀態/安全寄存器指令完成時，BUSY 位將被清除為 0 狀態，表示設備已準備好接受進一步的指令。

7.1.2 寫使能鎖存器 (WEL) 僅狀態寫使能鎖存器

(WEL) 是狀態寄存器 (S1) 中的只讀位，在執行寫使能指令後設置為 1。當設備被禁止寫入時，WEL 狀態位被清除為 0。上電時或執行以下任何指令後會出現寫禁用狀態：寫禁用、頁編程、四頁編程、扇區擦除、塊擦除、芯片擦除、寫狀態寄存器、擦除安全寄存器和程序安全寄存器。

7.1.3 塊保護位 (BP2、BP1、BP0) 易失性/非易失性可寫塊保護位 (BP2、BP1、BP0) 是狀態寄存器 (S4、S3 和 S2) 中的非易失性讀/寫位，提供寫保護控制和狀態。可以使用寫狀態寄存器指令設置塊保護位（請參閱 AC 特性中的 tW）。所有，沒有或部分內存陣列可以

W25Q128FV



受到編程和擦除指令的保護（參見狀態寄存器存儲器保護表）。塊保護位的出廠默認設置為 0，不保護陣列。

7.1.4 頂部/底部塊保護 (TB) 易失性/非易失性可寫 非易失性頂部/底部位 (TB) 控制

塊保護位 (BP2、BP1、BP0) 是否保護頂部 (TB=0) 或陣列的底部 (TB=1)，如狀態寄存器內存保護表所示。

出廠默認設置為 TB=0。根據 SRP0、SRP1 和 WEL 位的狀態，TB 位可以通過寫狀態寄存器指令進行設置。

7.1.5 扇區/塊保護位 (SEC) 易失性/非易失性可寫 非易失性扇區/塊保護位 (SEC) 控制

塊保護位 (BP2、BP1、BP0) 是否保護 4KB 扇區 (SEC=1) 或陣列頂部 (TB=0) 或底部 (TB=1) 的 64KB 塊 (SEC=0)，如狀態寄存器內存保護表中所示。默認設置為 SEC=0。

7.1.6 補碼保護 (CMP) 易失性/非易失性可寫補碼保護位 (CMP) 是狀態寄存器

(S14) 中的非易失性讀/寫位。它與 SEC、TB、BP2、BP1 和 BP0 位一起使用，為陣列保護提供更大的靈活性。

一旦 CMP 被設置為 1，之前由 SEC、TB、BP2、BP1 和 BP0 設置的陣列保護將被反轉。

例如，當 CMP=0 時，頂部的 64KB 塊可以受到保護，而數組的其餘部分則不受保護；當 CMP=1 時，頂部 64KB 塊將不受保護，而陣列的其餘部分變為只讀。

詳情請參考狀態寄存器內存保護表。默認設置為 CMP=0。

7.1.7 狀態寄存器保護 (SRP1、SRP0) 易失性/非易失性可寫狀態寄存器保護位 (SRP1 和

SRP0) 是狀態寄存器 (S8 和 S7) 中的非易失性讀/寫位。SRP 位控制寫保護的方法：軟件保護、硬件保護、電源鎖定或一次性可編程 (OTP) 保護。

SRP1	SRP0 /WP		地位 登記	描述
0	0	X	軟件 保護	/WP 引腳沒有控制權。可以在寫使能指令後寫入狀態寄存器，WEL=1。 [出廠默認]
0	-	0	硬件 受保護	當 /WP 引腳為低電平時，狀態寄存器被鎖定且無法寫入。
0	-	-	硬件 不受保護	當 /WP 引腳為高電平時，狀態寄存器被解鎖並且可以在寫使能指令後寫入，WEL=1。
-	0	X	力量 供應 封鎖	狀態寄存器受到保護，在下一次斷電、上電週期之前不能再次寫入。(1)
-	-	X	一度 程序(2)	狀態寄存器被永久保護並且不能被寫入。

注：1.

當 SRP1、SRP0 = (1, 0) 時，一個掉電、上電週期將使 SRP1、SRP0 變為 (0, 0) 狀態。

2. 此功能可根據特殊訂單提供。詳情請聯繫華邦。

W25Q128FV

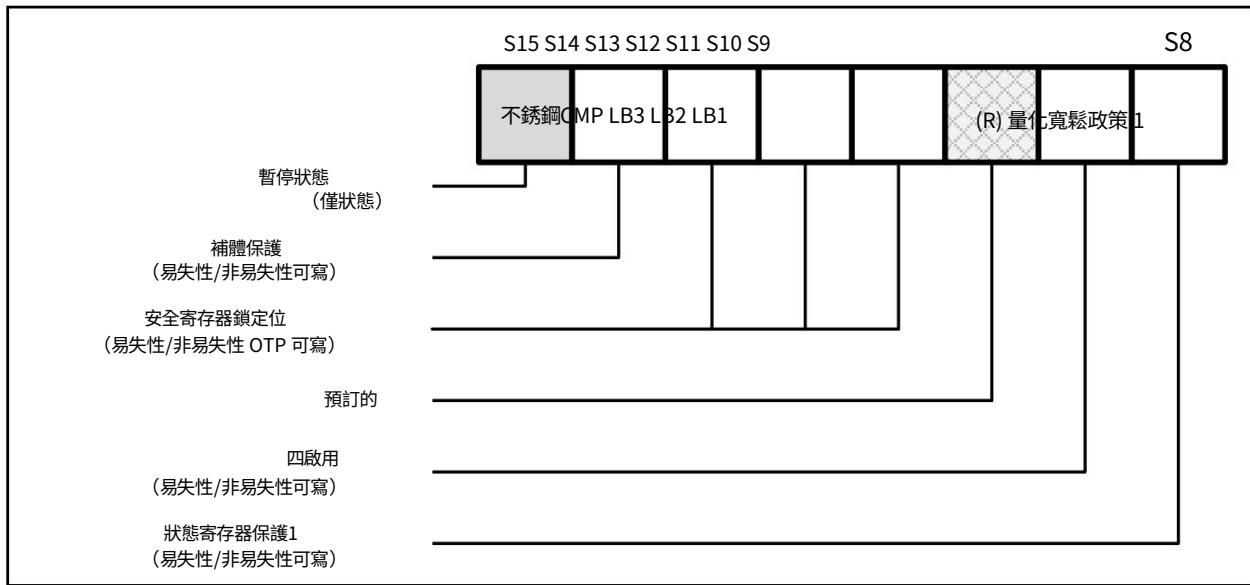


圖 4b 狀態寄存器 2

7.1.8 擦除/編程掛起狀態 (SUS) 僅狀態

掛起狀態位是狀態寄存器 (S15) 中的只讀位，在執行擦除/編程掛起 (75h) 指令後設置為 1。SUS 狀態位通過擦除/編程恢復 (7Ah) 指令以及斷電、上電週期清除為 0。

7.1.9 安全寄存器鎖定位 (LB3、LB2、LB1) 易失性/非易失性 OTP 可寫安全寄存器鎖定位 (LB3、LB2、LB1) 是狀態寄存器 (S13) 中的非易失性一次性編程 (OTP) 位，S12, S11 為安全寄存器提供寫保護控制和狀態。LB3-1 的默認狀態為 0，安全寄存器未鎖定。可以使用寫狀態寄存器指令將 LB3-1 單獨設置為 1。LB3-1 是一次性可編程 (OTP)，一旦設置為 1，對應的 256-Byte 安全寄存器將永久變為只讀。

7.1.10 四線使能 (QE) 易失性/非易失性可寫四線使能 (QE) 位是狀態寄

存器 (S9) 中允許四線 SPI 和 QPI 操作的非易失性讀/寫位。當 QE 位設置為 0 狀態時（訂購選項為 “IG”、“IP” 和 “IF”的部件編號的出廠默認值），/WP 引腳和/HOLD 啟用。當 QE 位設置為 1（具有訂購選項 “IQ”的四通道啟用部件號的出廠默認值）時，啟用四通道 IO2 和 IO3 引腳，並禁用 /WP 和 /HOLD 功能。

在發出 “Enter QPI (38h)” 以將設備從標準/雙路/四路 SPI 切換到 QPI 之前，需要將 QE 位設置為 1，否則該命令將被忽略。當器件處於 QPI 模式時，QE 位將保持為 1。QPI 模式下的 “寫入狀態寄存器” 命令無法將 QE 位從 “1” 更改為 “0”。

警告：如果 /WP 或 /HOLD 引腳在標準 SPI 或雙 SPI 操作期間直接連接到電源或接地，則 QE 位永遠不應設置為 1。

W25Q128FV

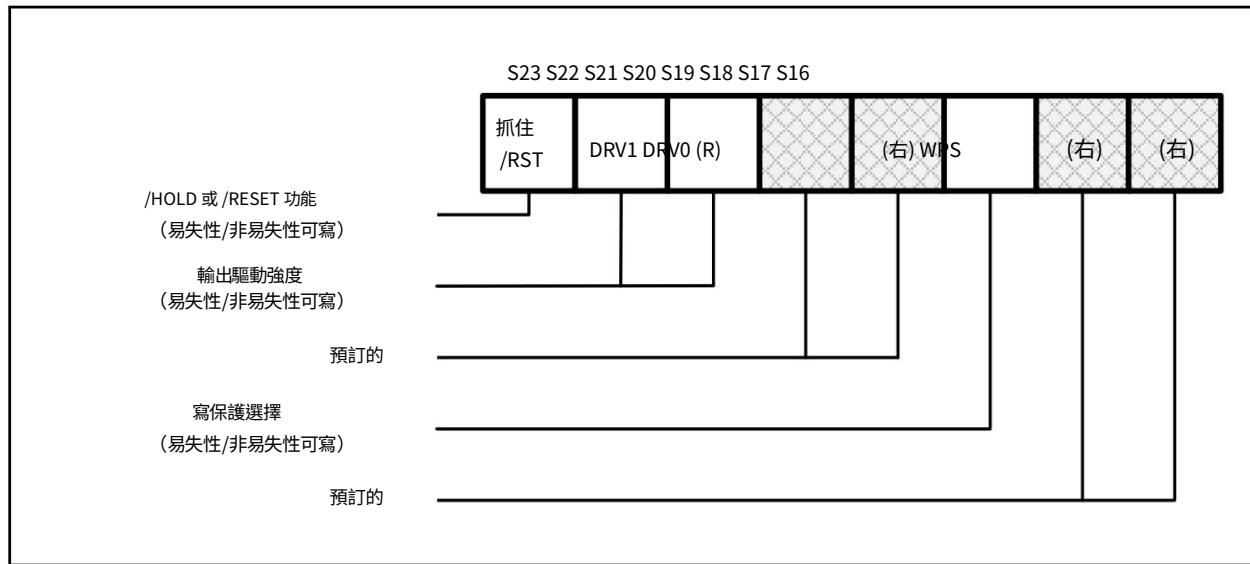


圖 4c 狀態寄存器 3

7.1.11 寫保護選擇 (WPS) -易失性/非易失性可寫

WPS 位用於選擇應使用哪種寫保護方案。當 WPS=0 時，設備將使用 CMP、SEC、TB、BP[2:0] 位的組合來保護存儲器陣列的特定區域。

當 WPS=1 時，設備將使用單獨的塊鎖來保護任何單獨的扇區或塊。所有獨立塊鎖定位的默認值在設備上電或複位後均為 1。

7.1.12 輸出驅動器強度 (DRV1、DRV0) 易失性/非易失性可寫

DRV1 和 DRV0 位用於確定讀取操作的輸出驅動強度。

DRV1, DRV0	車手實力
0, 0	100%
0, 1	75%
1, 0	50%
1, 1	25% (默認)

7.1.13 /HOLD 或 /RESET 引腳功能 (HOLD/RST) -易失性/非易失性可寫

HOLD/RST 位用於確定是否應在 8 引腳封裝的硬件引腳上實現 /HOLD 或 /RESET 功能。當 HOLD/RST=0 (出廠默認) 時，該引腳作為/HOLD；當 HOLD/RST=1 時，該引腳作為/RESET。但是，/HOLD 或 /RESET 功能僅在 QE=0 時可用。如果 QE 設置為 1，/HOLD 和 /RESET 功能被禁用，該引腳用作專用數據 I/O 引腳。

W25Q128FV



有一些保留的狀態寄存器位可以讀出為“0”或“1”。建議忽略這些位的值。在“寫狀態寄存器”指令期間，保留位可以寫入“0”，但不會有任何影響。

W25Q128FV



7.1.15 W25Q128FV 狀態寄存器內存保護 (WPS = 0 ,CMP = 0)

狀態寄存器(1)					W25Q128FV (128M 位)內存保護(3)			
SEC	結核病	BP2	BP1	BP0	受保護 區塊	受保護 地址	受保護 密度	受保護 部分 (2)
XX		0	0	0	沒有任何	沒有任何	沒有任何	沒有任何
0	0	0	0	=	252 到 255	FC0000h – FFFFFFh	256KB	上 1/64
0	0	0	=	0	248 到 255	F80000h – FFFFFFh	512KB	上 1/32
0	0	0	=	=	240 到 255	F00000h – FFFFFFh	1MB	上 1/16
0	0	=	0	0	224 到 255	E00000h – FFFFFFh	2MB	上 1/8
0	0	=	0	=	192 到 255	C00000h – FFFFFFh	4MB	上 1/4
0	0	=	=	0	128 到 255	800000h – FFFFFFh	8MB	上 1/2
0	=	0	0	=	0 到 3	000000h – 03FFFFh	256KB	下 1/64
0	=	0	=	0	0 到 7	000000h – 07FFFFh	512KB	下 1/32
0	=	0	=	=	0 到 15	000000h – 0FFFFFh	1MB	下 1/16
0	=	=	0	0	0 到 31	000000h – 1FFFFFh	2MB	下 1/8
0	=	=	0	=	0 到 63	000000h – 3FFFFFh	4MB	下 1/4
0	=	=	=	0	0 到 127	000000h – 7FFFFFh	8MB	下 1/2
XX	=	=	=	=	0 到 255	000000h – FFFFFFh	16MB	全部
=	0	0	0	=	255	FFF000h – FFFFFFh	4KB	U - 1/4096
=	0	0	=	0	255	FFE000h – FFFFFFh	8KB	U - 1/2048
=	0	0	=	=	255	FFC000h – FFFFFFh	16KB	U - 1/1024
=	0	=	0	X	255	FF8000h – FFFFFFh	32KB	U - 1/512
=	=	0	0	=	0	000000h – 000FFFh	4KB	大號 - 1/4096
=	=	0	=	0	0	000000h – 001FFFh	8KB	大號 - 1/2048
=	=	0	=	=	0	000000h – 003FFFh	16KB	大 - 1/1024
=	=	=	0	X	0	000000h – 007FFFh	32KB	大 - 1/512

注：1. X

= 無關 2. L = 較低； U

= Upper 3. 如果任何擦除或編程命

令指定包含受保護數據部分的內存區域，則該命令將被忽略

W25Q128FV



7.1.16W25Q128FV 狀態寄存器內存保護 (WPS = 0 ,CMP = 1)

狀態寄存器(1)				W25Q128FV (128M 位)內存保護(3)			
SEC	結核病	BP2	BP1 BP0	受保護 區塊	受保護 地址	受保護 密度	受保護 部分 (2)
X	X 0		0 0	0 到 255	000000h - FFFFFFFh	16MB	全部
0	0	0	0 ..	0 到 251	000000h - FBFFFFh	16,128KB	下 63/64
0	0	0	.. 0	0 到 247	000000h - F7FFFFh	15,872KB	下 31/32
0	0	0	0 到 239	000000h - EFFFFFFh	15MB	下 15/16
0	0	..	0 0	0 到 223	000000h - DFFFFFFh	14MB	低 7/8
0	0	..	0 ..	0 到 191	000000h - BFFFFFFh	12MB	下 3/4
0	0 0	0 到 127	000000h - 7FFFFFFh	8MB	下 1/2
0	..	0	0 ..	4 到 255	040000h - FFFFFFFh	16,128KB	上 63/64
0	..	0	.. 0	8 到 255	080000h - FFFFFFFh	15,872KB	上 31/32
0	..	0	16 到 255	100000h - FFFFFFFh	15MB	上 15/16
0	0 0	32 到 255	200000h - FFFFFFFh	14MB	上 7/8
0	0 ..	64 到 255	400000h - FFFFFFFh	12MB	上 3/4
0 0	128 到 255 800000h	FFFFFFFFh	8MB	上 1/2
X	X	沒有任何	沒有任何	沒有任何	沒有任何
..	0	0	0 ..	0 到 255	000000h - FFFFFFh	16,380KB	大號 - 4095/4096
..	0	0	.. 0	0 到 255	000000h - FFFFFFFh 16,376KB		大號 - 2047/2048
..	0	0	0 到 255	000000h - FFBFFFh	16,368KB	大號 - 1023/1024
..	0	..	0 X 0 到 255		000000h - FF7FFFh	16,352KB	大號 - 511/512
..	..	0	0 ..	0 到 255	001000h - FFFFFFFh	16,380KB U - 4095/4096	
..	..	0	.. 0	0 到 255	002000h - FFFFFFFh	16,376KB U - 2047/2048	
..	..	0	0 到 255	004000h - FFFFFFFh	16,368KB	U - 1023/1024
..	0 X 0 到 255		008000h - FFFFFFFh	16,352KB	U-511/512

注：1.

X = 無關 2. L = 較

低； U = Upper 3. 如果任何

擦除或編程命令指定包含受保護數據部分的內存區域，則該命令將被忽略

W25Q128FV



7.1.17W25Q128FV 獨立塊內存保護 (WPS=1)

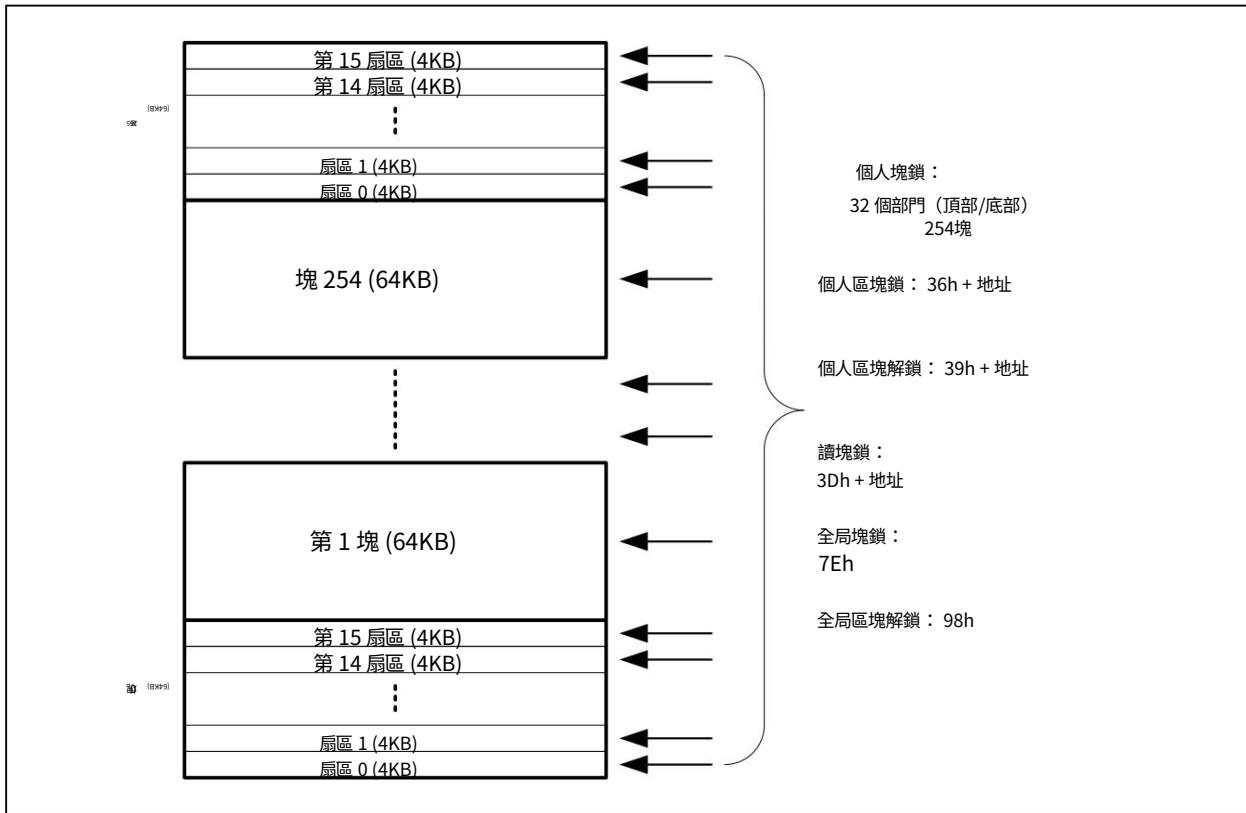


圖 4d ◦個人塊/扇區鎖

注意事

- 項：1.Individual Block/Sector 保護僅在WPS=1 時有效。
2.所有單獨的塊/扇區鎖定位在上電後默認設置為 1 ,所有存儲器陣列都受到保護。

W25Q128FV



8. 使用說明

W25Q128FV 的標準/雙通道/四通道 SPI 指令集由 45 條基本指令組成，這些指令完全通過 SPI 總線控制（參見指令集表 1-2）。指令由片選 (/CS) 的下降沿啟動。時鐘輸入 DI 輸入的數據的第一個字節提供了指令代碼。DI 輸入上的數據在時鐘的上升沿採樣，最高有效位 (MSB) 在前。

W25Q128FV 的 QPI 指令集由 32 條基本指令組成，這些指令完全通過 SPI 總線控制（參見指令集表 3）。指令由片選 (/CS) 的下降沿啟動。通過 IO[3:0] 引腳輸入的數據的第一個字節提供了指令代碼。所有四個 IO 引腳上的數據都在時鐘的上升沿進行採樣，最高有效位 (MSB) 在前。所有 QPI 指令、地址、數據和虛擬字節都使用所有四個 IO 引腳以每兩個串行時鐘 (CLK) 傳輸每個字節的數據。

指令的長度從一個字節到幾個字節不等，後面可能跟有地址字節、數據字節、虛擬字節（無關緊要），在某些情況下，還有組合。指令在 /CS 的上升沿完成。圖 5 至 57 中包含每條指令的時鐘相關時序圖。所有讀取指令都可以在任何時鐘位之後完成。但是，寫入、編程或擦除的所有指令必須在字節邊界上完成（/CS 在完整的 8 位計時後驅動為高電平），否則指令將被忽略。此功能進一步保護設備免受意外寫入。此外，在對存儲器進行編程或擦除時，或者在寫入狀態寄存器時，除讀取狀態寄存器外的所有指令都將被忽略，直到編程或擦除週期完成。

8.1 設備 ID 和指令集表

8.1.1 製造商和設備標識

製造商編號	(MF7 - MF0)	
華邦串行閃存	EFh	
設備ID	(ID7 - ID0)	(ID15 - ID0)
操作說明	ABh, 90h, 92h, 94h	9Fh
W25Q128FV (SPI 模式)	17小時	4018小時
W25Q128FV (QPI模式)	17小時	6018h

W25Q128FV



8.1.2 指令集表 1 (標準/雙路/四路 SPI 指令)(1)

數據輸入輸出	字節 1	字節 2	字節 3	字節 4	字節 5	字節 6	字節 7
時鐘編號	(0 - 7)	(8 - 15)	(16 - 23)	(24 - 31)	(32 - 39)	(40 - 47)	(48 - 55)
寫使能	06小時						
易失性 SR 寫使能	50小時						
寫禁止	04小時						
讀取狀態寄存器 1	05小時	(S7-S0)(2)					
寫入狀態寄存器 1 (4)	01小時	(S7-S0)(4)					
讀取狀態寄存器 2	35小時	(S15-S8)(2)					
寫入狀態寄存器 2	31小時	(S15-S8)					
讀取狀態寄存器 3	15小時	(S23-S16)(2)					
寫入狀態寄存器 3	11小時	(S23-S16)					
芯片擦除	C7h/6 0小時						
擦除/程序暫停	75小時						
擦除/程序恢復	7啊						
掉電	B9h						
釋放掉電/ID	A8h	假的	假的	假的	(ID7-ID0)(2)		
製造商/設備 ID	90小時	假的	假的	00h	(MF7-MF0)	(ID7-ID0)	
JEDEC ID	9Fh	(MF7-MF0)	(ID15-ID8)	(ID7-ID0)			
全局塊鎖	7Eh						
全局塊解鎖	98小時						
進入 QPI 模式	38小時						
啟用重置	66小時						
重置設備	99小時						

W25Q128FV



8.1.3 指令集表 2 (標準/雙路/四路 SPI 指令)(1)

數據輸入輸出	字節 1	字節 2	字節 3	字節 4	字節 5	字節 6
時鐘編號	(0 - 7)	(8 - 15)	(16 - 23)	(24 - 31)	(32 - 39)	(40 - 47)
讀取唯一 ID	4Bh	假的	假的	假的	假的	(UID63-UID0)
頁程序	02小時	A23-A16	A15-A8	A7-A0	D7-D0	D7-D0(3)
四頁程序	32小時	A23-A16	A15-A8	A7-A0	D7-D0, …(9)	D7-D0, …(3)
扇區擦除 (4KB)	20小時	A23-A16	A15-A8	A7-A0		
塊擦除 (32KB)	52小時	A23-A16	A15-A8	A7-A0		
塊擦除 (64KB)	D8h	A23-A16	A15-A8	A7-A0		
讀取數據	03小時	A23-A16	A15-A8	A7-A0	(D7-D0)	
快速閱讀	0Bh	A23-A16	A15-A8	A7-A0	假的	(D7-D0)
快速讀取雙輸出	3Bh	A23-A16	A15-A8	A7-A0	假的	(D7-D0, …) (7)
快速讀取四路輸出	6Bh	A23-A16	A15-A8	A7-A0	假的	(D7-D0, …) (9)
讀取 SFPD 寄存器	5安時	A23-A16	A15-A8	A7-A0	假的	(D7-D0)
擦除安全寄存器(5)	44小時	A23-A16	A15-A8	A7-A0		
程序安全寄存器(5)	42小時	A23-A16	A15-A8	A7-A0	D7-D0	D7-D0(3)
讀取安全寄存器(5)	48小時	A23-A16	A15-A8	A7-A0	假的	(D7-D0)
個人塊鎖	36小時	A23-A16	A15-A8	A7-A0		
個人塊解鎖	39小時	A23-A16	A15-A8	A7-A0		
讀塊鎖	3Dh	A23-A16	A15-A8	A7-A0	(L7-L0)	
數據輸入輸出	字節 1	字節 2	字節 3	字節 4	字節 5	字節 6
時鐘編號	(0 - 7)	(8 - 11)	(12 - 15)	(16 - 19)	(20 - 23)	(24 - 27)
快速讀取雙 I/O	BBh	A23-A16	A15-A8	A7-A0	假的	(D7-D0)
製造商/設備 ID 雙 I/O	92小時	A23-A16	A15-A8	A7-A0	假的	(MF7-MF0)
數據輸入輸出	字節 1	字節 2	字節 3	字節 4	字節 5	字節 6
時鐘編號	(0 - 7)	(8, 9)	(10, 11)	(12, 13)	(14, 15)	(16, 17)
設置帶環繞的突發	77h虛擬	虛擬虛擬 W8-W0			(18, 19)	(20, 21)
快速讀取四路 I/O	EBh A23-A16	A15-A8	A7-A0	M7-M0 假人		(D7-D0)
字讀取四路I/O(12)	E7h A23-A16	A15-A8	A7-A0	M7-M0 假人	(D7-D0)	(D7-D0)
八進製字讀四 輸入/輸出(13)	E3h A23-A16	A15-A8	A7-A0	M7-M0	(D7-D0)	(D7-D0)
製造商/設備 ID Quad I/O	94小時	A23-A16	A15-A8	A7-A0	M7-M0 假人	(MF7-MF0)
						(ID7-ID0)

W25Q128FV



8.1.4 指令集表3 (QP指令) (14)

數據輸入輸出	字節 1	字節 2	字節 3	字節 4	字節 5	字節 6
時鐘編號	(0, 1)	(2, 3)	(4, 5)	(6, 7)	(8, 9)	(10, 11)
寫使能	06小時					
易失性 SR 寫使能	50小時					
寫禁止	04小時					
讀取狀態寄存器 1	05小時	(S7-S0)(2)				
寫入狀態寄存器 1 (4)	01小時	(S7-S0)(4)				
讀取狀態寄存器 2	35小時	(S15-S8)(2)				
寫入狀態寄存器 2	31小時	(S15-S8)				
讀取狀態寄存器 3	15小時	(S23-S16)(2)				
寫入狀態寄存器 3	11小時	(S23-S16)				
芯片擦除	C7小時/60小時					
擦除/程序暫停	75小時					
擦除/程序恢復	7啊					
掉電	B9h					
設置讀取參數	C0h	P7-P0				
釋放掉電/ ID	ABh	假的	假的	假的	(ID7-ID0)(2)	
製造商/設備 ID	90小時	假的	假的	00h	(MF7-MF0)	(ID7-ID0)
JEDEC ID	9Fh	(MF7-MF0)	(ID15-ID8)	(ID7-ID0)		
全局塊鎖	7Eh					
全局塊解鎖	98小時					
退出 QPI 模式	小時數					
啟用重置	66小時					
重置設備	99小時					
頁程序	02小時	A23-A16	A15-A8	A7-A0	D7-D0(9)	D7-D0(3)
扇區擦除 (4KB)	20小時	A23-A16	A15-A8	A7-A0		
塊擦除 (32KB)	52小時	A23-A16	A15-A8	A7-A0		
塊擦除 (64KB)	D8h	A23-A16	A15-A8	A7-A0		
快速閱讀	0Bh	A23-A16	A15-A8	A7-A0	假人(13)	(D7-D0)
帶包裝的突發閱讀 (14)	0通道	A23-A16	A15-A8	A7-A0	假人(13)	(D7-D0)
快速讀取四路 I/O	EBh	A23-A16	A15-A8	A7-A0	M7-M0(13)	(D7-D0)
個人塊鎖	36小時	A23-A16	A15-A8	A7-A0		
個人塊解鎖	39小時	A23-A16	A15-A8	A7-A0		
擴塊鎖	3Dh	A23-A16	A15-A8	A7-A0	(L7-L0)	



注意事項：

1。 數據字節首先移動最高有效位。括號 “()” 中包含數據的字節字段表示從設備在 1、2 或 4 個 IO 引腳上輸出的數據。2。

狀態寄存器內容和設備 ID 將不斷重複，直到 /CS 終止指令。3。

Page Program、Quad Page Program 和 Program Security Registers 至少需要一個字節的數據輸入，最多 256 個字節的數據輸入。如果超過 256 字節的數據被發送到設備，尋址將換行到頁面的開頭並覆蓋之前發送的數據。4。

寫入狀態寄存器 1 (01h) 也可用於編程狀態寄存器 1 和 2，請參見第 8.2.5 節。

5. 安全註冊地址：

安全寄存器 1 :A23-16 = 00h；A15-8 = 10h；A7-0 = 字節地址
安全寄存器 2 :A23-16 = 00h；A15-8 = 20小時；A7-0 = 字節地址
安全寄存器 3 :A23-16 = 00h；A15-8 = 30小時；A7-0 = 字節地址

6. 雙SPI地址輸入格式：

IO0 = A22、A20、A18、A16、A14、A12、A10、A8 A6、A4、A2、A0、M6、M4、M2、M0
IO1 = A23、A21、A19、A17、A15、A13、A11、A9 A7、A5、A3、A1、M7、M5、M3、M1

7. 雙SPID數據輸出格式 :IO0 = (D6, D4,

D2, D0)
IO1 = (D7, D5, D3, D1)

8. Quad SPI 地址輸入格式 :IO0 = A20, A16,

A12, A8, A4, A0, M4, M0
IO1 = A21, A17, A13, A9,
A5, A1, M5, M1
IO2 = A22, A18, A14, A10, A6, A2,
M6, M2
IO3 = A23, A19, A15, A11, A7, A3, M7, M3

9. Quad SPI 數據輸入/輸出格式 :IO0 = (D4, D0, ...)

設置 Burst with Wrap 輸入格式：

IO0 = x, x, x, x, x, W4, x
IO1 = x, x, x, x, x, W5, x
IO2 = x, x, x, x, x, W6, x
IO3 = x, x, x, x, x, x, x

IO1 = (D5, D1, ...)
IO2 = (D6, D2, ...)
IO3 = (D7, D3, ...)

10. Fast Read Quad I/O 數據輸出格式 :IO0 = (x, x, x, x,

D4, D0, D4, D0)
IO1 = (x, x, x, x, D5, D1, D5, D1)
IO2 = (x, x, x, x, D6, D2, D6, D2)
IO3 = (x, x, x, x, D7, D3, D7, D3)

11. Word Read Quad I/O 數據輸出格式 :IO0 = (x, x, D4,

D0, D4, D0, D4, D0)
IO1 = (x, x, D5, D1, D5, D1, D5, D1)
IO2 = (x, x, D6, D2, D6, D2, D6, D2)
IO3 = (x, x, D7, D3, D7, D3, D7, D3)

12. QPI Command, Address, Data input/output format: CLK # 0 1

2 4 5 6 7 8 9 10 11 IO0 = C4、C0, A20, A16, A12, A8, A4, A0, D4, D0, D4, D0
IO1 = C5, C1, A21, A17, A13, A9, A5, A1, D5, D1, D5, D1
IO2 = C6, C2, A22, A18, A14, A10, A6, A2, D6, D2, D6, D2
IO3 = C7、C3、A23、A19、A15、A11、A7、A3、D7、D3、D7、D3

13. QPI Fast Read、QPI Fast Read Quad I/O 和 QPI Burst Read with Wrap 的虛擬時鐘數由讀取參數 P7 – P4 控制。

14. QPI Burst Read with Wrap 的環繞長度由讀取參數 P3 – P0 控制。

W25Q128FV



8.2 指令說明

8.2.1 寫使能 (06h)

寫使能指令（圖 5）將狀態寄存器中的寫使能鎖存器 (WEL) 位設置為 1。必須在每個頁面編程、四頁編程、扇區擦除、塊擦除、芯片擦除之前設置 WEL 位，寫入狀態寄存器和擦除/編程安全寄存器指令。通過將 /CS 驅動為低電平，在 CLK 上升沿將指令代碼 “06h” 移入數據輸入 (DI) 引腳，然後將 /CS 驅動為高電平，即可輸入寫使能指令。

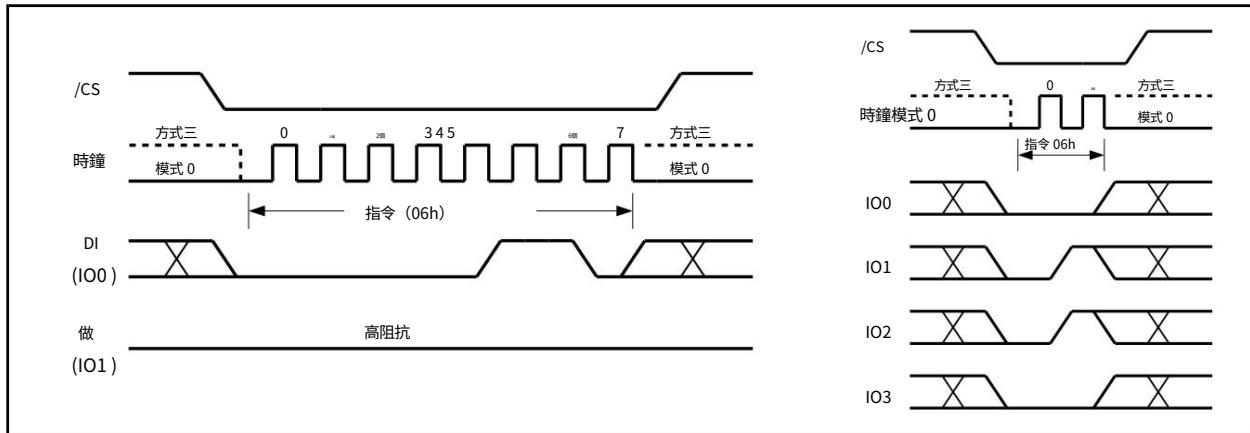


圖 5. SPI 模式 (左)或 QPI 模式 (右)的寫使能指令

8.2.2 易失性狀態寄存器 (50h) 的寫入使能

7.1 節中描述的非易失性狀態寄存器位也可以作為易失性位寫入。這為快速更改系統配置和內存保護方案提供了更大的靈活性，而無需等待典型的非易失性位寫入周期或影響狀態寄存器非易失性位的耐久性。要將易失性值寫入狀態寄存器位，必須在寫入狀態寄存器 (01h) 指令之前發出易失性狀態寄存器 (50h) 指令的寫入啟用。Write Enable for Volatile Status Register 指令（圖 6）不會設置 Write Enable Latch (WEL) 位，它僅對 Write Status Register 指令有效以更改 volatile Status Register 位值。

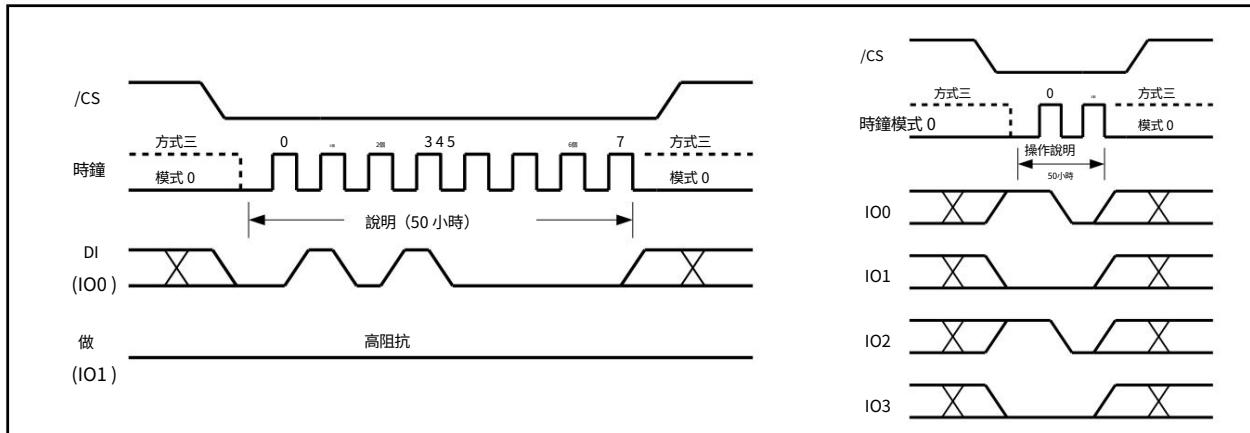


圖 6. SPI 模式 (左)或 QPI 模式 (右)的易失性狀態寄存器指令的寫入使能

W25Q128FV



8.2.3 寫禁止 (04h)

寫禁用指令（圖 7）將狀態寄存器中的寫啟用鎖存器 (WEL) 位重置為 0。寫禁用指令通過將 /CS 驅動為低電平來輸入，將指令代碼 “04h” 移入 DI 引腳，然後驅動 /CS 高。請注意，WEL 位在上電後以及寫狀態寄存器、擦除/編程安全寄存器、頁面編程、四頁編程、扇區擦除、塊擦除、芯片擦除和復位指令完成後自動復位。

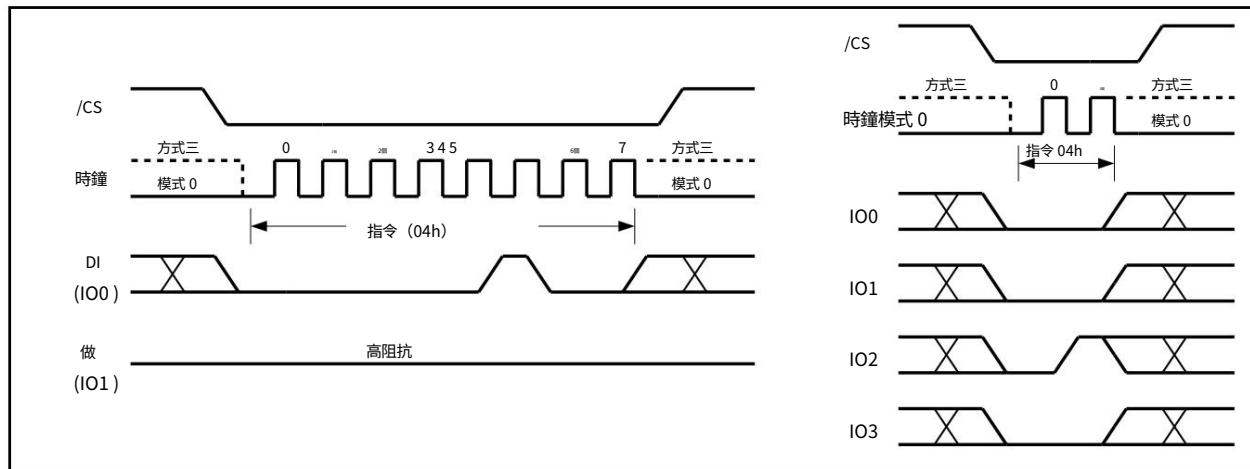


圖 7. SPI 模式（左）或 QPI 模式（右）的寫禁用指令

8.2.4 讀取狀態寄存器 1 (05h)、狀態寄存器 2 (35h) 和狀態寄存器 3 (15h)

讀取狀態寄存器指令允許讀取 8 位狀態寄存器。通過將 /CS 拉低並在 CLK 的上升沿將狀態寄存器 1 的指令代碼 “05h”、狀態寄存器 2 的 “35h” 或狀態寄存器 3 的 “15h” 移入 DI 引腳來輸入指令。然後，狀態寄存器位在 CLK 的下降沿從 DO 引腳移出，最高有效位 (MSB) 在前，如圖 8 所示。有關狀態寄存器的說明，請參見第 7.1 節。

讀取狀態寄存器指令可以在任何時候使用，即使編程、擦除或寫入狀態寄存器週期正在進行中。這允許檢查 BUSY 狀態位以確定週期何時完成以及設備是否可以接受另一條指令。可以連續讀取狀態寄存器，如圖 8 所示。通過將 /CS 拉高來完成指令。

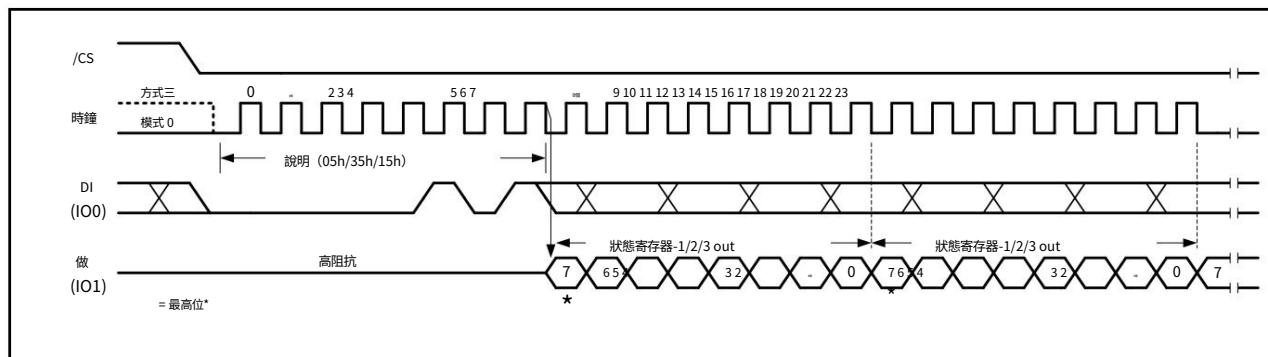


圖 8a ◦ 讀取狀態寄存器指令（SPI 模式）

W25Q128FV

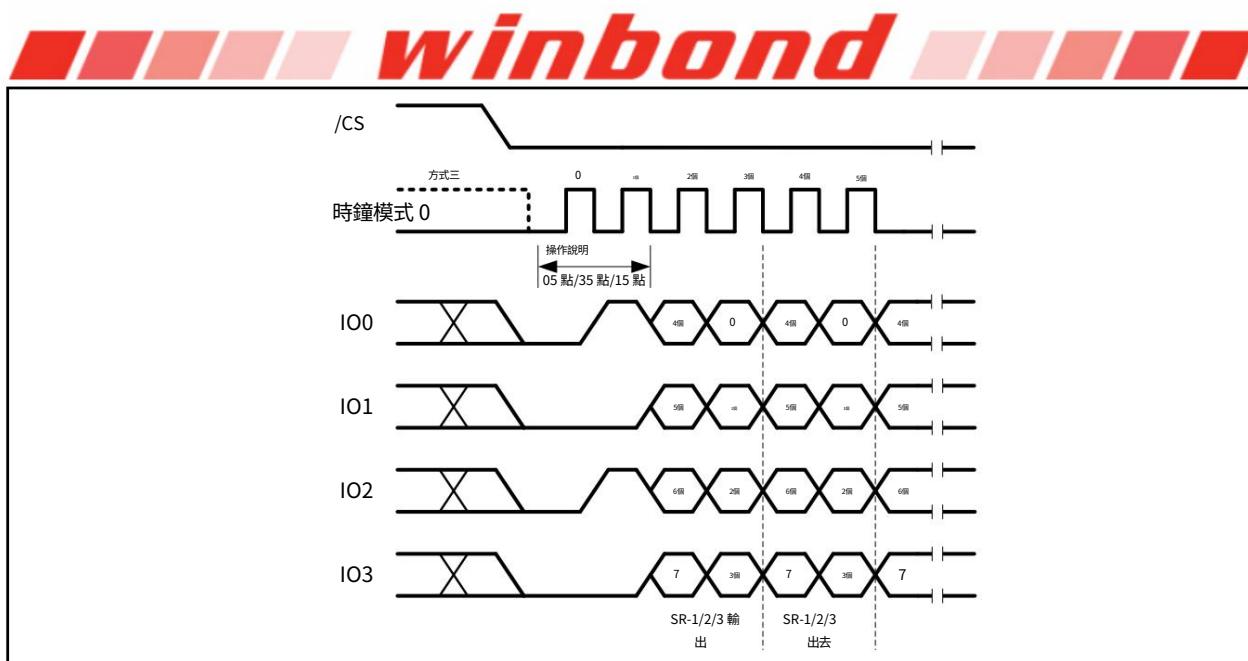


圖 8b。讀取狀態寄存器指令（QPI模式）

8.2.5 寫入狀態寄存器 1 (01h)、狀態寄存器 2 (31h) 和狀態寄存器 3 (11h)

寫狀態寄存器指令允許寫入狀態寄存器。Status Register的可寫位包括>Status Register-1中的SRP0、SEC、TB、BP[2:0];狀態寄存器2中的CMP、LB[3:1]、QE、SRP1;狀態寄存器3中的HOLD/RST、DRV1、DRV0、WPS和ADP。所有其他狀態寄存器位位置都是只讀的，不會受到寫狀態寄存器指令的影響。LB[3:1]為非易失性OTP位，一旦設置為1，就無法清零。

要寫入非易失性狀態寄存器位，必須預先執行標準寫入啟用(06h)指令，以便設備接受寫入狀態寄存器指令（狀態寄存器位WEL必須等於1）。啟用寫入後，通過將/CS拉低、發送指令代碼“01h/31h/11h”，然後寫入狀態寄存器數據字節來輸入指令，如圖9a和9b所示。

要寫入易失性狀態寄存器位，必須在寫入狀態寄存器指令（狀態寄存器位WEL保持為0）之前執行易失性狀態寄存器(50h)指令的寫入啟用。但是，SRP1和LB[3:1]不能從“1”變為“0”，因為這些位有OTP保護。斷電或執行軟件/硬件復位後，易失性狀態寄存器位值將丟失，非易失性狀態寄存器位值將恢復。

在非易失性狀態寄存器寫操作期間(06h與01h/31h/11h相結合)，在/CS被驅動為高電平之後，自定時寫狀態寄存器週期將開始持續時間為tW（參見交流特性）。當寫入狀態寄存器週期正在進行時，仍然可以訪問讀取狀態寄存器指令以檢查BUSY位的狀態。BUSY位在寫入狀態寄存器週期期間為1，在週期完成並準備好再次接受其他指令時為0。寫狀態寄存器週期完成後，狀態寄存器中的寫使能鎖存器(WEL)位將被清除為0。

W25Q128FV



在易失性狀態寄存器寫入操作期間（50h 與 01h/31h/11h 組合），/CS 被驅動為高電平後，狀態寄存器位將在tSHSL2的時間段內刷新為新值（參見交流特性）。BUSY 位在狀態寄存器位刷新期間將保持為 0。

寫狀態寄存器指令可用於 SPI 模式和 QPI 模式。但是當設備處於 QPI 模式時不能寫入 QE 位，因為需要 QE=1 設備才能進入 QPI 模式並工作。

有關狀態寄存器的說明，請參閱第 7.1 節。

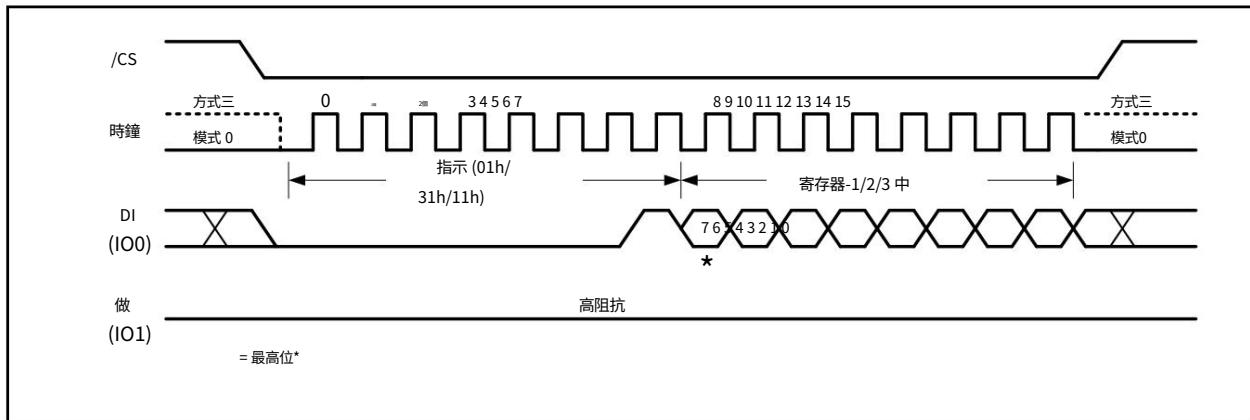


圖 9a 寫狀態寄存器-1/2/3指令 (SPI模式)

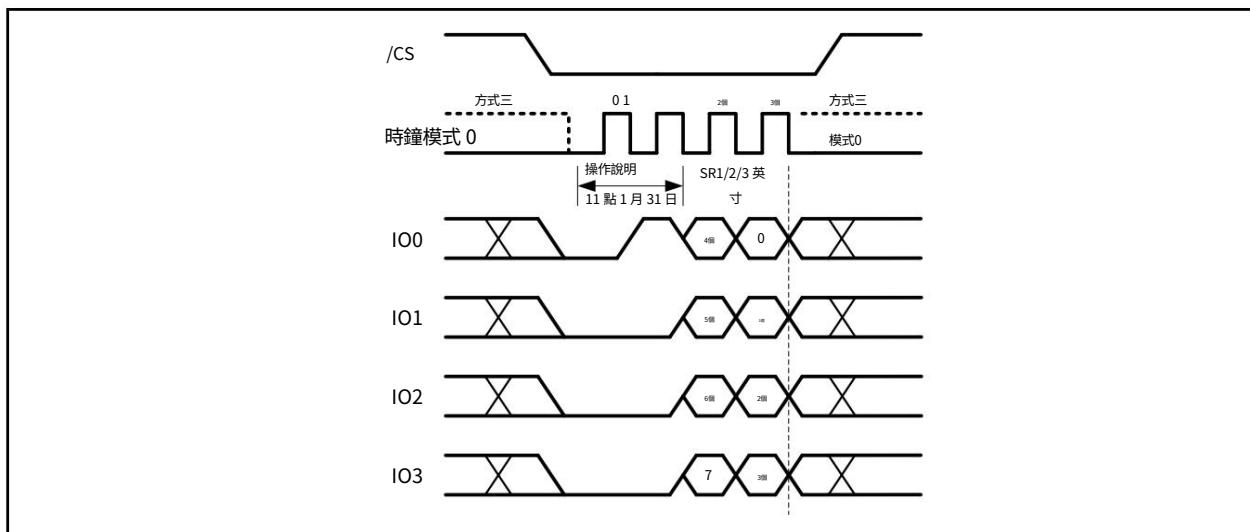


圖 9b 寫狀態寄存器-1/2/3指令 (QPI模式)

W25Q128FV



W25Q128FV 還向後兼容華邦前幾代串行閃存，其中狀態寄存器 1 和 2 可以使用單個“寫入狀態寄存器 1 (01h)”命令寫入。要完成寫入狀態寄存器 1 和 2 指令，/CS 引腳必須在第 16 位數據輸入後驅動為高電平，如圖 9c 和 9d 所示。如果/CS 在第 8 個時鐘後被驅動為高電平，寫入狀態寄存器 1 (01h) 指令將僅對狀態寄存器 1 進行編程，狀態寄存器 2 將不受影響（前幾代將清除 CMP 和 QE 位）。

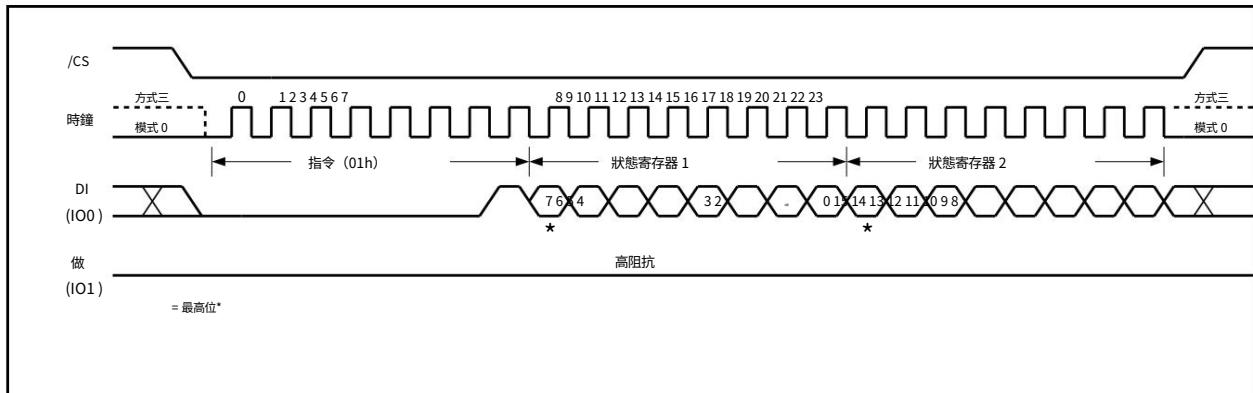


圖 9c ◦ 寫入狀態寄存器 1/2 指令 (SPI 模式)

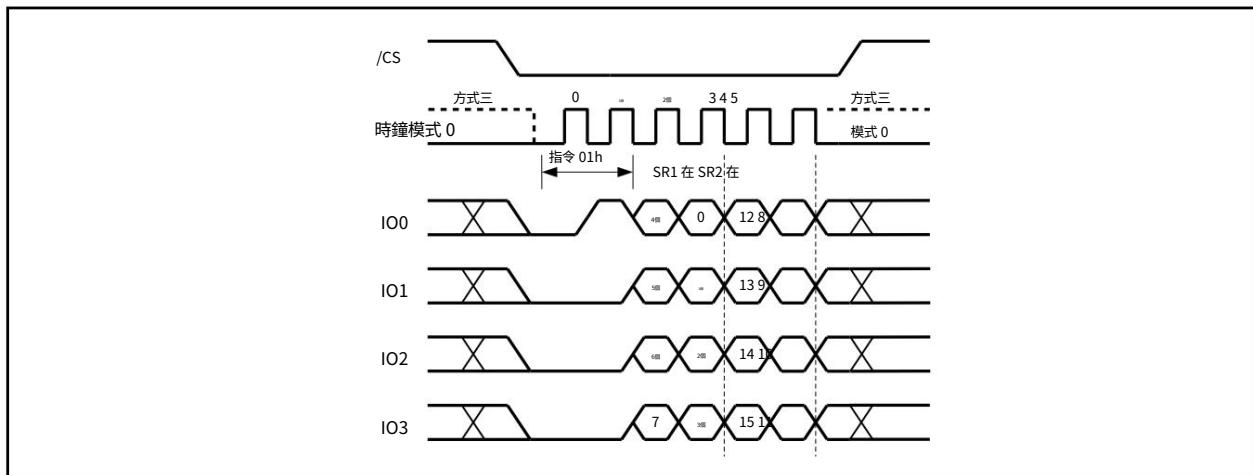


圖 9d ◦ 寫入狀態寄存器 1/2 指令 (QPI 模式)

W25Q128FV



8.2.6 讀取數據 (03h)

讀取數據指令允許從內存中順序讀取一個或多個數據字節。該指令通過將 /CS 引腳驅動為低電平然後將指令代碼“03h”後跟 24 位地址 (A23-A0) 移入 DI 引腳來啟動。代碼和地址位在 CLK 引腳的上升沿被鎖存。接收到地址後，尋址內存位置的數據字節將在 CLK 的下降沿從 DO 引腳移出，最高有效位 (MSB) 在前。在每個字節的數據移出後，地址會自動遞增到下一個更高的地址，從而允許連續的數據流。這意味著只要時鐘繼續，就可以用一條指令訪問整個內存。該指令通過將 /CS 驅動為高電平來完成。

讀取數據指令序列如圖 14 所示。如果在執行擦除、編程或寫入周期 (BUSY=1) 時發出讀取數據指令，則該指令將被忽略並且不會對當前週期產生任何影響。讀取數據指令允許從 DC 到最大 f_R 的時鐘速率（參見 AC Electrical Characteristics）。

讀取數據 (03h) 指令僅在標準 SPI 模式下受支持。

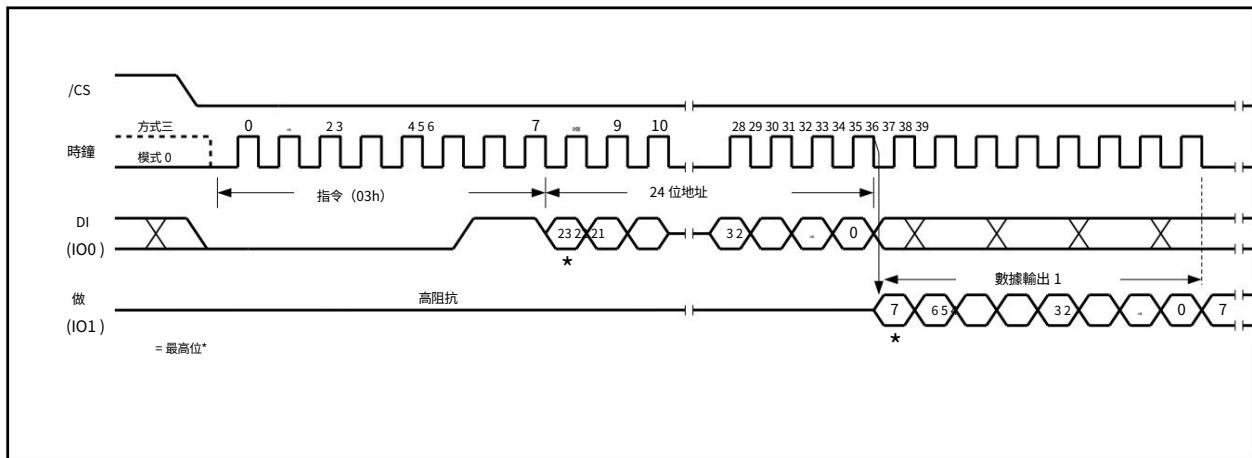


圖 14. 讀取數據指令（僅限 SPI 模式）

W25Q128FV



8.2.7 快速讀取 (0Bh)

快速讀取指令類似於讀取數據指令，只是它可以在FR的最高可能頻率下運行（請參閱交流電氣特性）。這是通過在24位地址後添加八個“虛擬”時鐘來實現的。如圖16所示。虛擬時鐘允許器件內部電路有額外時間來設置初始地址。在虛擬時鐘期間，DO引腳上的數據值“無關緊要”。

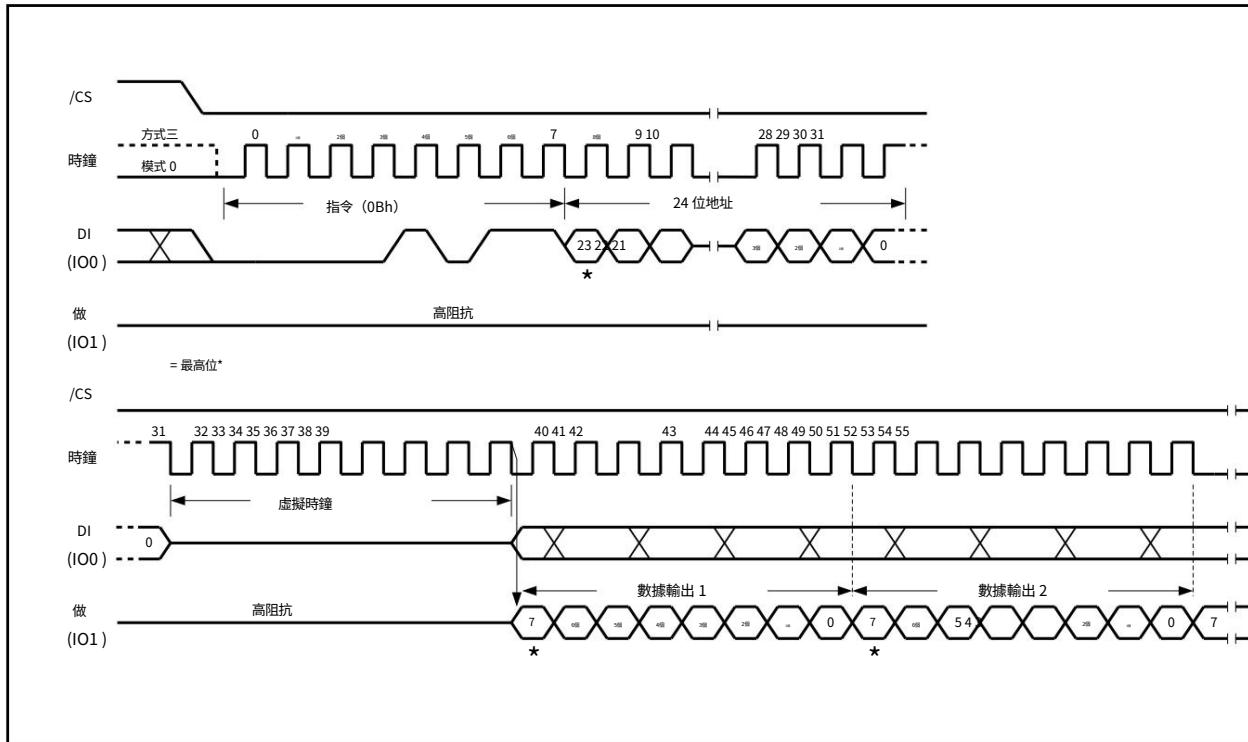


圖 16a 快速讀取指令 (SPI 模式)

W25Q128FV



QPI 模式下的快速讀取 (0Bh)

QPI 模式也支持快速讀取指令。啟用 QPI 模式時，虛擬時鐘的數量由“設置讀取參數 (C0h)”指令配置，以適應對最大快速讀取頻率或最小數據訪問延遲有不同的需求的各種應用。根據讀取參數位 P[5:4] 的設置，虛擬時鐘的數量可以配置為 2、4、6 或 8。上電時或複位指令後虛擬時鐘的默認數量為 2。

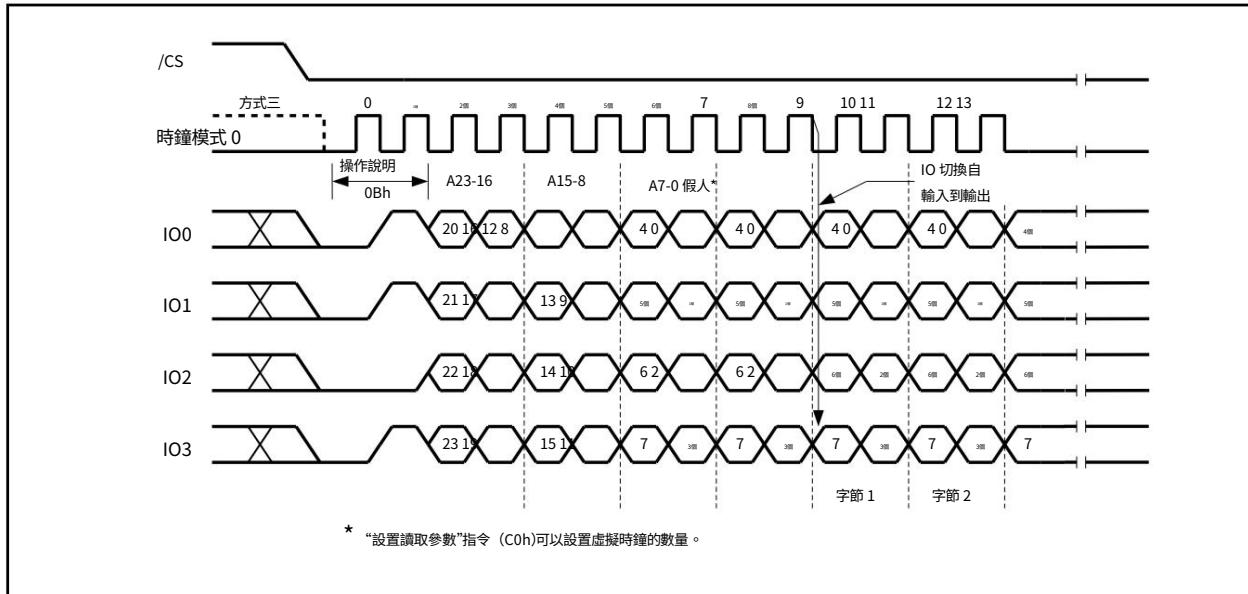


圖 16b 快速讀取指令 (QPI 模式)

W25Q128FV



8.2.8 快速讀取雙輸出 (3Bh)

快速讀取雙輸出 (3Bh) 指令類似於標準快速讀取 (0Bh) 指令，只是數據在兩個引腳上輸出；IO0和IO1。這允許以兩倍於標準 SPI 設備的速率傳輸數據。快速讀取雙輸出指令非常適合在加電時將代碼從閃存快速下載到 RAM，或者用於將代碼段緩存到 RAM 以供執行的應用程序。

與快速讀取指令類似，快速讀取雙輸出指令可以在FR的最高可能頻率下運行（請參閱交流電氣特性）。這是通過在 24 位地址後添加八個“虛擬”時鐘來實現的，如圖 18 所示。虛擬時鐘允許設備的內部電路有額外的時間來設置初始地址。虛擬時鐘期間的輸入數據是“無關緊要”的。但是，IO0引腳應在第一個數據輸出時鐘的下降沿之前為高阻抗。

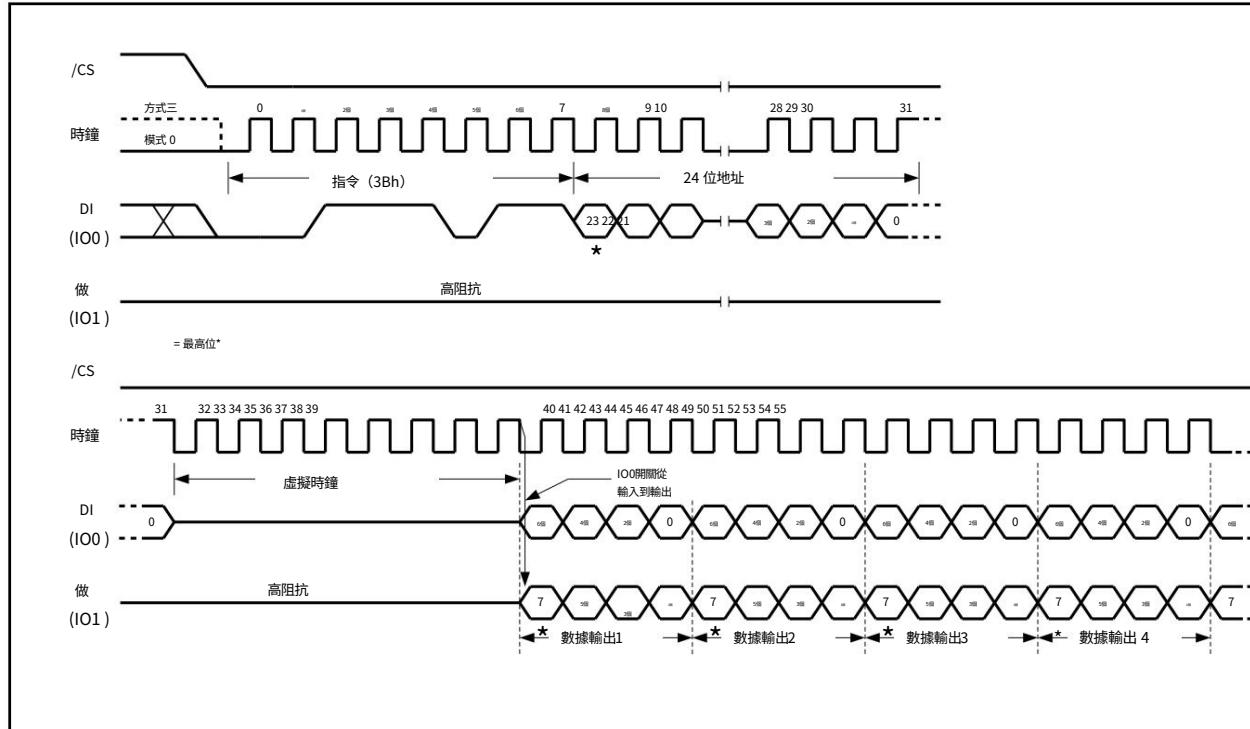


圖 18. 快速讀取雙輸出指令（僅限 SPI 模式）

W25Q128FV



8.2.9 快速讀取四路輸出 (6Bh)

Fast Read Quad Output (6Bh) 指令類似於 Fast Read Dual Output (3Bh) 指令，只是數據在四個引腳IO0、IO1、IO2和IO3上輸出。在設備接受快速讀取四線輸出指令之前，狀態寄存器 2 中的四線使能 (QE) 位必須設置為 1。快速讀取四路輸出指令允許以四倍於標準 SPI 設備的速率傳輸數據。

快速讀取四路輸出指令可以在FR的最高可能頻率下運行（請參閱交流電氣特性）。這是通過在 24 位地址後添加八個“虛擬”時鐘來實現的，如圖 20 所示。虛擬時鐘允許設備的內部電路有額外的時間來設置初始地址。虛擬時鐘期間的輸入數據是“無關緊要”的。但是，IO 引腳應在第一個數據輸出時鐘的下降沿之前處於高阻抗狀態。

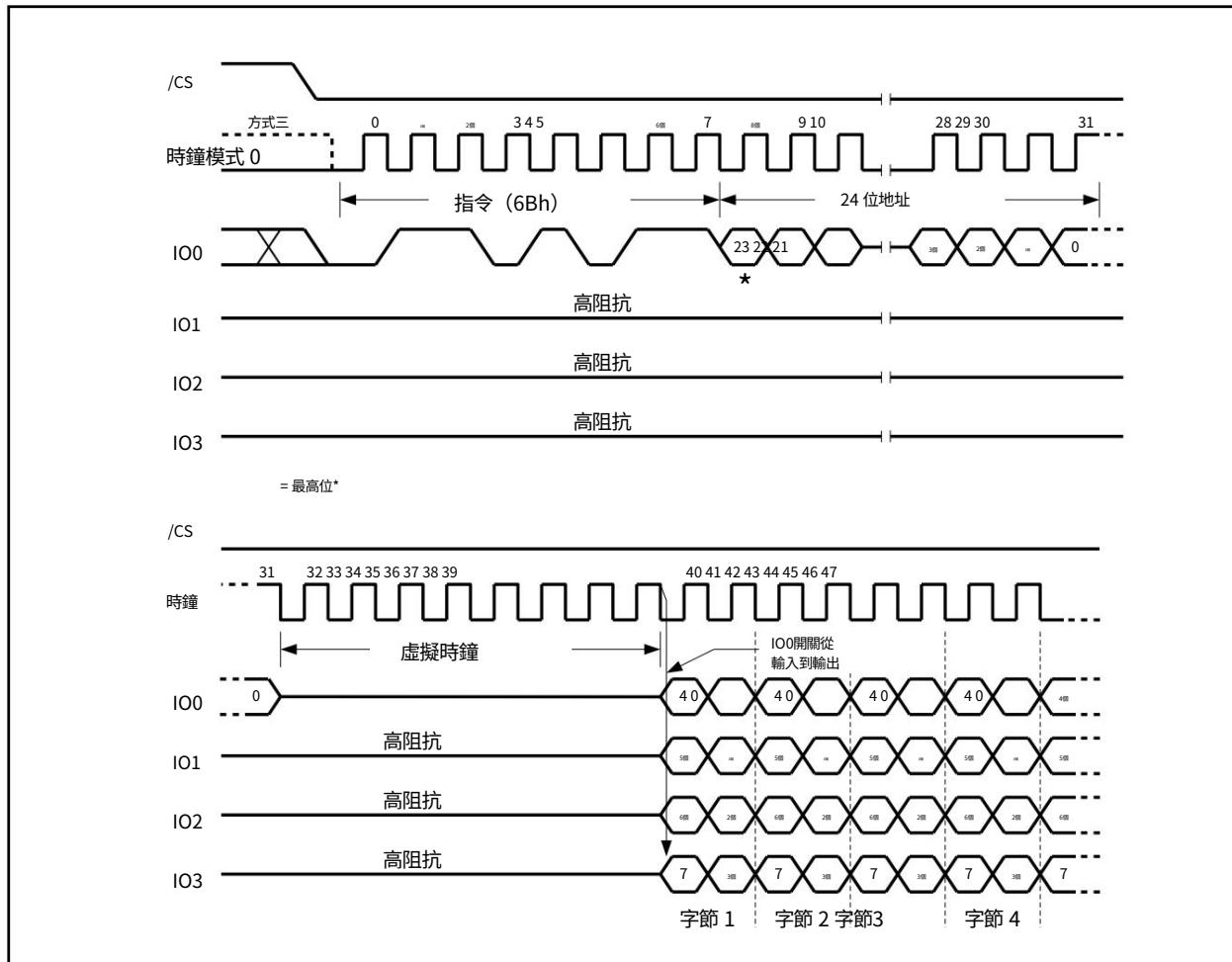


圖 20. 快速讀取四路輸出指令（僅限 SPI 模式）

W25Q128FV



8.2.10

快速讀取雙 I/O (BBh)

快速讀取雙 I/O (BBh) 指令允許改進隨機訪問，同時保持兩個 IO 引腳 IO0 和 IO1。它類似於快速讀取雙輸出 (3Bh) 指令，但具有每個時鐘兩位輸入地址位 (A23-0) 的能力。這種減少的指令開銷可能允許在某些應用程序中直接從雙 SPI 執行代碼 (XIP)。

具有“連續讀取模式”的快速讀取雙 I/O

通過在輸入地址位 (A23-0) 之後設置“連續讀取模式”位 (M7-0)，快速讀取雙 I/O 指令可以進一步減少指令開銷，如圖 22a 所示。(M7-4) 的高半字節通過包含或排除第一個字節指令代碼來控制下一條快速讀取雙 I/O 指令的長度。(M3-0) 的低半字節位無關 (“x”)。但是，IO 引腳應在第一個數據輸出時鐘的下降沿之前處於高阻抗狀態。

如果“連續讀取模式”位 M5-4 = (1,0)，則下一條快速讀取雙 I/O 指令（在 /CS 升高然後降低之後）不需要 BBh 指令代碼，如圖所示 22b。這將指令序列減少了八個時鐘，並允許在 /CS 置為低電平後立即輸入讀取地址。如果“連續讀取模式”位 M5-4 不等於 (1,0)，則下一條指令（在 /CS 升高然後降低之後）需要第一個字節指令代碼，從而返回正常操作。建議在 IO0 上輸入 FFFFh 用於下一條指令（16 個時鐘），以確保 M4 = 1 並使設備返回正常操作。

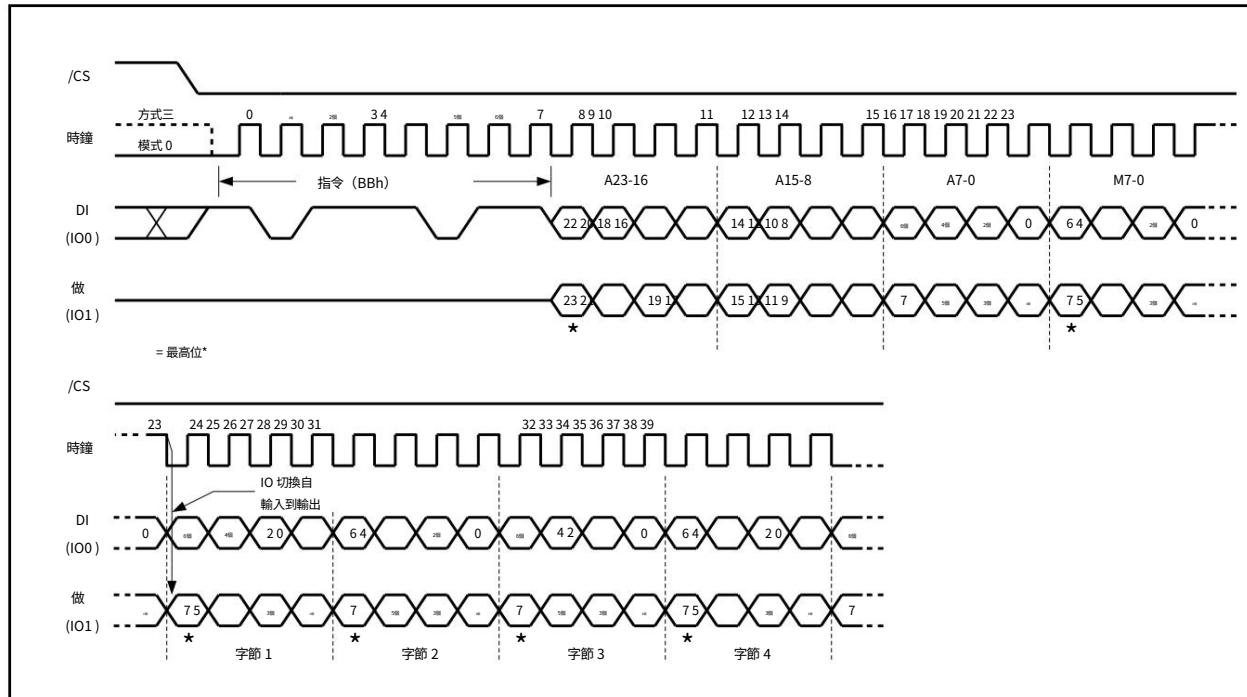


圖 22a 快速讀取雙 I/O 指令（初始指令或先前的 M5-4 = 10，僅限 SPI 模式）

W25Q128FV

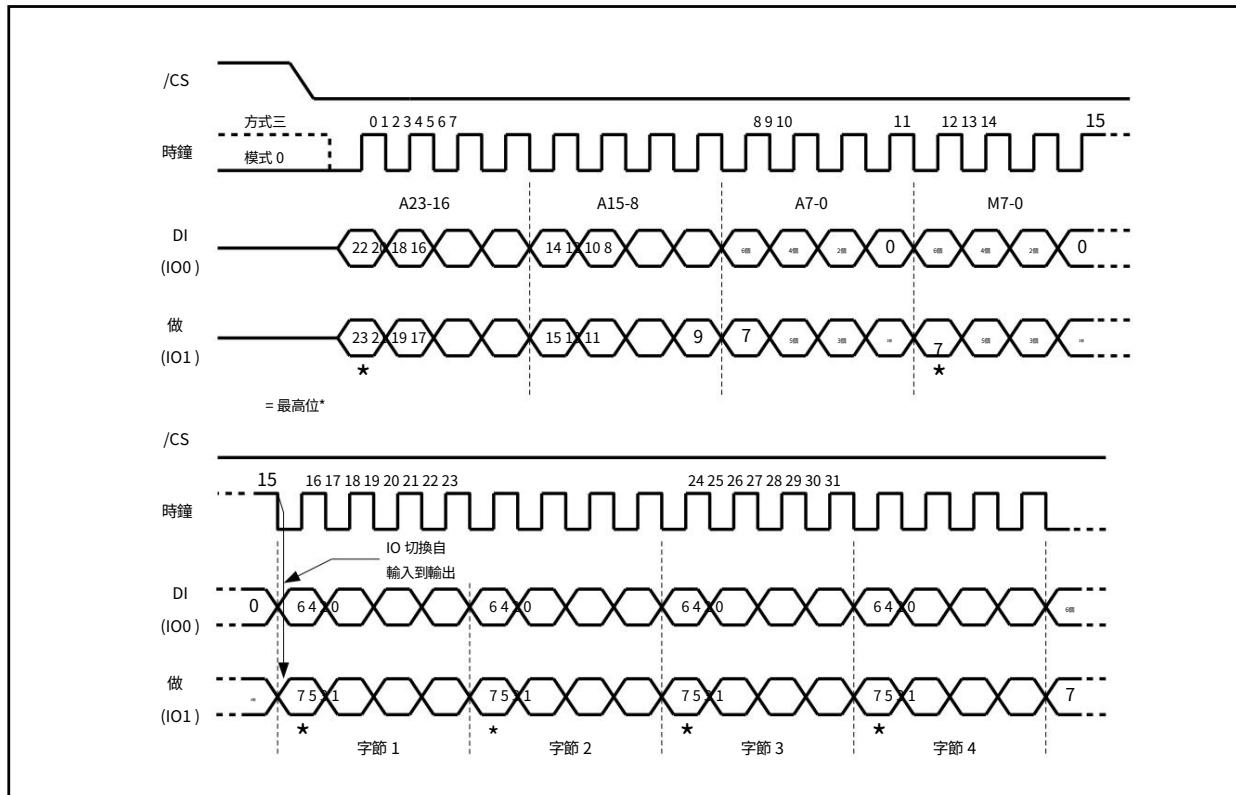


圖 22b 快速讀取雙 I/O 指令 (先前的指令集 M5-4 = 10 ,僅限 SPI 模式)

W25Q128FV



8.2.11

快速讀取四路 I/O (EBh)

Fast Read Quad I/O (EBh) 指令類似於 Fast Read Dual I/O (BBh) 指令，不同之處在於地址和數據位通過四個引腳 IO0、IO1、IO2 和 IO3 輸入和輸出，並且四個虛擬時鐘是在數據輸出之前需要在 SPI 模式下。Quad I/O 顯著降低了指令開銷，允許直接從 Quad SPI 更快地隨機訪問代碼執行 (XIP)。必須設置狀態寄存器 2 的四線啟用位 (QE) 以啟用快速讀取四線 I/O 指令。

具有“連續讀取模式”的快速讀取四路 I/O

Fast Read Quad I/O 指令可以通過在輸入地址位 (A23-0) 之後設置“連續讀取模式”位 (M7-0) 進一步減少指令開銷，如圖 24a 所示。(M7-4) 的高半字節通過包含或排除第一個字節指令代碼來控制下一條 Fast Read Quad I/O 指令的長度。(M3-0) 的低半字節位無關 (“x”)。但是，IO 引腳應在第一個數據輸出時鐘的下降沿之前處於高阻抗狀態。

如果“Continuous Read Mode”位 M5-4 = (1,0)，則下一條 Fast Read Quad I/O 指令（在 /CS 升高然後降低後）不需要 EBh 指令代碼，如圖所示 24b。這將指令序列減少了八個時鐘，並允許在 /CS 置為低電平後立即輸入讀取地址。如果“連續讀取模式”位 M5-4 不等於 (1,0)，則下一條指令（在 /CS 升高然後降低之後）需要第一個字節指令代碼，從而返回正常操作。建議為下一條指令（8 個時鐘）在 IO0 上輸入 FFh，以確保 M4 = 1 並使設備恢復正常運行。

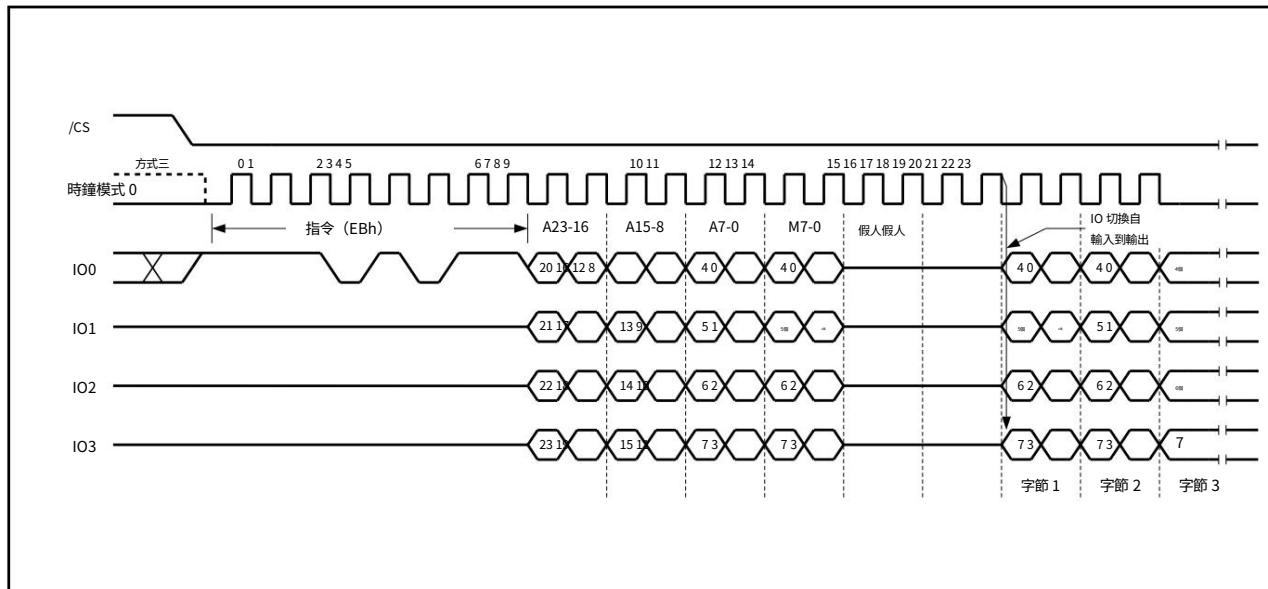


圖 24a 快速讀取 Quad I/O 指令（初始指令或之前的 M5-4 = 10，SPI 模式）

W25Q128FV

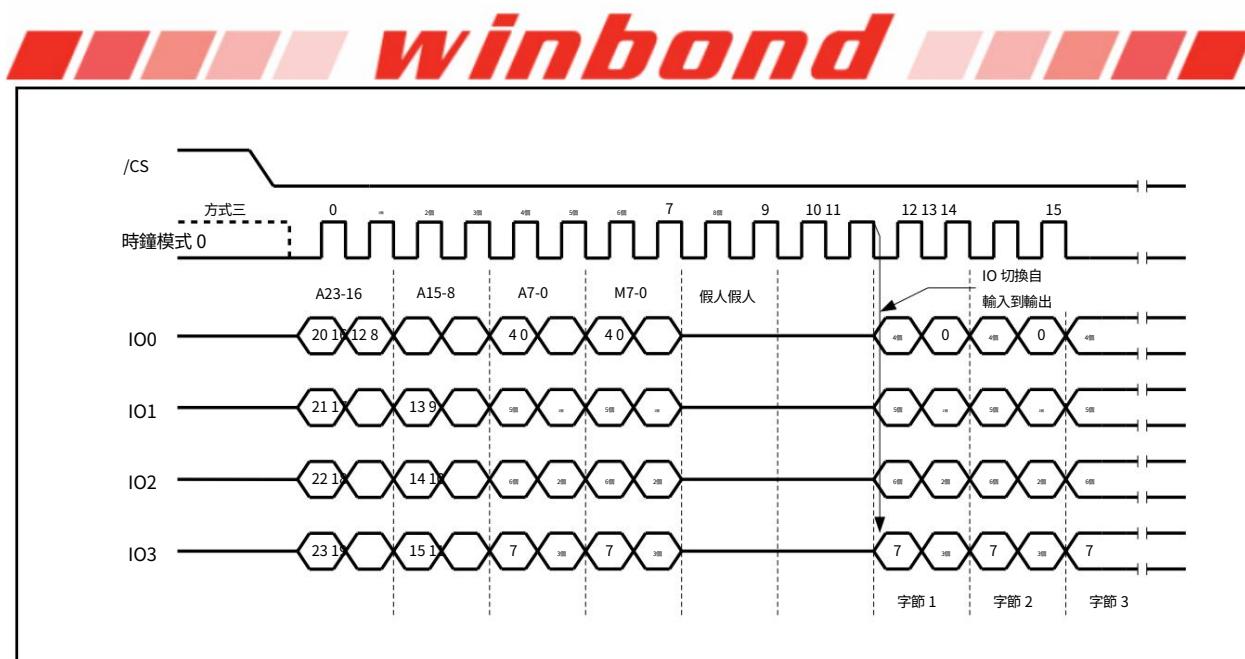


圖 24b 快速讀取 Quad I/O 指令（之前的指令集 M5-4 = 10 •SPI 模式）

標準 SPI 模式下具有“8/16/32/64 字節環繞”的快速讀取四路 I/O

通過在 EBh 之前發出“Set Burst with Wrap”(77h) 命令，Fast Read Quad I/O 指令也可用於訪問頁面中的特定部分。“Set Burst with Wrap” (77h) 命令可以啟用或禁用以下 EBh 命令的“Wrap Around”功能。

啟用“Wrap Around”後，可以將訪問的數據限制為 256 字節頁面的 8、16、32 或 64 字節部分。輸出數據從指令指定的起始地址開始，一旦到達8/16/32/64字節段的結束邊界，輸出將自動繞回開始邊界，直到/CS被拉高終止命令。

Burst with Wrap 功能允許使用高速緩存的應用程序快速獲取關鍵地址，然後在固定長度（8/16/32/64 字節）的數據內填充高速緩存，而無需發出多個讀取命令。

“Set Burst with Wrap”指令允許設置三個“Wrap Bits”W6-4。W4 位用於啟用或禁用“環繞”操作，而 W6-5 用於指定頁面內環繞部分的長度。詳細說明參見 8.2.24 節。

W25Q128FV



QPI 模式下的快速讀取四線 I/O (EBh)

Fast Read Quad I/O 指令在 QPI 模式下也受支持，如圖 19c 所示。啟用 QPI 模式時，虛擬時鐘的數量由“設置讀取參數 (C0h)”指令配置，以適應對最大快速讀取頻率或最小數據訪問延遲有不同需求的各種應用。根據讀取參數位 P[5:4] 的設置，虛擬時鐘的數量可以配置為 2、4、6 或 8。上電時或複位指令後虛擬時鐘的默認數量為 2。在 QPI 模式下，“連續讀取模式”位 M7-0 也被視為虛擬時鐘。在默認設置下，數據輸出將立即跟隨連續讀取模式位。

“連續讀取模式”功能在 QPI 模式下也可用於快速讀取四線 I/O 指令。

請參考前幾頁的說明。

對於快速讀取四線 I/O 指令，“環繞”功能在 QPI 模式下不可用。要在 QPI 模式下執行固定數據長度迴繞的讀取操作，必須使用專用的“帶迴繞的突發讀取”(0Ch) 指令。詳見 8.2.45。

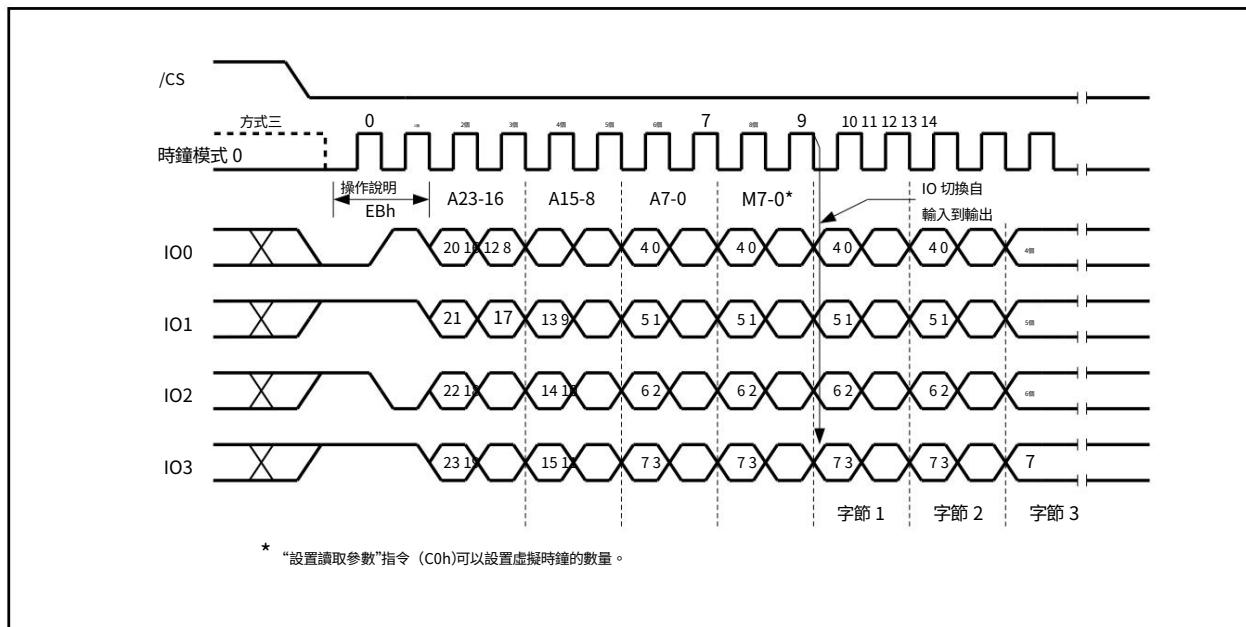


圖 24c 快速讀取 Quad I/O 指令（初始指令或之前的M5-4 10， QPI 模式）

W25Q128FV



8.2.12

字讀取四線 I/O (E7h)

字讀取四線 I/O (E7h) 指令類似於快速讀取四線 I/O (EBh) 指令，不同之處在於最低地址位 (A0) 必須等於 0，並且在數據輸出之前只需要兩個虛擬時鐘。Quad I/O 顯著降低了指令開銷，允許直接從 Quad SPI 更快地隨機訪問代碼執行 (XIP)。必須設置狀態寄存器 2 的四線啟用位 (QE) 以啟用字讀取四線 I/O 指令。

具有“連續讀取模式”的字讀取四路 I/O

字讀取四線 I/O 指令可以通過在輸入地址位 (A23-0) 之後設置“連續讀取模式”位 (M7-0) 進一步減少指令開銷，如圖 26a 所示。(M7-4) 的高半字節通過包含或排除第一個字節指令代碼來控制下一條 Fast Read Quad I/O 指令的長度。(M3-0) 的低半字節位無關 (“x”)。但是，IO 引腳應在第一個數據輸出時鐘的下降沿之前處於高阻抗狀態。

如果“Continuous Read Mode”位 M5-4 = (1,0)，則下一條 Fast Read Quad I/O 指令（在 /CS 升高然後降低之後）不需要 E7h 指令代碼，如圖所示 26b。這將指令序列減少了八個時鐘，並允許在 /CS 置為低電平後立即輸入讀取地址。如果“連續讀取模式”位 M5-4 不等於 (1,0)，則下一條指令（在 /CS 升高然後降低之後）需要第一個字節指令代碼，從而返回正常操作。建議為下一條指令（8 個時鐘）在 IO0 上輸入 FFh，以確保 M4 = 1 並使設備恢復正常運行。

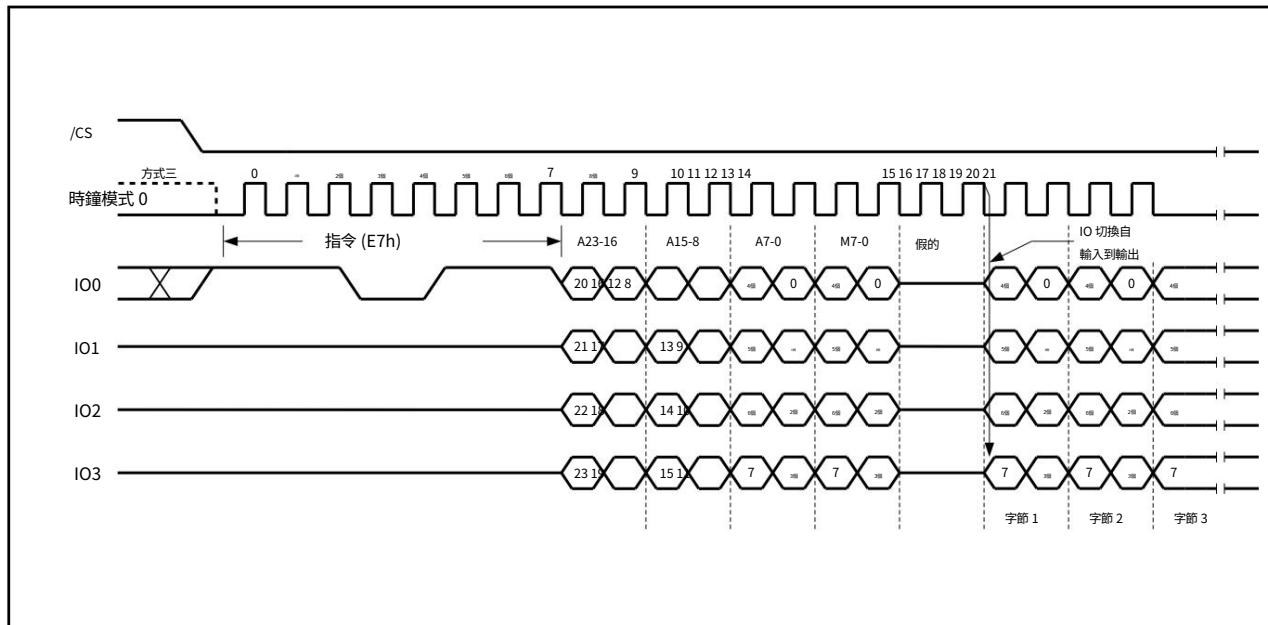


圖 26a。字讀取四線 I/O 指令（初始指令或先前的 M5-4 = 10，僅限 SPI 模式）

W25Q128FV

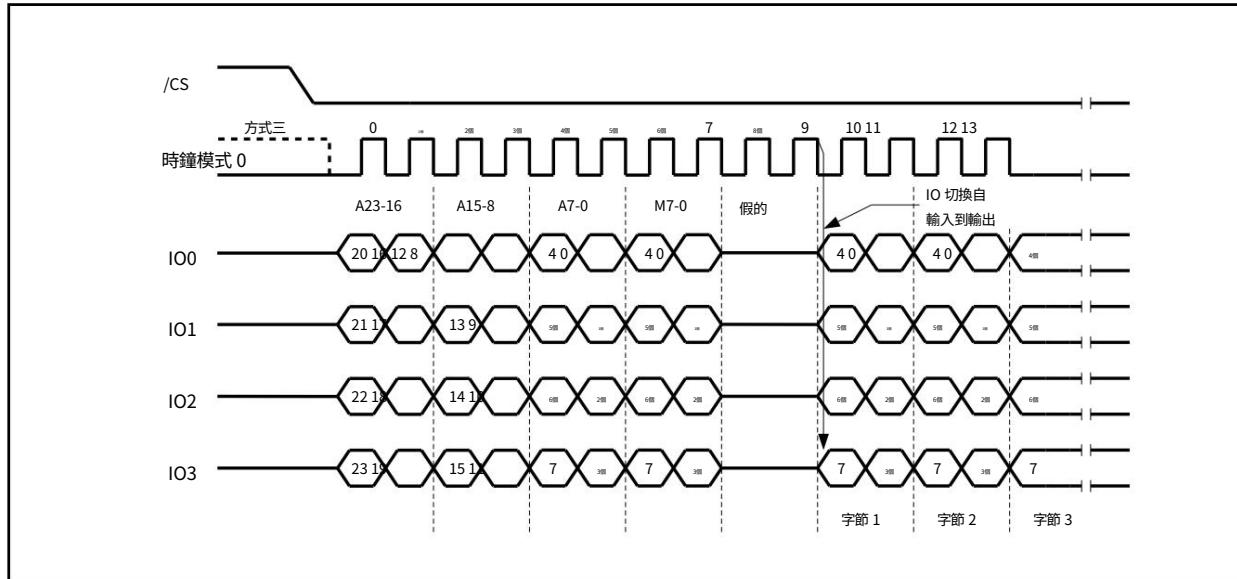


圖 26b °字讀取 Quad I/O 指令（先前的指令集 M5-4 = 10 °僅限 SPI 模式）

標準 SPI 模式下具有“8/16/32/64 字節環繞”的字讀取四路I/O 字讀取四路 I/O 指令也可用於通過發出
“設置突發在 E7h 之前使用 Wrap” (77h) 命令。 “Set Burst with Wrap” (77h) 命令可以啟用或禁用以下 E7h 命
令的“Wrap Around”功能。

啟用“Wrap Around”後，可以將訪問的數據限制為 256 字節頁面的 8、16、32 或 64 字節部分。輸出數據從指令指定的起始地址
開始，一旦到達8/16/32/64字節段的結束邊界，輸出將自動繞回開始邊界，直到/CS被拉高終止命令。

Burst with Wrap 功能允許使用高速緩存的應用程序快速獲取關鍵地址，然後在固定長度（8/16/32/64 字節）的數據內填充高速緩
存，而無需發出多個讀取命令。

“Set Burst with Wrap”指令允許設置三個“Wrap Bits”W6-4。 W4 位用於啟用或禁用“環繞”操作，而 W6-5 用於指定頁面內環
繞部分的長度。詳細說明見 8.2.24。

W25Q128FV



8.2.13 八進製字讀取四線 I/O (E3h)

八進製字讀取四線 I/O (E3h) 指令與快速讀取四線 I/O (EBh) 指令類似，不同之處在於較低的四個地址位 (A0、A1、A2、A3) 必須等於 0。因此，不需要虛擬時鐘，這進一步減少了指令開銷，允許更快的代碼執行隨機訪問 (XIP)。必須設置狀態寄存器 2 的四線啟用位 (QE) 以啟用八進製字讀取四線 I/O 指令。

具有“連續讀取模式”的八進製字讀取四路 I/O

八進製字讀取四線 I/O 指令可以通過在輸入地址位 (A23-0) 之後設置“連續讀取模式”位 (M7-0) 進一步減少指令開銷，如圖 27a 所示。(M7-4) 的高半字節通過包含或排除第一個字節指令代碼來控制下一個八進製字讀取四線 I/O 指令的長度。(M3-0) 的低半字節位無關 (“x”)。但是，I/O 引腳應在第一個數據輸出時鐘的下降沿之前處於高阻抗狀態。

如果“Continuous Read Mode”位 M5-4 = (1,0) 則下一條 Fast Read Quad I/O 指令（在 /CS 升高然後降低之後）不需要 E3h 指令代碼，如圖所示 27b。這將指令序列減少了八個時鐘，並允許在 /CS 置為低電平後立即輸入讀取地址。如果“連續讀取模式”位 M5-4 不等於 (1,0) 則下一條指令（在 /CS 升高然後降低之後）需要第一個字節指令代碼，從而返回正常操作。建議為下一條指令（8 個時鐘）在 IO0 上輸入 FFh，以確保 M4 = 1 並使設備恢復正常運行。

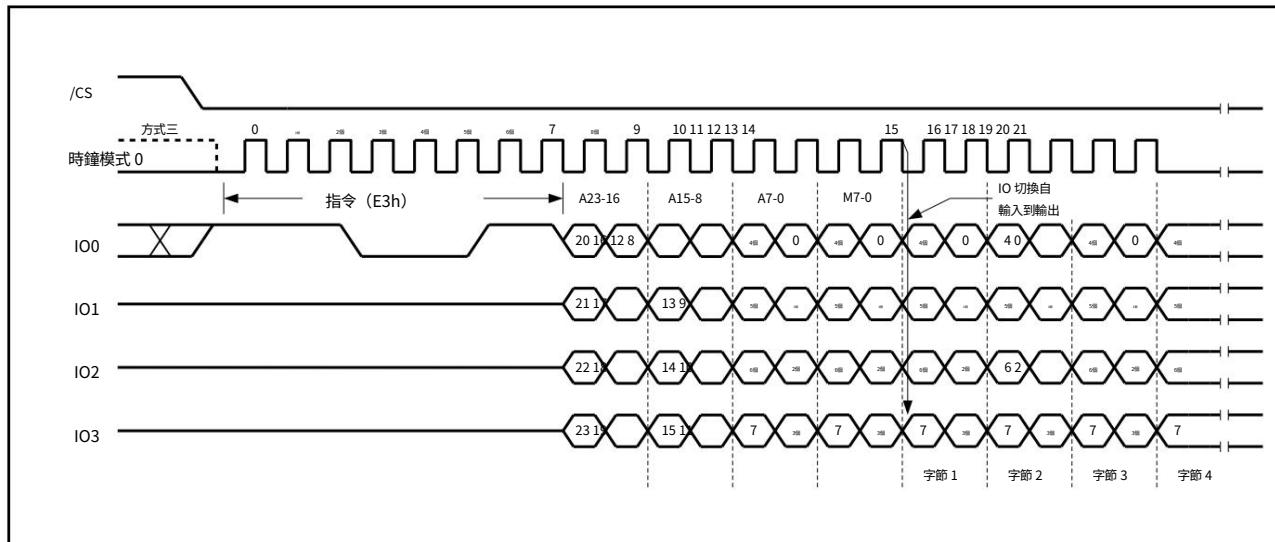


圖 27a。八進製字讀取四線 I/O 指令（初始指令或之前的 M5-4 10，僅限 SPI 模式）

W25Q128FV

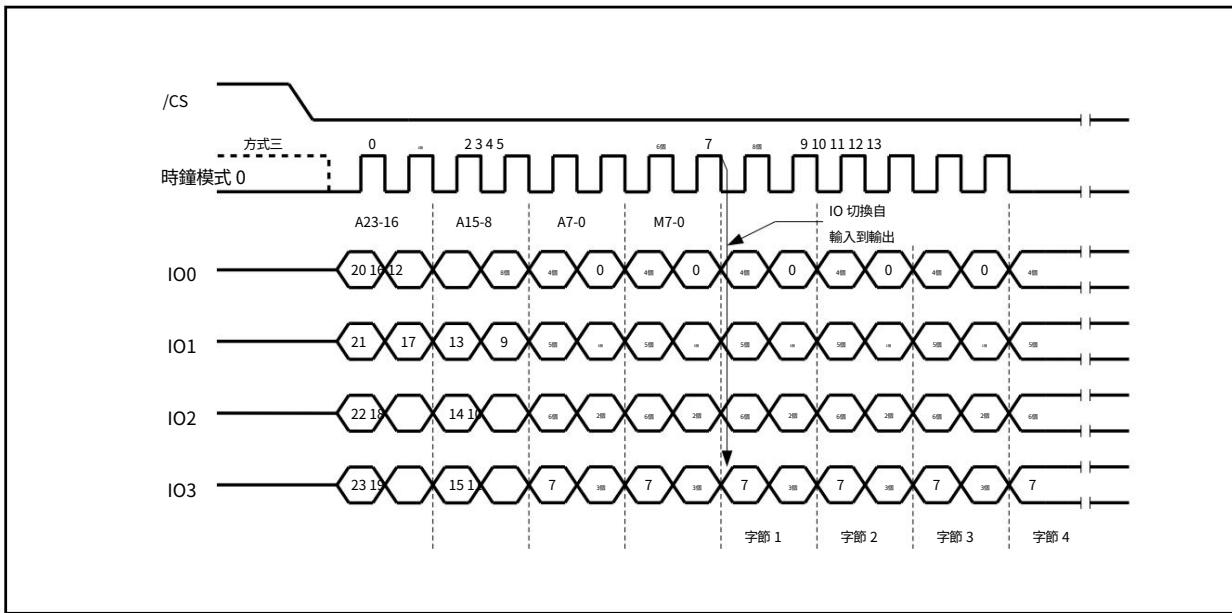


圖 27b 八進製字讀取 Quad I/O 指令（先前的指令集 M5-4 = 10，僅限 SPI 模式）



8.2.14 設置 Burst with Wrap (77h)

在標準 SPI 模式下，Set Burst with Wrap (77h) 指令與 “Fast Read Quad I/O”和 “Word Read Quad I/O”指令結合使用，以訪問固定長度的 8/16/32/64 256 字節頁面中的字節部分。某些應用程序可以受益於此功能並提高整體系統代碼執行性能。

與 Quad I/O 指令類似，Set Burst with Wrap 指令通過將 /CS 引腳驅動為低電平然後移位指令代碼 “77h”後跟 24 個虛擬位和 8 個 “Wrap 位” →W7-0 來啟動。

指令序列如圖 28 所示。不使用換行位 W7 和低半字節 W3-0。

第 6 週 → 第 5 週	W4 = 0		W4 = 1 (默認)	
	環繞	纏繞長度	裹 大約	裹 長度
0 0	是的	8字節	不	不適用
0 1	是的	16字節	不	不適用
1 0 1	是的	32字節	不	不適用
1	是的	64字節	不	不適用

一旦通過 Set Burst with Wrap 指令設置 W6-4，所有以下 “Fast Read Quad I/O”和 “Word Read Quad I/O”指令將使用 W6-4 設置訪問 8/16/32 /任何頁面中的 64 字節部分。要退出 “Wrap Around”功能並返回正常讀取操作，應發出另一個 Set Burst with Wrap 指令以設置 W4 = 1。上電或軟件/硬件復位後 W4 的默認值為 1。

在 QPI 模式下，應使用 “Burst Read with Wrap (0Ch)”指令來執行具有 “Wrap Around”功能的讀取操作。在標準 SPI 模式下由 W5-4 設置的 Wrap Length 在 QPI 模式下仍然有效，也可以通過 “Set Read Parameters (C0h)”指令重新配置。詳見 8.2.44 和 8.2.45。

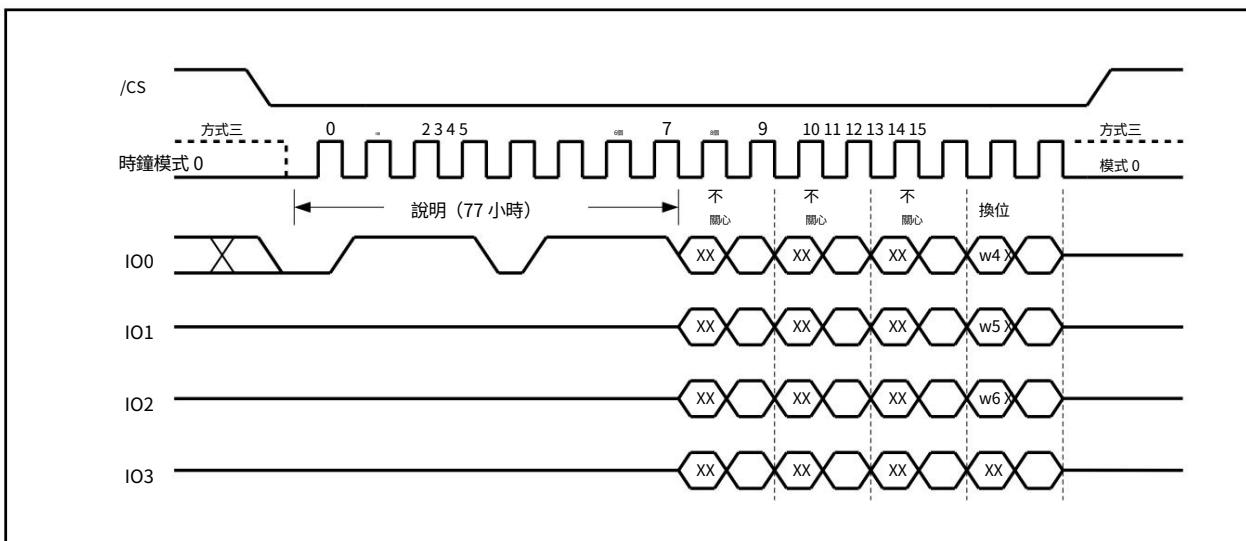


圖 28. 使用迴繞指令設置突發（僅限 SPI 模式）

W25Q128FV



8.2.15頁面程序 (02h)

頁編程指令允許在先前擦除 (FFh) 的存儲器位置編程 1 個字節到 256 個字節 (一頁) 的數據。在設備接受頁面編程指令 (狀態寄存器位 WEL = 1) 之前，必須執行寫啟用指令。該指令的啟動方式是將 /CS 引腳驅動為低電平，然後將指令代碼 “02h” 後跟一個 24 位地址 (A23-A0) 和至少一個數據字節移入 DI 引腳。在向設備發送數據時，/CS 引腳必須在指令的整個長度內保持低電平。頁編程指令序列如圖 29 所示。

如果要對整個 256 字節頁面進行編程，則最後一個地址字節 (8 個最低有效地址位) 應設置為 0。如果最後一個地址字節不為零，並且時鐘數超過剩餘頁面長度，則尋址將換行到頁面的開頭。在某些情況下，可以對少於 256 個字節 (部分頁面) 進行編程，而不會對同一頁面中的其他字節產生任何影響。執行部分頁面編程的一個條件是時鐘數不能超過剩餘頁面長度。如果超過 256 個字節被發送到設備，尋址將換行到頁面的開頭並覆蓋之前發送的數據。

對於寫入和擦除指令，/CS 引腳必須在最後一個字節的第八位被鎖存後驅動為高電平。如果不這樣做，將不會執行頁面編程指令。/CS 被驅動為高電平後，自定時頁面編程指令將開始持續 tpp (請參閱交流特性)。當頁面編程週期正在進行時，仍然可以訪問讀取狀態寄存器指令以檢查 BUSY 位的狀態。BUSY 位在頁面編程週期期間為 1，在周期結束且設備準備好再次接受其他指令時變為 0。頁編程週期完成後，狀態寄存器中的寫使能鎖存器 (WEL) 位被清除為 0。如果尋址頁受到塊保護 (CMP、SEC、TB、BP2) 的保護，則不會執行頁編程指令、BP1 和 BP0 位或單獨的塊/扇區鎖。

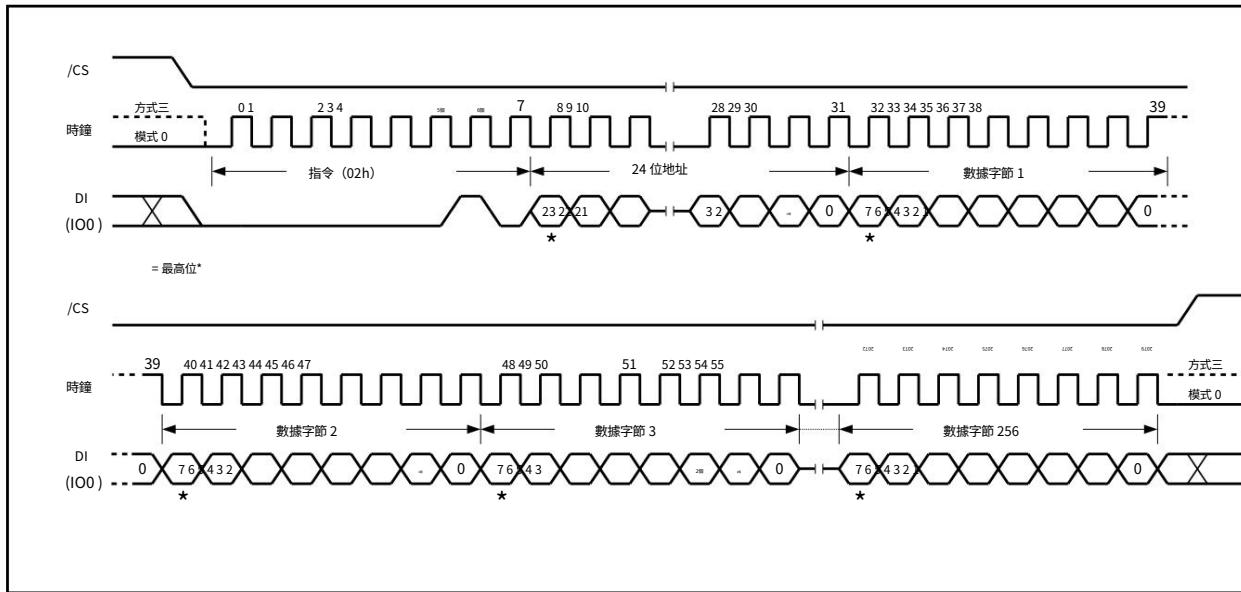


圖 29a。頁編程指令 (SPI模式)

W25Q128FV

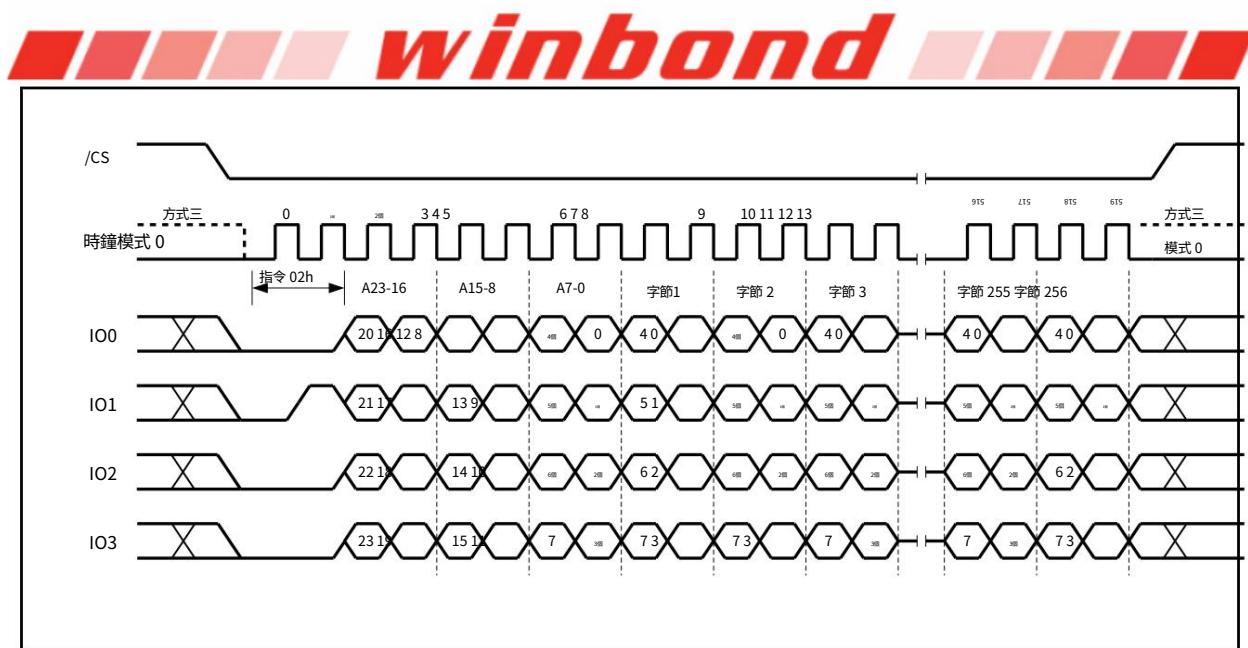


圖 29b. °頁編程指令 (QPI模式)



8.2.16四路輸入頁面程序 (32h)

四頁編程指令允許使用四個引腳在先前擦除 (FFh) 的存儲器位置編程多達 256 字節的數據：IO0、IO1、IO2和IO3。Quad Page Program 可以提高 PROM 編程器和時鐘速度低於 5MHz 的應用程序的性能。

具有更快時鐘速度的系統不會從四頁編程指令中獲得太多好處，因為固有的頁面編程時間比輸入數據所需的時間長得多。

要使用 Quad Page Program，狀態寄存器 2 中的 Quad Enable (QE) 位必須設置為 1。在設備接受 Quad Page Program 指令 (Status Register-1, WEL=1)之前，必須執行寫使能指令。該指令的啟動方式是將 /CS 引腳驅動為低電平，然後將指令代碼“32h”後跟 24 位地址 (A23-A0) 和至少一個數據字節移入 IO 引腳。

在向設備發送數據時，/CS 引腳必須在指令的整個長度內保持低電平。Quad Page Program 的所有其他功能與標準頁面程序相同。四頁編程指令序列如圖 30 所示。

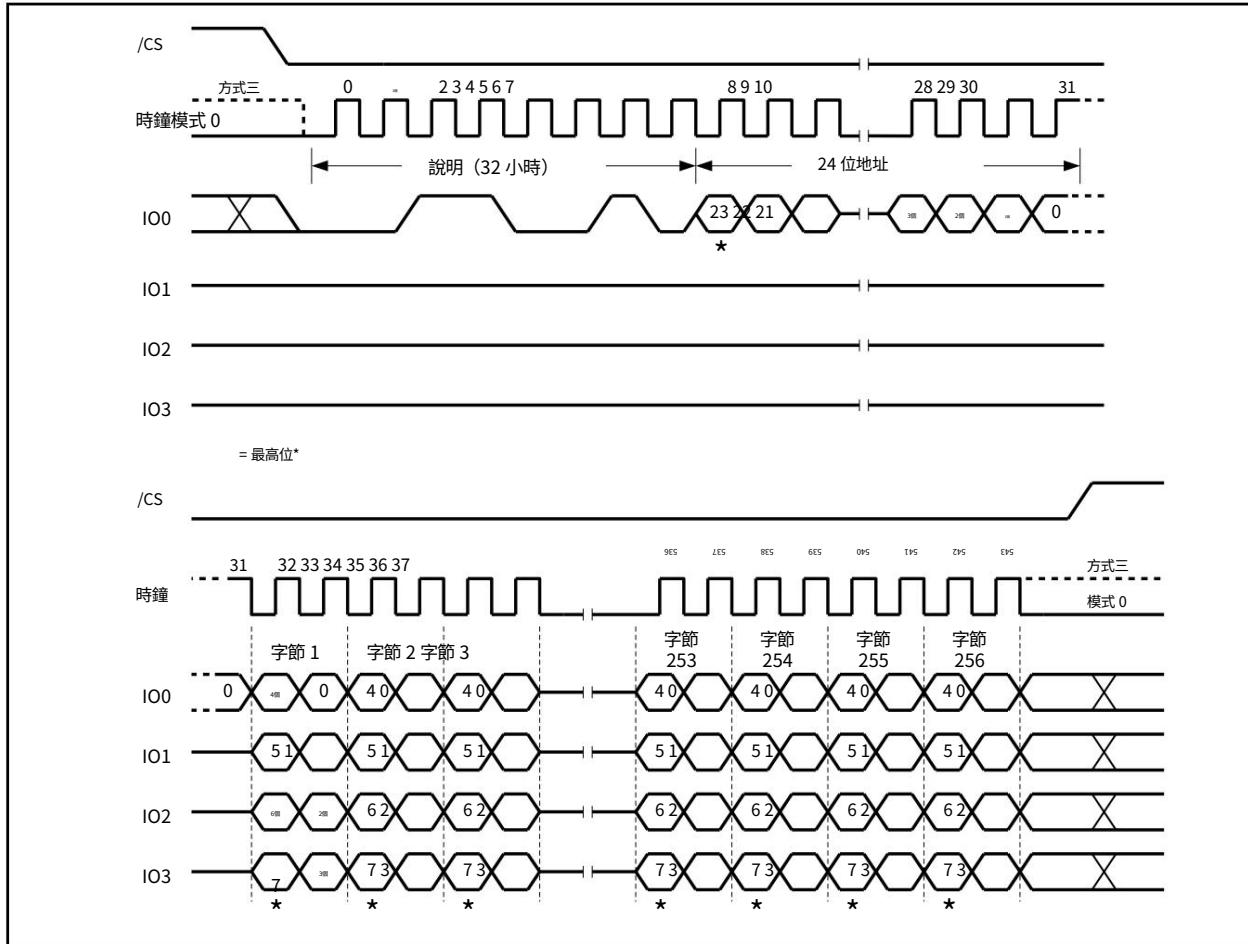


圖 30. 四路輸入頁面編程指令（僅限 SPI 模式）

W25Q128FV



8.2.17 扇區擦除 (20h)

扇區擦除指令將指定扇區 (4K 字節)內的所有存儲器設置為全 1 (FFh) 的擦除狀態。在設備接受扇區擦除指令 (狀態寄存器位 WEL 必須等於 1)之前，必須執行寫啟用指令。通過將 /CS 引腳驅動為低電平並將指令代碼 “20h”移到 24 位扇區地址 (A23-A0) 來啟動該指令。扇區擦除指令序列如圖 31a 和 31b 所示。

/CS 引腳必須在最後一個字節的第八位被鎖存後驅動為高電平。如果不這樣做，將不會執行扇區擦除指令。/CS 被驅動為高電平後，自定時扇區擦除指令將開始持續 tSE (參見 AC 特性)。當扇區擦除週期正在進行時，仍然可以訪問讀取狀態寄存器指令以檢查 BUSY 位的狀態。BUSY 位在扇區擦除週期期間為 1，在周期結束且設備準備好再次接受其他指令時變為 0。扇區擦除週期完成後，狀態寄存器中的寫啟用鎖存器 (WEL) 位被清除為 0。如果尋址頁面受塊保護 (CMP、SEC、TB、BP2) 保護，則不會執行扇區擦除指令、BP1 和 BP0 位或單獨的塊/扇區鎖。

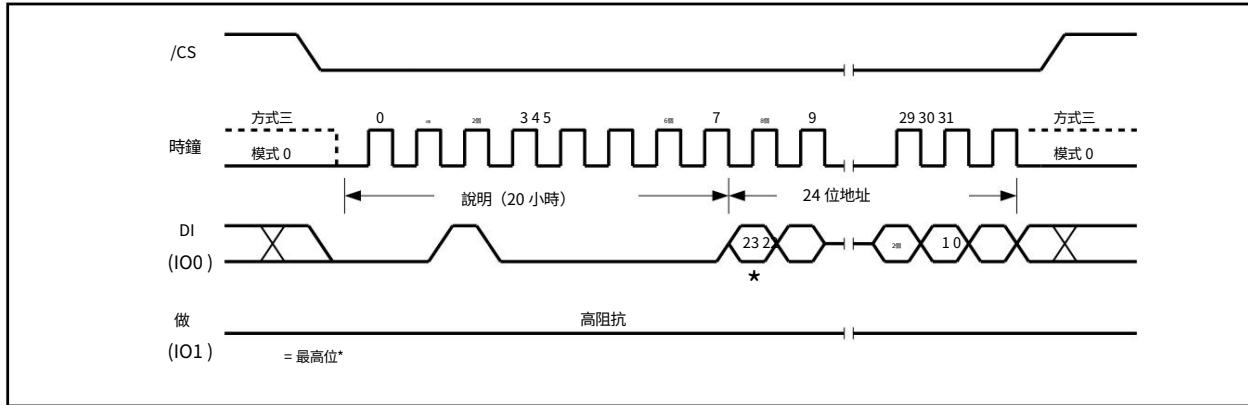


圖 31a ◦ 扇區擦除指令 (SPI 模式)

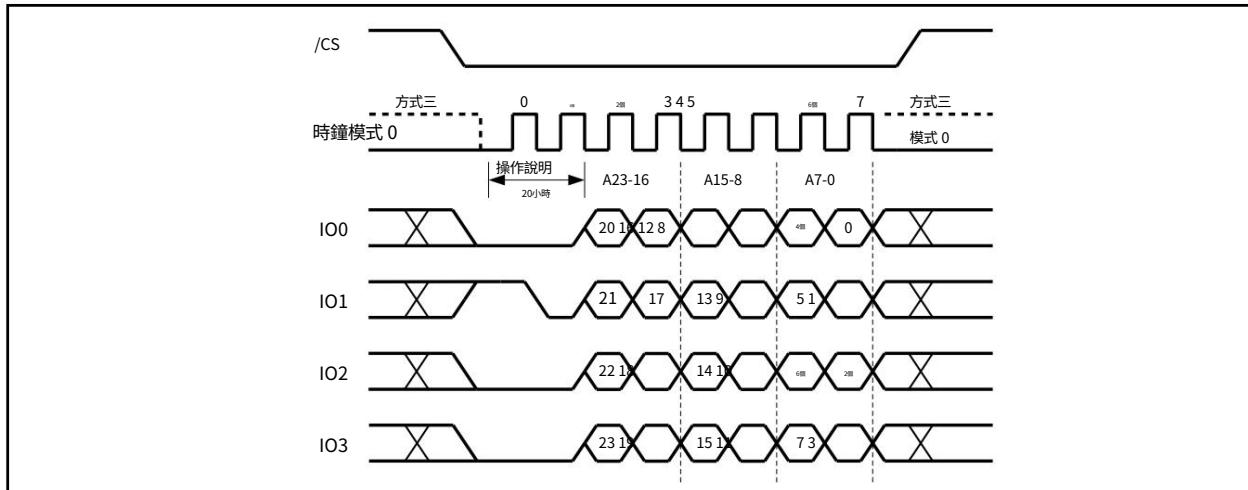


圖 31b ◦ 扇區擦除指令 (QPI 模式)

W25Q128FV



8.2.1832KB 塊擦除 (52h)

塊擦除指令將指定塊 (32K 字節)內的所有存儲器設置為全 1 (FFh) 的擦除狀態。在設備接受塊擦除指令之前必須執行寫使能指令 (狀態寄存器位 WEL 必須等於 1)。該指令通過將 /CS 引腳驅動為低電平並將指令代碼 “52h”移位到 24 位塊地址 (A23-A0) 來啟動。塊擦除指令序列如圖 32a 和 32b 所示。

/CS 引腳必須在最後一個字節的第八位被鎖存後驅動為高電平。如果不這樣做，將不會執行塊擦除指令。/CS 被驅動為高電平後，自定時塊擦除指令將開始持續 tBE1 (參見交流特性)。當塊擦除週期正在進行時，仍然可以訪問讀取狀態寄存器指令以檢查 BUSY 位的狀態。BUSY 位在塊擦除週期期間為 1，在周期結束且設備準備好再次接受其他指令時變為 0。塊擦除週期完成後，狀態寄存器中的寫使能鎖存器 (WEL) 位被清除為 0。如果尋址頁面受塊保護 (CMP、SEC、TB、BP2) 保護，則塊擦除指令將不會執行、BP1 和 BP0 位或單獨的塊/扇區鎖。

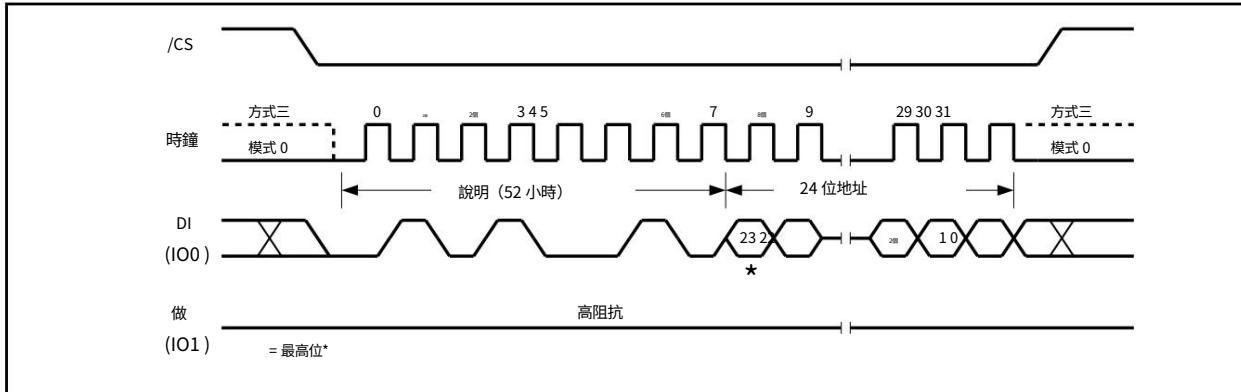


圖 32a。32KB 塊擦除指令 (SPI 模式)

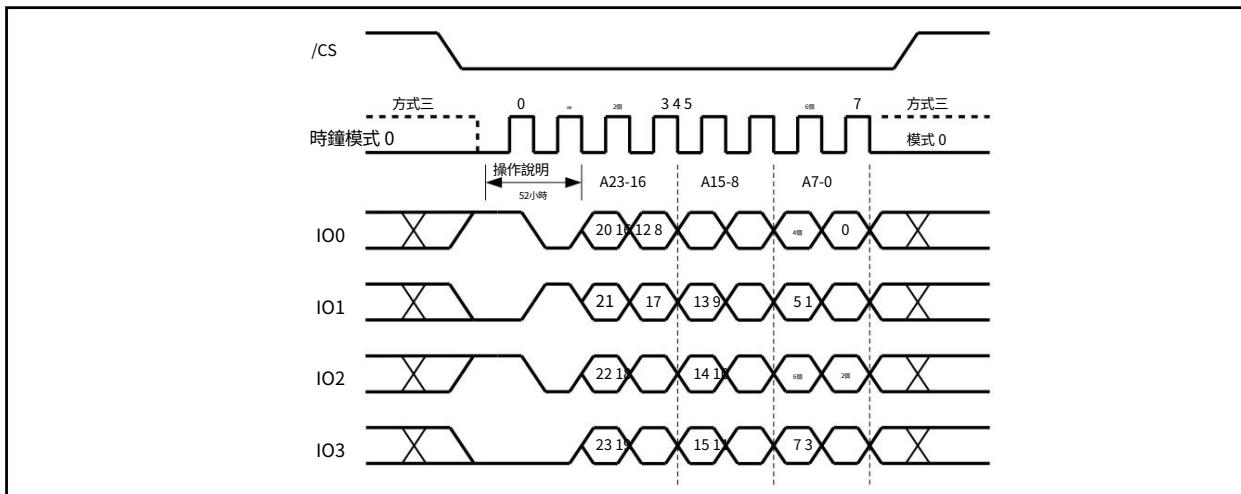


圖 32b。32KB 塊擦除指令 (QPI 模式)

W25Q128FV



8.2.1964KB 塊擦除 (D8h)

塊擦除指令將指定塊 (64K 字節)內的所有存儲器設置為全 1 (FFh) 的擦除狀態。在設備接受塊擦除指令之前必須執行寫使能指令 (狀態寄存器位 WEL 必須等於 1)。該指令通過將 /CS 引腳驅動為低電平並將指令代碼 “D8h”移位到 24 位塊地址 (A23-A0) 來啟動。塊擦除指令序列如圖 33a 和 33b 所示。

/CS 引腳必須在最後一個字節的第八位被鎖存後驅動為高電平。如果不這樣做，將不會執行塊擦除指令。/CS 被驅動為高電平後，自定時塊擦除指令將開始持續tBE的時間（參見交流特性）。當塊擦除週期正在進行時，仍然可以訪問讀取狀態寄存器指令以檢查 BUSY 位的狀態。BUSY 位在塊擦除週期期間為 1，在周期結束且設備準備好再次接受其他指令時變為 0。塊擦除週期完成後，狀態寄存器中的寫使能鎖存器 (WEL) 位被清除為 0。如果尋址頁面受塊保護 (CMP、SEC、TB、BP2) 保護，則塊擦除指令將不會執行。BP1 和 BP0 位或單獨的塊/扇區鎖。

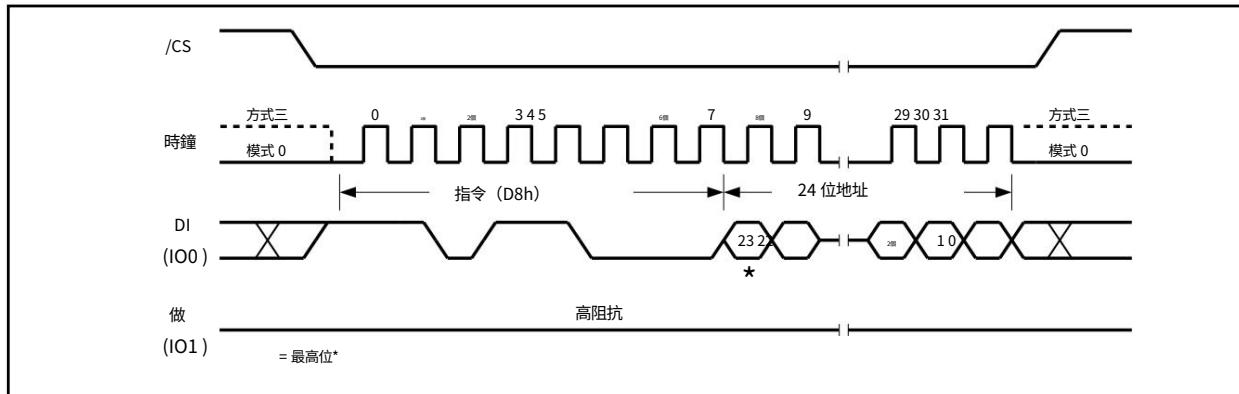


圖 33a。64KB 塊擦除指令 (SPI 模式)

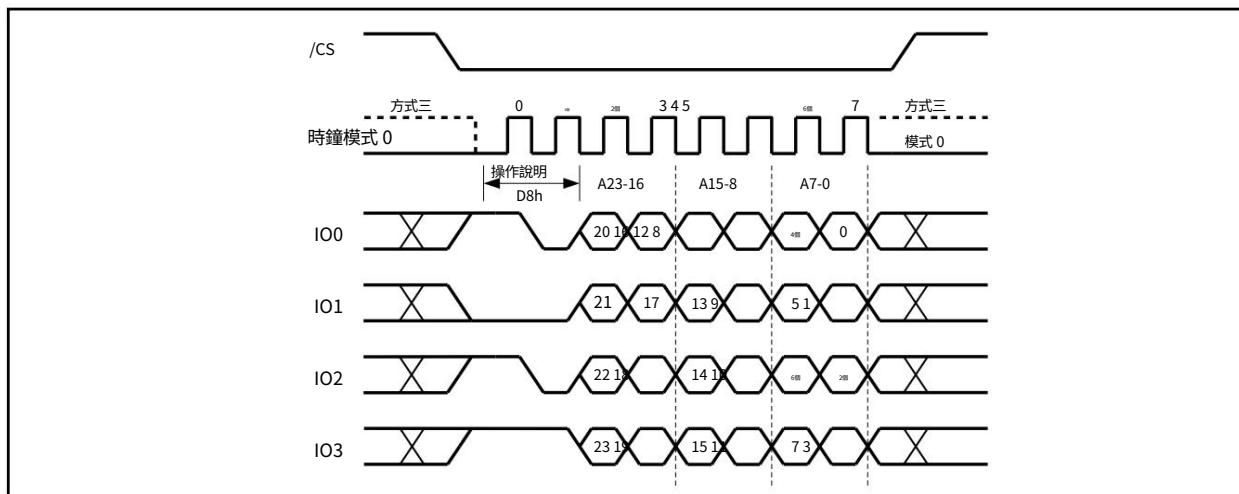


圖 33b。64KB 塊擦除指令 (QPI 模式)

W25Q128FV



8.2.20 芯片擦除 (C7h/60h)

芯片擦除指令將器件內的所有存儲器設置為全 1 (FFh) 的擦除狀態。在設備接受芯片擦除指令（狀態寄存器位 WEL 必須等於 1）之前，必須執行寫使能指令。通過將 /CS 引腳驅動為低電平並移位指令代碼“C7h”或“60h”來啟動該指令。全片擦除指令序列如圖 34 所示。

/CS 引腳必須在第八位被鎖存後驅動為高電平。如果不這樣做，將不會執行芯片擦除指令。/CS 被驅動為高電平後，自定時芯片擦除指令將開始持續 tCE（參見交流特性）。當芯片擦除週期正在進行時，仍然可以訪問讀取狀態寄存器指令以檢查 BUSY 位的狀態。BUSY 位在芯片擦除週期期間為 1，完成後變為 0，並且設備準備好再次接受其他指令。芯片擦除週期完成後，狀態寄存器中的寫入使能鎖存器 (WEL) 位被清除為 0。如果任何內存區域受到塊保護 (CMP、SEC、TB、BP2) 的保護，芯片擦除指令將不會執行，BP1 和 BP0 位或單獨的塊/扇區鎖。

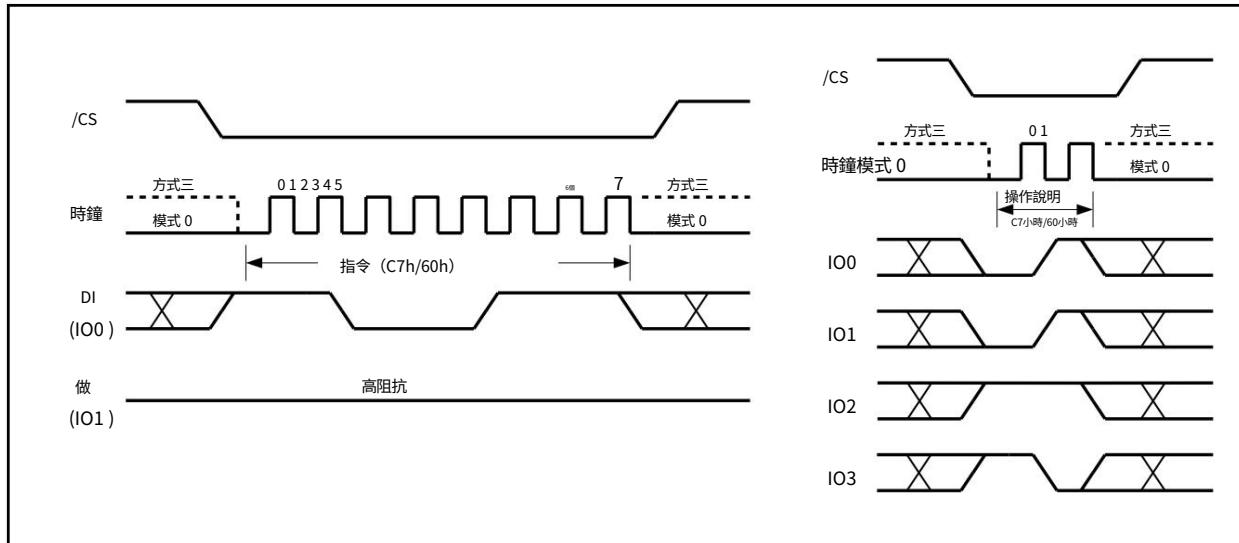


圖 34. SPI 模式 (左)或 QPI 模式 (右)的芯片擦除指令

W25Q128FV



8.2.21擦除/編程暫停 (75h)

擦除/編程掛起指令 “75h”允許系統中斷扇區或塊擦除操作或頁編程操作，然後從任何其他扇區或塊讀取或編程/擦除數據。擦除/編程掛起指令序列如圖 35a 和 35b 所示。

擦除暫停期間不允許寫入狀態寄存器指令 (01h) 和擦除指令 (20h、52h、D8h、C7h、60h、44h)。Erase Suspend 僅在 Sector 或 Block 擦除操作期間有效。如果在芯片擦除操作期間寫入，擦除掛起指令將被忽略。程序暫停期間不允許寫入狀態寄存器指令 (01h、31h、11h) 和程序指令 (02h、32h、42h)。編程暫停僅在頁面編程或四頁編程操作期間有效。

只有當狀態寄存器中的 SUS 位等於 0 且 BUSY 位等於 1 時，擦除/編程暫停指令 “75h”才會被設備接受，同時扇區或塊擦除或頁編程操作正在進行中。如果 SUS 位等於 1 或 BUSY 位等於 0，則暫停指令將被設備忽略。暫停擦除或編程操作需要最多 “tSUS”時間（參見交流特性）。狀態寄存器中的 BUSY 位將在 “tSUS”內從 1 清除為 0；狀態寄存器中的 SUS 位將在擦除/編程掛起後立即從 0 設置為 1。對於先前恢復的擦除/編程操作，還要求暫停指令 “75h”的發出時間不得早於前面的恢復指令 “7Ah”之後的最短時間 “tSUS”。

在擦除/編程掛起狀態期間意外斷電將重置設備並釋放掛起狀態。狀態寄存器中的 SUS 位也將重置為 0。被掛起的頁面、扇區或塊中的數據可能會損壞。建議用戶實施系統設計技術以防止意外電源中斷並在擦除/編程掛起狀態期間保持數據完整性。

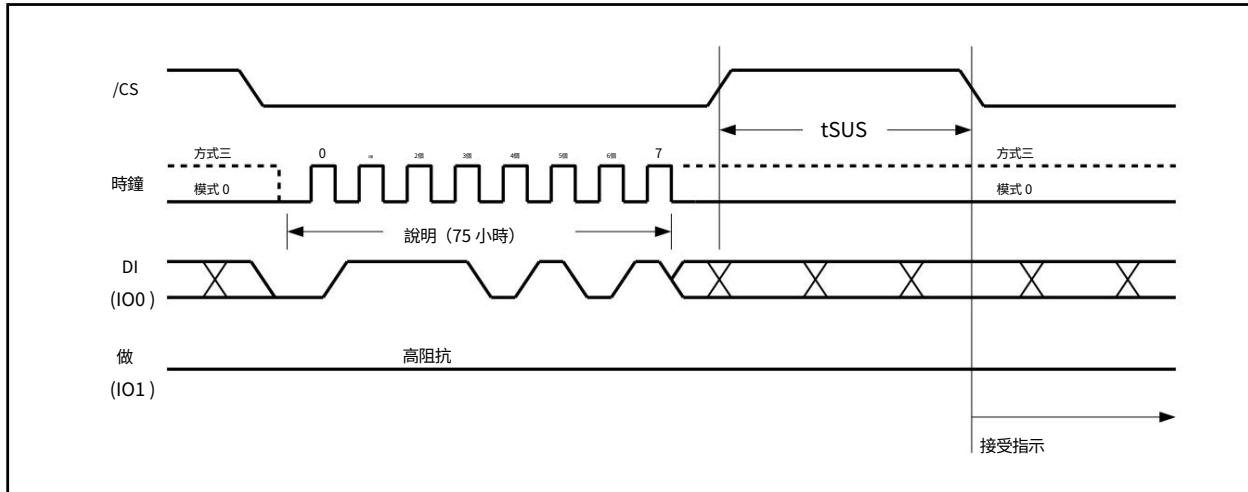


圖 35a ◦擦除/編程掛起指令 (SPI模式)

W25Q128FV

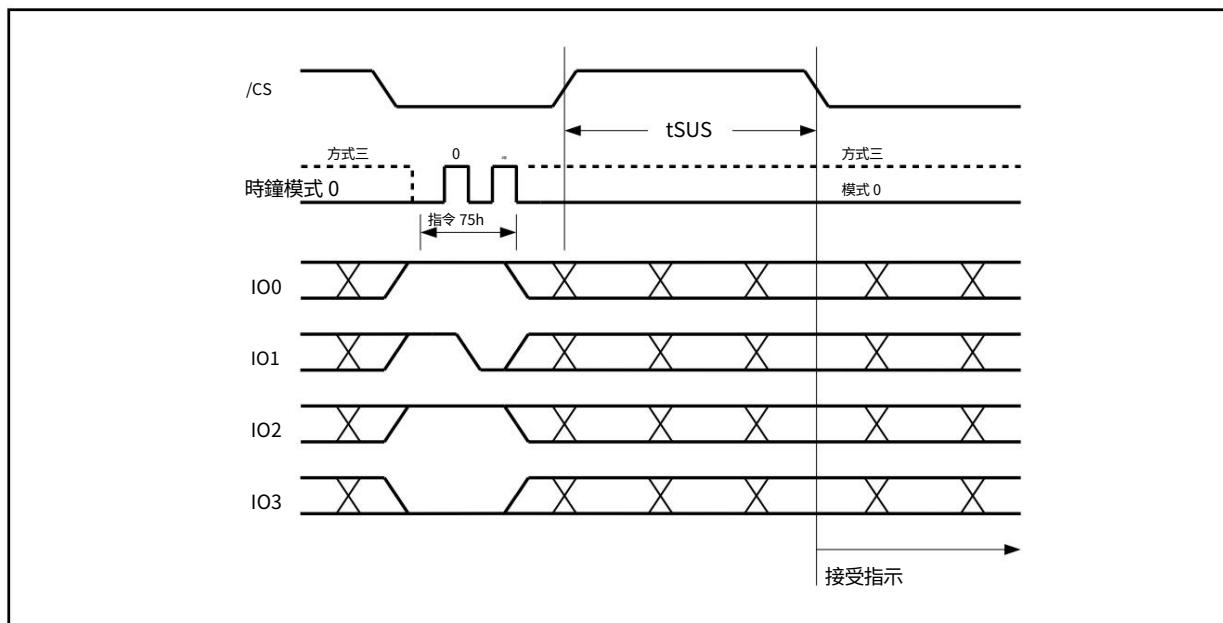


圖 35b 擦除/編程掛起指令 (QPI模式)



8.2.22擦除/編程恢復 (7Ah)

必須寫入擦除/編程恢復指令“7Ah”以在擦除/編程暫停後恢復扇區或塊擦除操作或頁編程操作。只有當狀態寄存器中的SUS位等於1且BUSY位等於0時，設備才會接受恢復指令“7Ah”。發出後SUS位將立即從1清除為0，BUSY位將在200ns內從0設置為1。Sector或Block將完成擦除操作或頁將完成編程操作。如果SUS位等於0或BUSY位等於1，Resume指令“7Ah”將被設備忽略。擦除/編程恢復指令序列如圖36a和36b所示。

如果先前的擦除/編程掛起操作被意外斷電中斷，則忽略恢復指令。還要求在前一個恢復指令之後的最短“tSUS”時間內不得發出後續擦除/編程掛起指令。

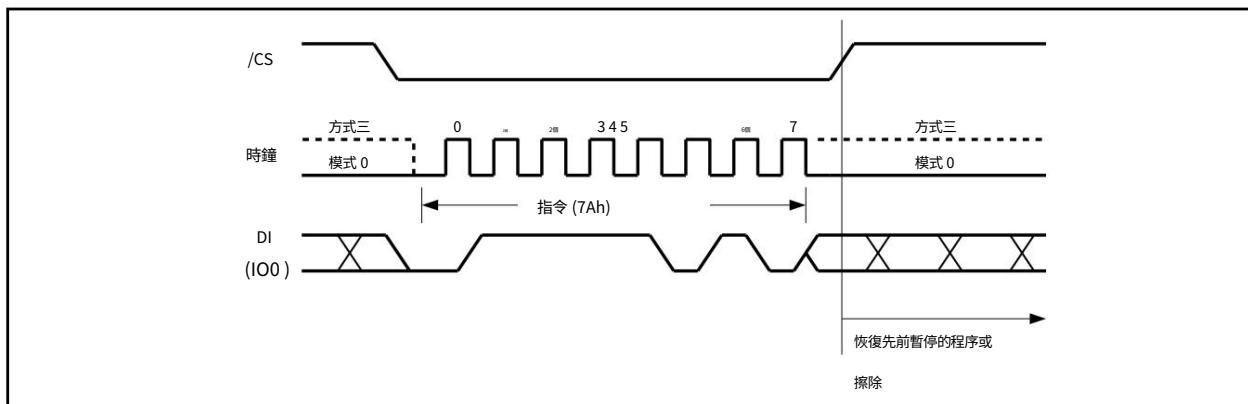


圖 36a 擦除/編程恢復指令 (SPI 模式)

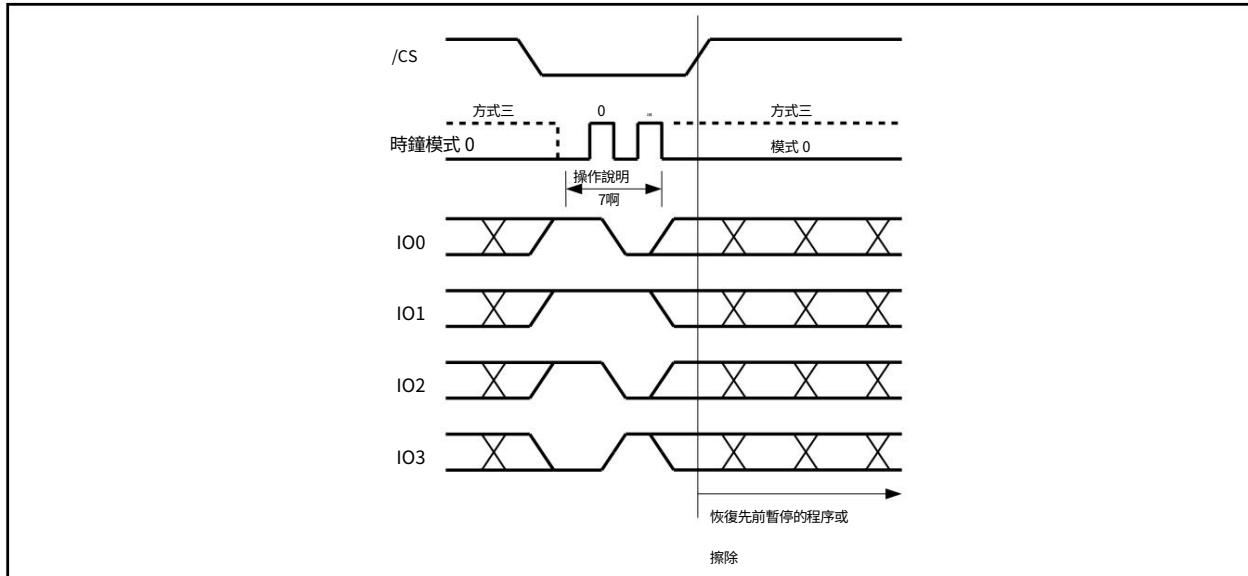


圖 36b 擦除/編程恢復指令 (QPI 模式)

W25Q128FV



8.2.23掉電 (B9h)

雖然正常工作時的待機電流相對較低，但可以通過掉電指令進一步降低待機電流。較低的功耗使掉電指令對電池供電的應用特別有用（請參閱交流特性中的 ICC1 和 ICC2）。該指令通過將 /CS 引腳驅動為低電平並移位指令代碼“B9h”來啟動，如圖 37a 和 37b 所示。

/CS 引腳必須在第八位被鎖存後驅動為高電平。如果不這樣做，則不會執行掉電指令。/CS 被驅動為高電平後，將在 tDP 的持續時間內進入掉電狀態（參見交流特性）。在掉電狀態下，只有 Release Power down / Device ID (ABh) 指令可使設備恢復正常操作，才會被識別。所有其他指令都將被忽略。這包括讀取狀態寄存器指令，該指令在正常操作期間始終可用。忽略除一條指令之外的所有指令，使掉電狀態成為確保最大寫保護的有用條件。該器件在正常運行時始終使用 ICC1 的待機電流上電。

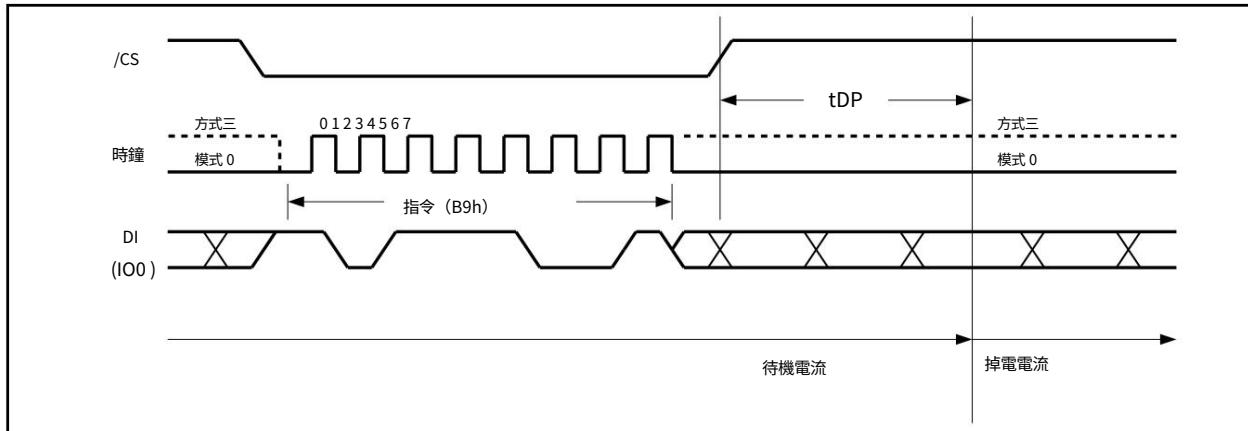


圖 37a ◦深度掉電指令 (SPI模式)

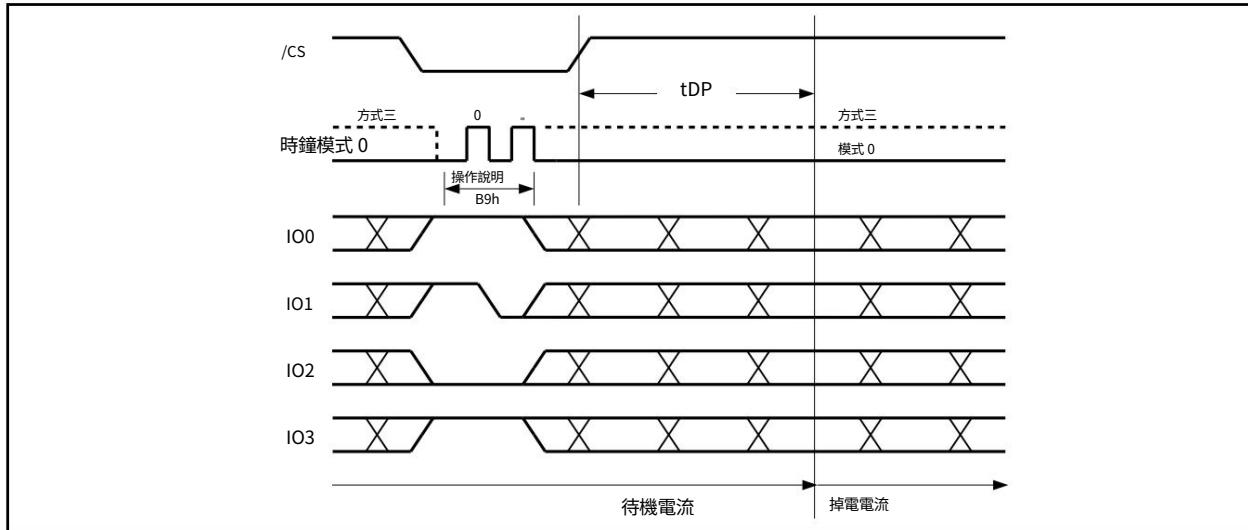


圖 37b ◦深度掉電指令 (QPI模式)

W25Q128FV



8.2.24 釋放掉電/設備 ID (ABh)

Release from Power-down / Device ID 指令是一個多用途指令。它可用於將設備從掉電狀態中釋放，或獲取設備的電子標識 (ID) 號。

要將器件從掉電狀態中釋放出來，通過將 /CS 引腳驅動為低電平、移動指令代碼 “ABh”並將 /CS 驅動為高電平來發出指令，如圖 38a 和 38b 所示。在器件恢復正常運行並接受其他指令之前，從掉電狀態釋放需要 tRES1 的持續時間（參見交流特性）。/CS 引腳必須在 tRES1 持續時間內保持高電平。

當僅用於在不處於掉電狀態時獲取設備 ID 時，通過將 /CS 引腳驅動為低電平並移動指令代碼 “ABh”後跟 3 個虛擬字節來啟動指令。然後，設備 ID 位在 CLK 的下降沿移出，最高有效位 (MSB) 在前。W25Q128FV 的設備 ID 值列在製造商和設備標識表中。可以連續讀取設備 ID。該指令通過將 /CS 驅動為高電平來完成。

當用於解除設備掉電狀態並獲取設備 ID 時，指令與前面描述的相同，如圖 38c 和 38d 所示，只是 /CS 被驅動為高電平後必須保持高電平一段時間 tRES2 的持續時間（參見交流特性）。這段時間過後，設備將恢復正常運行，並接受其他指令。如果在擦除、編程或寫週期（當 BUSY 等於 1 時）過程中發出斷電釋放/設備 ID 指令，則該指令將被忽略並且不會對當前週期產生任何影響。

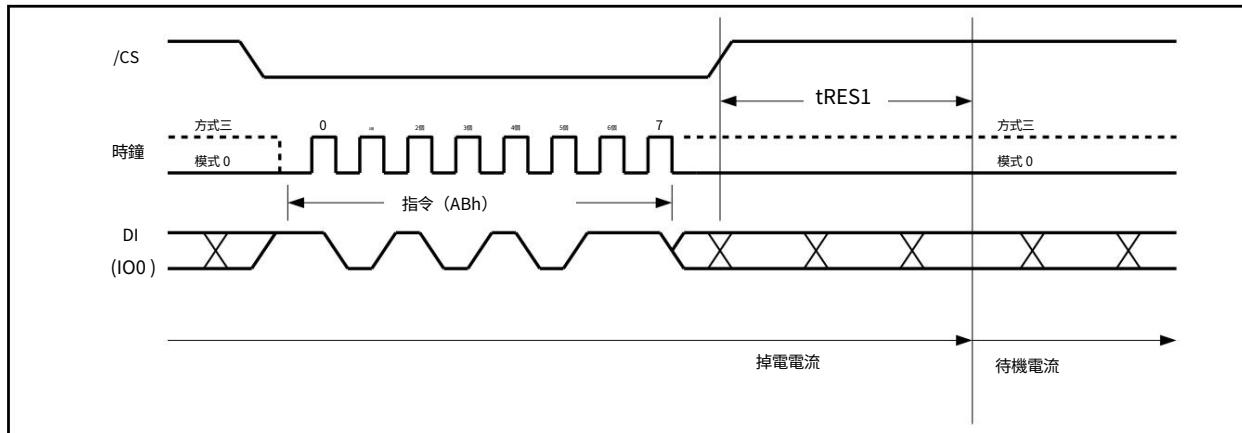


圖 38a 釋放掉電指令 (SPI 模式)

W25Q128FV

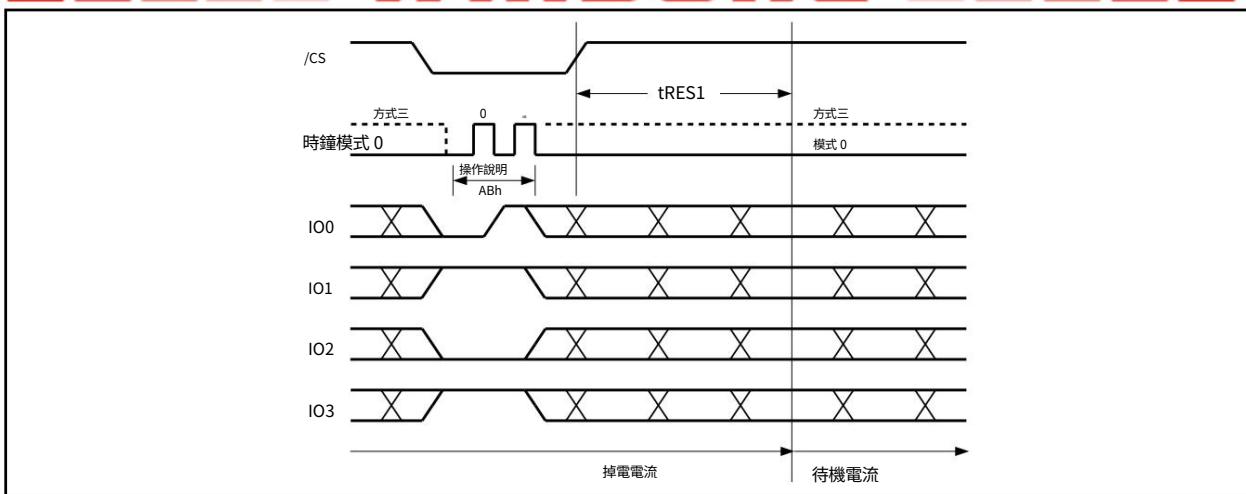
winbond

圖 38b 释放掉電指令 (QPI模式)

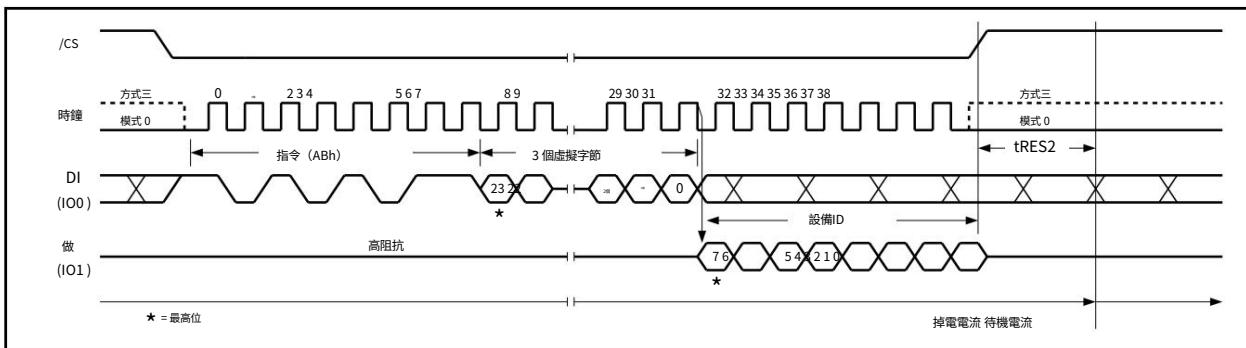


圖 38c 释放掉電/設備ID指令 (SPI模式)

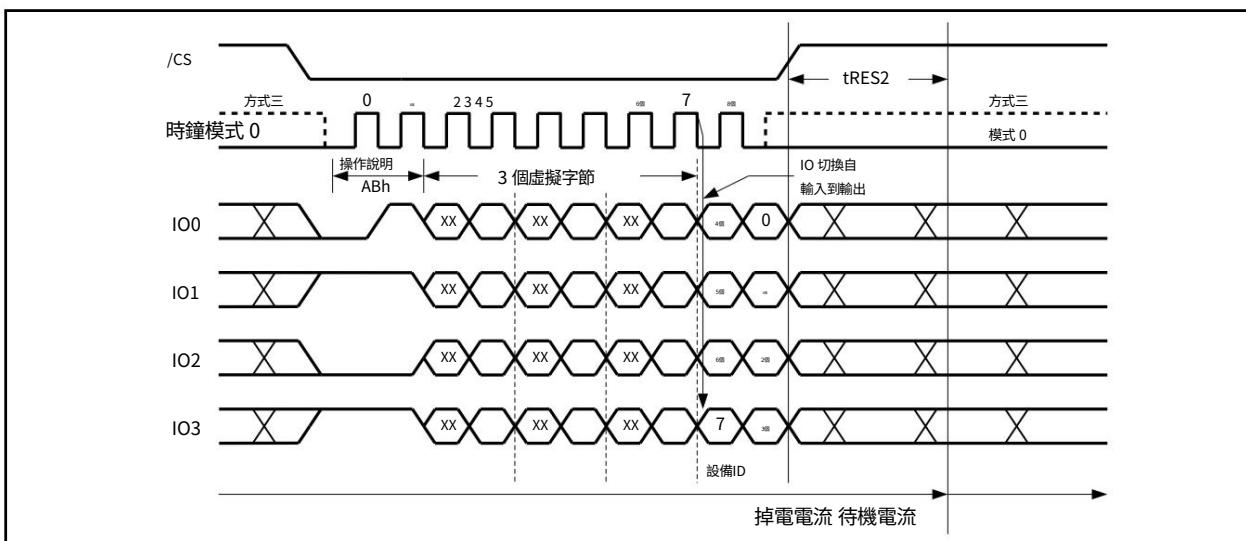


圖 38d 释放掉電/設備ID指令 (QPI模式)

W25Q128FV



8.2.25 讀取製造商/設備 ID (90h)

Read Manufacturer/Device ID 指令是 Release from Power-down/Device ID 指令的替代指令，它提供 JEDEC 分配的製造商 ID 和特定的設備 ID。

Read Manufacturer/Device ID 指令與 Release from Power-down/Device ID 指令非常相似。通過將 /CS 引腳驅動為低電平並將指令代碼“90h”後跟 24 位地址 (A23-A0)000000h 進行移位來啟動該指令。之後，Winbond 的製造商 ID (EFh) 和設備 ID 在 CLK 的下降沿移出，最高有效位 (MSB) 在前，如圖 39 所示。W25Q128FV 的設備 ID 值列在製造商和設備標識表。該指令通過將 /CS 驅動為高電平來完成。

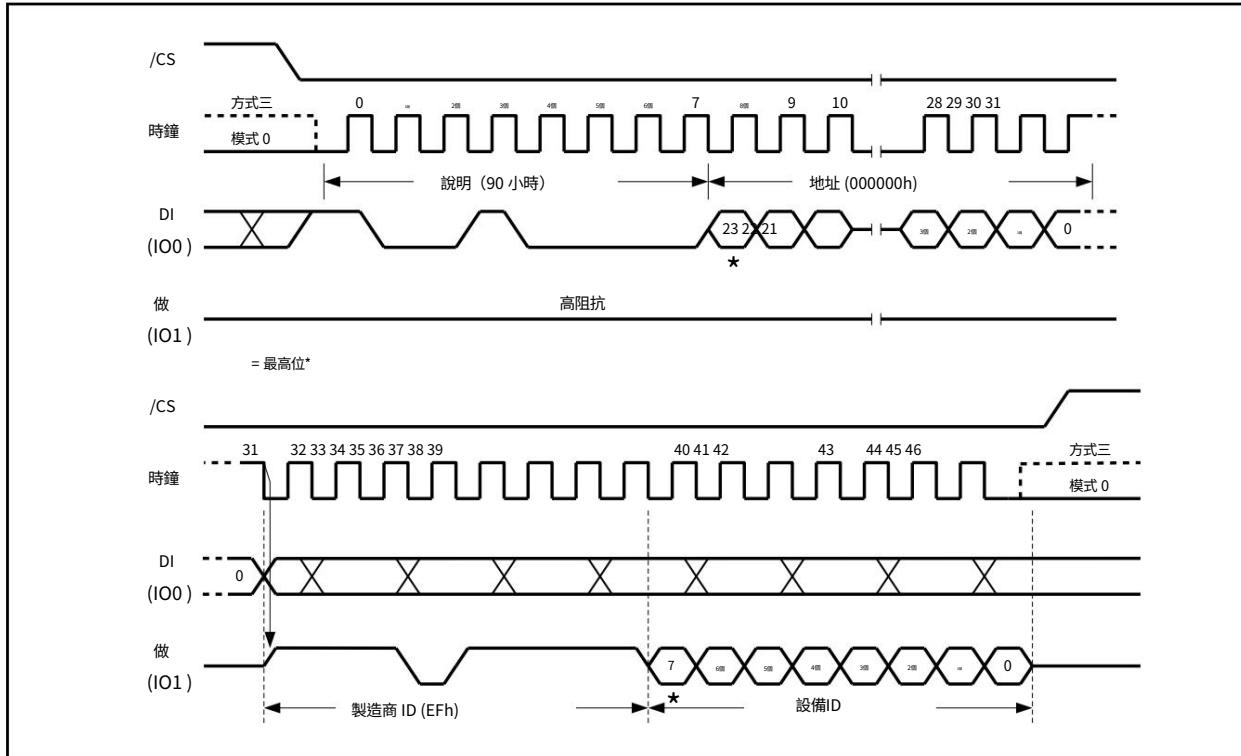


圖 39. 讀取製造商/設備 ID 指令 (SPI 模式)

W25Q128FV



8.2.26 讀取製造商/設備 ID 雙 I/O (92h)

讀取製造商/設備 ID 雙 I/O 指令是讀取製造商/設備 ID 指令的替代指令，它以 2 倍速度提供 JEDEC 分配的製造商 ID 和特定設備 ID。

讀取製造商/設備 ID 雙 I/O 指令類似於快速讀取雙 I/O 指令。

該指令通過將 /CS 引腳驅動為低電平並將指令代碼 “92h” 移位後跟 24 位地址 (A23-A0) 0000000h 來啟動，但每個時鐘能夠輸入兩位地址位。

之後，Winbond 的製造商 ID (EFh) 和設備 ID 在 CLK 的下降沿每個時鐘移出 2 位，最高有效位 (MSB) 在前。如圖 40 所示，W25Q128FV 的設備 ID 值為列在製造商和設備標識表中。製造商和設備 ID 可以連續讀取、交替讀取。該指令通過將 /CS 驅動為高電平來完成。

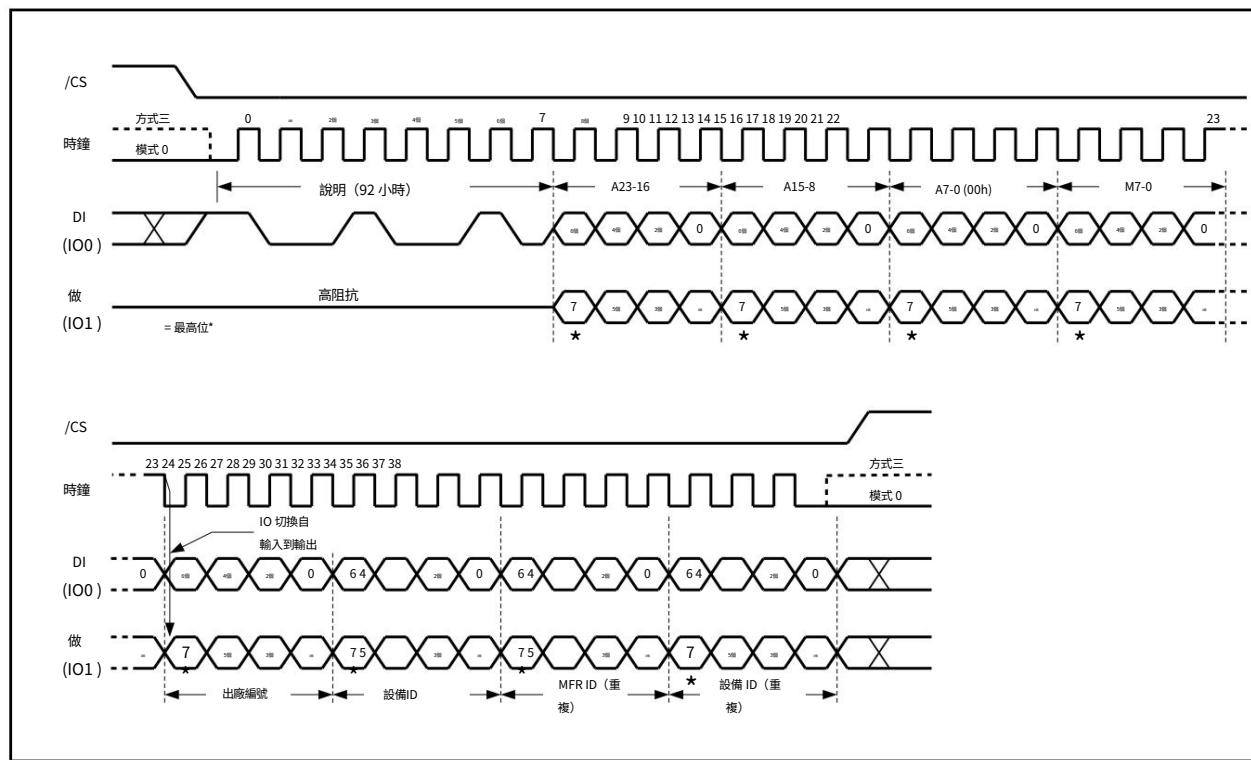


圖 40. 讀取製造商/設備 ID 雙 I/O 指令（僅限 SPI 模式）

筆記 :

“連續讀取模式”位 M(7-0) 必須設置為 Fxh 才能與快速讀取雙 I/O 指令兼容。

W25Q128FV



8.2.27 讀取製造商/設備 ID Quad I/O (94h)

讀取製造商/設備 ID 四線 I/O 指令是讀取製造商/設備 ID 指令的替代指令，它以 4 倍速提供 JEDEC 分配的製造商 ID 和特定設備 ID。

讀取製造商/設備 ID 四線 I/O 指令類似於快速讀取四線 I/O 指令。該指令通過將 /CS 引腳驅動為低電平並將指令代碼 “94h”移位後跟四個時鐘虛擬週期和 24 位地址 (A23-A0) 000000h 來啟動，但具有輸入地址位的能力每個時鐘四位。之後，Winbond 的製造商 ID (EFh) 和設備 ID 在 CLK 的下降沿每個時鐘移出四位，最高有效位 (MSB) 在前，如圖 41 所示。W25Q128FV 的設備 ID 值為列在製造商和設備標識表中。製造商和設備 ID 可以連續讀取，交替讀取。該指令通過將 /CS 驅動為高電平來完成。

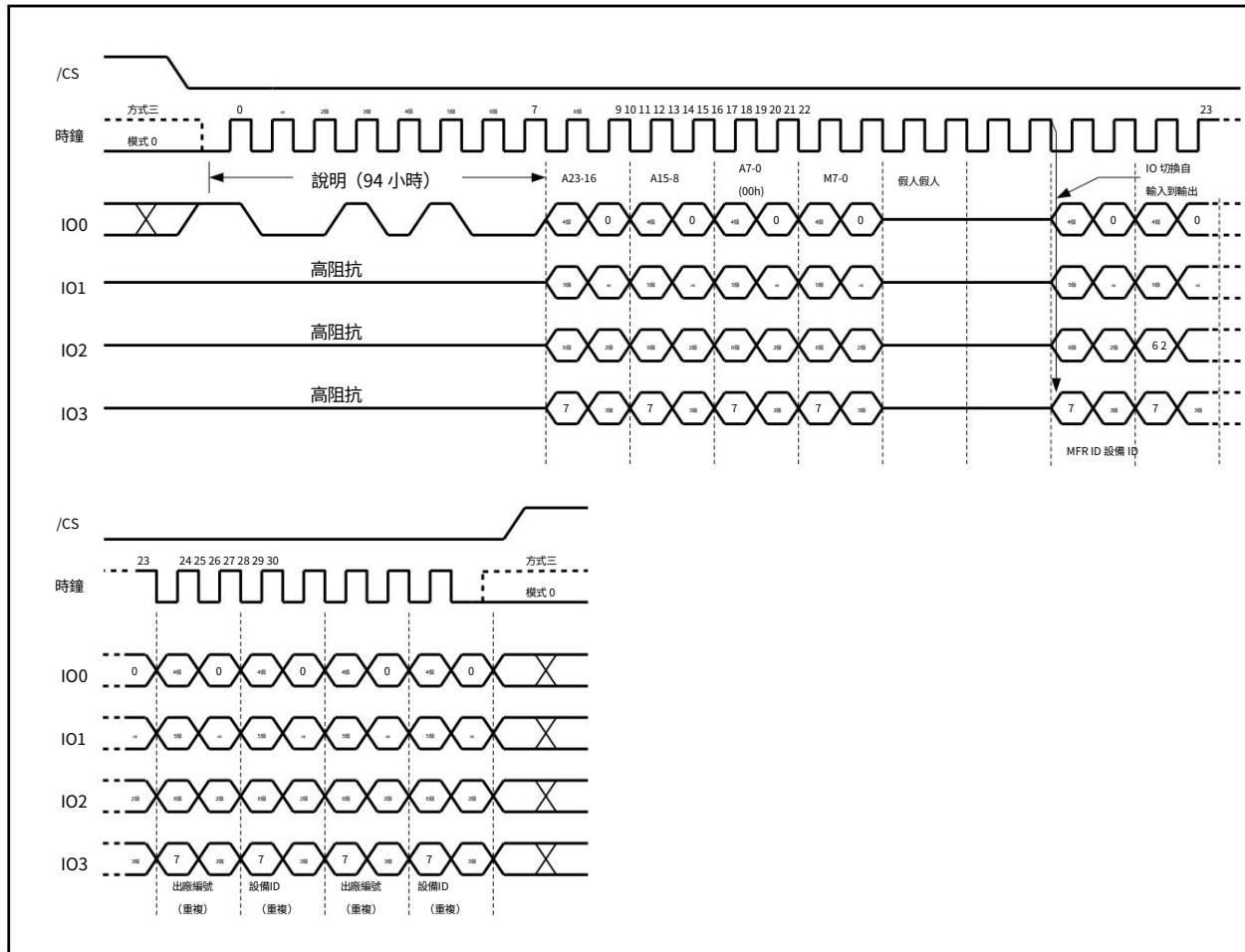


圖 41. 讀取製造商/設備 ID 四線 I/O 指令（僅限 SPI 模式）

筆記：

“連續讀取模式”位 M(7-0) 必須設置為 Fxh 才能與快速讀取四線 I/O 指令兼容。

W25Q128FV



8.2.28 讀取唯一 ID 號 (4Bh)

讀取唯一 ID 號指令訪問出廠設置的只讀 64 位編號，該編號對於每個 W25Q128FV 器件都是唯一的。ID 號可以與用戶軟件方法結合使用，以幫助防止複製或克隆系統。讀取唯一 ID 指令是通過將 /CS 引腳驅動為低電平並將指令代碼 “4Bh”移位後跟四個字節的虛擬時鐘來啟動的。之後，64 位 ID 在 CLK 的下降沿移出，如圖 42 所示。

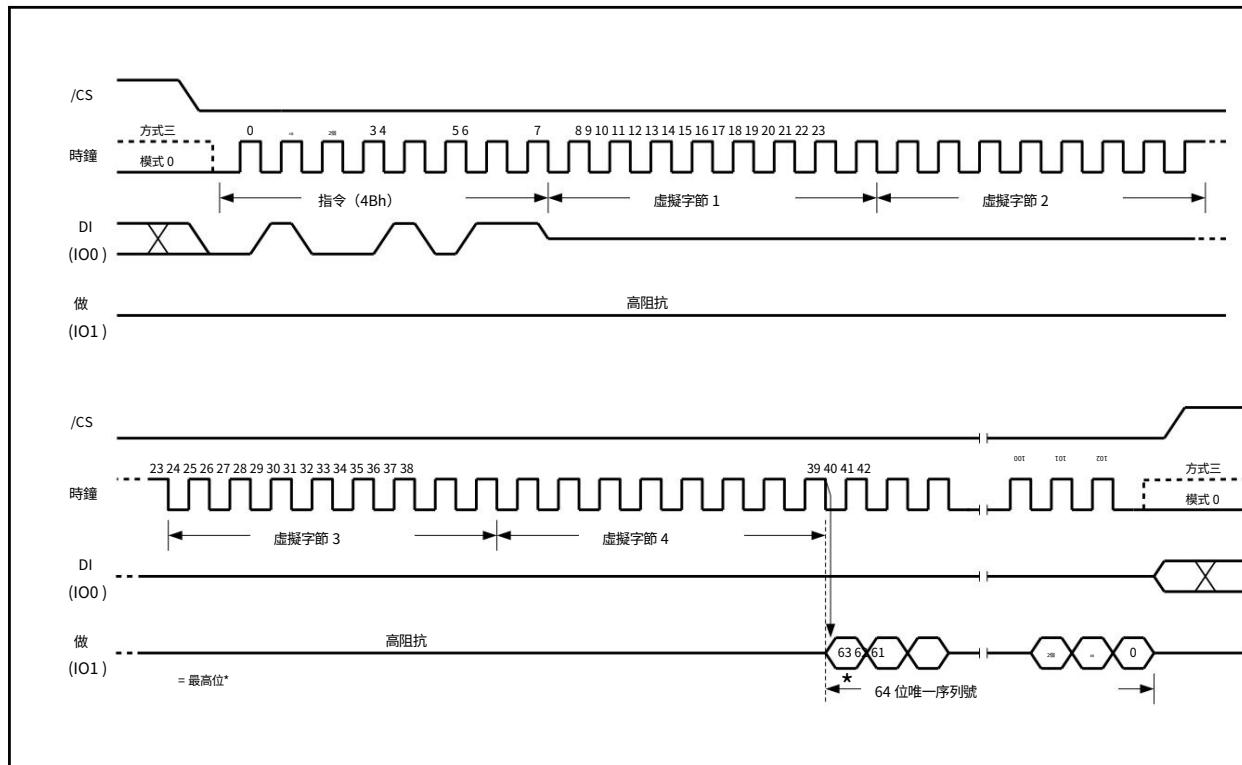


圖 42. 讀取唯一 ID 號指令（僅限 SPI 模式）

W25Q128FV



8.2.29 讀取 JEDEC ID (9Fh)

出於兼容性原因，W25Q128FV 提供了多個指令以電子方式確定設備的身份。讀取 JEDEC ID 指令與 2003 年採用的 SPI 兼容串行存儲器的 JEDEC 標準兼容。該指令通過將 /CS 引腳驅動為低電平並移位指令代碼“9Fh”來啟動。JEDEC 為 Winbond (EFh) 分配的製造商 ID 字節和兩個設備 ID 字節、內存類型 (ID15-ID8) 和容量 (ID7-ID0)。然後在 CLK 的下降沿移出，最高有效位 (MSB) 首先作為如圖 43a 和 43b 所示。有關內存類型和容量值，請參閱製造商和設備標識表。

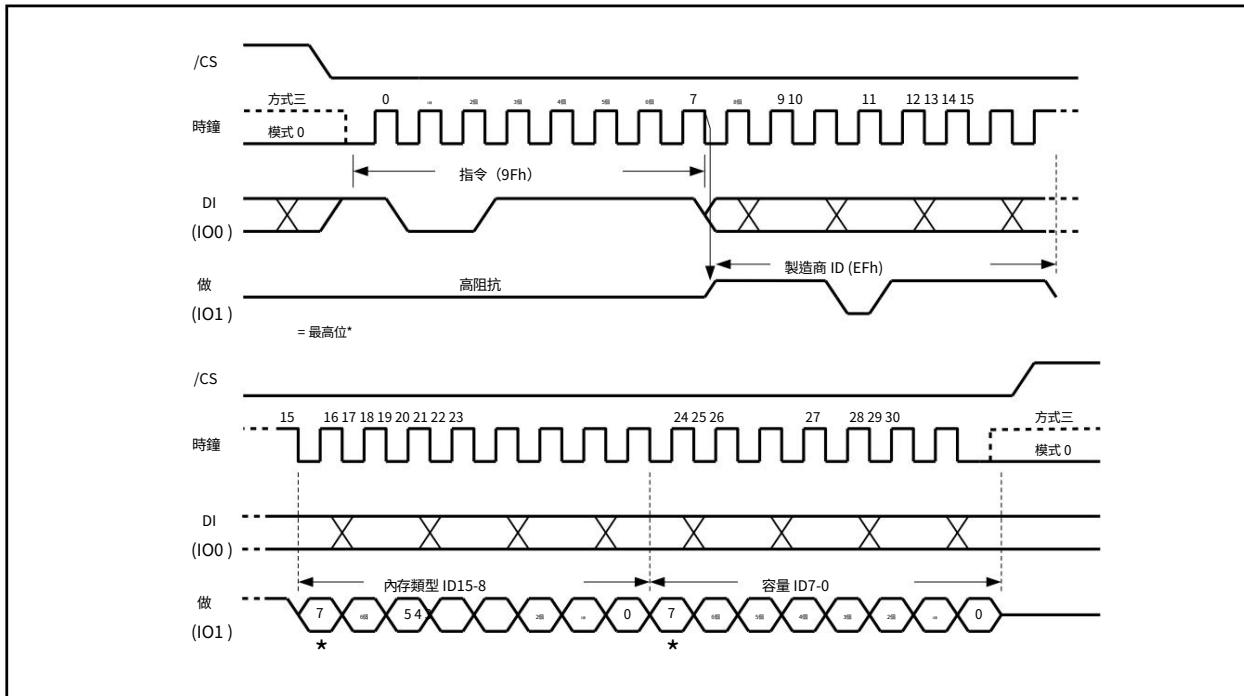


圖 43a ◦ 讀取 JEDEC ID 指令 (SPI 模式)

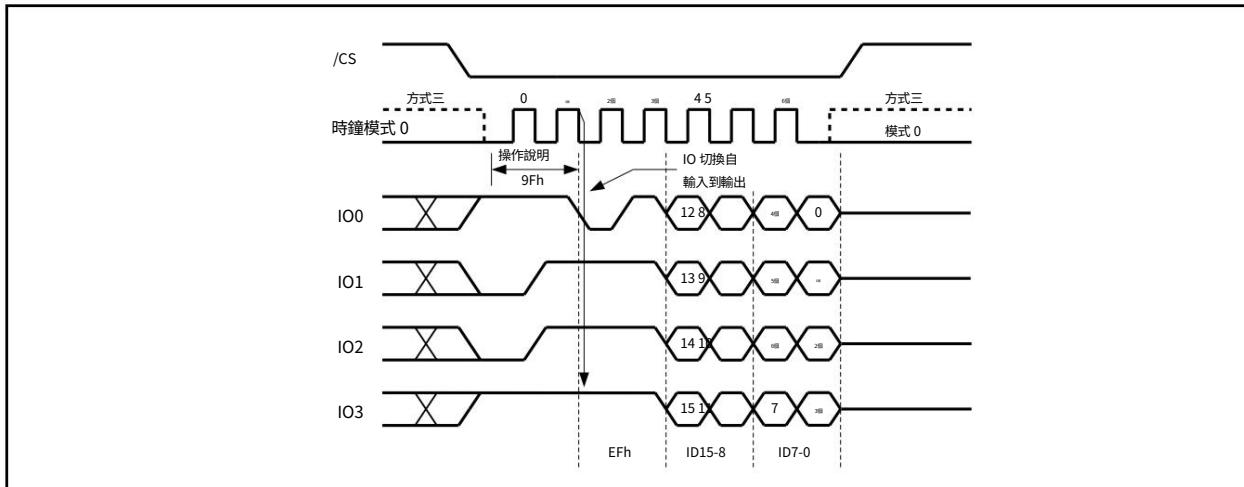


圖 43b ◦ 讀取 JEDEC ID 指令 (QPI 模式)

W25Q128FV



8.2.30

讀取 SFDP 寄存器 (5Ah)

W25Q128BV 具有一個 256 字節串行閃存可發現參數 (SFDP) 寄存器，其中包含有關設備配置、可用指令和其他功能的信息。SFDP 參數存儲在一個或多個參數標識 (PID) 表中。目前只指定了一個 PID 表，但將來可能會添加更多。Read SFDP Register 指令兼容最初於 2010 年為 PC 和其他應用程序制定的 SFDP 標準，以及 2011 年發布的 JEDEC 標準 JESD216。大多數 2011 年 6 月之後發貨的 Winbond SpiFlash 存儲器（日期代碼 1124 及以後）支持適用數據表中指定的 SFDP 功能。

通過將 /CS 引腳驅動為低電平並將指令代碼 “5Ah”後跟 24 位地址 (A23-A0)(1)移入 DI 引腳來啟動讀取 SFDP 指令。在 SFDP 寄存器內容在第 40 個 CLK 的下降沿移出之前，還需要八個“虛擬”時鐘，最高有效位 (MSB) 在前，如圖 34 所示。有關 SFDP 寄存器值和說明，請參閱 Winbond SFDP 定義表的應用說明。

注 1 : A23-A8 = 0；A7-A0 用於定義 256 字節 SFDP 寄存器的起始字節地址。

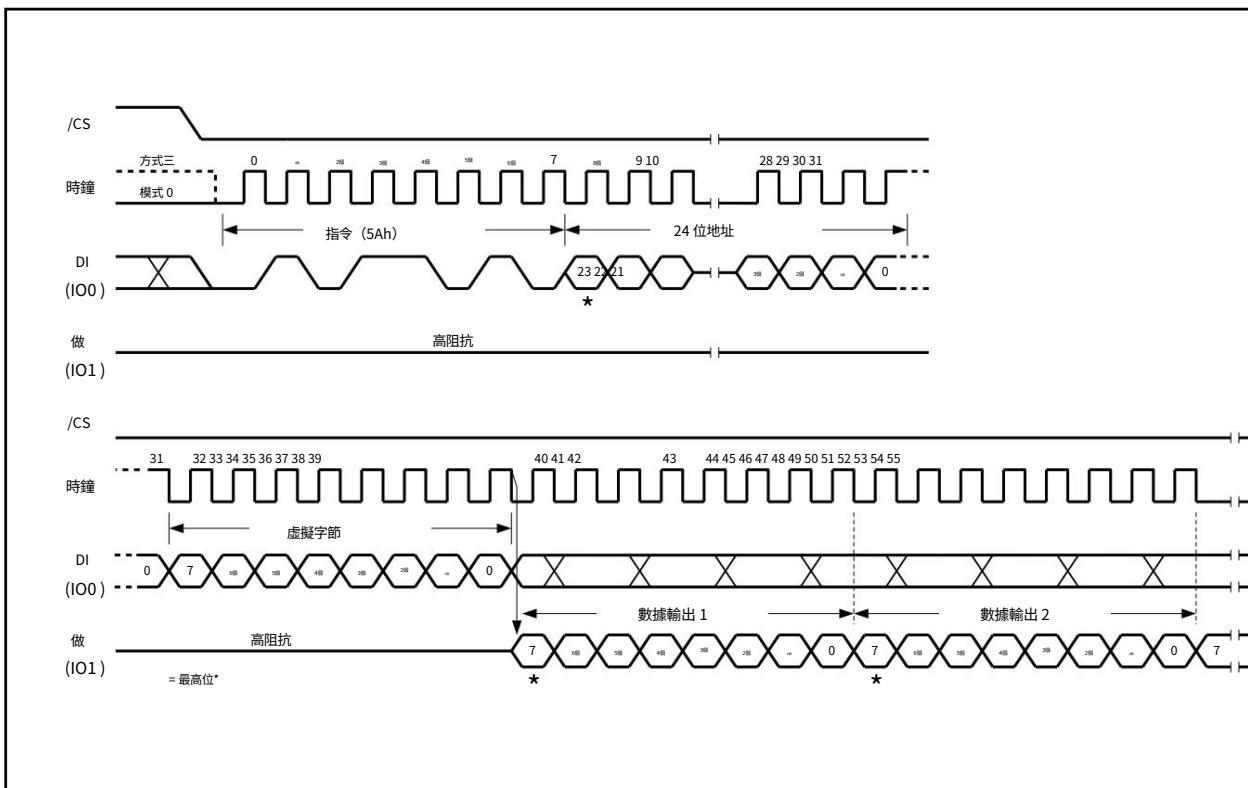


圖 34. 讀取 SFDP 寄存器指令序列圖

W25Q128FV



8.2.31

擦除安全寄存器 (44 小時)

W25Q128FV 提供三個 256 字節的安全寄存器，可以單獨擦除和編程。系統製造商可以使用這些寄存器來存儲與主存儲器陣列分開的安全信息和其他重要信息。

擦除安全寄存器指令類似於扇區擦除指令。在設備接受擦除安全寄存器指令（狀態寄存器位 WEL 必須等於 1）之前，必須執行寫啟用指令。通過將 /CS 引腳驅動為低電平並將指令代碼“44h”後跟 24 位地址（A23-A0）移位以擦除三個安全寄存器之一來啟動該指令。

地址	A23-16	A15-12	A11-8	A7-0
安全寄存器 #1	00h	0 001	0 000	不在乎
安全寄存器 #2	00h	0 010	0 000	不在乎
安全寄存器 #3	00h	0 011	0 000	不在乎

擦除安全寄存器指令序列如圖 45 所示。/CS 引腳必須在最後一個字節的第八位被鎖存後驅動為高電平。如果不這樣做，指令將不會被執行。/CS 被驅動為高電平後，自定時擦除安全寄存器操作將開始，持續時間為 tSE（參見 AC 特性）。當擦除安全寄存器週期正在進行時，仍然可以訪問讀取狀態寄存器指令以檢查 BUSY 位的狀態。BUSY 位在擦除週期期間為 1，在周期結束且設備準備好再次接受其他指令時變為 0。在擦除安全寄存器週期完成後，狀態寄存器中的寫啟用鎖存器（WEL）位被清除為 0。狀態寄存器 2 中的安全寄存器鎖定位（LB3-1）可用於 OTP 保護安全寄存器。一旦鎖定位被設置為 1，相應的安全寄存器將被永久鎖定，對該寄存器的擦除安全寄存器指令將被忽略（詳細說明參見 7.1.8 節）。

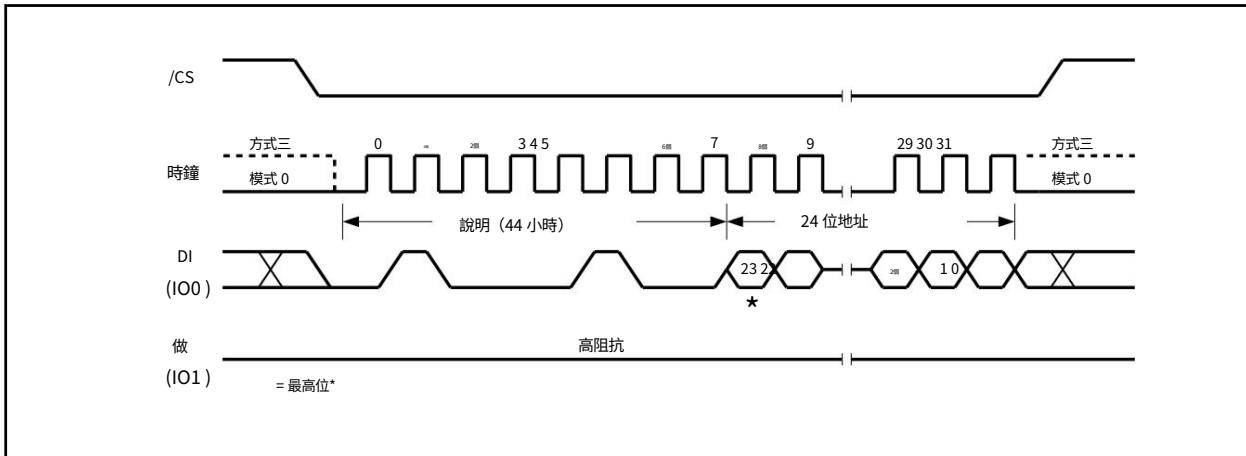


圖 45. 擦除安全寄存器指令（僅限 SPI 模式）

W25Q128FV



8.2.32程序安全寄存器 (42h)

Program Security Register 指令類似於 Page Program 指令。它允許將 1 個字節到 256 個字節的安全寄存器數據編程到先前擦除 (FFh) 的存儲器位置。在設備接受程序安全寄存器指令 (狀態寄存器位 WEL = 1) 之前，必須執行寫啟用指令。通過將 /CS 引腳驅動為低電平然後將指令代碼 “42h” 後跟 24 位地址 (A23-A0) 和至少一個數據字節移入 DI 引腳來啟動該指令。在向設備發送數據時，/CS 引腳必須在指令的整個長度內保持低電平。

地址	A23-16	A15-12	A11-8	A7-0
安全寄存器#1	00h	0 0 1	0 0 0	字節地址
安全寄存器 #2	00h	0 0 1 0	0 0 0	字節地址
安全寄存器 #3	00h	0 0 1 1	0 0 0	字節地址

程序安全寄存器指令序列如圖 46 所示。狀態寄存器 2 中的安全寄存器鎖定位 (LB3-1) 可用於 OTP 保護安全寄存器。一旦鎖定位設置為 1，相應的安全寄存器將被永久鎖定。對該寄存器的程序安全寄存器指令將被忽略（詳細說明見 7.1.8、8.2.25）。

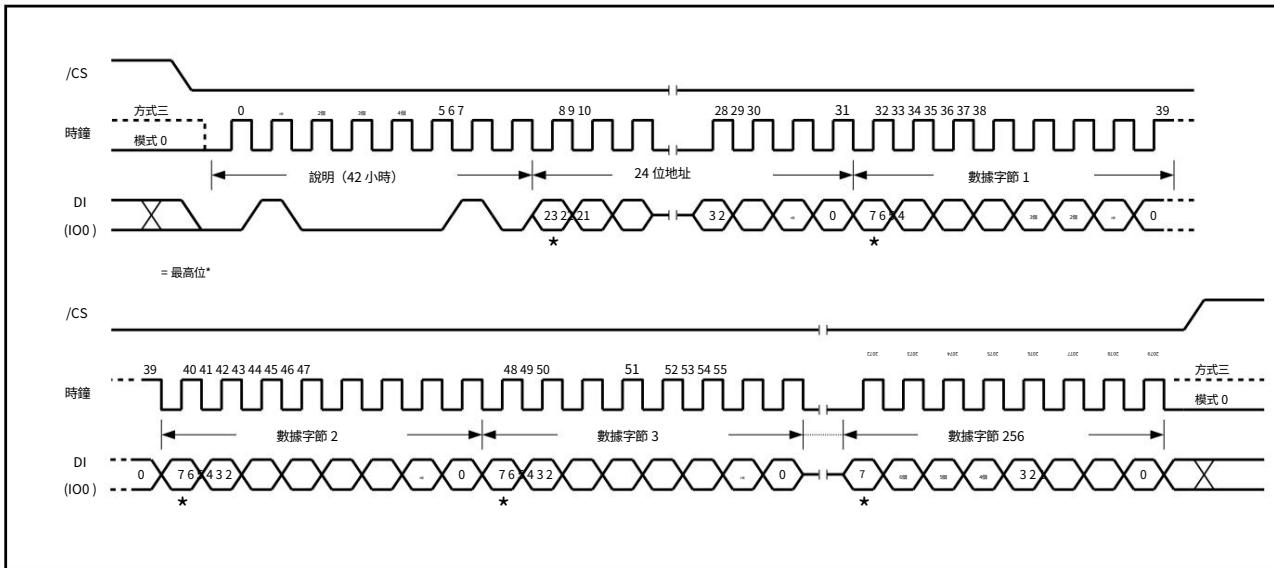


圖 46. 程序安全寄存器指令 (僅限 SPI 模式)

W25Q128FV



8.2.33 讀取安全寄存器 (48h)

讀取安全寄存器指令類似於快速讀取指令，允許從四個安全寄存器之一順序讀取一個或多個數據字節。該指令通過將 /CS 引腳驅動為低電平然後將指令代碼 “48h”後跟 24 位地址 (A23-A0) 和八個“虛擬”時鐘移入 DI 引腳來啟動。代碼和地址位在 CLK 引腳的上升沿被鎖存。接收到地址後，尋址內存位置的數據字節將在 CLK 的下降沿從 DO 引腳移出，最高有效位 (MSB) 在前。每個數據字節移出後，字節地址自動遞增到下一個字節地址。

一旦字節地址到達寄存器的最後一個字節（字節地址FFh），它將重置為地址00h，即寄存器的第一個字節，並繼續遞增。該指令通過將 /CS 驅動為高電平來完成。讀取安全寄存器指令序列如圖 47 所示。如果在執行擦除、編程或寫入周期 (BUSY=1) 時發出讀取安全寄存器指令，則該指令將被忽略並且不會對當前週期產生任何影響。讀取安全寄存器指令允許從 DC 到最大FR的時鐘速率（請參閱 AC Electrical Characteristics）。

地址	A23-16	A15-12	A11-8	A7-0
安全寄存器 #1	00h	0 0 0 1	0 0 0 0	字節地址
安全寄存器 #2	00h	0 0 1 0	0 0 0 0	字節地址
安全寄存器 #3	00h	0 0 1 1	0 0 0 0	字節地址

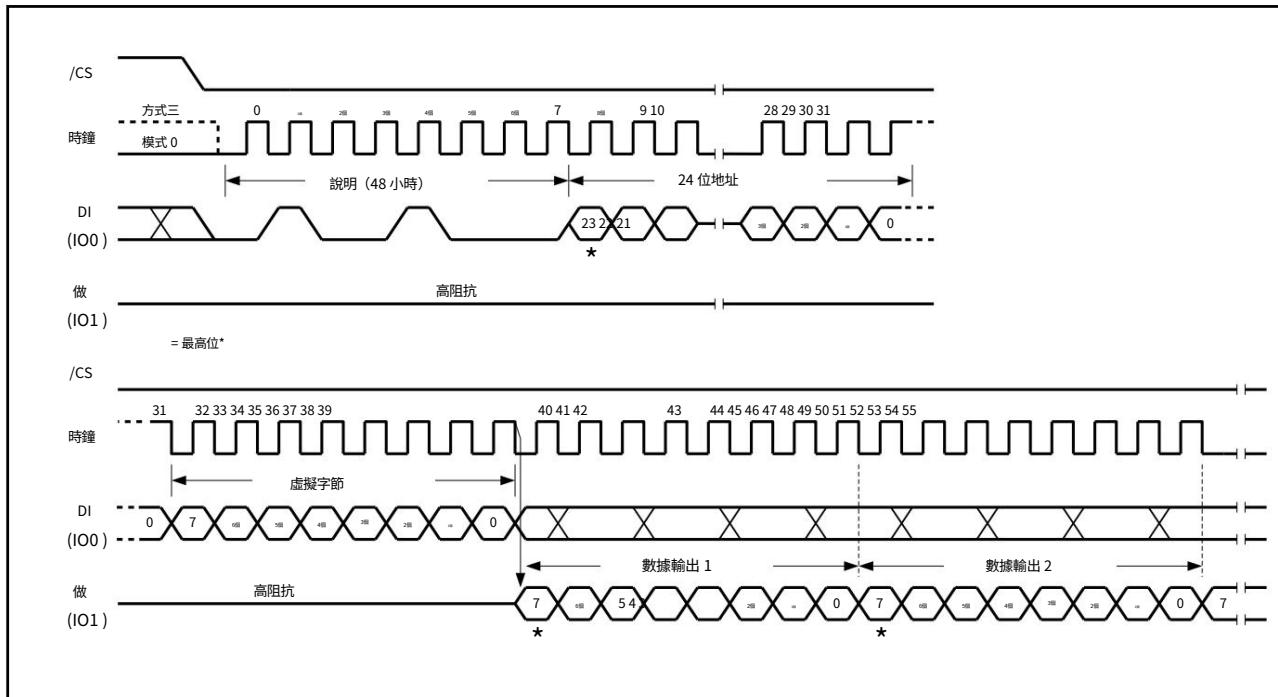


圖 47. 讀取安全寄存器指令（僅限 SPI 模式）

W25Q128FV



8.2.34 設置讀取參數 (C0h)

在 QPI 模式下，為了適應對最大讀取頻率或最小數據訪問延遲有不同需求的廣泛應用，“設置讀取參數 (C0h)”指令可用於配置“快速讀取 (0Bh)”的虛擬時鐘數，Fast Read Quad I/O (EBh) & Burst Read with Wrap (0Ch) instructions，並為 Burst Read with Wrap (0Ch) 指令配置 Wrap Length 的字節數。

在標準 SPI 模式下，不接受“設置讀取參數 (C0h)”指令。Standard/Dual/Quad SPI 模式下各種Fast Read 指令的虛擬時鐘是固定的，詳見指令表1-2。“Wrap Length”由“Set Burst with Wrap (77h)”指令中的 W5-4 位設置。當設備從標準 SPI 模式切換到 QPI 模式時，此設置將保持不變。

上電或複位指令後的默認“Wrap Length”為 8 字節，虛擬時鐘的默認數量為 2。虛擬時鐘的數量只能針對“快速讀取 (0Bh)”、“快速讀取四路 I/O (EBh)” & “Burst Read with Wrap (0Ch)” 指令在 QPI 模式下。每當設備從 SPI 模式切換到 QPI 模式時，虛擬時鐘的數量應在任何 0Bh、EBh 或 0Ch 指令之前再次設置。

小五 - 小四	假的 CLOCLS	最大限度 閱讀頻率。	最大讀取頻率。 (A[1:0]=0,0) VCC=3.0V~3.6V)	最大讀取頻率。 (A[1:0]=0,0) VCC=3.0V~3.6V)
0 0	2#	33MHz	33MHz	40MHz
0 1	4	55MHz	80MHz	80MHz
1 0	6	80MHz	80MHz	104MHz
1 1	8#	80MHz	80MHz	104MHz

P1 - P0	裏長度
0 0	8字節
0 1	16字節
1 0	32字節
1 1	64字節

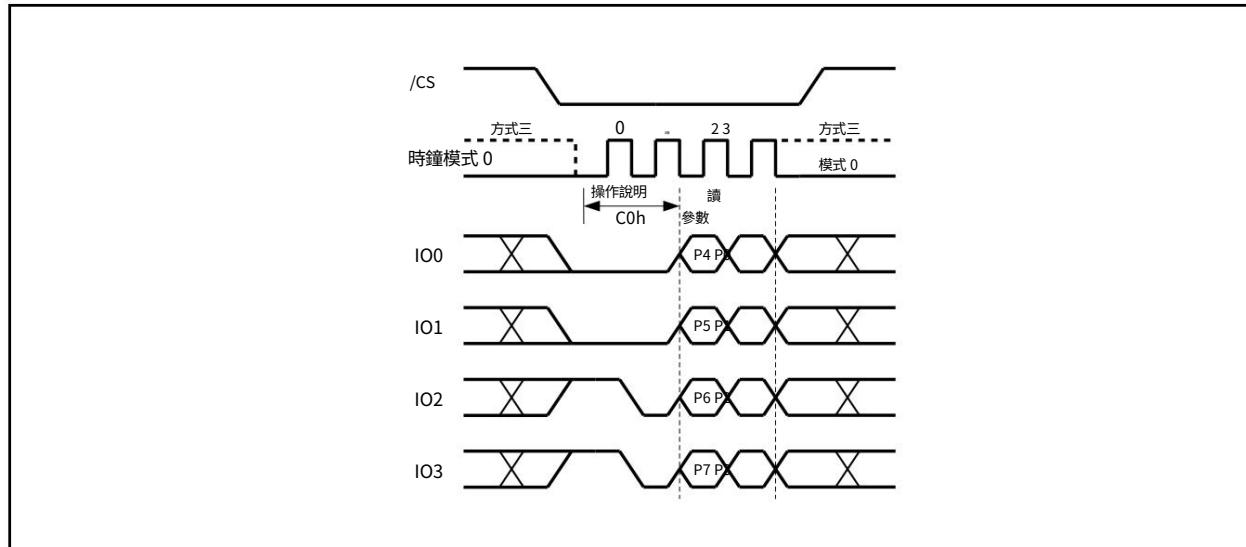


圖 48. 設置讀取參數指令（僅限 QPI 模式）

W25Q128FV



8.2.35 帶迴繞的突發讀取 (0Ch)

“Burst Read with Wrap (0Ch)”指令提供了一種在 QPI 模式下使用“Wrap Around”執行讀取操作的替代方法。該指令類似於 QPI 模式下的“Fast Read (0Bh)”指令，只是一旦到達結束邊界，讀取操作的尋址將“Wrap Around”到“Wrap Length”的開始邊界。

“Wrap Length”和虛擬時鐘的數量可以通過“Set Read Parameters (C0h)”指令進行配置。

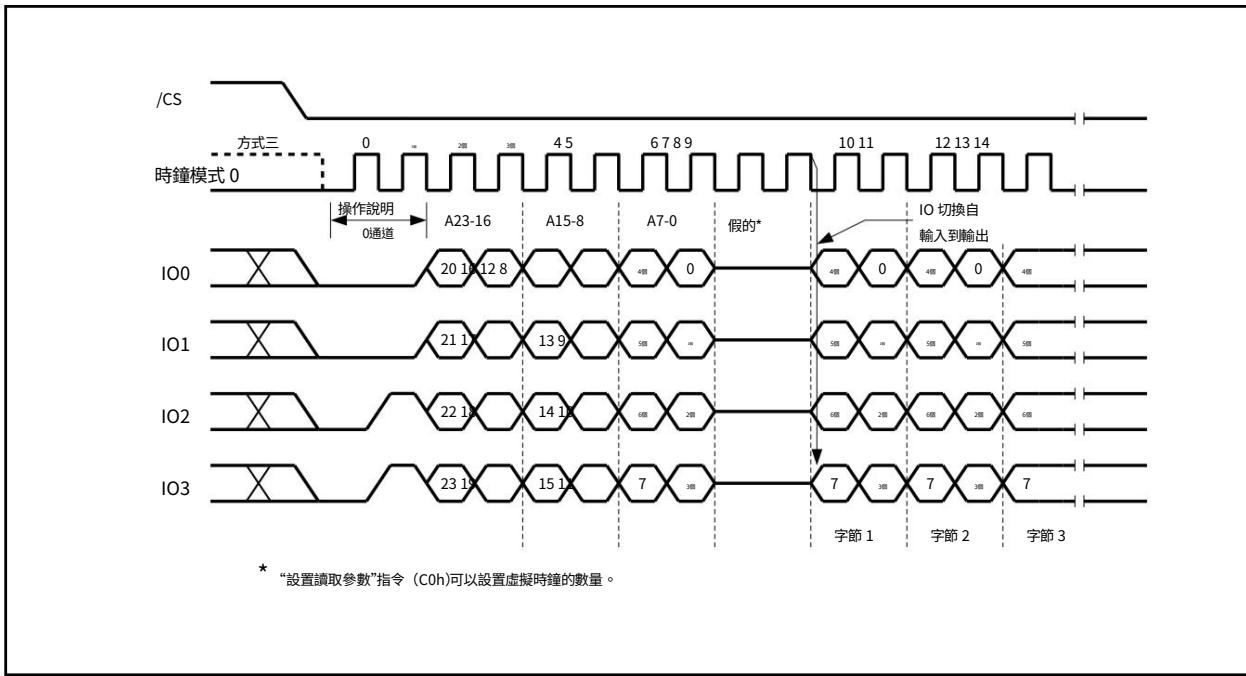


圖 49. 使用迴繞指令的突發讀取（僅限 QPI 模式）

W25Q128FV



8.2.36 進入 QPI 模式 (38 小時)

W25Q128FV 支持標準/雙路/四路串行外設接口 (SPI) 和四路外設接口 (QPI)。但是 SPI 模式和 QPI 模式不能同時使用。“Enter QPI (38h)”指令是將設備從 SPI 模式切換到 QPI 模式的唯一方法。

上電時，器件的默認狀態為標準/雙/四 SPI 模式。這提供了與前幾代 Winbond 串行閃存的完全向後兼容性。有關所有支持的 SPI 命令，請參見指令集表 1-3。為了將器件切換到 QPI 模式，必須首先將狀態寄存器 2 中的四線啟用 (QE) 位設置為 1，並且必鬚髮出“進入 QPI (38h)”指令。如果 Quad Enable (QE) 位為 0，“Enter QPI (38h)”指令將被忽略，設備將保持在 SPI 模式。

有關 QPI 模式支持的所有命令，請參見指令集表 3。

當設備從 SPI 模式切換到 QPI 模式時，現有的 Write Enable 和 Program/Erase Suspend 狀態以及 Wrap Length 設置將保持不變。

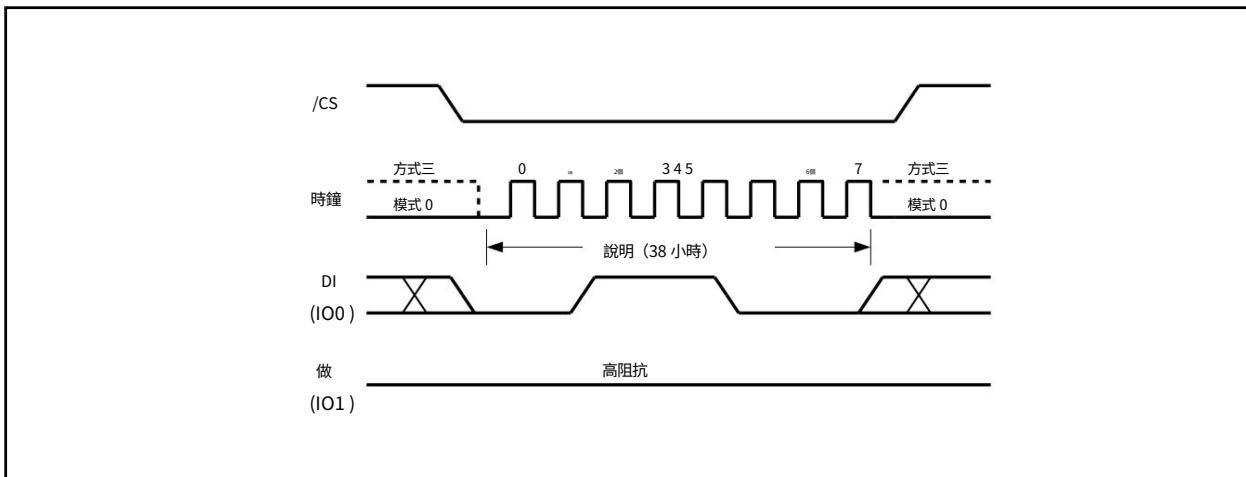


圖 50. 輸入 QPI 指令（僅限 SPI 模式）



8.2.37 退出 QPI 模式 (FFh)

為了退出 QPI 模式並返回標準/雙路/四路 SPI 模式，必鬚发出“退出 QPI (FFh)”指令。

當設備從 QPI 模式切換到 SPI 模式時，現有的 Write Enable Latch (WEL) 和 Program/Erase Suspend 狀態以及 Wrap Length 設置將保持不變。

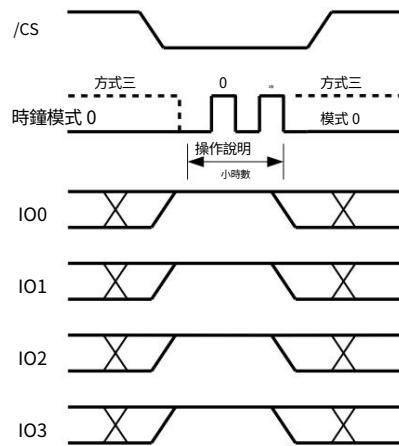


圖 51. 退出 QPI 指令（僅限 QPI 模式）

W25Q128FV



8.2.38 獨立塊/扇區鎖 (36h)

Individual Block/Sector Lock 提供了另一種方法來保護存儲器陣列免受不利的擦除/編程。為了使用單獨的塊/扇區鎖，狀態寄存器 3 中的 WPS 位必須設置為 1。如果 WPS=0，寫保護將由 CMP、SEC、TB、BP[2:0] 狀態寄存器中的位。獨立塊/扇區鎖定位是易失性位。器件上電或複位後的默認值為 1，因此整個存儲器陣列都受到保護。

要如圖 52a 所示鎖定特定塊或扇區，必須通過將 /CS 驅動為低電平來發出單個塊/扇區鎖定命令，在 CLK 的上升沿將指令代碼“36h”移入數據輸入 (DI) 引腳，後跟一個 24 位地址，然後將 /CS 驅動為高電平。在設備接受獨立塊/扇區鎖定指令（狀態寄存器位 WEL = 1）之前，必須執行寫啟用指令。

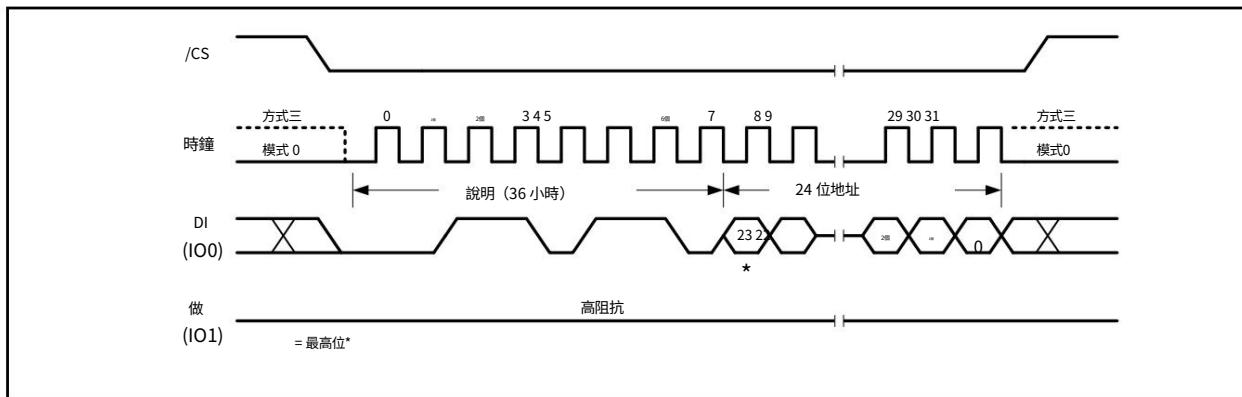


圖 52a。單獨的塊/扇區鎖定指令 (SPI 模式)

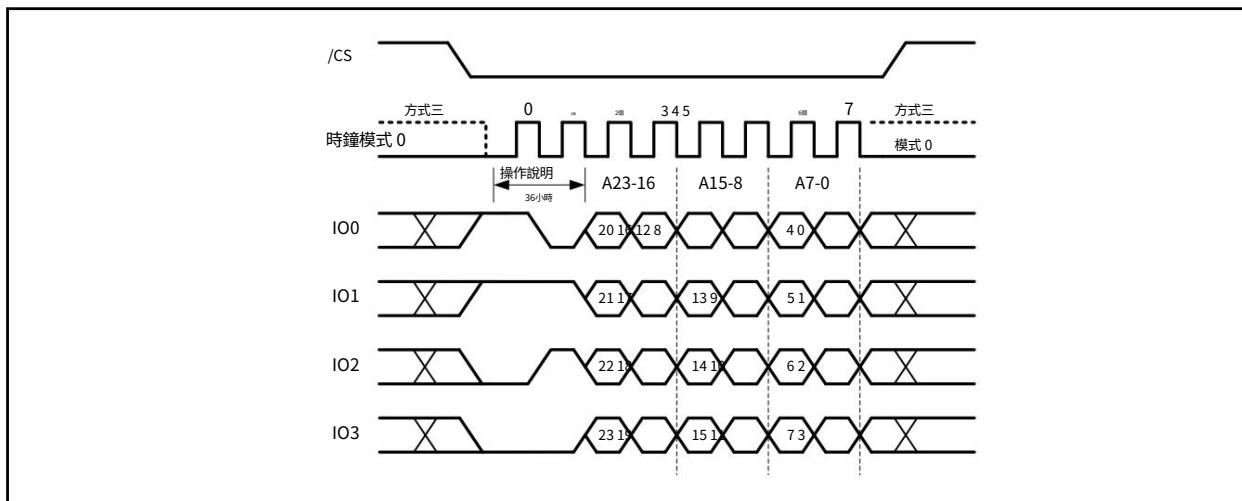


圖 52b。單個塊/扇區鎖定指令 (QPI 模式)

W25Q128FV



8.2.39 單個塊/扇區解鎖 (39 小時)

Individual Block/Sector Lock 提供了另一種方法來保護存儲器陣列免受不利的擦除/編程。為了使用單獨的塊/扇區鎖，狀態寄存器 3 中的 WPS 位必須設置為 1。如果 WPS=0，寫保護將由 CMP、SEC、TB、BP[2:0] 狀態寄存器中的位。獨立塊/扇區鎖定位是易失性位。器件上電或復位後的默認值為 1，因此整個存儲器陣列都受到保護。

要解鎖特定塊或扇區，如圖 4d 所示，必須通過將 /CS 拉低來發出單個塊/扇區解鎖命令，在 CLK 的上升沿將指令代碼 “39h” 移入數據輸入 (DI) 引腳，後跟一個 24 位地址，然後將 /CS 驅動為高電平。在設備接受獨立塊/扇區解鎖指令（狀態寄存器位 WEL = 1）之前，必須執行寫啟用指令。

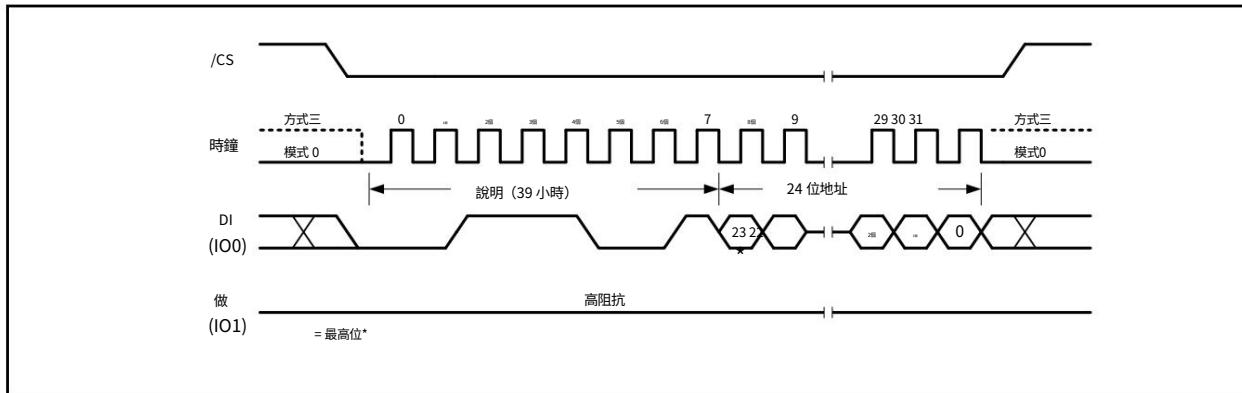


圖 53a。單個塊解鎖指令 (SPI 模式)

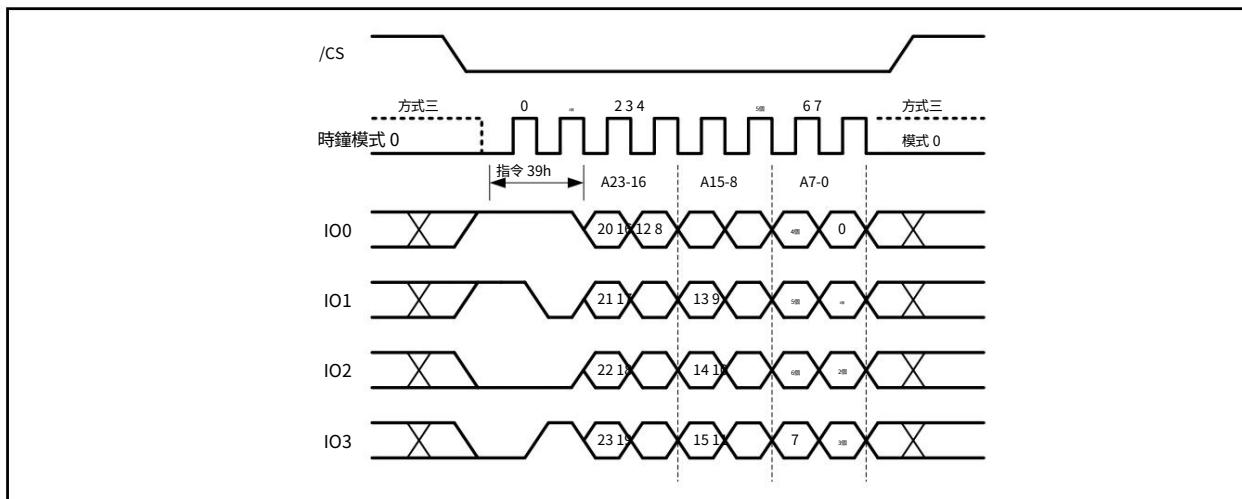


圖 53b。單個塊解鎖指令 (QPI 模式)

W25Q128FV



8.2.40 讀取塊/扇區鎖 (3Dh)

Individual Block/Sector Lock 提供了另一種方法來保護存儲器陣列免受不利的擦除/編程。為了使用單獨的塊/扇區鎖，狀態寄存器 3 中的 WPS 位必須設置為 1。如果 WPS=0，寫保護將由 CMP、SEC、TB、BP[2: 0] 狀態寄存器中的位。獨立塊/扇區鎖定位是易失性位。器件上電或複位後的默認值為 1，因此整個存儲器陣列都受到保護。

要讀出特定塊或扇區的鎖定位值，如圖 4d 所示，必須通過將 /CS 驅動為低電平，將指令代碼“3Dh”移入數據輸入(DI)引腳來發出讀取塊/扇區鎖定命令在 CLK 的上升沿，後跟一個 24 位地址。塊/扇區鎖定位值將在 CLK 的下降沿從 DO 引腳移出，最高有效位(MSB)在前，如圖 54 所示。如果最低有效位(LSB)為 1，則對應的塊/扇區被鎖定；如果 LSB=0，相應的塊/扇區被解鎖，可以執行擦除/編程操作。

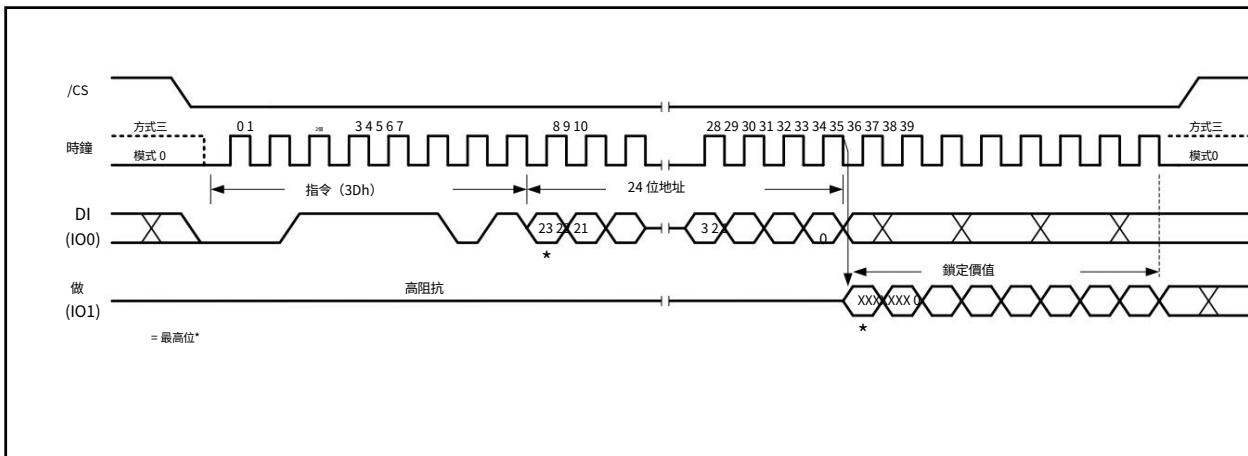


圖 54a 讀取塊鎖定指令 (SPI 模式)

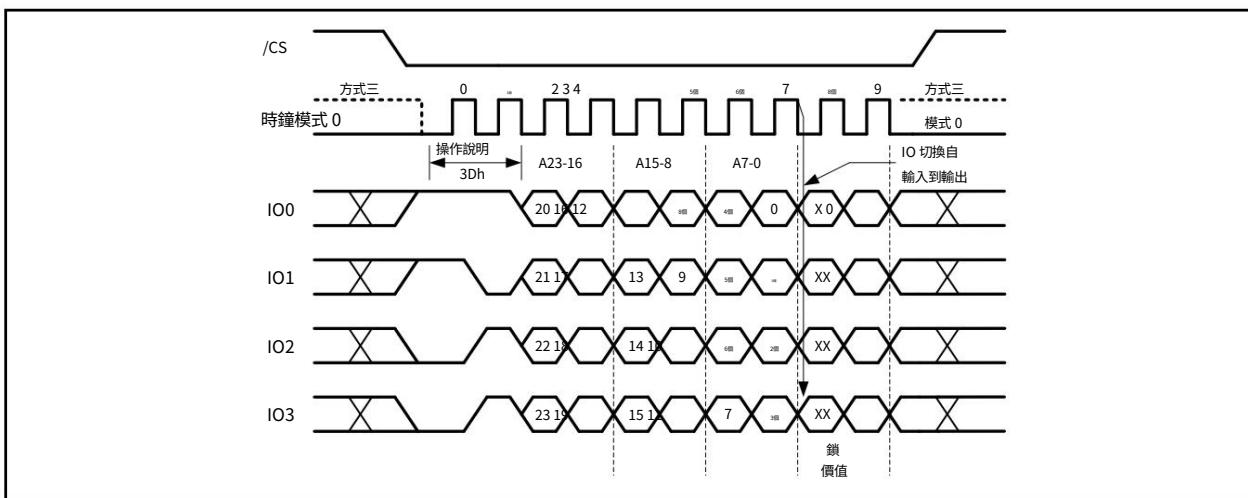


圖 54b ◦ 讀取塊鎖定指令 (QPI 模式)



8.2.41

全局塊/扇區鎖 (7Eh)

全局塊/扇區鎖定指令可將所有塊/扇區鎖定位設置為 1。命令必須通過將/CS 驅動為低電平，在CLK 上升沿將指令代碼“7Eh”移入數據輸入(DI)引腳，然後將/CS 驅動為高電平來發出。在設備接受全局塊/扇區鎖定指令（狀態寄存器位 WEL = 1）之前，必須執行寫啟用指令。

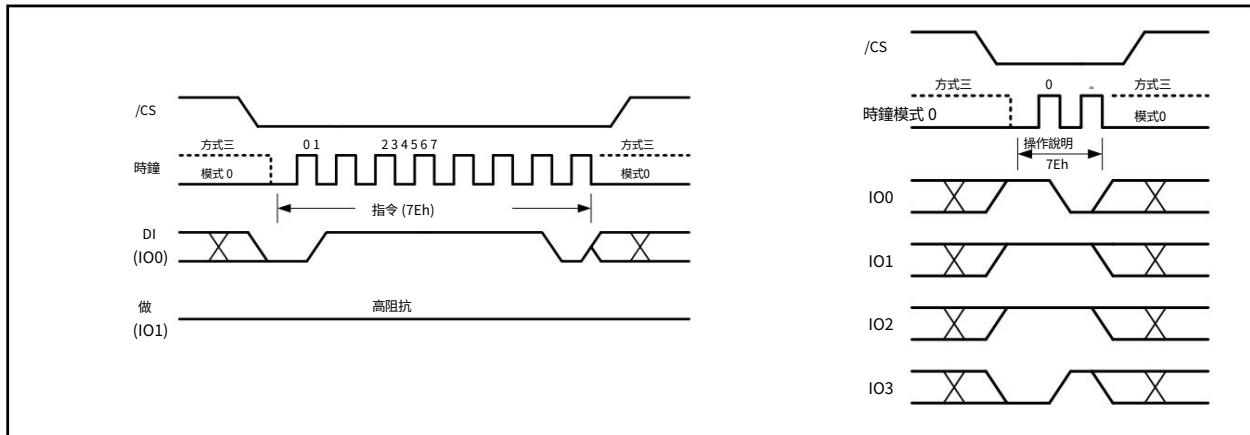


圖 55. SPI 模式 (左)或 QPI 模式 (右)的全局塊鎖定指令

8.2.42 全局塊/扇區解鎖 (98h)

全局塊/扇區解鎖指令可將所有塊/扇區鎖定位設置為 0。命令必須通過將/CS 驅動為低電平，在CLK 上升沿將指令代碼“98h”移入數據輸入(DI)引腳，然後將/CS 驅動為高電平來發出。在設備接受全局塊/扇區解鎖指令（狀態寄存器位 WEL = 1）之前，必須執行寫啟用指令。

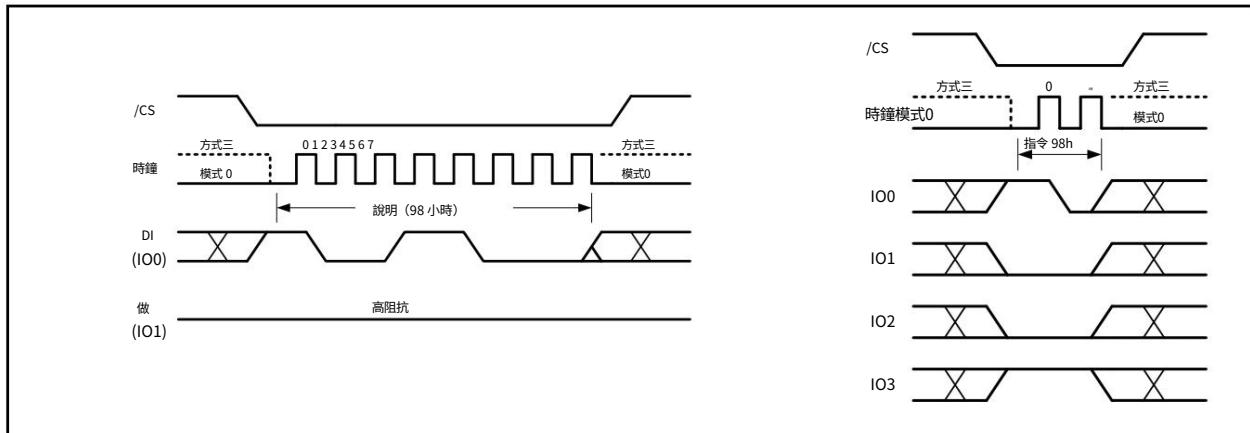


圖 56. SPI 模式 (左)或 QPI 模式 (右)的全局塊解鎖指令

W25Q128FV



8.2.43

啟用複位 (66h) 和復位設備 (99h)

由於小型封裝和管腳數量的限制，W25Q128FV 提供了軟件復位指令，而不是專用的 RESET 管腳。一旦復位指令被接受，任何正在進行的內部操作將被終止，設備將返回其默認的開機狀態並丟失所有當前的易失性設置，例如易失性狀態寄存器位、寫使能鎖存器 (WEL) 狀態、編程/擦除暫停狀態、讀取參數設置 (P7-P0)、連續讀取模式位設置 (M7-M0) 和換行位設置 (W6-W4)。

“Enable Reset (66h)”和“Reset (99h)”指令可以在 SPI 模式或 QPI 模式下發出。為避免意外復位，必須按順序發出兩條指令。在“Enable Reset (66h)”命令之後除“Reset (99h)”之外的任何其他命令都將禁用“Reset Enable”狀態。需要新的“啟用重置 (66h)”和“重置 (99h)”序列來重置設備。一旦 Reset 命令被設備接受，設備將需要大約 $t_{RST}=30\mu s$ 來重置。在此期間，不會接受任何命令。

如果在設備接受復位命令序列時存在正在進行或暫停的內部擦除或編程操作，則可能會發生數據損壞。建議在發出復位命令序列之前檢查狀態寄存器中的 BUSY 位和 SUS 位。

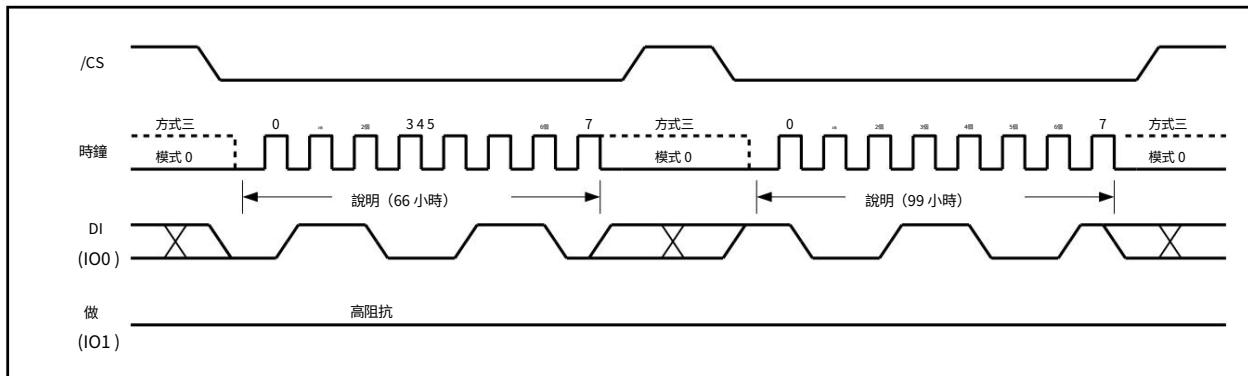


圖 57a ◦啟用複位和復位指令序列（SPI 模式）

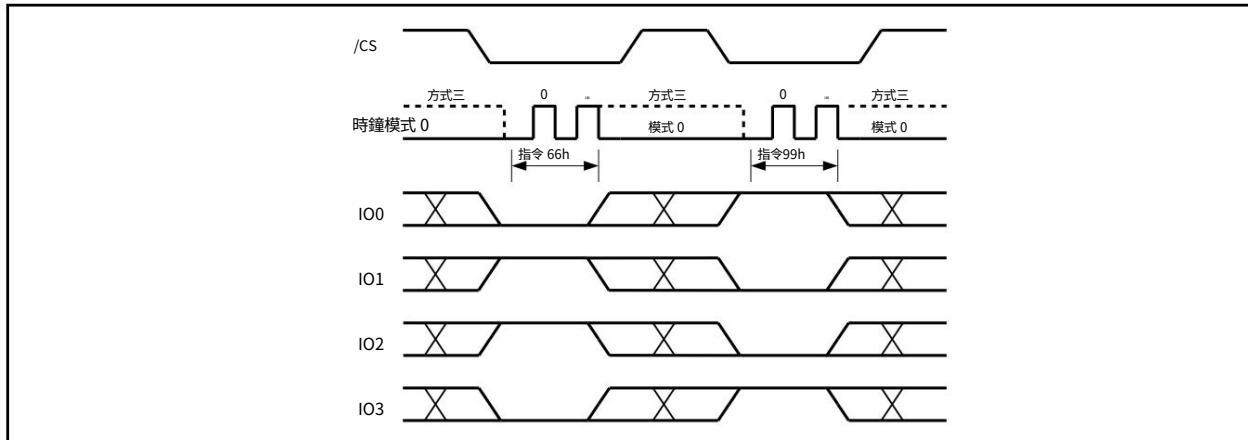


圖 57b ◦啟用複位和復位指令序列（QPI 模式）

W25Q128FV



9. 電氣特性

9.1 絕對最大額定值(1)(2)

參數	符號條件		範圍	單元
電源電壓	虛擬控制中心		-0.6 至 4.6V	V
施加到任何引腳的電壓	威奧	相對於地面	-0.6 至 VCC+0.4	V
任何引腳上的瞬態電壓	維奧特	<20nS 瞬態 相對於地面	-2.0V 至 VCC+2.0V	V
儲存溫度	台積電		-65 至 +150	攝氏度
鉛溫	特別德(3)		見註(3)	攝氏度
靜電放電 電壓	VESD(2)	人體 模型	-2000 至 +2000	V

筆記：

1. 本設備已針對指定的操作範圍進行設計和測試。不保證在這些級別之外的正常操作。暴露於絕對最大額定值可能會影響設備的可靠性。暴露在絕對最大額定值之外可能會造成永久性損壞。

2.JEDEC 標準 JESD22-A114A (C1=100pF ,R1=1500 歐姆 ,R2=500 歐姆) 。

3. 符合JEDEC 標準J-STD-20C 小體Sn-Pb 或無鉛 (綠色)組件和歐洲有害物質限制指令(RoHS) 2002/95/EU 。

9.2 操作範圍

範圍	符號 OL	狀況	規範		單元
			最小值	嘛 X	
電源電壓	電壓控制中心(1)	FR = 104MHz, fR = 50MHz	2.7	3.6	V
周圍的 溫度， 操作	助教	工業的	-40	+85	攝氏度

筆記：

1. 讀取期間的 VCC 電壓可以在最小和最大範圍內運行，但不應超過編程的 ±10%
(擦除/寫入)電壓。

W25Q128FV



9.3 上電掉電時序和要求(1)

範圍	象徵	規範		單元
		最小值	最大限度	
VCC (最小值)至 /CS 低	垂直線	20		微秒
寫指令前的時間延遲	tPUW	5個		多個存儲位組
寫禁止閾值電壓	VWI	1.0	2.0	V

筆記：

- 這些參數僅具有特徵。

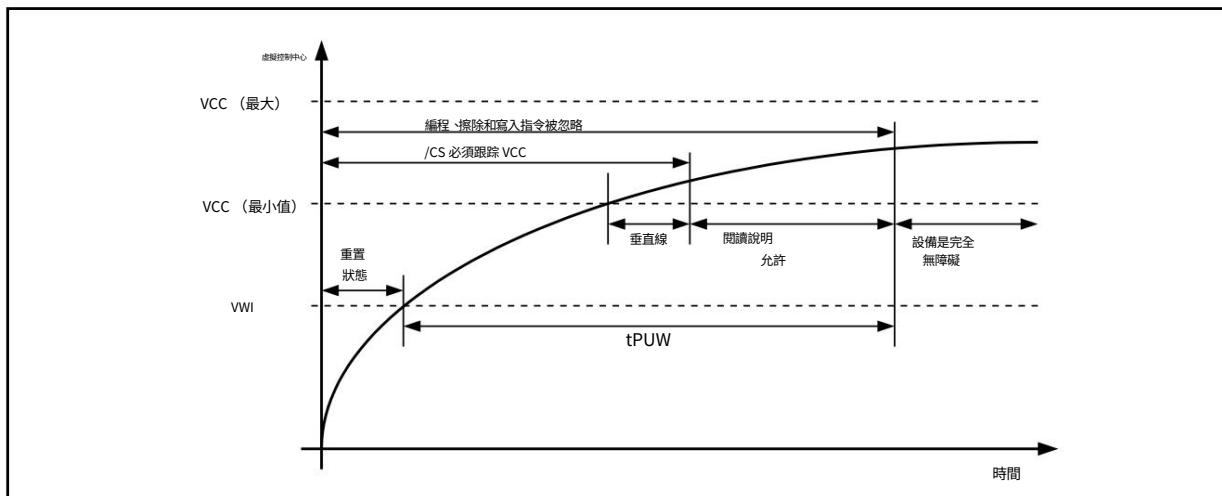


圖 58a。上電時序和電壓電平

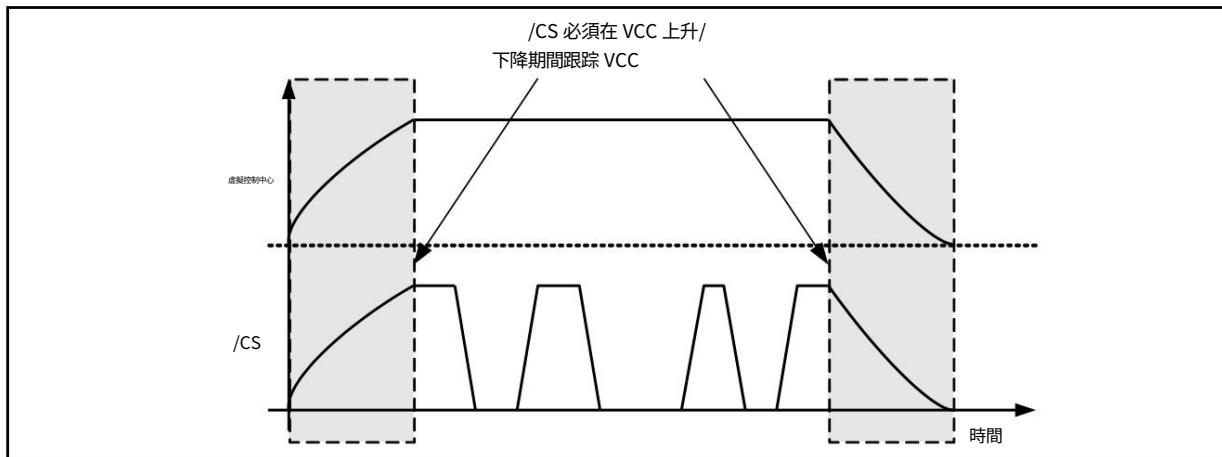


圖 58b。上電、掉電要求

W25Q128FV



9.4 直流電氣特性

範圍	符號 OL	狀況	規範			聯合國大學 噸
			最小值	典型值	最大限度	
輸入電容	辛(1)	車輛識別號=0V			6pF	pF
輸出電容	輸出 (1) VOUT = 0V				8pF	pF
輸入洩漏	伊利				±2	微安
輸入/輸出洩漏	勞工組織				±2	微安
待機電流	ICC1	/CS = VCC, VIN = GND 或 VCC		10	50	微安
掉電電流	國際商會2	/CS = VCC, VIN = GND 或 VCC		... 20	20	微安
當前讀取數據 / 雙/四 50MHz	國際商會(2)	C = 0.1 VCC / 0.9 VCC DO = 打開 C =			15	嘛
當前讀取數據 / 雙/四 80MHz	國際商會(2)	0.1 VCC / 0.9 VCC DO = 打 開			18	嘛
當前讀取數據 / 雙輸出讀取/四 輸出讀取 104MHz	國際商會(2)	C = 0.1 VCC / 0.9 VCC DO = 打開			20	嘛
當前寫入狀態 登記	國際商會4	/CS = VCC		8pA 12	12	嘛
當前頁面程序	國際商會5	/CS = VCC		20	25	嘛
當前扇區/塊 擦除	國際商會6	/CS = VCC		20	25	嘛
當前芯片擦除	國際商會7	/CS = VCC		20	25	嘛
輸入低電壓	VIL		-0.5		VCC x 0.3 伏	
輸入高電壓	VIH		電源電壓 x 0.7		VCC + 0.4 伏	
輸出低電壓	音量	IOL = 100 微安			0.2	V
輸出高電壓	VOH	IOH = -100μA	電壓控制中 心 - 0.2			V

筆記：

1. 以樣品為基礎進行測試，並通過設計和特性數據指定。TA = 25°C, VCC = 3.0V, 25% 驅動強度。

2. 棋盤格圖案。

W25Q128FV



9.5 交流測量條件(1)

範圍	象徵	規範		單元
		最小值	最大限度	
負載電容	氯乙烯		30	pF
輸入上升和下降時間	TR, TF		5個	ns
輸入脈衝電壓	車輛總引腳	0.1 VCC 至 0.9 VCC		V
輸入時序參考電壓	在	0.3 VCC 至 0.7 VCC		V
輸出時序參考電壓	出去	0.5 VCC 至 0.5 VCC		V

筆記：

1. 輸出 Hi-Z 定義為不再驅動數據輸出的點。

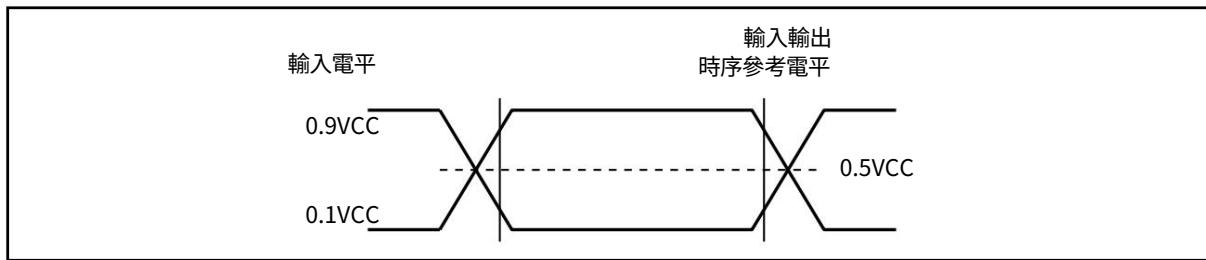


圖 59. 交流測量 I/O 波形

W25Q128FV



9.6 交流電氣特性(6)

描述	符號替代		規範			單元
			最小值		最大限度	
所有其他指令的時鐘頻率 2.7V-3.6V VCC 和工業溫度 除了讀取數據指令 (03h)	fR	fC1	直流電		104	兆赫
讀取數據指令 (03h) 的時鐘頻率	fR	fC2	直流電		50	兆赫
時鐘高、低時間 對於除讀取數據 (03h) 之外的所有指令	tCLH, tCLL(1)		4個			ns
讀取數據 (03h) 指令的時鐘高電平、低電平時間	tCRLH、tCRLL(1)		8個			ns
時鐘上升時間峰峰值	tCLCH(2)		0.1			電壓/納秒
時鐘下降時間峰峰值	tCHCL(2)		0.1			電壓/納秒
/CS 相對於 CLK 的有效建立時間	tSLCH	CSS	5個			ns
/CS 相對於 CLK 的非活動保持時間	tCHSL		5個			ns
數據輸入建立時間	tDVCH	tDSU	2個			ns
數據保持時間	tCHDX	tDH	3個			ns
/CS 相對於 CLK 的有效保持時間	tCHSH		3個			ns
/CS 相對於 CLK 的非活動設置時間	上海清算所		3個			ns
/CS 取消選擇時間 (用於讀取)	tSHSL1	tCSH	10			ns
/CS 取消選擇時間 (用於擦除或編程或寫入)	tSHSL2	tCSH 50				ns
輸出禁用時間	tSHQZ(2)	分時差			7	ns
時鐘低到輸出有效	tCLQV	電視			7	ns
輸出保持時間	tCLQX	tH2O	2個			ns
/HOLD 相對於 CLK 的有效建立時間	tHLCH		5個			ns
/HOLD 相對於 CLK 的有效保持時間	tCHHH		5個			ns
/HOLD 相對於 CLK 的非活動設置時間	六六六		5個			ns
/HOLD 相對於 CLK 的非活動保持時間	tCHHL		5個			ns

續 - 下一頁交流電氣特性 (續)

W25Q128FV



交流電氣特性（續）

描述	象徵	備選方案	規範			聯合國大學 噴
			最小值		最大限度	
/HOLD 輸出低阻	tHHQX(2)	tLZ			7	ns
/HOLD 輸出高阻抗	tHLQZ(2)	頻率			12	ns
/CS 低之前的寫保護設置時間	tWHSL(3)		20			ns
/CS 高電平後的寫保護保持時間	tSHWL(3)		100			ns
/CS 高到掉電模式	tDP(2)				3個	微秒
/CS 高電平進入待機模式，無需 ID 讀取	tRES1 (2)				3個	微秒
/CS 高電平進入待機模式並讀取 ID	tRES2 (2)				1.8	微秒
/CS 高到暫停後的下一條指令	TSUS(2)				20	微秒
/CS 高到復位後的下一條指令	TSUS(2)				30	微秒
/RESET 引腳低電平期間復位設備	tRST (2)(5)		—			微秒
寫狀態寄存器時間	tW			10	15	多個字節
字節編程時間（第一個字節）(4)	tBP1(4)			30	50	微秒
附加字節編程時間（第一個字節之後）(4)	tBP2(4)			2.5	12	微秒
頁編程時間	累加			0.7	3個	多個字節
扇區擦除時間 (4KB)	W25Q128FVxxIG	時間		100	400	多個字節
	W25Q128FVxxIQ W25Q128FVxxIF			45		
塊擦除時間 (32KB)	tBE1			120	1,600	多個字節
塊擦除時間 (64KB)	tBE2			150	2,000	多個字節
芯片擦除時間	tCE			40	200	秒

筆記：

1. Clock high + Clock low 必須小於等於 $1/f_C$ 。

2. 價值由設計和/或特性保證，未經 100% 生產測試。

3. 僅適用於 SRP[1:0]=(0,1) 時寫入狀態寄存器指令的約束。

4. 對於頁面中第一個字節之後的多個字節， $tBPN = tBP1 + tBP2 N$ (典型值) 和 $tBPN = tBP1 + tBP2$ 編程字節。* N (最大值)，其中 N = 數量

5. 可以用更短的 tRESET (短至幾百ns) 來復位設備，建議最小 1us 以確保

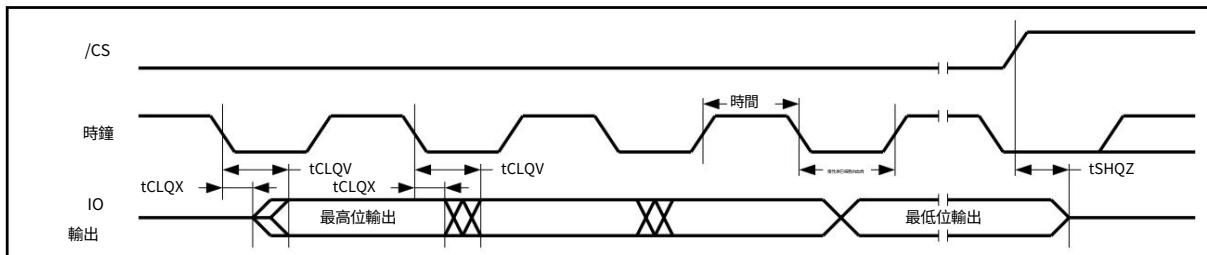
可靠運行。QPI/Quad

讀取的 6.4 字節地址對齊

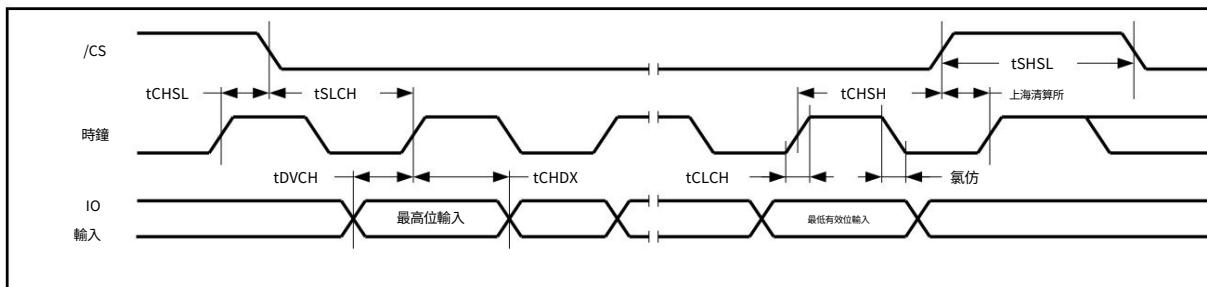
W25Q128FV



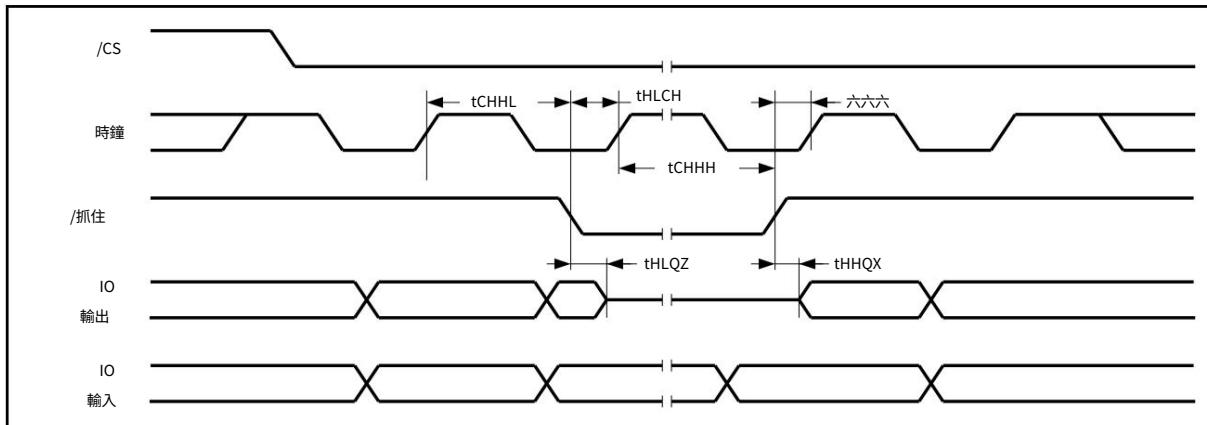
9.7 串行輸出時序



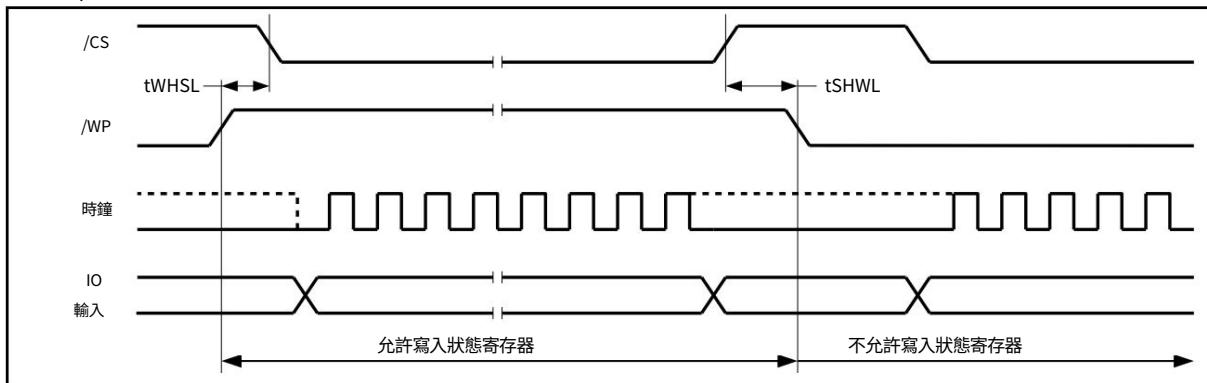
9.8 串行輸入時序



9.9 /HOLD時序



9.10 /WP 計時

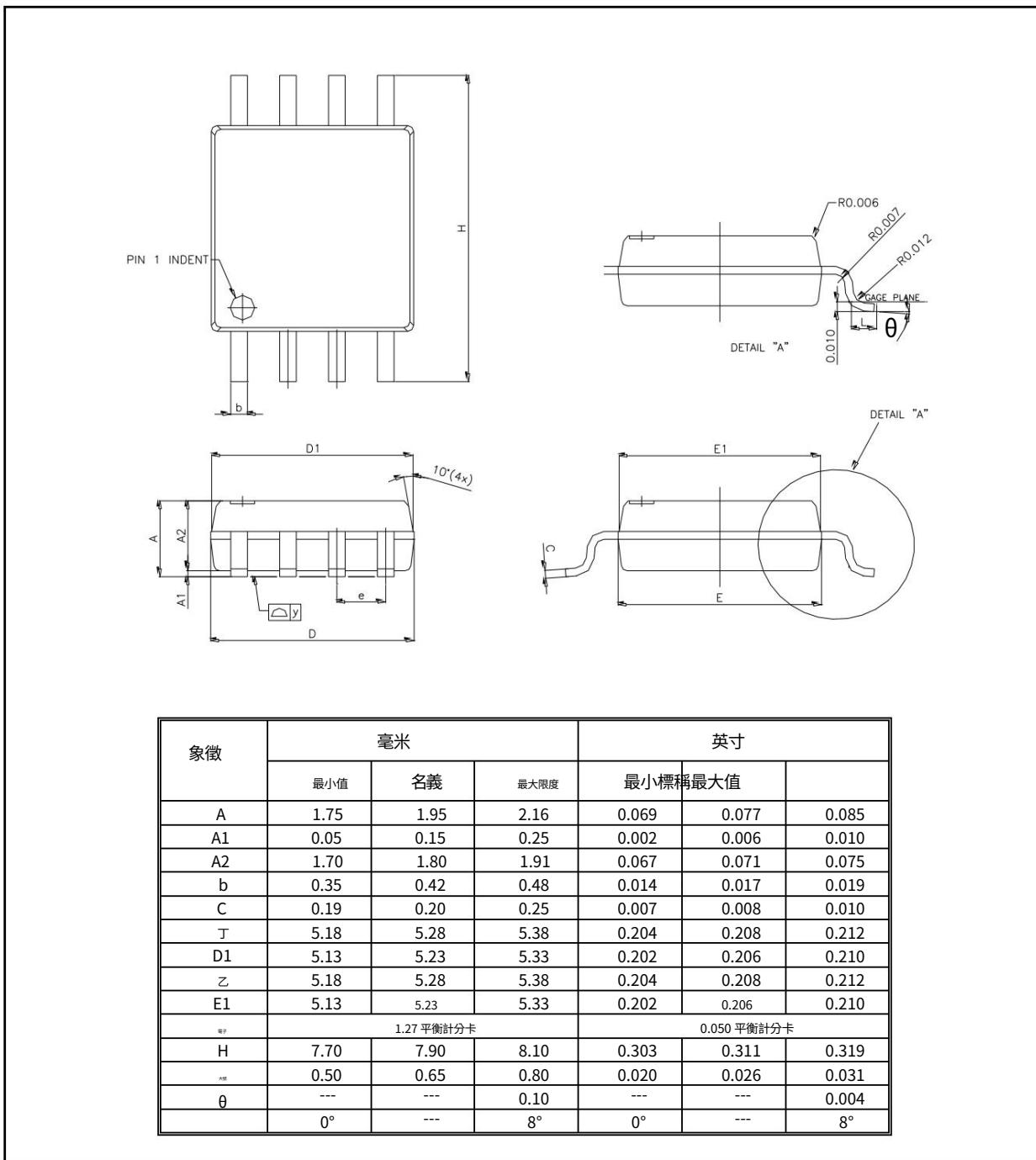


W25Q128FV



10. 包裝規格

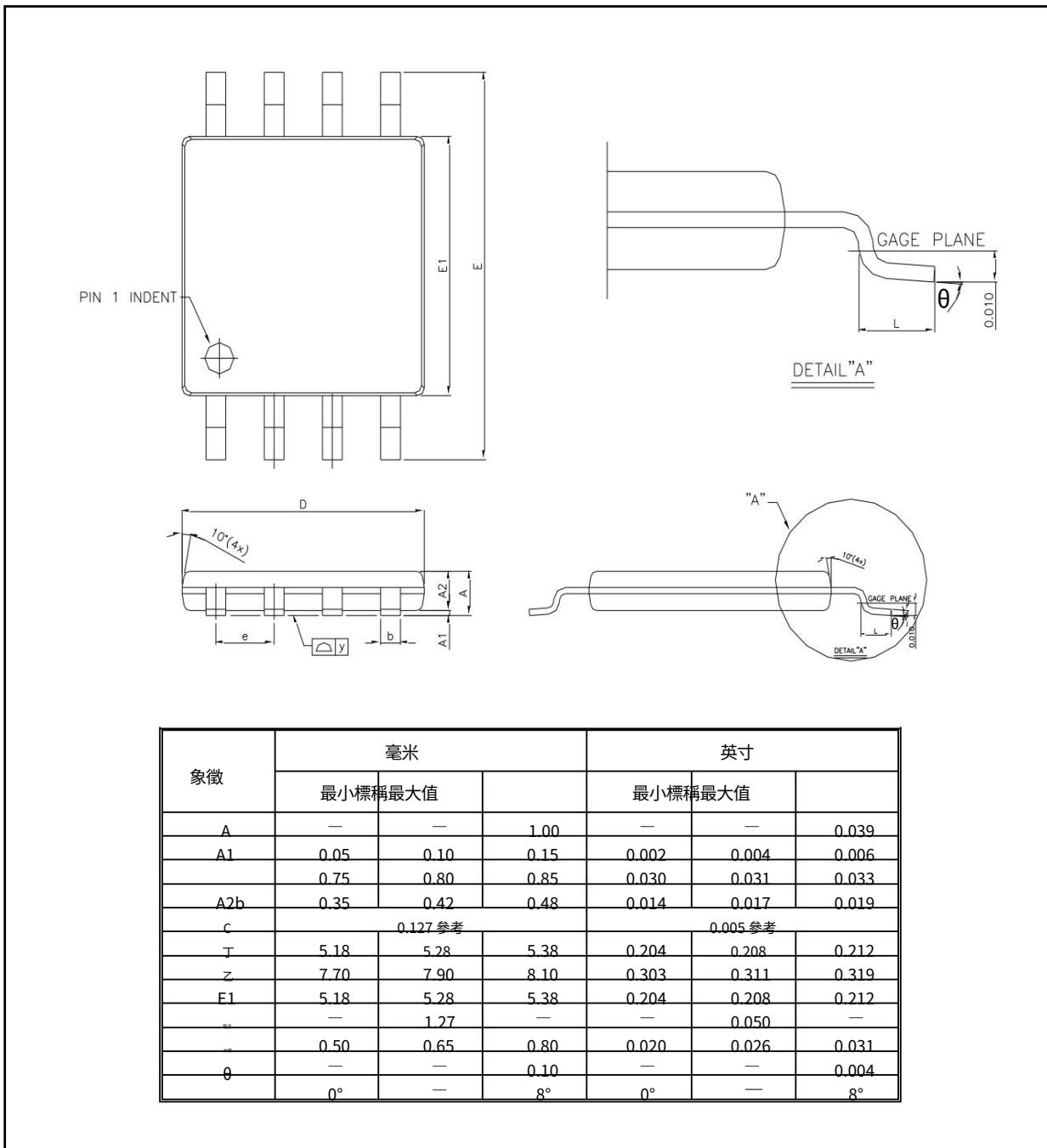
10.1 8 引腳 SOIC 208-mil (封裝代碼 S)



W25Q128FV



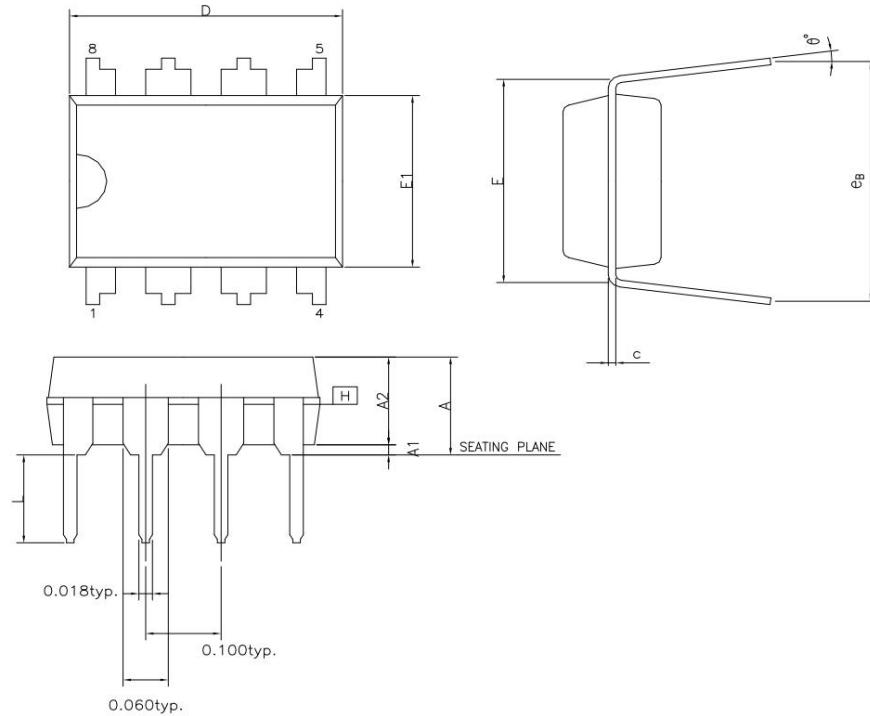
10.2 8 引腳 VSOP 208-mil (封裝代碼 T)



W25Q128FV



10.3 8 引腳 PDIP 300-mil (封裝代碼 A)

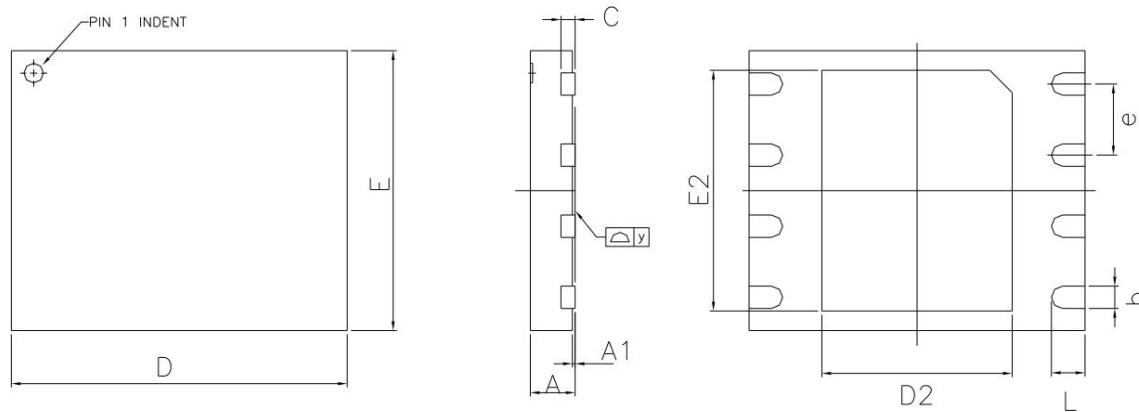


象徵	毫米			英寸		
	最小值	名義	最大限度	最小值	名義	最大限度
A	---	---	5.33	---	---	0.210
A1	0.38	---	---	0.015	---	---
A2	3.18	3.30	3.43	0.125	0.130	0.135
C	0.20	0.25	0.36	0.008	0.010	0.014
丁	9.02	9.27	10月16日	0.355	0.365	0.400
乙	7.62 平衡計分卡			0.300 平衡點		
E1	6.22	6.35	6.48	0.245	0.250	0.255
*#	2.92	3.30	3.81	0.115	0.130	0.150
eB	8.51	9.02	9.53	0.335	0.355	0.375
θ°	0°	7°	15°	0°	7°	15°

W25Q128FV



10.4.8 焊盤 WSON 6x5-mm (封裝代碼 P)



象徵	毫米			英寸		
	最小值	名義	最大限度	最小值	名義	最大限度
A	0.70	0.75	0.80	0.028	0.030	0.031
A1	0.00	0.02	0.05	0.000	0.001	0.002
b	0.35	0.40	0.48	0.014	0.016	0.019
C	---	0.20 參考	---	---	0.008 參考	---
D	5.90	6.00	6.10	0.232	0.236	0.240
D2	3.35	3.40	3.45	0.132	0.134	0.136
乙	4.90	5.00	5.10	0.193	0.197	0.201
E2	4.25	4.30	4.35	0.167	0.169	0.171
電子	1.27 平衡計分卡			0.050 平衡點		
大頭	0.55	0.60	0.65	0.022	0.024	0.026
是	0.00	---	0.075	0.000	---	0.003

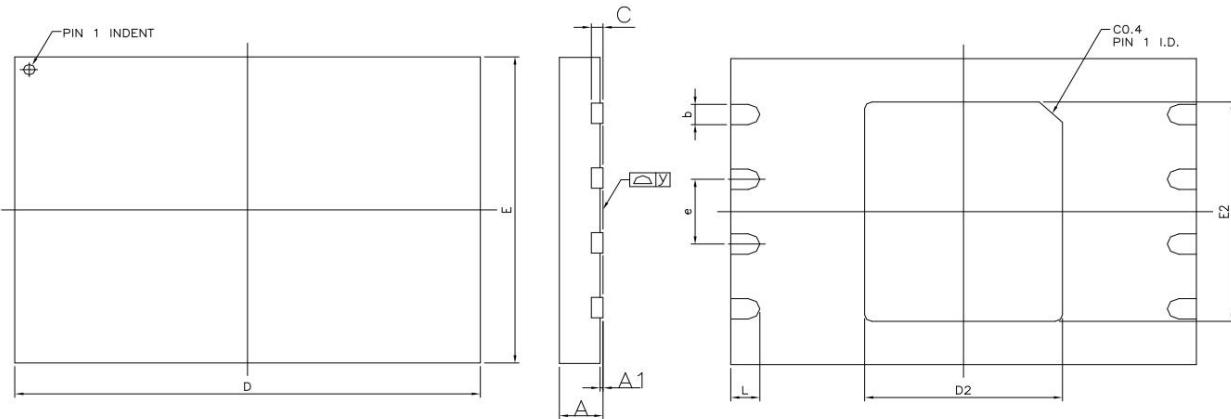
筆記：

封裝底部中心的金屬焊盤區域未連接到任何內部電信號。它可以懸空或連接到設備地（GND 引腳）。避免在焊盤下方放置裸露的 PCB 過孔。

W25Q128FV



10.5 8 焊盤 WSON 8x6-mm (封裝代碼 E)



象徵	毫米			英寸		
	最小值	名義	最大限度	最小值	名義	最大限度
A	0.70	0.75	0.80	0.028	0.030	0.031
A1	0.00	0.02	0.05	0.000	0.001	0.002
b	0.35	0.40	0.48	0.014	0.016	0.019
C	---	0.20 參考	---	---	0.008 參考	---
丁	7.90	8.00	8.10	0.311	0.315	0.319
D2	3.35	3.40	3.45	0.132	0.134	0.136
乙	5.90	6.00	6.10	0.232	0.236	0.240
E2	4.25	4.30	4.35	0.167	0.169	0.171
電子	---	1.27	---	---	0.050	---
*#	0.45	0.50	0.55	0.018	0.020	0.022
是	0.00	---	0.050	0.000	---	0.002

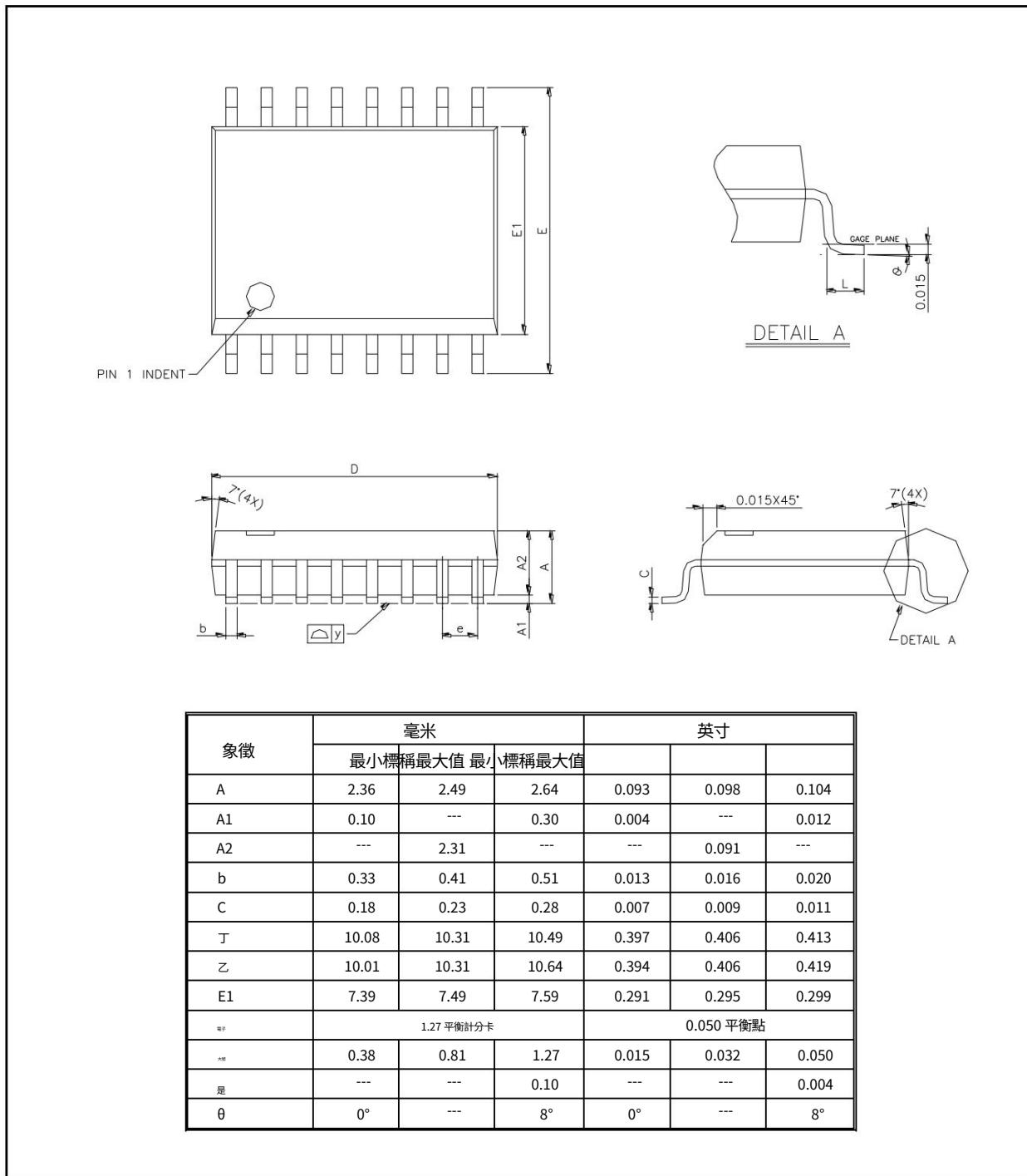
筆記：

封裝底部中心的金屬焊盤區域未連接到任何內部電信號。它可以懸空或連接到設備地（GND 引腳）。避免在焊盤下方放置裸露的 PCB 過孔。

W25Q128FV



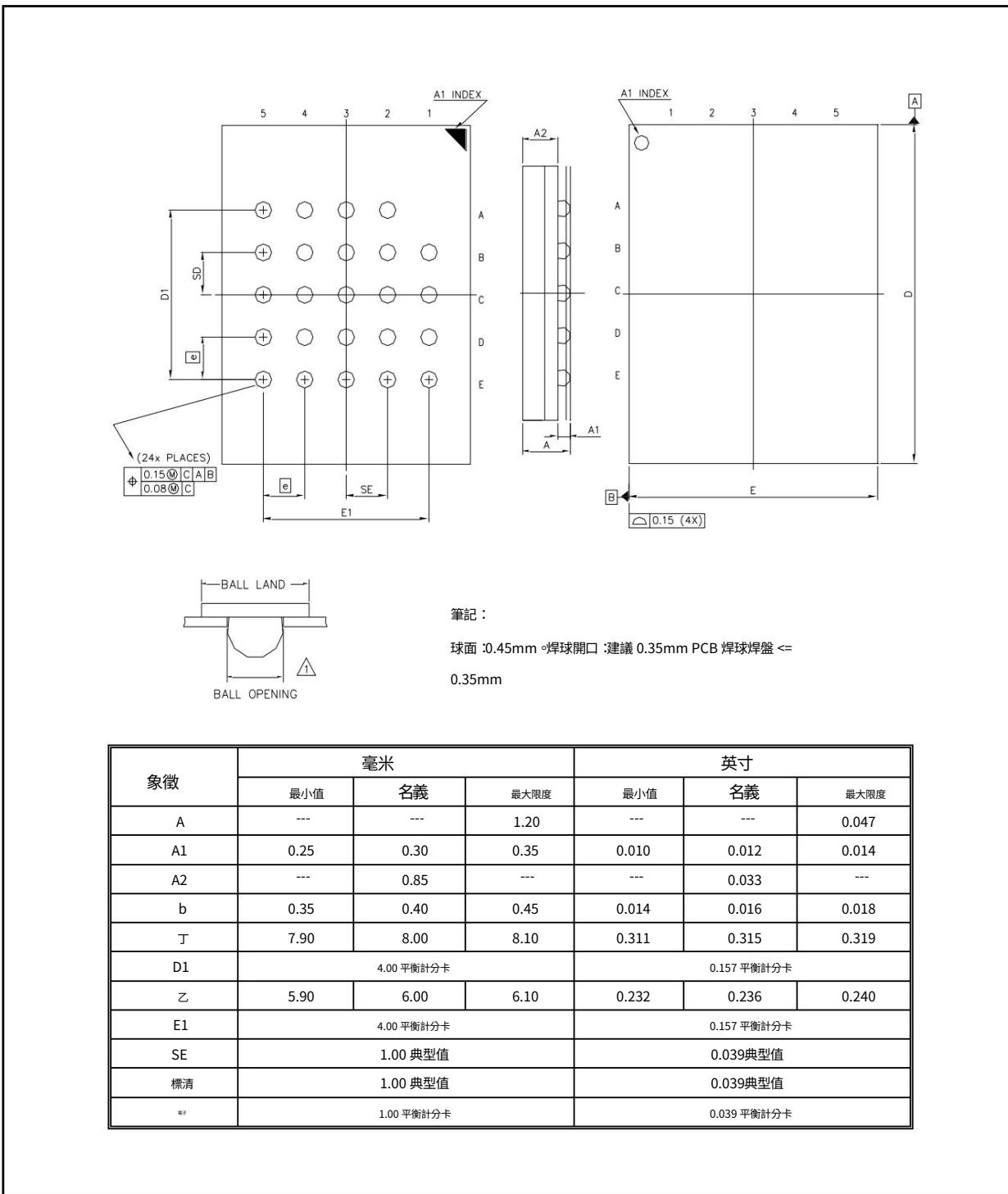
10.6 16 引腳 SOIC 300 密耳 (封裝代碼 F)



W25Q128FV



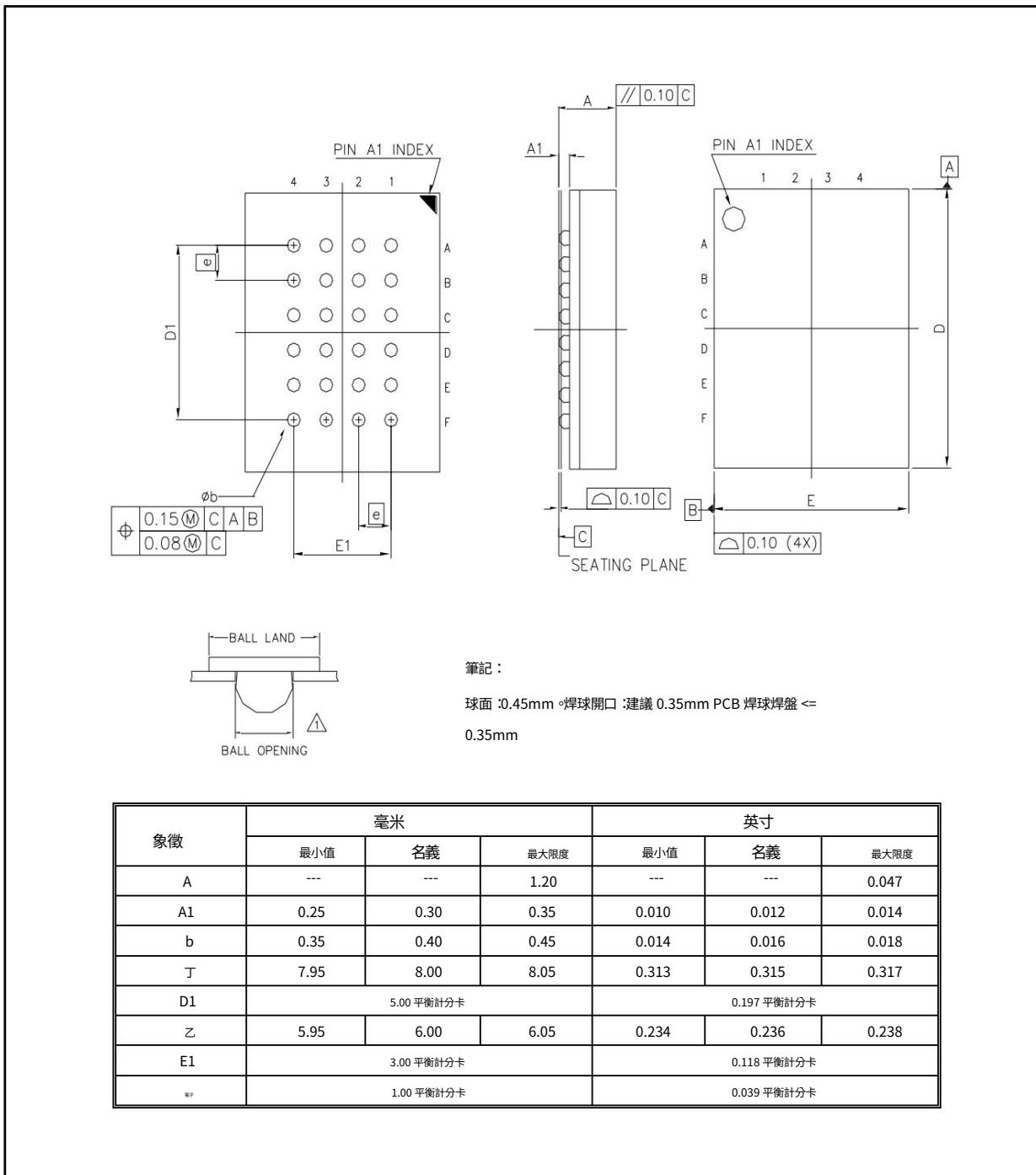
10.7 24 球 TFBGA 8x6-mm (封裝代碼 B '5x5-1 球陣列)



W25Q128FV



10.8 24 球 TFBGA 8x6-mm (封裝代碼 C ,6x4 球陣列)



W25Q128FV



11. 訂購信息

Company Prefix	W(1)	25Q	128F	V	x	I(1)	X
W = 華邦							
Product Family							
25Q = 帶 4KB 扇區的 SpiFlash 串行閃存，雙/四 I/O							
Product Number / Density							
128F = 128M位							
Supply Voltage							
VOUT = 2.7V 至 3.6V							
Package Type							
S = 8 引腳 SOIC 208 密耳		T = 8 針 VSOP 208 密耳		A = 8 針 PDIP 300 密耳			
F = 16 引腳 SOIC 300 密耳		P = WSON8 6x5 毫米		E = WSON8 8x6 毫米			
B = TFBGA 8x6-mm (5x5-1 球陣列)				C = TFBGA 8x6-mm (6x4 球陣列)			
Temperature Range							
I = 工業級 (-40°C 至 +85°C)							
Special Options^(2,3)							
G = 綠色封裝 (無鉛、符合 RoHS、無鹵素 (TBBA)、無氧化鎘Sb2O3)							
F = 具有快速扇區擦除時間 (tSE) 的綠色封裝							
Q = 狀態寄存器 2 中 QE=1 的綠色封裝							

筆記：

1. “W”前綴和溫度代號 “I”不包含在部件標記中。
2. 標準散裝貨物採用管狀 (E 型)。下訂單時請指定替代包裝方法，例如捲帶 (T 形)或託盤 (S 形)。
3. 對於啟用OTP功能的貨件，請聯繫華邦

W25Q128FV



11.1 有效部件號和頂部標記

下表提供了 W25Q128FV SpiFlash 存儲器的有效部件號。請聯繫 Winbond 了解密度和包裝類型的具體可用性。Winbond SpiFlash 存儲器使用 12 位產品編號進行訂購。但是，由於空間有限，所有包裝的頂部標記均使用縮寫的 10 位數字。

包裹 類型	密度產品編號		頂部標記
小號 SOIC-8 208 密爾	128M位	W25Q128FVSIG W25Q128FVSIQ W25Q128FVSIF	25Q128FVSG 25Q128FVSQ 25Q128FVSF
噴(1) VSOP-8 208 密爾	128M位	W25Q128FVTIG W25Q128FVTIQ W25Q128FVTIF	25Q128FVTG 25Q128FVTQ 25Q128FVTF
A PDIP-8 300 密爾	128M位	W25Q128FVAIG W25Q128FVAIQ W25Q128FVAIF	25Q128FVIG 25Q128FVIQ 25Q128FVIF
F SOIC-16 300 密耳	128M位	W25Q128FVFIG W25Q128FVFIQ W25Q128FVFIF	25Q128FVFG 25Q128FVFQ 25Q128FVFF
P WSON-8 6x5- 毫米	128M位	W25Q128FVPIG W25Q128FVPIQ W25Q128FVPIF	25Q128FVPG 25Q128FVPQ 25Q128FVPF
乙 WSON-8 8x6- 毫米	128M位	W25Q128FVEIG W25Q128FVEIQ W25Q128FVEIF	25Q128FVEG 25Q128FVEQ 25Q128FVEF
乙(1) TFBGA-24 8x6- 毫米 (5x5 球陣列)	128M位	W25Q128FV大 W25Q128FVBIF	25Q128FVBG 25Q128FVBF
C(1) TFBGA-24 8x6- 毫米 (6x4 球陣列)	128M位	W25Q128FVCIG W25Q128FVCIF	25Q128FVCG 25Q128FVCIF

筆記：

- 這些封裝類型是特殊訂單，請聯繫華邦了解更多信息。

W25Q128FV



12. 修訂記錄

版本	日期	頁	描述
A	2011 年 7 月 20 日	全部	新建初步
乙	2012-04-13	10、14、84 70 66 84 90 96 6、9、87-88、94-95	更新了 RESET 說明 更新頻率定義 參考SFDP定義應用說明 更新擦除時間 更新 WSON 金屬焊盤尺寸 刪除了初步指示符 添加了 VSOP、PDIP 封裝類型、Q 順序選項
C	2012 年 7 月 13 日	19, 84 10, 15, 80 95	更新了默認驅動程序強度設置 添加掉電要求 更新了 PDIP 部件號和標記
丁	10/01/2012	80 95	更新了上電時序參數 更新了 WSON 部件號
乙	11/14/2012	88	更新了 PDIP 封裝尺寸圖
E1	2013 年 1 月 25 日	8,16	添加了 SOIC-16 300-mil 的剩餘引腳說明
F	2013 年 3 月 15 日	84 95,96	修改了 W25Q128FVxxIQ & IF 的 tSE 在訂單信息中添加了 W25Q128FVxxIF
G	2013 年 4 月 12 日	84	修改了 W25Q128FVxxIQ & IF 的 tSE
H	2013 年 4 月 29 日	18 19 80 91,92	添加了 Quad Enable 默認說明 添加了 DRV 默認設置的說明 修改了電源電壓的錯別字 更新了 WSON、USON 金屬焊盤的註釋
.	2013 年 10 月 9 日	63-64 80-85 95-96	修改了 92h - 94h 的描述 修改了 DC/AC 表的描述 刪除了 W25Q128FVxIP
傑	2014 年 7 月 24 日	86	更新了 WP 時間信息
鉀	06/18/2015	92 21-22	更新的 SOIC 300 密耳 POD 更新表篩選
大	08/24/2015	96	更新了 W25Q128FVTIQ 信息
米	2016/05/13	84	更新格式設置

W25Q128FV



商標

Winbond和SpiFlash是Winbond Electronics Corporation的商標。
所有其他標誌均為其各自所有者的財產。

重要的提醒

Winbond產品的設計、意圖、授權或保證不用作用於手術植入、原子能控制儀器、飛機或宇宙飛船儀器、運輸儀器、交通信號儀器、燃燒控制儀器或其他預期應用的系統或設備中的組件支持或維持生命。此外，華邦產品不適用於華邦產品故障可能導致或導致可能發生人身傷害、死亡或嚴重財產或環境損害的情況。使用或銷售這些產品用於此類應用的華邦客戶自行承擔風險，並同意全額賠償華邦因此類不當使用或銷售造成的任何損失。

本文檔中的信息僅與 Winbond 產品有關。華邦保留隨時對本文檔以及此處描述的產品和服務進行更改、更正、修改或改進的權利，恕不另行通知。

*Please note that all data and specifications are subject to change without notice.
All the trademarks of products and companies mentioned in this datasheet belong to their respective owners.*