# 计及寄生电感的 SiC MOSFET 三相全桥损

### 耗

陈魁昊 1,2, 刘旭 1,2

(1.省部共建电工装备可靠性与智能化国家重点实验室(河北工业大学),天津 300130; 2.河北省电磁场与电器可靠性重点实验室(河北工业大学),天津 300130;)

摘要:忽略开关过程中寄生电感的变化对开关损耗的影响和导通过程中占空比变化对导通损耗的影响会降低三相全桥逆变器的损耗计算精度。为了解决上述问题,提出了一种考虑寄生电容、电感的 SiC MOSFET 物理模型,通过曲线拟合、分段取值法和振荡法获得寄生电容和电感,分析了寄生电感对开关损耗的影响,推导出在空间矢量脉宽调制(SVPWM)下的平均导通损耗公式,得到三相全桥损耗。最后,通过对比开关损耗计算结果和 PSpice 仿真结果,验证了寄生电感的变化对开关损耗的影响;同时在基于 SiC MOSFET 的永磁同步电机控制系统上进行实验,验证了基于 SiC MOSFET 物理模型的损耗计算方法能提高逆变器的损耗计算精度。

关键词: SiC MOSFET; 寄生电感; 寄生电容; 开关损耗; 逆变器损耗

中图分类号: TN32 文献标识码: A

### Three-phase Full Bridge Loss of SiC MOSFET Considering Parasitic Inductance CHEN Kui-hao<sup>1,2</sup>, LIU Xu<sup>1,2</sup>

(1.State Key Lab of Reliability and Intelligence of Electrical Equipment (Hebei University of Technology), Tianjin300130;2.Key Laboratory of Electromagnetic Field and Electrical Apparatus Reliability of Hebei Province(Hebei University of Technology), Tianjin300130;

Abstract: The loss calculation accuracy of three-phase full-bridge inverter can be reduced if the parasitic inductance loss of SiC MOSFET in switching process and the conduction loss caused by duty cycle change in switching process are ignored. In order to solve the above problems, the physical model of SiC MOSFET considering parasitic parameters was obtained. The parasitic capacitance and inductance were obtained by curve fitting, piecewise value method and oscillation method. The influence of parasitic inductance on switching loss was analyzed, and the formula of average conduction loss under SVPWM was deduced, and the three-phase full bridge loss was obtained. Finally, the influence of parasitic inductance on switching loss is verified by comparing the calculation results with PSpice simulation results. By the way, experiments are carried out on the control system of permanent magnet synchronous motor based on SiC MOSFET to verify that the loss calculation method based on SiC MOSFET physical model can improve the loss calculation accuracy of inverter.

**Keywords:** SiC MOSFET; parasitic inductance; parasitic capacitance; switching loss; inverter loss

#### 1 引言

以 SiC 和 GaN 材料为代表的宽禁带型半导体器件具有高频率、耐高压和低损耗的特

基金项目: 国家自然科学基金 (52077055)

定稿日期: 2022-6-03

**作者简介: 陈魁昊** (1996—), 男, 硕士, 研究方向 为电机控制及其损耗。 性<sup>[1-2]</sup>,而高频工作带来的高开关损耗不可忽略,优化影响开关损耗的电路参数和提高逆变器损耗的计算精度变得尤为重要。

影响 SiC MOSFET 开关损耗的电路参数 主要指寄生电容和电感<sup>[3]</sup>,将寄生参数等效变 换并简化 MOSFET 开关损耗的计算成为亟待 解决的问题。积分法和三角形法只是对开关 过程做简单的等效处理,且都没有考虑到寄生电容和电感对于开关损耗的影响,只适用于基础的工业计算<sup>[4]</sup>;米勒电容法是用软件建立只和母线电压有关的米勒电容模型,根据电压将寄生电容分段线性化处理,但没有考虑寄生电感对开关损耗的影响<sup>[5]</sup>;双脉冲模型法是对寄生电容做曲线拟合,并根据 MOS 管的开关过程分段列出损耗公式,但由于引入过多变量,增加了计算工作量<sup>[6]</sup>。文献[7-8]研究了寄生电感对于开关损耗的影响,但寄生电感的等效计算方法过于复杂,且都没有考虑到导通占空比随三相电流不断改变,不能直接用于逆变器损耗计算,误差较大。

为了解决上述问题,提出了一种考虑寄生电容和电感的 SiC MOSFET 物理模型,分析了寄生电感对开关损耗的影响,推导出平均导通损耗公式。最后在基于 SiC MOSFET 的电机系统上进行实验,通过仿真和实验结果对该方法进行了验证。

#### 2 SiC MOSFET 物理模型

图 1 为单管 SiC MOSFET 的寄生参数模型。其中  $V_{DC}$  为母线电压;  $L_s$  为外围回路总寄生电感,  $L_d$  为整个栅极、源极和漏极的等效寄生电感;  $C_D$  为二极管反向恢复电容;  $I_0$  为 SBD

续流时或 MOSFET 导通时的等效电流源;栅极电阻  $R_{\rm g}$ 分为外部电阻  $R_{\rm gext}$ 和内部电阻  $R_{\rm gin}$ ;栅极的驱动脉冲  $v_{\rm GG}$  分为高电平  $V_{\rm GG}$  和低电平  $V_{\rm EE}$ 。MOSFET 内部的寄生电容有  $C_{\rm gs}$ 、 $C_{\rm gd}$ 和  $C_{\rm ds}$ ,分别为 MOS 管栅源极、栅漏极和漏源极寄生电容。

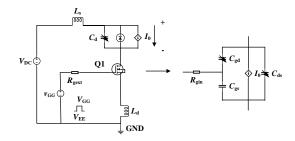


图 1 SiC MOSFET 寄生参数模型

Fig.1Parasitic parameter model of SiC MOSFET.

#### 2.1 寄生电容

 $C_{gs}$  通过数据手册可得,取定值。根据开关过程中  $v_{ds}$  的变化,将开关过程划分为截止区、恒流区和欧姆区, $C_{gd}$ 和  $C_{ds}$  随  $v_{ds}$  的变化而改变,对数据手册取得的  $C_{gd}$ 、 $C_{ds}$  和  $C_{D}$  列曲线拟合公式,然后取每个阶段的平均寄生电容值,做恒定电容模型处理。根据  $v_{ds}$  取值判断所处阶段,代入对应的寄生电容值,降低了开关损耗的计算难度。表 1 为寄生电容分段电容模型,图 2 为  $C_{ds}(v_{ds})$ 在不同阶段下的恒定电容模型。

表 1 寄生电容分段电容模型

Tab. 1 Segmented capacitance model of parasitic capacitance.

工作状态	$v_{ m gs}\!\!<\!\!V_{ m th}$	$V_{ m pt}\!\! \geq \!\! \! \! \! \! \! \! \! \! \! \! \! \! \! \! \! \!$	$V_{ m pt}\!\! \geq \! v_{ m gs} \!\! > \! V_{ m th}$		
	$v_{\sf ds} = V_{\sf DC}$	$V_{\rm ds0} < v_{\rm ds} < V_{ m DC}$	$V_{\rm gs}$ - $V_{\rm th}\!\!<\!\! v_{ m ds}\!\!< V_{ m ds0}$	$v_{ m ds} = v_{ m gs} - V_{ m th}$	
工作区域	截止区	恒	流区	欧姆区	
$C_{gs}$	$C_{gs}$	$C_{gs}$	$C_{gs}$	$C_{gs}$	
$C_{ m gd}$	$C_{gd1}$	$C_{ m gd1}$	$C_{ m gd2}$	$C_{gd3}$	
$C_{ds}$	$C_{dsl}$	$C_{ m ds1}$	$C_{ds2}$	$C_{ds3}$	
$C_{\mathtt{D}}$	$C_{\mathrm{D3}}$	$C_{\mathrm{D3}}$	$C_{ extsf{D2}}$	$C_{\mathrm{D1}}$	

图 2 SiC MOSFET 的寄生电容 Cds

Fig. 2 Parasitic capacitance  $C_{ds}$  of SiC MOSFET.

#### 2.2 寄生电感

开关器件在开关过程中存在振荡现象,可采用周期振荡法求取寄生电感。已知不同阶段的寄生电容值,因此只需代入周期振荡公式即可求得寄生电感。图 3 为单桥臂等效电路图, $R_L$ 为负载电阻,用  $C_2$ 和  $C_3$ 代替直流电压源,不参与回路的开关振荡,MOS 管为  $Q_1$ 和  $Q_2$ 。开通过程中,当  $Q_2$ 开通时,电

流方向为正,此时  $C_3$  放电,主回路的寄生电感和  $Q_2$  的寄生电容串联谐振,产生振荡,将寄生电容做 $\triangle$ -Y变换,可以求得等效电容  $C_{mg}$ 、 $C_{ms}$ 和  $C_{md}$ 为:

$$\begin{cases} C_{mg} = C_{gs} + C_{gd1} + \frac{C_{gs}C_{gd1}}{C_{ds1}} \\ C_{md} = C_{ds1} + C_{gd1} + \frac{C_{ds1}C_{gd1}}{C_{gs}} \end{cases}$$

$$(1)$$

$$C_{ms} = C_{gs} + C_{ds1} + \frac{C_{gs}C_{ds1}}{C_{gd1}}$$

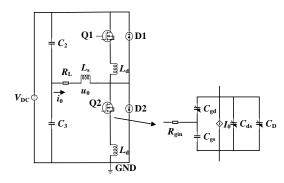


图 3.等效电路图

Fig. 3 Equivalent circuit diagram.

已知  $C_{gd} << C_{ds} << C_{gs}$ ,所以  $C_{md} << C_{mg}$ ,因此化简时忽略  $C_{md}$ ,得到开通时振荡周期公式如(2)所示:

$$T_{on} = 2\pi \sqrt{L_{loop} \frac{C_{mg} C_{ms}}{C_{mg} + C_{ms}}}$$
 (2)

 $Q_2$  关断时,由于电感的存在,电流方向不会突变,所以  $D_1$  续流以维持电流方向不变。此时仅有  $L_s$  和  $C_{D1}$  参与振荡,由此得到关断时的振荡周期公式如(3)所示。在已知振荡周期和寄生电容的前提下,联立公式(2)和(3)求得  $L_s$ 、 $L_d$ 。

$$T_{off} = 2\pi \sqrt{L_s C_{D1}} \tag{3}$$

## 3 基于 SiC MOSFET 物理模型的损耗计算

SiC MOSFET 模型的损耗包括导通损耗、 开关损耗,其中导通损耗包含 MOS 管和 SBD 的导通损耗。由于 SBD 反向恢复时间仅几纳 秒,反向恢复损耗远小于其导通损耗,因此将 SBD 反向恢复损耗忽略不计。

#### 3.1 开关损耗

#### 3.1.1 开通损耗

图 4 为 SiC MOSFET 开通过程的漏极电流  $i_d$ 、栅源电压  $v_{gs}$  和栅漏电压  $v_{ds}$  的变化曲线

图。 $I_{\text{peak}}$ 是 MOS 管漏源极电流峰值, $I_{\text{rr-max}}$ 为 二极管反向恢复电流, $V_{\text{ds(on)}}$ 是 MOS 管导通时的漏源电压。Mode I对应  $t_0$ - $t_1$ ,为延迟开通阶段,此时  $v_{\text{gs}}$ < $V_{\text{th}}$ ,MOS 管未导通,对应寄生电容  $C_{\text{gs}}$ 、 $C_{\text{gd1}}$ 、 $C_{\text{ds1}}$ ,产生的损耗  $E_{\text{on1}}$ =0;Mode II对应  $t_1$ - $t_2$ ,为预开通阶段,对应  $C_{\text{gs}}$ 、 $C_{\text{gd1}}$ 、 $C_{\text{ds1}}$ ,损耗为  $E_{\text{on2}}$ ;Mode III对应  $t_2$ - $t_3$ ,为米勒平台阶段, $v_{\text{ds}}$  急剧下降, $i_{\text{d}}$  衰减振荡至稳定值  $I_0$ ,对应  $C_{\text{gs}}$ 、 $C_{\text{gd2}}$ 、 $C_{\text{ds2}}$ ,产生的损耗为  $E_{\text{on3}}$ ;Mode IV对应  $t_3$ - $t_4$ ,已进入电阻区,MOS 管完全导通,对应  $C_{\text{gs}}$ 、 $C_{\text{gd3}}$ 、 $C_{\text{ds3}}$ ,产生的损耗为  $E_{\text{on4}}$ 。

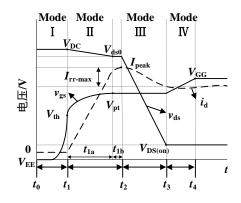


图 4 开通过程曲线图

Fig. 4 Opening process curve.

Mode II: 为了便于分析  $L_{\text{Loop}}(L_{\text{loop}}=L_{\text{s}}+L_{\text{d}})$ 对开通损耗的影响,将 Mode II分为  $t_{\text{la}}$ 和  $t_{\text{lb}}$ 阶段。 其中  $t_{\text{la}}$ 阶段, $C_{\text{gs}}$ 的电压由  $V_{\text{th}}$ 升至  $V_{\text{pt}}$ ;  $C_{\text{gd}}$ 两端电压的变化为  $V_{\text{drop}}+V_{\text{pt}}-V_{\text{th}}$ ,由此求得该阶段内的平均栅极电流  $I_{\text{gl}}$ ,在  $t_{\text{la}}$ 阶段时寄生电感的压降  $V_{\text{drop}}$ [8],如式(4)所示。

$$V_{drop} = L_{Loop} \frac{g_{fs} (V_{pt} - V_{th})}{t_{1a}}$$
 (4)

#### 3.1.2 关断损耗

图 5 为 SiC MOSFET 关断过程变化曲线图。Mode V对应  $t_5$ - $t_6$ ,为延迟关断阶段,损耗为  $E_{off1}$ ,MOS 管处于电阻区,对应寄生电容为  $C_{gs}$ 、 $C_{gd3}$ 、 $C_{ds3}$ ; Mode VI对应  $t_6$ - $t_7$ ,为 MOS 管米勒平台阶段,损耗为  $E_{off2}$ ,此时已进入恒流区,对应寄生电容为  $C_{gs}$ 、 $C_{gd2}$ 、 $C_{ds2}$ ; Mode VII对应  $t_7$ - $t_8$ ,为 MOS 管预关断阶段,损耗为  $E_{off3}$ , $i_d$  急剧下降到 0,对应寄生电容  $C_{gs}$ 、 $C_{gd1}$ 、 $C_{ds1}$ 。

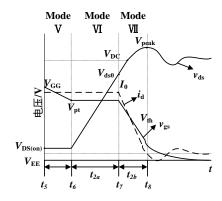


图 5 关断过程曲线图

Fig. 5 Closing process curve.

Mode VII:  $t_7$ - $t_8$  阶段,米勒平台结束,为了减缓电流的变化,寄生电感放电,导致  $v_{ds}$  振荡至峰值电压  $V_{peak}$ ,该过程  $i_d$  的下降,使  $L_{Loop}$ 产生了压降  $V_{drop1}$ , $C_{gs}$  电压从  $V_{pt}$  降为  $V_{th}$ , $C_{gd}$  两端电压变化为  $V_{peak}$ - $V_{ds0}$ + $V_{pt}$ - $V_{th}$ ,从而求得  $t_{2b}$ ,在已知  $t_{g2}$  的情况下求得  $V_{peak}$ 。

$$t_{2b} = \frac{C_{gs1}(V_{pt} - V_{th}) + C_{gd1}(V_{peak} - V_{DC} + \Delta v_{gs})}{I_{g2}} \quad (5)$$

$$V_{peak} = V_{ds0} + L_{Loop} \frac{g_{fs} \Delta v_{gs}}{t_{\gamma_h}}$$
 (6)

由式(7)得到一个开关周期内的开关功耗。

$$\begin{cases} E_{on} = E_{on2} + E_{on3} + E_{on4} \\ E_{off} = E_{off1} + E_{off2} + E_{off3} \end{cases}$$
 (7)

结合式(7)得到开关损耗,PWM 的开关频率为  $f_{sw}$ ,  $f_{sw}$ 与时间的关系为式(8)。

$$\begin{cases} P_{switch} = P_{on} + P_{off} = f_{sw} * (E_{on} + E_{off}) \\ \frac{1}{f_{sw}} = t_c + t_D + (t_8 - t_5) + (t_4 - t_0) + T_{dead} \end{cases}$$
(8)

其中( $t_8$ - $t_5$ )、( $t_4$ - $t_0$ )分别为 MOS 管的关断时间和开通时间, $t_c$ 、 $t_D$ 分别 MOS 管和 SBD 的导通时间, $T_{\rm dead}$ 为死区时间。

#### 3.2 SiC MOSFET 模型导通损耗

查数据手册得到 MOS 管和 SBD 的导通电阻  $R_{DS(on)}$ 、 $R_{D(Diode)}$ ,通过公式(9)、(10)可得 MOS 管和 SBD 导通损耗。

$$P_{C(MOSFET)} = f_{sw} \int_0^{t_c} i_d^2 R_{DS(on)} dt \qquad (9)$$

$$P_{C(Diode)} = f_{sw} \int_0^{t_D} i_D^2 R_{D(Diode)} dt \qquad (10)$$

在一个三相电流周期 T 内,导通占空比会随着相电流不断改变,所以常规公式(9)计算的导通损耗偏差会很大。以 A 相下桥臂的 MOS 管为例,基于 SVPWM 求取 MOS 管一个 T 内总导通时间,然后得到一个载波周期  $T_s$  内的平均导通时间,进而求得平均导通损耗。

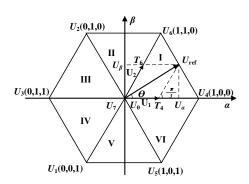


图 6 电压空间矢量图

Fig. 6 Voltage space vector diagram.

由图 6 可知,合成电压矢量  $U_{\text{ref}}$  旋转一周即为一个三相电流周期,在不同扇区, $U_{\text{ref}}$  由不同的基本电压矢量构成,以扇区I为例, $U_{\text{ref}}$  由  $U_4$ 、 $U_6$  和两个零矢量  $U_0$ 、 $U_7$  构成。利用三角形相似原理,得到在扇区I内的各个基本矢量作用时间(11)。

$$\begin{cases} T_4 = \sqrt{3} \frac{U_m}{U_{DC}} T_s \sin(\frac{\pi}{3} - \theta) \\ T_6 = \sqrt{3} \frac{U_m}{U_{DC}} T_s \sin(\theta) \\ T_0 = T_7 = \frac{1}{2} (T_s - T_4 - T_6) \end{cases}$$
 (11)

其中  $\theta$  为合成矢量与主矢量夹角,M 为调制比。累加得到 MOS 管在扇区I内的导通时间为:

$$T_{c1} = \int_0^{\frac{T}{6}} [T_4 + T_6 + T_7] dt = \frac{T_s T}{12} + \frac{M T_s}{2\omega}$$
 (12)

代入相关的数值即可得到平均导通时间  $T_c$ ,结合式(9)即可得到平均导通损耗  $P_{\text{C-MOS}}$ ,三相全桥逆变器损耗为式(13)。

$$P_{all} = 6(P_{on} + P_{off} + P_{C-MOS} + P_{C(Diode)})$$
 (13)

Tab. 2 The conducing time of MOSFET in each sector.

扇区	I	II	III	IV	V	VI	总时间
导通时间	$\frac{T_sT}{12} + \frac{MT_s}{2\omega}$	$\frac{T_sT}{12}$	$\frac{T_sT}{12} - \frac{MT_s}{2\omega}$	$\frac{T_s T}{12} + \frac{M T_s}{2\omega}$	$\frac{T_sT}{12} - \frac{3MT_s}{2\omega}$	$\frac{T_s T}{12} + \frac{M T_s}{2\omega}$	$\frac{T_s T (2\pi - M)}{4}$

#### 4 实验与仿真

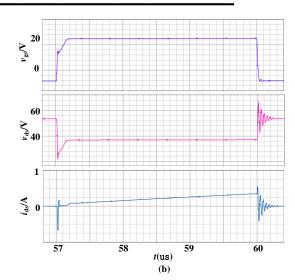
为了验证计及寄生电感的 SiC MOSFET 的逆变器损耗计算方法,搭建了基于 SiC MOSFET 的永磁同步电机控制系统,实验平台如图 7(a)所示。实验是在开关频率 50kHz,负载转矩为 0.17N·m,转速为 200r/min 的条件下完成。表 3 是单个 MOSFET 的实验参数,在 PSpice 软件上搭建 Buck 仿真电路,进行仿真。

表 3 MOSFET 参数 Tab. 3 Parameters of MOSFET.

参数	数值	参数	数值
直流母线电压 $V_{DC}/V$	80	$C_{\sf gs}\!/{\sf pF}$	879
低频跨导 $g_{\mathrm{fs}}/\mathrm{s}$	9.8	$C_{gd1}/\mathrm{pF}$	12
MOSFET 稳态电流 I <sub>0</sub> /A	2.2	$C_{ m gd2}/~{ m pF}$	16
导通电阻 $R_{\mathrm{DS(on)}}/\mathrm{m}\Omega$	96.7	$C_{ m gd3}/~{ m pF}$	750
SBD 导通压降 $V_{\rm SD}/{ m V}$	1.8	$C_{ds1}/$ pF	438
端口寄生电感 $L_d/nH$	20	$C_{ m ds2}/~{ m pF}$	584
外围电路寄生电感 $L_{s}/nH$	61	$C_{ m ds3}/~{ m pF}$	1250
SBD 电容 C <sub>D1</sub> / pF	332.5		



(a)



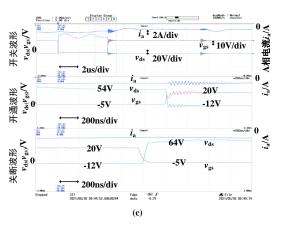


图 7.仿真与实验波形(a)实验平台,(b)仿真波形,(c)实验波形

Fig. 7 Simulation and experimental waveform.

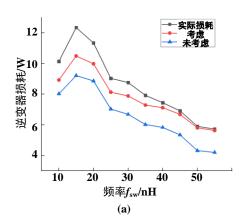
图 7(b)为仿真电路得到的开关波形,图 7(c)为通过实验平台测得的实际开关波形。对比仿真和实验波形,并观察表 4 所示理论与实验的数据对比,可知开通过程中米勒平台时间,开关时间和关通过程中的电压尖峰大致相同,验证了考虑寄生参数的 SiC MOSFET 物理模型参数的准确性。

表 4 理论与实验数据对比

Tab. 4 Comparision between theory and experiment.

	$t_4$ - $t_0$ /ns	<i>t</i> <sub>8</sub> - <i>t</i> <sub>5</sub> /ns	$V_{\rm DC}/{ m V}$	$E_{ m on}/\mu { m j}$	$E_{ m off}/\mu { m j}$
理论	62.8	80.29	53.3	13.337	5.836
实验	65	81	54	13.757	6.043

通过考虑寄生电感和导通占空比改变的 SiC MOSFET 物理模型计算的三相逆变器损耗,并与未考虑两者得到的逆变器损耗和实际损耗作对比,得到图 8(a),计算结果与实际损耗的误差如图 8(b)所示。由图可知,考虑寄生电感并采用平均导通损耗的计算方法可以提高逆变器损耗的计算精度,且由于寄生电感是对开关损耗产生影响,所以随着开关规率的提高,开关损耗占比的增大,考虑寄生电感的物理模型损耗计算的误差会逐渐减小,而不考虑寄生电感的计算方法误差会随着开关损耗占比增大而变大。表 5 为 f<sub>sw</sub>=30kHz 时的数据对比,可以看到反向恢复损耗远小于SBD 的导通损耗,因而理论计算中可以将反向恢复损耗忽略不计。



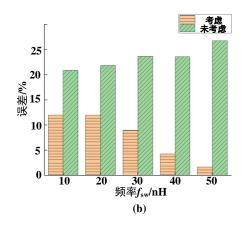


图 8 考虑寄生电感、平均导通损耗和不考虑时逆变器的损耗(a)和两者相对于实际损耗的误差(b) Fig 8 The Inverter loss and error with parasitic parameter, and without consideration.

表 5 理论与实验数据对比

Tab.5 Comparision between theory and experiment.

	$P_{ ext{C-MOS}}/ ext{W}$	$P_{\text{C(Diode)}}/\text{W}$	$P_{ m rec}/{ m W}$	$P_{\rm on}/{ m W}$	$P_{ m off}/{ m W}$	$P_{ m all}/ m W$	$e_{ m error}$ /%
实验	变化	0.004	15.37*e <sup>-15</sup>	0.1726	0.095	7.649	
不考虑	变化	0.0028	15.07*e <sup>-15</sup>	0.0924	0.0624	5.836	23.6
考虑	0.9137	0.0028	15.07*e <sup>-15</sup>	0.1592	0.0832	6.9536	10

#### 5 总结

寄生电感和电容会直接影响 SiC MOSFET 的开关损耗,通过 PSpice 仿真验证得出:外围回路寄生电感  $L_s$  的提高会直接增大电压尖峰和电流尖峰,进而提高开通损耗和关断损耗,MOSFET 端部电感  $L_d$  的提高只会增大关断损耗。最后,基于 SVPWM 推出了平均导通损耗公式,结合考虑寄生参数的 SiC MOSFET 物理模型,逆变器的损耗计算精度可最大提高 25.08%。

#### 参考文献

- [1] Ohta. K, Kanazawal Y, Akatuka H, et al. Variable switching frequency control for efficiency improvement of motor drive system by using GaN three phase inverter [C]// 2020 International Conference on Industrial Technology (ICIT). Buenos Aires: IEEE, 2020: 119-123.
- [2] Mantooth H A, Peng K, Santi E, et al. Modeling of wide bandgap power semiconductor devices—Part I [J]. IEEE Transactions on Electron Devices, 2015, 62(2):423-433.
- [3] Ahmed M H, Wang M Y, Shenzad M A, et al. Power loss model

- and efficiency analysis of three-phase inverter based on SiC MOSFETs for PV applications [J]. IEEE Access, 2019, 7: 75768-75781.
- [4] Cavalcanti M C, Da Siliva E R, Jacobina C B, et al. Comparative evaluation of losses in soft and hard -switched inverters [C]// 38th IAS Annual Meeting on Conference Record of the Industry Applications Conference. New York: IEEE, 2003, 3: 1912-1917.
- [5] Cheng Z P, Peng H, Chen J M. More accurate miller capacitor modeling for SiC switching characteristic prediction in high frequency applications [C]// 2019 IEEE 4th International Future Energy Electronics Conference (IFEEC), Singapore: IEEE, 2019: 1-6
- [6]董泽政,吴新科,盛况. SiC MOSFET 开关损耗模型[J].电力电子技术,2018,v.52; 31-33+85.
- [7]李欣宜,王泽峰,邵帅,张军明.寄生电感对 SiC MOSFET 开 关损耗测量的影响[J].电力电子技术,2021,v.55; 141-145.
- [8] 马昆,施永,苏建徽,赖纪东,于翔.考虑寄生电感的功率 MOSFET 开关损耗简化计算方法[J]. 电工技术学报,2021,36(S2):591-599+609.