

Bitácora

27/8/24

Se realizó la tabla de verdad para interpretar las entradas, en la cual se le asigna un valor a cada una de las 4 combinaciones posibles.

Tabla 1. Tabla de verdad de las entradas

A	B	C	D	X1	X0
1	0	0	0	0	1
1	1	0	0	1	0
1	1	1	0	1	1
1	1	1	1	0	0

Teniendo estos valores asignados, se pueden encontrar las siguientes ecuaciones booleanas para cada dígito utilizando los minterminos para encontrar la suma de productos

$$X_1 = ABC\bar{D} + ABCD$$

$$X_0 = A\bar{B}\bar{C}\bar{D} + ABCD$$

Estas ecuaciones se pueden simplificar utilizando álgebra booleana para facilitar la implementación del circuito.

$$X_1 = AB\bar{D}$$

$$X_0 = A\bar{D}(B \oplus C)$$

Además se propusieron los siguientes mapas K para el codificador encargado de sumar

Tabla 2. Mapa K para el primer dígito de la suma

X1X0\Y1Y0	00	01	11	10
00	0	1	1	0
01	1	0	0	1
11	1	0	0	1
10	0	1	1	0

Analizando el mapa K de la tabla 2, se puede obtener la siguiente ecuación booleana para el primer dígito

$$S_0 = \bar{X}_0Y_0 + \bar{D}X_0$$

Se puede observar que esta ecuación es la operación XOR por lo que

$$S_0 = X_0 \oplus Y_0$$

Tabla 3. Mapa K para el segundo dígito de la suma

$X_1X_0 \backslash Y_1Y_0$	00	01	11	10
00	0	0	1	1
01	0	1	0	1
11	1	0	1	0
10	1	1	0	0

Analizando el mapa K de la tabla 2, se puede obtener la siguiente ecuación booleana para el primer dígito

$$S_1 = X_1\bar{Y}_1\bar{Y}_0 + X_1\bar{X}_0\bar{Y}_1 + \bar{X}_1X_0\bar{Y}_1Y_0 + X_1X_0Y_1Y_0 + \bar{X}_1\bar{X}_0Y_1 + X_1Y_1\bar{Y}_0$$

02/09/2024

La ecuación obtenida para S1 se puede simplificar, obteniendo la ecuación

$$S_1 = (X_1 \oplus Y_1) \oplus Y_0X_0$$

Con estas ecuaciones se realizó una implementación en System Verilog para generar un testbench con self-checking, el cual se ejecutó exitosamente.

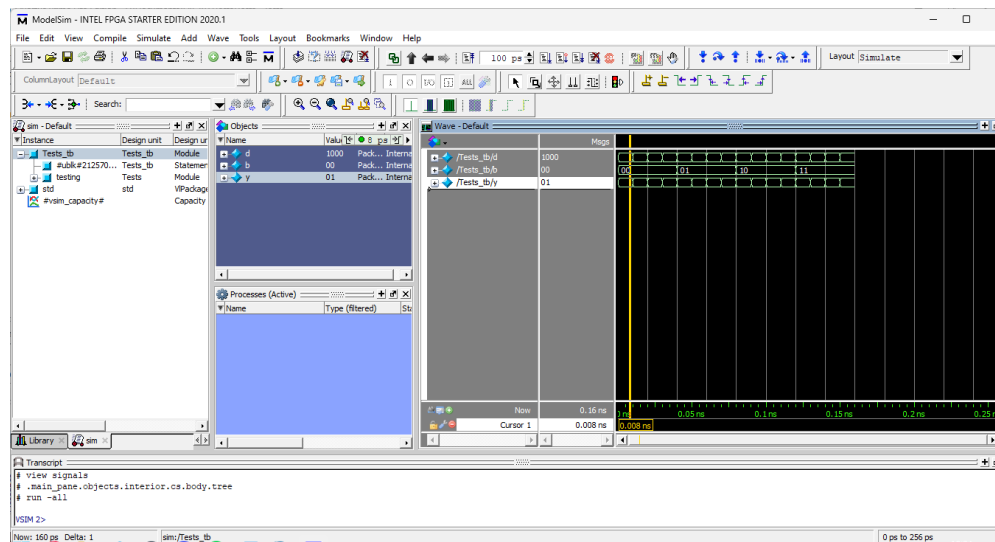


Figura 1. Resultados del Testbench

04/09/2024

Con las ecuaciones booleanas para las diferentes partes del circuito se realizó una implementación en protoboard, utilizando un dip switch de 4 bits para las entradas ABCD y 2 bits de otro dip switch de 4 bit, ignorando los 2 bits sobrantes de este último, para la entrada de Y. Estas entradas se conectaron a las compuertas NOT, XOR y AND, para las que se utilizaron los circuitos integrados 74LS04, 74LS86 y 2 74LS08 respectivamente, realizando las conexiones según indicaban las ecuaciones booleanas obtenidas, además utilizando un CD4511, que es un BCD para mostrar el resultado obtenido por el circuito en un display de 7 segmentos 5161AS.

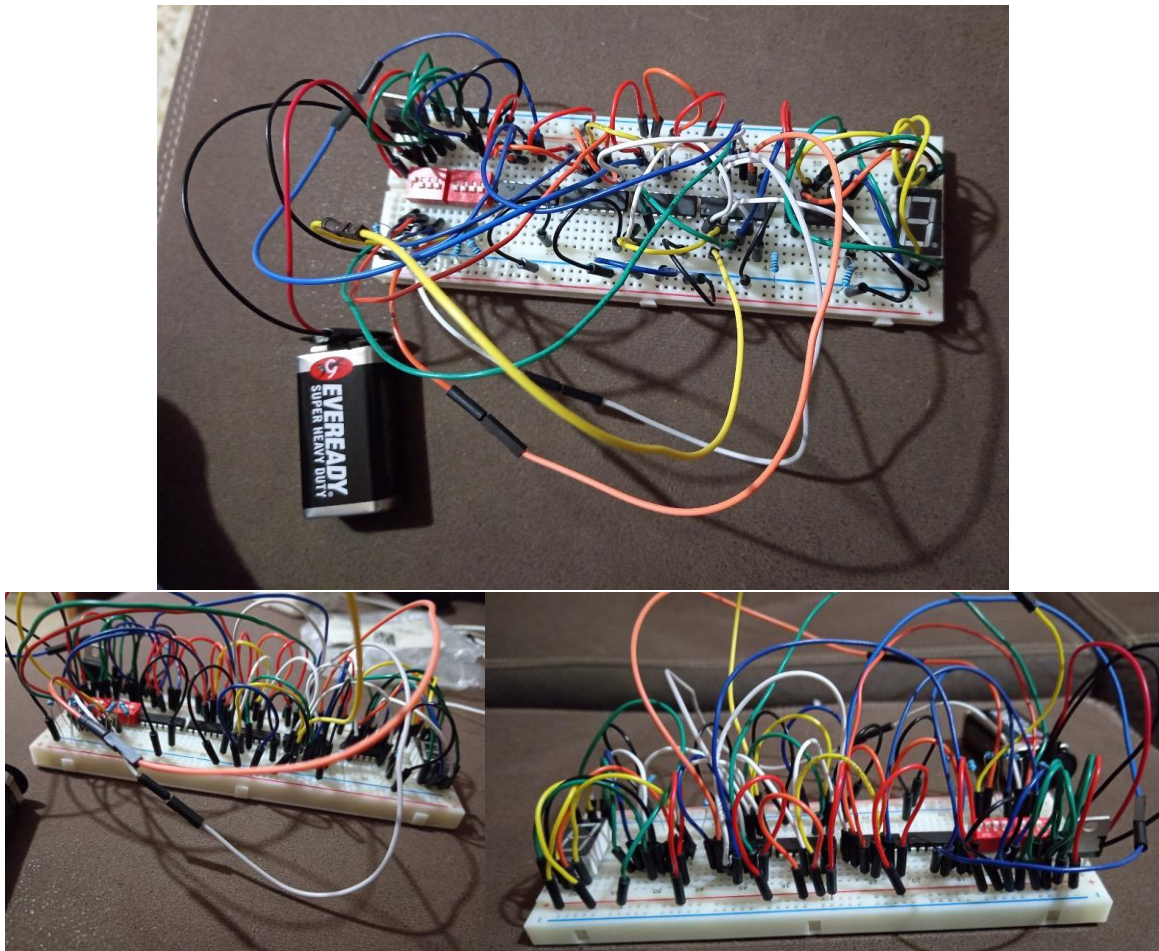


Figura 2. Implementación del Circuito en Protoboard

En la figura 2 se puede observar desde distintos ángulos la implementación del circuito diseñado, sin embargo, a la hora de probar el circuito este no generó ninguna salida, esto puede ser debido a algún fallo en las conexiones ya que el circuito es bastante complejo como para ser implementado con los materiales con los que se contaba. Otra causa de la falta de respuesta del circuito puede ser alguna falla en uno o más de los componentes utilizados