

⇒ CLOCKS :

(-) Accuracy (-) Cost (-) Power Consumption

(-) Environmental requirements

→ clocks determines number of instructions done per second (speed)

$F = 8 \text{ MHz} : 8 \text{ MIPS}$ "Million Instruction Per Second"

8 MHz بـ 1 clock cycle يـ 1 instr. بـ 1 second

⇒ هل ال Bus كلول بـ different frequency ؟

⇒ اـ bus Peripheral

⇒ او حـاجـاتـ تـانـيـهـ كـثـيرـ

⇒ output clock

⇒ طـبـيـهـ اـزـايـ اـصـلـاـ تـظـبـطـ الـ Clockـ طـرـيـقـ حاجـهـ اـسـمـاـ

Clock Tree : clock tree levels رـاهـنـدـهـ مـكـنـيـكـاـلـ اوـ الـكـهـلـيـكـاـلـ

الـتـوـكـتـمـ بـتـحـكـمـ فـيـ السـرـعـهـ عـنـ طـرـيـقـ حـاجـهـ اـسـمـاـ

STM32F401XC → Fig. 12 gives busses

⇒ طـبـيـهـ لـيـهـ اـخـيـرـ عـاـوـ اـقـلـاـ (Clock Speed)

Because High frequency means High power consumption

وـ بـ الـتـكـيـ لـوـ الـ اـصـلـاـ اـسـمـاـ السـرـعـهـ الزـيـارـهـ دـيـ فـلاـزـمـ اـعـلـمـها

⇒ مـنـ بـنـدرـ بـنـدرـ اـفـاضـيـهـ Power Consumption

High Speed Internal (HSI)

High Speed External (HSE)

Phase Locked Loop (PLL)

SW

system
clock

AHB
Prescaler
1, 2 ... 512

APBx
Prescaler
1, 2, 4, 8, 16

⇒ الـهـرـفـيـ بـقاـيـهـ اـنـلـهـ تـخـتـارـ

system clock اوـ Clock Source

⇒ طـبـيـهـ اـلـأـوـلـ زـارـجـعـ عـلـىـ الـأـنـوـاعـ

⇒ CLOCK TYPES

1) crystal oscillator

- Accuracy: Medium to high دقة متوسطة الى عالية
 - Cost: High Cost في اعلى نوط فسخ
 - Settling Time: Very low سُرعة تناهُ ووقت التحادث clock
 - Temperature Immunity: Insensitive to Temperature ليس بتأثر بدرجات الحرارة
 - Electromagnetic Interferences: Insensitive to EMI
 - Vibration: Sensible to vibrations لا يتحمل الاهتزازات الميكانيكية
- لأن المكونات المكونة في الاهتزازات اعتملاً على مقاومة الماء، فالتأثير clock لا يتأثر في الماء

2) Ceramic oscillator

Settling Time: نصف الحاجة بين الابعاد
Accuracy: اقل تباين

3) RC oscillator

- Accuracy: very low
- Cost: lowest Cost في اقل تكلفة
- Settling Time: High بتأخير كبير لحدوث التغيير
- Temperature Immunity: Sensitive to Temperature حساس بدرجات الحرارة
- EMI: Sensitive to EMI وطبعاً الحالات الالكترونية تسبب اضطرابات
- Vibrations: Insensitive to Vibrations ولا يتأثر في الماء الذي يتخالق سُرعة في درجات حرارة

⇒ STM 32 Clocks

① HSI - High Speed Internal (16MHz, RC)

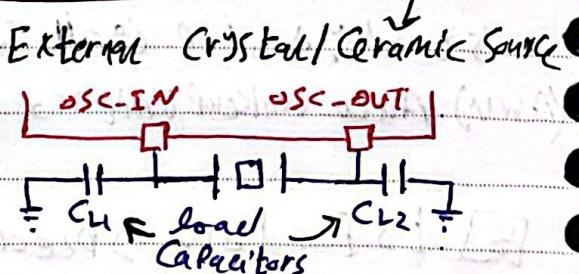
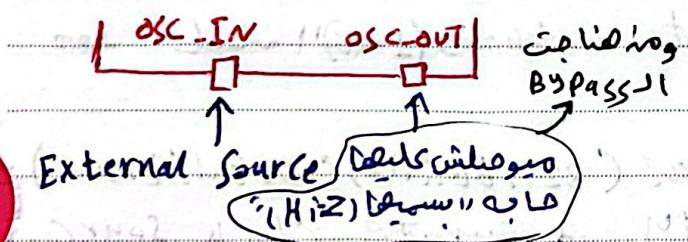
رقمي clock موجود هو 16MHz MC振荡器 و ممكن استخدموها كـ system clock input لـ PLL input أو كـ system clock source على طول المدار.

الميزة هنا في أنه بسبب أنه من الممكن اقتطاع اوقات مابه بدلاً من كمان Startup بتاريها أسرع.

المشكلة هنا accuracy RC oscillator فـ RC oscillator فـ RC oscillator فـ RC oscillator حتى لو عملت الدوائر الكريستال او Ceramic و بالطبع حاول Accuracy لـ HSI استخدامه لومراودي مع الـ PLL.

② HSE - High Speed External

External RC Source \rightarrow [Bypass]



(Up to 50MHz frequency)

(4 to 26 MHz)

هي ادق من Internal كـ internal clock source ينبع لو يغيره القمردي كثير عليه توصل للـ error final clock.

فـ error final clock

صغير او عدوه صدق فهو كـ internal clock source.

بنفس النسب

③ Phase Locked Loop (PLL)

PLL ينبع من مصادر الملاحة Clock generation engine، هو الـ MCO وينتشر في
الـ HSI، HSE على أنه لا يتعامل مع انتظام طلب اسرع بكثير منه الـ HSI، HSE على أنه لا يتعامل مع
حالات سريعة؛ على الـ PHY أو USB والتي من الصعب تناولها مع الملاحة
ذلك باللهفة الـ PLL من شغل الملاحة بالـ 64 ولون شغله لها من الصعب تناولها
أيضاً جاءه فـ Configuration فـ Configuration يربط الـ Config بـ الملاحة
وبعد تمهيله يـ Enable

LSI - Low Speed Internal (32KHz, RC)

Standby stop is often due to low Power Clock Source or (AWU) Auto Wakeup Unit and Independent watchdog (IWDG) fails.

5 LSE- Low Speed External (32.768KHz, crystal/Ceramic)

provides a low power highly accurate clock source to the RTC- Real Time Clock Peripheral for clock or calendar or other timing functions

System clock Selection

لما يتحقق Clock Source، تُحديد سرعة خلايا PLL وتحريك HSI System U reset لجهة الارجاع بسائل SCLK لوحده

لوحة تحكم لـ LCDs مزودة بـ HSI وـ Options، وـ Ready options تتيح تغيير مصادر الساعات لتلبية احتياجات المراقبة، كما أن المراقبة يمكنها التحكم في إعدادات الساعات.

⇒ Reset and Clock Control for STM32F401xC:

Choose system clock Enable Peripheral Disable Peripheral

1 Choosing system clock:

\Rightarrow (1-1) High speed Internal-HSI:

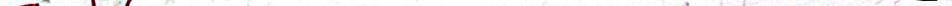
- Enable HSI \rightarrow Control Register
 - (سوا لـ HSI in Default) \rightarrow Select HSI as sysclk
 $CFG[0,1] = 00$
 - Wait for stability (Ready Signal) \rightarrow Writing to bit 1 in Control Registers

\Rightarrow (1-2) High Speed External - HSE:

- ② Make sure you chose The external clock source Type
→ Electrical: HSEBYP = 1 → Mechanical: HSEBYP = 0

البيانات بواحد معايير الـ *Source*. كهربائي يعني من مطلع كل بنتية او *outlet* حاجه لازم سلك واحد انتها المدى كانت على وله سلكين

- ① Enable HSE
 - ② wait for stability (Ready signal) \rightarrow select HSE as sysCLK
 $CFGRE[0,1] = 01$
 - ③ Turn off HSI

 ↗ ↘
↓ ↓
Sjolks ligger i en "Clock Security System!" ↗ ↘
Sjolks ligger
CSS Enable CSS Disabled

حمل حاجة فالميزان على طول المغير

System 11 deies HSI 11 den cimc wogub n hile.

stable تابع و میتوانیم طبق این مجموعه را درست نماییم

\Rightarrow (1-3) Phase Locked Loop - PLL : $[CFG[0,1]] = 10$

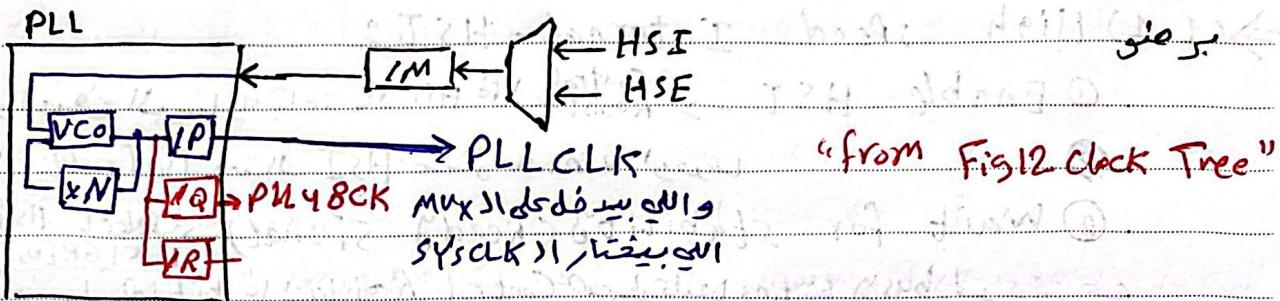
- ① Enable HSE / HSI \rightarrow تفعيل المدخلات الخارجية
 - ② Wait for stability (ready signal)
 - ③ Select PLL source (configuration) \rightarrow اختيار مصدر المولى (الاعدادات)
 - ④ Enable PLL \rightarrow تفعيل المولى

Configurability: إمكانية تغيير الـ PLL Enable less frequently

- #### ④ Enable PLL

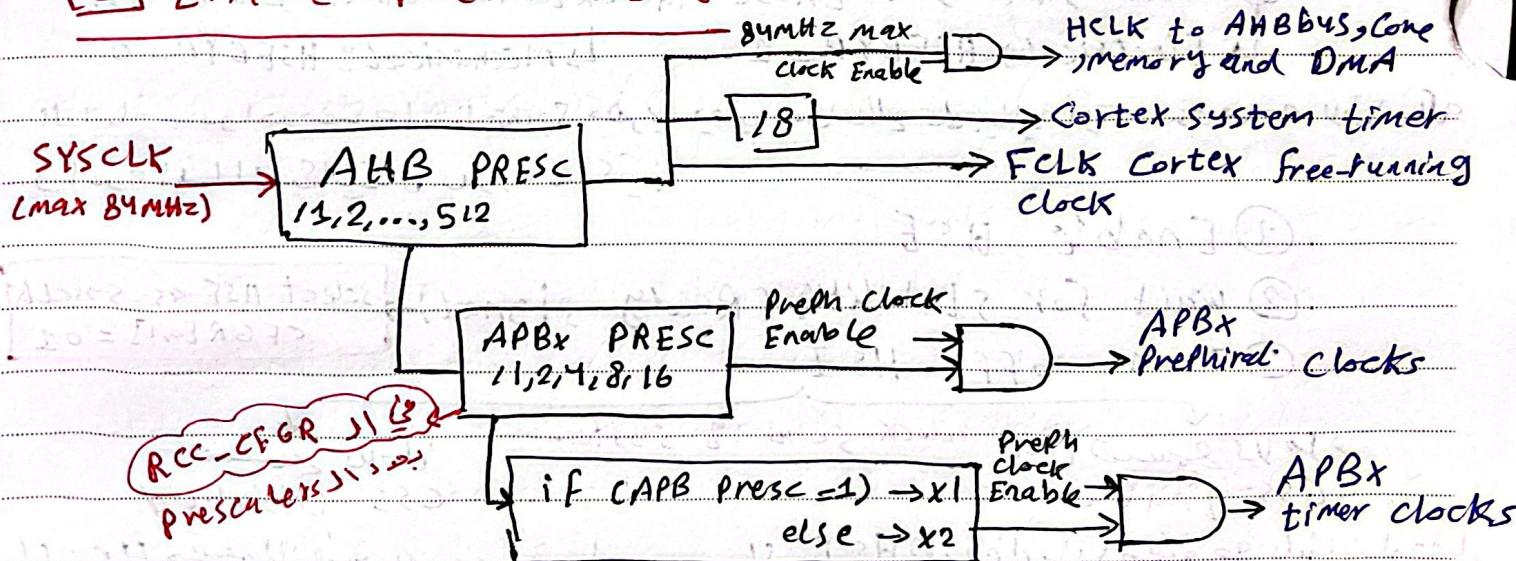
- ⑤ Wait for stability → why?

لذلك المسوريل لـ L1M سواء IES أو EHF هو أصلًا داخل L1M وبعد هذا يضربي في stables prescaler بما يعني وبصها استغلال L1M دالياً لازمه وقت يفتح على



- ⑥ Turn off HSI (only if PLL-HSE) ~~and disable~~

② Enable prephivals :-



اللبلاء بتاتي اد سلس موجات الـ PLL او HSI او HSE و بتاتي اد سلس موجات الـ prephiral s

① AHB - Advanced High Performance Bus :

يبي خالص كافيه حاجة بتاتي اد سلس موجات الـ Core Prephiral s

→ AHB 1 : Flash Interface register, DMA 1, DMA 2

RCC

CRC

GPIO (H, E, D, C, B, A)

→ AHB 2 : USB OTG FS

بس الممكن ان يكون لها اسماكن مختلفه من سرعه مختلفة

② APB - Advanced Peripheral Bus :

يبي خالص العادي بتاتي واحد لـ All Peripherals

بس ممكن العبي فال speed / clock prescalers

→ APB 1 : TIM (1, 9, 10, 11)

EXTI, SYSCFG, SPI (1, 4), SDIO, ADC1

USART (1, 6)

→ APB 2 : PWR, I2C (1, 2, 3), USART (2)

I2S3 ext, SPI / I2S (2, 3)

I2S2 ext

IWDG, WWDG, RTC & BKP Registers

TIM (2, 3, 4, 5)

⇒ How to Enable any Peripheral in STM32F401xC ??

RCC Registers يبي خالص حدد 2 دفعه او RCC (invent 2) بتاتي اد سلس موجات الـ AHB1

AHB1 بتاتي اد سلس موجات الـ bus隻 موجود ، peripheral بتاتي اد سلس موجات الـ

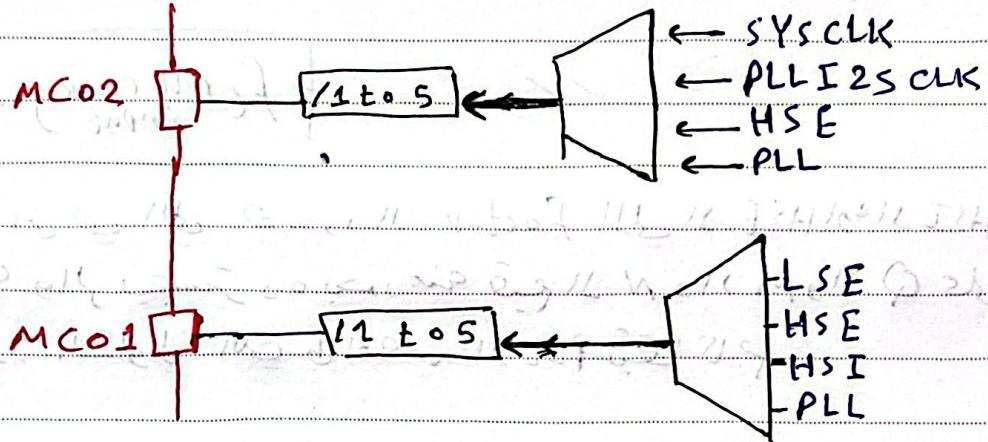
↳ RCC AHB1 Peripheral Clock enable Register

يبي مكوب اد سلس موجات الـ bus隻 ، Enable-bit اد سلس موجات الـ bus隻 ، اكتب

#1 او #0

④ Clock-out Capability:

لوكارز اطلع Microcontrollers go Sync clock withs Clock في الاتجاه بتاتي الـ Calibration



factory calibrated by ST for 1% \Rightarrow المترن مع ST بـ 1% اذن

→ Factor'd Calibration Value is loaded in HSICAL[8:7] bits
in the (RCC - CR)

انت على حسب درجة الحرارة عند فحصه يرجى مراجعة في الـClock Calibration
الـMCU Clock Calibration كارديو نوكلاس اثناء تطابق الـClock Calibration
"الـMCU Clock Calibration" احياناً "من اختياري" (Manual Calibration)

الخط انتاج y ينبع من الصناعي μ و σ^2 في خط انتاج x ينبع من الصناعي μ_1 و σ_1^2 فتحت المعايرة $H_0: \mu = \mu_1$ و $H_1: \mu > \mu_1$ و $\alpha = 0.05$

RCC Registers

⇒ List of registers abbreviations:

مُنْتَهِيٌّ رِجِسْتَارٍ كَثِيرٍ بَيْنَ الْكَتِيلَاتِ الْأَلْهَى فَعَدَ الْمُدْرِسَاتِ عَادَ الْبَالِفِي
لِمَا سَمِعَ وَعَذَقَ مَا ذَرَهُ الْأَلْهَى

1 RCC clock control Register (RCC_CR)

BYPASS ملحوظات Clock Sources و Ready Flags و Enable bits في
Automatic CAL ← ملحوظات Calibration which HSI CAL في
HSI CAL يجري على يد الميكروكونترولر بدلاً من جهاز
المسح اليدوي HSI TRIM في
المسح اليدوي Manual Calibration done through
internal HSI RC Clock into GUI Temperature و Voltage
(Clock security sys) CSS بتابعه Enable في

1

2. RCC PLL Configuration Register (RCC_PLCFGR)

$$f_{(VCO\text{ clock})} = f_{(\text{PLL clock input})} \cdot (\text{PLL}_N / \text{PLL}_M)$$

$$\text{f(PLL generated clock output)} = \text{f(vco clock)} / \text{PLL } \boxed{1}$$

$$= f_C \mu \text{clock} \cdot \frac{NM}{P}$$

الـ Configurable Gain Factor الذي يحدد الـ Gain Factor الذي يحدد HSI

PLLQ (bits 27:24) → I2S ملائمة لـ كودة ٨ بت (for now).

② PLLP (bits 17:16) \rightarrow (2, 4, 6, 8)

⑧ PLL_N (bits 14:6) $\rightarrow 192 \leq \text{PLL}_N \leq 432$

¶ PLLM (bits 5:0) \rightarrow (2 \rightarrow 63) 0,1 wrong config

3. RCC Clock Configuration register (RCC-CFGR)

00: HST 01: HSE 10: PLL 11: n-t allowed

AHB 11 и APB2 11, APB1 11, RTC 11 есть prescalers 11 ←
 $\downarrow \max(84\text{MHz})$ $\downarrow \max(42\text{MHz})$

الخطوةDisable AHB Enable AHB is done by registers AHB₁ and AHB₂ which are located in memory bus and also can be controlled as Peripheral bus (AHB1, AHB2, APB1, APB2)