

في البداية نشأت الشركة عام 1983 في إنجلترا، كان اسمها الأول 32-bit MP directoR, Acorn RISC Machine project، بينما هم يطلقون ببساطة اسم acorn (Acorn Computer Group & VLSI Technologies)، الشركة كانت مسؤولة عن design Team، الذين قدموا تصميم straight forward Design Simple يعملا

(April 26, 1985) ARM1 first ARM silicon

مع انتهاء استغلال أول صip بعنوان حرفيًا A1، اتسع نطاق عملهم ليشمل جميع الأجهزة الإلكترونية، حيث تم إنتاج أول board على أساس A1 كانت شفافة أو unpowered، مما يعني أن

المرحلة الثانية التي حللت A1، حيث وكانت حرفيًا السبب الذي فتح الشركة نجاحها في سوق الموبايل mobile electronics.

(1990) Apple joined → "Advanced RISC Machine"

(1991) ARM6 Newton - personal digital Assistant

Apple استعملت A6 ونزلوا الجهاز في 1993، والتي فشل وخلال ذلك أربع سنوات من العمل على

CEO Robin Saxby يصر على وقته تأكيد أن الشركة تروي business model والملكية الفكرية BM لـ ARM، حيث ينفي ذلك براءة اختراعه وأشعلوا في A6 design بعده

(1993) ARM7 Nokia's GSM mobile, TI

نوكييا رفعت الموديل بتاتج ARM بسبب أنه كان ذاتي لأنو 32bit

و ARM ببساطة فهو يغير الموديل Nokia ينفع يستخدم 32 أو 16bit

المستوى من نجاح هذا جدًا لدرجة أن قيمة الشركة بحلول 1997 كانت تقدر بـ (£27 million)

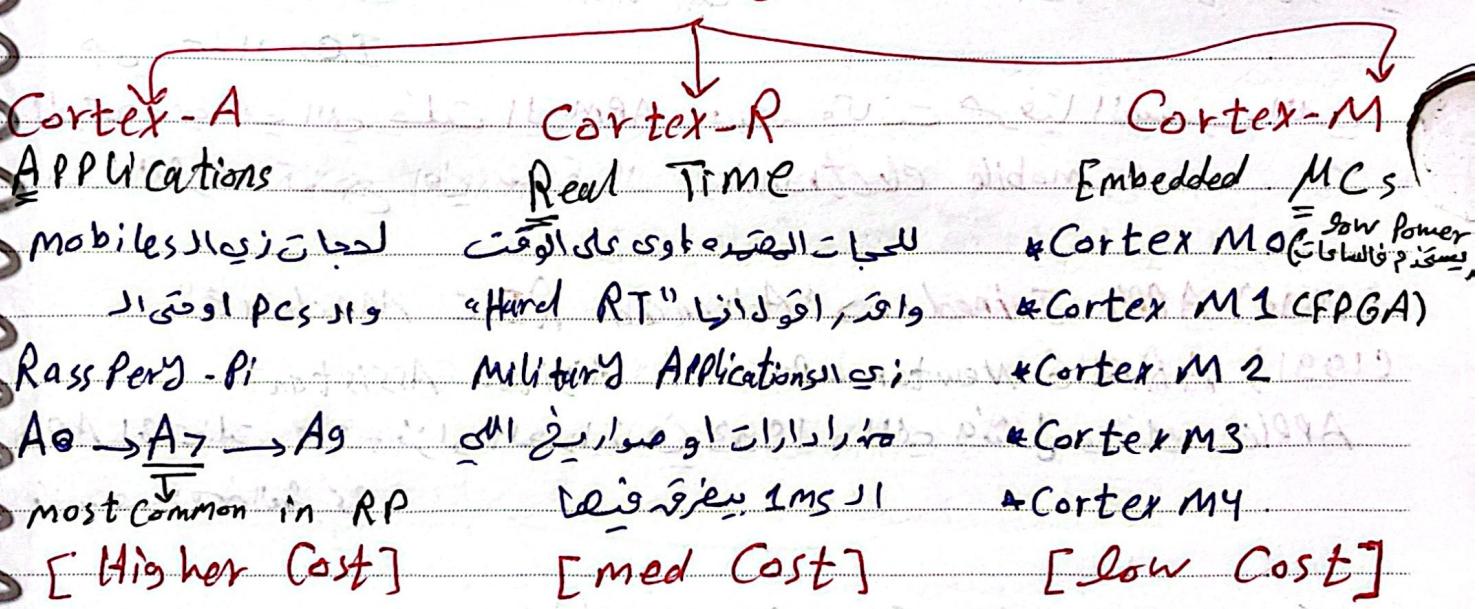
(2001) ARM9 / Apple iPods

- (-) 5 stage pipeline
- (-) proper MMU
- (-) HW support for Java acceleration
- (-) some DSP extension

(2002) ARM11

→ Multi-processing دوسيه اكتر و يعالي high Performance بقت
cost ملحوظ اقل طبقه و جهاز اكتر و جهاز DSP و SIMD Multimedia
و جهاز segments organization بناء برمجيو بيعالى في طبقه و

(2005) The ARM Cortex



⇒ why ARM?

- (-) follow up with Market needs
- (-) Industries :

- * Automotive
- * Smart Homes & IoT
- * Mobile Phones
- * Laptops
- * Smart watches & low Power devices
- * Military

⇒ ARM Major characteristics

- (+) High Performance
- (-) Low Cost
- (-) Low Power
- (-) Enhanced determinism
- (-) Ease of use
- (-) Wide Choices
- (-) Cortex is Customizable

↳ Core / private peripherals inside MCUs

* SCB "System Control Block"

* MPU "Memory Protection Unit"

* DMA

* SYSTICK

* MP Contains (CU, ALU & Reg-files, *FPU, NVIC)

(-) Very powerful interrupt controller

↳ NVIC supports up to 255 interrupt

(-) RTOS friendly

(-) plenty of documentations

التي تدعى (MPU) وهي مكونة من (SCB) و (NVIC) و (DMA) و (SYSTICK)

	ATmega 32	STM F103RB
Computer Arch.	RISC MC	RISC MC
word size	8 bit	32 bit
frequency	16 MHz	72 MHz
Memory	Flash: 32KB RAM: 2KB	Flash: 64KB RAM: 20KB
Timers	(3GP, WDT)	(5GP, SYSTICK, WDT)
CART	1	3
SPI	1	2
I ² C	1	2
CAN	X	✓
DMA	X	✓
Cost	8 \$	7.5 \$ -

⇒ Famous ARM-Based Microcontroller Vendors:

- 1) Texas Instruments (TI) "TIV-C evaluation kit for learners"
- 2) ST most Common Blue Pill - Black Pill
- 3) Toshiba "elanaby"
- 4) NXP
- 5) Microchip

ARM Datasheets

⇒ From ST:

1) Specifications datasheet

هذا فشرتو عالياته اعرف اعما، منه بين النسخ المختلفة وانتو
صحت، منه فيه اشياء يلي خالب وركته بتاعي

2) Reference Manual

ایه موجود هو الـ TRM (Technical Reference Manual) قوي من دير ايه الـ MP بعده يعني
هي الـ peripherals

3) Programming Manual

ایه الـ TRM (Technical Reference Manual) هو الـ ARM ST الـ TRM
و دا بجي له ايه جي سين مع حاجة هو البروگرامم طل
ـ (1) ST RM user guide و الـ less

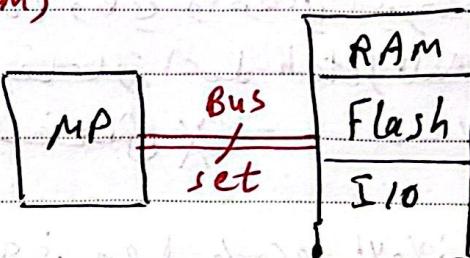
ARM Architecture

① Von-Neumann (one memory system)

Adv: Simple [soft/hw] design

Disadvantages: سهل حاجتية فتن الوقت
يُعطي الكلم حاجه وادره بس كل حره ، ترمي الفوائد

كل الارقام المدخلة من خلال Data bus وترسل الى الحافظة Address bus.



⇒ فكرا في الـ *instruction* لـ *IF* هذها تختلف عنها لغير الاول وبعد ها ترجع بعمل اللي بعدها

No pipe lining or cults

2 Har Vard Architecture

new processor ~~sets~~ II continues

ابني اعمل في نفس الوقت execute , decode , fetch

و بالتأليه اقدر، اعملاً Pipelining

→ More Complex SW?

يتم توزيع الميموري على ٣ مراحل، كل مراحلها تمتلك ١٢٨ MB RAM و ٦٤ MB flash فلاش، وباقي الميموري يتم توزيعه على بطاقة الـ **PCIe** التي تدعى **PCIe NVMe**، وهي تمتلك ٥٠ جيجابايت من الـ **NVMe** و ٥٠ جيجابايت من الـ **HDD**.

⇒ Solution: use different assembly instruction for each block

ملخص RAM: (Load | Store) Assembly يحوله إلى

لرزم بغا نكته Flash = initial Read/write جيئن ابغا نغير Assembly

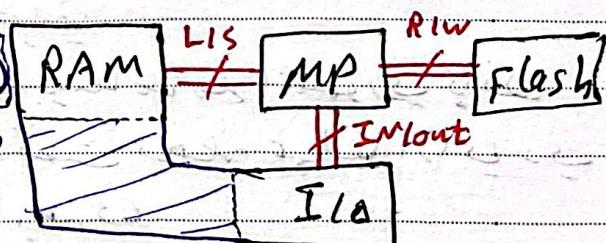
I/o : Same but (in/out) instructions in Assembly

[3] AV R Architectum

لوبار Harvard بسو مسحول بحيث اني اقدر

اتصالات Assembly, C# لغایا و اتکام مع اکثر صنایع

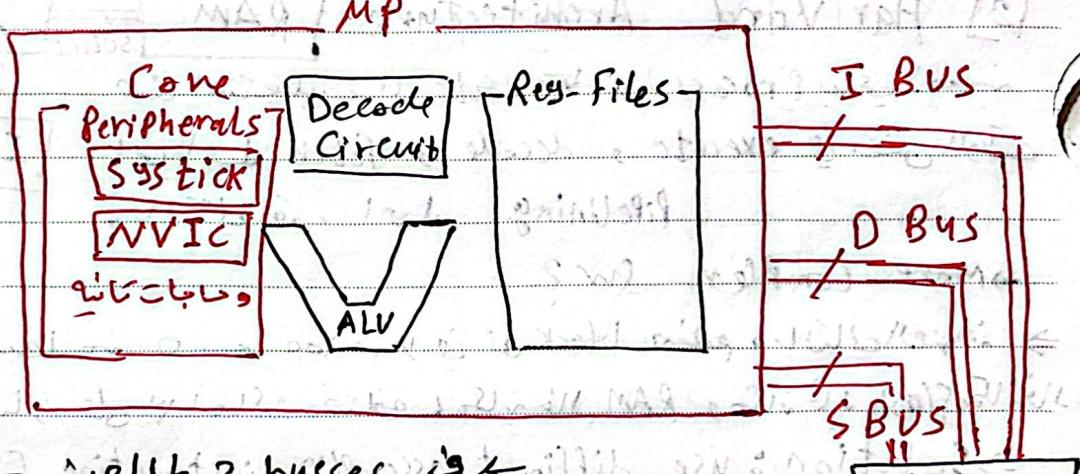
مبنی فنّقہنِ الوقت



ممكن يبيها الكود انا لسا اخره من الفلاش عا ماله fetch والكل دى instruction fetch المفهوم هو اخذ بقى الي اروح اخذ حاجة من الفلاش قلبينه واتبقيه الباقي على نفس bus set يعني مثلاً اول instruction ابي اقر معنده Constant Variable وباقي واحد ابي اخذه حاجة فا فلاش فكدا وانا بعمل execute صيغة عاوز اعمل fetch اللي فيه ودها الباقي على نفس الـ ~~X~~ busses ~~X~~ مينفعش

طبع العل ؟ ابي ملخص fetch دلليه غير دلليه الاول انه decode واتأكدر دلليه ابرامش محتاجه flash في حاجة execute وfetch دلليه ابرامش دلليه ابرامش bus واحد مينفعش اعمل ~~#~~ علىه فنفس الوقت

ARM Architecture



في MP دلليه 3 busses على حاجة Bus Matrix كدا Black Box يعرفها ومحرض يعرف مسماها اراد على Bus Memory بس هي مسماه مسماه RAM بس هي مسماه Peripherals المهم انه بقا بيعملو مع الميموري كيانها عنوانين كدا تحت بعضها عالمها ازاي دللي بقا محرض يعرف

Bus Matrix: a black box which its function is mapping the addresses written by software to physical addresses by hardware circuit

ARM Cortex-M4 Memory Model

بعا اندريه حاجه تبع الـ MP فعلاً فيها في الـ programming Manual
ما يخص الملايير الـ ARM memory [regions] كواانت كل Vendor تتعالجه
براحيل بس متزودش كذا الـ size اللي حاطه هو لة ولا تطلع منه دينج
الـ Addresses بتاع كل region

1 Code Region (Flash)

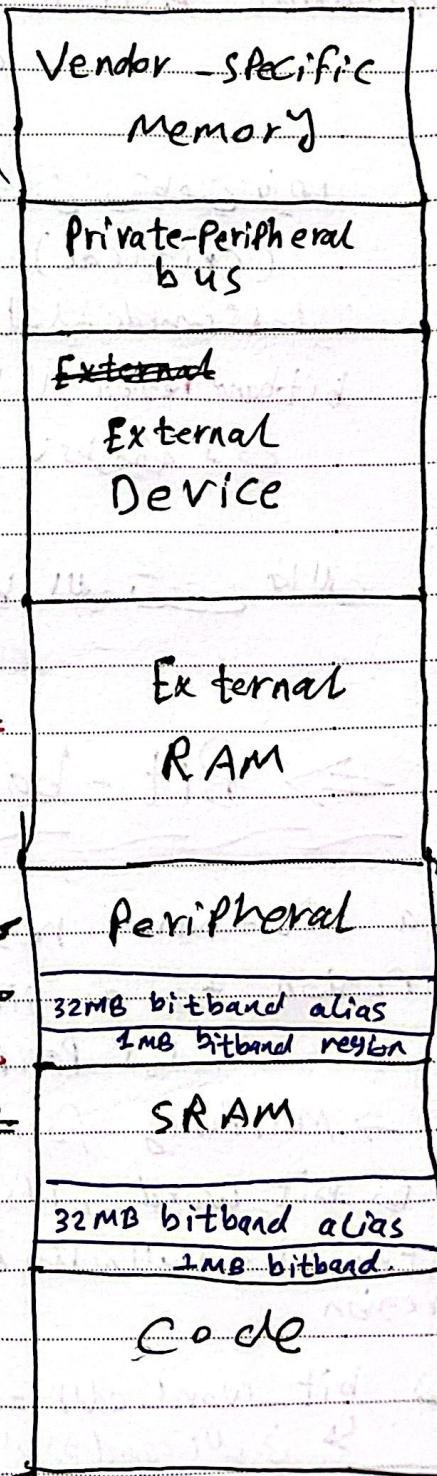
- ④ Addresses: (0x 0000 0000) → (0x1FFF FFFF)

يتحقق ذلك Vendor flash بتاتي up to 4Gb حيثما يسع
انا اقدر اقول لها براحتي بشرط انه الباقي مساحة فلاش فيه يعني لانه فهو
احدث فيه SRAM ورايحة ودوسبيت ARM Restrictions او
-> من لا زم لا زم Vendor بعد انتهاء الاصغر بين لا زم يعمد اي
Mapping Circuit

2 SRAM Region

- Size: 0.5 GB
 - Address(es): (0x2000 0000) → (0x3FFF FFFF)

الـ SRAM يُستخدمها فـ Variables والـ الماب التي يستخدمها فـ Code طبعاً (أي) فـ Runtime وبيانات كـ ما أنه يستخدمها فـ Code طبعاً (أي) (ممكن أبداً عامل حاجة تستخدم المكود بـ ما في الـ RAM من فلاش (flash)) منه طريق أني أول ماعمل boot أخذ الكودوا حطه فـ SRAM وانتقل منه النسخة دي على فلاش الـ SRAM أسرع بكثير من فلاش بين هـ رسن وـ رسن : الشائع أني استغل بالـ غلاشر عادي \Rightarrow الـ Boot bits اللي تحدوني هـ استغل منه الغلاشر ولا



$*(\text{Volatile}(\text{U32})\text{.ox100}) \leftarrow 1 \ll 0$ ← Set bit درج قبل set bit

أي الـ \ll instructions لـ set bit instructions

① Read the value from the address

② Modify "the or operator"

③ Write the modified value in the address

Atomic Access: Execute the same process in only one clock cycle to avoid interrupts and assure minimum execution time

ورايتها يستخدم في المهام التي محسّنة بخطىء في

(critical) lines

بما يلي المهمة هي طرق انتقالات ARM

bitband region alias is 32MB in size

هي تكتب فارداً alias واحد بطرق مختلفة

واليه صيغة $0x200 = 1$

لها بعدها كالتالي فارداً bit التي تحتوي على

Bit - banding:

a bit-band region maps each word in a bit-band alias region to a single bit in the bit-band region

والموصوع رجاءً موجود في SRAM

→ mapping formula from the datasheets:

$$\text{bit_word_offset} = (\text{byte_offset} \times 32) + (\text{bit_number} \times 4)$$

bitband region \rightarrow قم الـ bitband في الـ bitband region \rightarrow Position (0-7) of targeted bit

$$\text{bit_word_addr} = \text{bit_band_base} + \text{bit_word_offset}$$

targeted bit \rightarrow المـ word \rightarrow starting address of the bitband region

targeted alias

3 Peripheral Region

Size: 0.5 GB

Addresses: (0x4000 0000) → (0x5FFF FFFF)

MP الـ 32bit MC الـ 32bit peripherals
bit band alias و bit band region
bus مسح موجودة خارج bit band

4 External RAM

Size: 1 GB

Addresses: (0x6000 0000) → (0x9FFF FFFF)

العمود المفتوح لـ External RAM من لا External RAM
لـ bus بـ Vendor يغولو، تخصيص External RAM كعو، بـ bus من ده الطبيعى يعني

5 External Device

Size: 1 GB

Addresses: (0xA000 0000) → (0xDFFF FFFF)

يرضو نفس المفهوم لـ External Device، حيث فعاوز كل دا زياره

6 Private peripheral bus

Size: 1 MB

Addresses: (0xE000 0000) → (0xF00F FFFF)

دـ بـ MP الـ 32bit من خـ الـ 32bit peripherals، وهذا كل المفهوم
asm Assembly

لـ هو من مكانه هو الـ Processor، فـ ما بتكتب هنا
Assembly بالـ C، فـ ما دـ يـ معـ صـ الـ Processor هو الـ 32bit من المفهوم

7 Vendor - Specific Memory

Size: 511 MB

Addresses: (0xE010 0000) → (0xFFFF FFFF)

وـ ما الـ 32bit فيها الـ 32bit، وـ ما الـ 32bit فيها الـ 32bit

3 Peripheral Region

Size: 0.5 GB

Addresses: (0x4000 0000) → (0x5FFF FFFF)

دي ال MP اهنا مثلاً MC II UI Peripherals

bitband alias و bitband region

بس هنْ موجوده فار black pill بتاعتني

4 External RAM

Size: 1 GB

Addresses: (0x6000 0000) → (0x9FFF FFFF)

المقصود هنا هو External RAM من لا

لے بس يعني External RAM كعو، بين مثلاً RAM الطبيعى يعني

5 External Device

Size: 1 GB

Addresses: (0xA000 0000) → (0xDFFF FFFF)

مصنوع نفس العقدة لكنها مثلاً

6 Private Peripheral bus

Size: 1 MB

Addresses: (0xE000 0000) → (0xF00F FFFF)

دي بقا اللي كل ما في خلا لعا ال MP اهنا مثلاً

Assembly كل ما فيه جوالبروسى و ركبة

لے ضمن مكانه جوا Processor فاما بتكتب هنا

بالـ C فمادعي بيروح يسمى صنادل جوا Processor

7 Vendor - Specific Memory

Size: 511 MB

Addresses: (0xE010 0000) → (0xFFFF FFFF)

هذا بتاعت Vendor UI

AMBA

Advanced Microcontroller Bus Architecture

⇒ There are two Bus protocols

(-) AHB (Advanced High Performance Bus)

High Performance, Full duplex, Support Pipelining, Multi Master operation, Complex design, 82MHz max speed

(-) APB (Advanced Peripheral Bus)

Low Power, No Pipelining, Simple in design, used for connecting peripherals, ~~30MHz max speed~~
Max: (APB 1 → 42MHz) (APB 2 → 84MHz)

⇒ There are four Bus interfaces

(-) I Code Bus (-) D Decode Bus (-) System Bus

(-) Private Peripheral Bus

1) I-Bus: (→ Flash) (AHB)

يُوصى به لـ Flash و يستخدم في بحث Bus Matrix لـ instruction

2) D-Bus: (→ Flash) (AHB)

يُوصى به لـ Flash و يُستخدم في instruction لـ decode و fetch و يُنفق على instruction time less time than I-Bus

(1) في أتمتة الـ JTAG لـ debugging
(2) في الـ

/ /

3 S-Bus (→ Vendor Specs
→ Prehistoric
→ SRAM) (AHB)

لـيـه مـشـفـقـة، تـعـدـيـاـ اـنـرـمـ كـلـهـمـ عـلـيـهـمـ فـتـسـهـلـ Bus ؟
جـلـسـتـهـ اـنـيـ صـكـنـهـ أـكـوـنـهـ مـحـتـابـ اـخـدـ هـاجـهـ سـهـ الـفـلـاحـهـ وـادـطـ اـخـارـامـ
فـتـسـالـوقـتـ اـنـمـاـ اـنـاـمـشـ هـمـهـ execute مرـئـيـتـ فـتـسـهـلـ المـوقـتـ
وـكـلـ دـوـلـ حـالـاتـ execution

4 PP B (\rightarrow Priv Periph) (APB) MP

