Logic Gates

Combination Logic Circuits

Outline

- 1. Combinational / Sequential
- 2. Multiplexer
- 3. Demultiplexer

2

Logic Circuit Laboratory

Course Outline

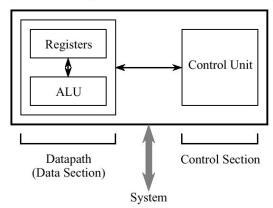
- 1. Introduction
- 2. Logic Gates & Related Devices
- 3. Combination Circuits I
- 4. Combination Circuits II
- 5. Combination Circuits III
- 6. Sequential Circuit I
- 7. Sequential Circuit II

- 8. Sequential Circuit III
- 9. Sequential Circuit IV
- 10. FPGA I
- 11. FPGA II
- 12. Logic circuit project I
- 13. Logic circuit project II
- 14. Lab Exam

Abstract View of a CPU

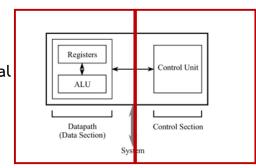
Control Unit Datapath

Registers, ALU - Reg's much faster than memory



Logic circuit

Combinational circuit



Sequential circuit

6

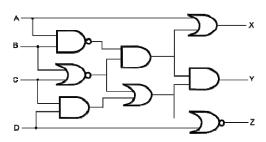
Logic circuit

- 1. Combination เป็นวงจรที่สัญญาณออก (output) ขึ้นอยู่กับ สัญญาณเข้า (input) ณ เวลานั้นๆ
- 2. Sequential เป็นวงจรที่สัญญาณออกขึ้นอยู่กับ
- สัญญาณเข้า ณ เวลานั้นๆ (มี Clock มาเกี่ยว)
- สถานะของวงจรในขณะนั้น (หรือสัญญาณเข้าก่อนหน้า)

Combination Logic circuit

1. Combination circuit ภาษาไทยเรียกว่า วงจรเชิงจัดหมู่

(logic gate + logic gate + ... + logic gate)



Combination Logic circuit

2. Combination circuit ภาษาไทยเรียกว่า วงจรเชิงจัดหมู่

เป็นวงจรที่ประกอบขึ้นด้วยลอจิกเกตต่าง ๆ การสร้างวงจรก็คือ การ นำเอาเกตต่าง ๆ มาต่อกันเป็นวงจรเพื่อให้วงจรสามารถทำงานได้ ตามที่เราต้องการ



Combination Logic circuit

3. Combination circuit มีการออกแบบเป็นวงจรลอจิกเฉพาะอย่าง และผลิตออกมาใช้งาน เป็นวงจรสำเร็จรูปหรือไอซีระดับ SSI และ MSI

small-scale integration (SSI) <12 gates/chip (Transistor)
medium-scale integration (MSI) 12 - 99 gates/chip (Transistor)

EX. Multiplexer(MUX), Demultiplexer (DEMUX)
Decoder, Encoder
Adder, etc....

10

Combination Logic circuit

4. Combination circuit วงจร combination สามารถเขียนในรูปแบบต่างๆได้เป็น

- 1. AND-OR configuration ได้จากสมการรูป SOP
- 2. NAND configuration
- 3. OR-AND configuration ได้จากสมการรูป POS
- 4. NOR configuration

Combination Logic circuit

4. Combination circuit วงจร combination สามารถเขียนในรูปแบบต่างๆได้เป็น

- 1. AND-OR configuration ได้จากสมการรูป SOP
- 2. NAND configuration
- 3. OR-AND configuration ได้จากสมการรูป POS
- 4. NOR configuration

Combination Logic circuit

4. Combination circuit การออกแบบวงจร มีขั้นตอน ดังนี้

ขั้นที่ 1 วิเคราะห์สิ่งที่ต้องการหรือปัญหาจากโจทย์ ขั้นที่ 2 สร้างตารางความจริง ขั้นที่ 3 เขียนสมการบูลลีน ขั้นที่ 4 ลดรูปสมการ ขั้นที่ 5 เขียนวงจรลอจิกและปรับปรุงวงจร ขั้นที่ 6 สร้างและทดสอบวงจร

MUX

Multiplexer(MUX)

วงจรที่ใช้เลือกสัญญาณอินพุต ที่มีหลายๆ ช่องทางให้ออก เอ้าต์พุต เพียงทางเดียวเท่านั้น เปรียบเสมือน สวิทซ์ชนิดแกนเดียวแต่หลาย ตัวเลือก

จำนวนอินพุต (n) มีค่าเท่ากับ 2n เมื่อ n คือจำนวน อินพุตที่ใช้ใน การควบคุมการเลือก

Inputs C 2 Output Select 15

13

MUX & DEMUX

ช่วยให้ประหยัดค่าใช้จ่ายในการเดินสายส่งข้อมูล ได้มากเนื่องจาก ใช้สายส่งข้อมูลที่น้อยลง

ใน CPU ก็มีการนำไปใช้

Multiplexer(MUX)

เป็นวงจรที่ใช้เลือกข้อมูล (Data) 2 ข้อมูล โดยเลือกข้อมูลให้ข้อมูล หนึ่งออกมาทาง เอาต์พุต โดยมีอินพุตสาหรับเป็นตัวเลือกข้อมูล การ ทางานแบบนี้เรียกว่า 2 Line to 1 Line multiplexer ซึ่งสามารถ เขียนตารางความจริงได้ดังนี้

INPUT			OUTPUT		
S	D_0	D ₁	Y		
0	D ₀	Х	D ₀		
1	Χ	D ₁	D ₁		

17

Multiplexer(MUX)

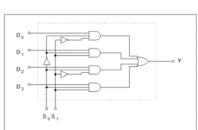
มีอินพุตเลือกสองอินพุตเป็นตัวเลือก การทำงานแบบนี้เราเรียกว่า 4 Line to 1 Line Multiplexer

INPUT					OUTPUT	
S_0	S_1	D_0	D_1	D_2	D_3	Y
0	0	D ₀	Χ	X	X	D ₀
0	1	Χ	D_1	Χ	X	D ₁
1	0	X	X	D_{2}	X	D ₂
1	1	X	X	X	D_3	D ₃

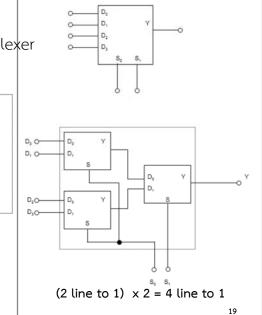
18

Multiplexer(MUX)

4 Line to 1 Line Multiplexer

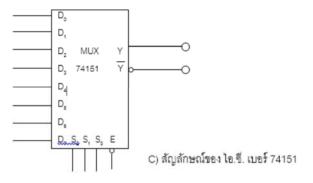


ในทางปฏิบัติ เลือกใช้ Ics ได้เลย เช่น 74150 , 74151 , 74152 และ 74153 สามารถทำงานได้โดยไม่ ต้องออกแบบวงจรเอง



Multiplexer(MUX)

ในทางปฏิบัติ เลือกใช้ ICs ได้เลย เช่น 74150 , 74151 , 74152 และ 74153 สามารถทำงานได้โดยไม่ต้องออกแบบวงจรเอง

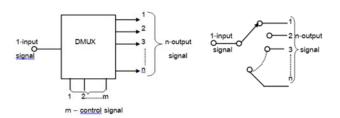


DEMUX

Demultiplexer (DEMUX)

จะทำการถอดข้อมูลที่มาจาก มัลติเพล็กเซอร์ ซึ่งจะมีจะมีตัวเลือก ข้อมูลเช่นเดียวกับ มัลติเพล็กเซอร์

จำนวนอินพุต (n) มีค่าเท่ากับ 2n เมื่อ n คือจำนวน อินพุตที่ใช้ใน การควบคุมการเลือก



22

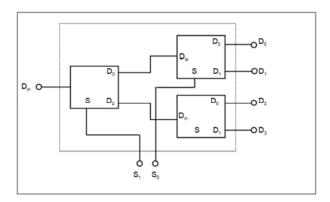
Demultiplexer (DEMUX)

เป็นวงจรที่ใช้เลือกข้อมูลทั้งหมดที่เข้ามา (DATA IN) โดยจะได้ ข้อมูลออกมาทางเอ้าต์พุต 2 เอ้าต์พุต โดยมีอินพุตเลือกหนึ่งอินพุต เป็นตัวเลือก

IN	OUTPUT		
S	D _{in}	D ₀ D ₁	
0	D _{in}	D _{in} 0	
⊿ 1	D _{in}	0 D _{in}	

Demultiplexer (DEMUX)

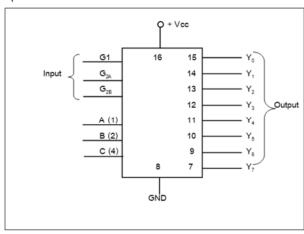
ในกรณีที่ต้องการนำวงจรดีมัลติเพล็กเซอร์แบบ 2 เอ้าต์พุต มาสร้าง เป็นแบบ 4 เอ้าต์พุตสามารถสร้างได้ดังรูป



Multiplexer(MUX)

ในทางปฏิบัติ เลือกใช้ ICs

ได้เลย เช่น 74138 จะเป็นการรับข้อมูลโดยตัวเลือก A , B , C ซึ่งจะเลือกให้ข้อมูลอินพุต ออกทางเอ้าต์พุตใด



25

LAB2 START