

Logic circuit Laboratory

- Lap8 Sequential Circuits 3: Counter Circuit
1. ฝึกทักษะการอ่านคู่มือดูขาไอซี
 2. ฝึกทักษะการต่อและใช้งานไอซีวงจรประเภทเชิงลำดับ Sequential circuit
 3. ฝึกทักษะการใช้งาน ไอซีวงจรเชิงลำดับสำเร็จรูปประเภท Latch, Flip Flop, Counter circuit
 4. ฝึกทักษะการออกแบบวงจร และการเขียนรายงาน

Lab8 Sequential Circuits 3 (Counter circuit)

อุปกรณ์

1. บอร์ดทดลอง Logic circuit trainer 1 กล่อง
2. สายไฟสำหรับการต่อวงจร 1 ชุด
3. Adapter แปลงไฟ AC to DC12V 1 อัน
4. IC Logic gate ตามที่นิสิตได้ออกแบบจากใบงาน

ขั้นตอนการทดลอง

1. ให้นิสิตสืบค้น Datasheet ตามไอซีที่กำหนด
2. ให้นิสิตอ่าน Datasheet ให้เข้าใจ จากนั้นให้ต่อทดลองใช้งาน และบันทึกผลการทดลอง
3. ให้นิสิตวาดภาพการต่อวงจรจริง โดยเขียนชื่อหน้าที่ของไอซีและเบอร์ไอซี หมายเลขขาและส่วนอินพุต/เอาต์พุต จากเบอร์ไอซีที่กำหนดในใบงาน
4. ให้เขียนคำตอบลงในช่องเดิมคำตอบตามที่กำหนดในใบงาน
5. ให้นิสิตต่อวงจรและทดลองใช้งานจริง พร้อมทั้งเขียนผลลัพธ์จริงจากการทดลองที่ได้

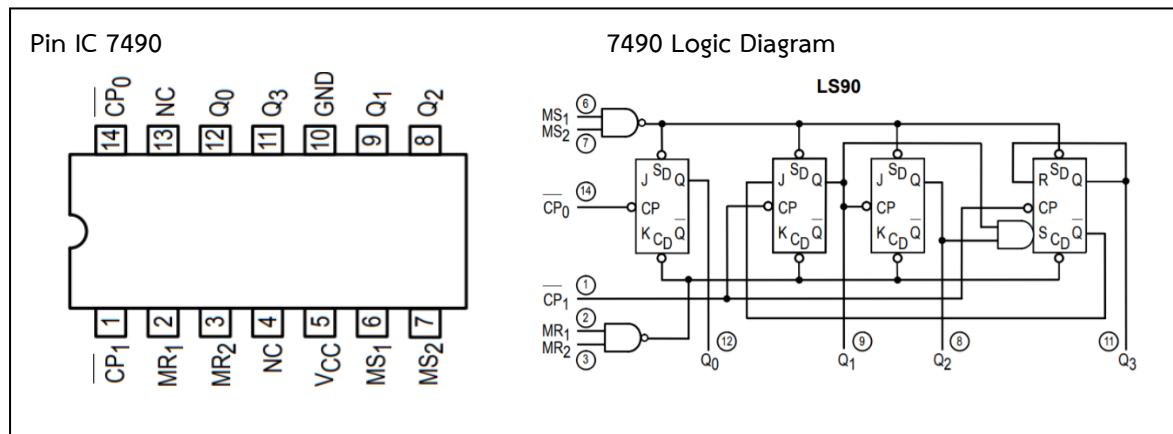
รายละเอียดเบอร์ไอซีในใบงานนี้

Lab8.1: IC เบอร์ 7490 Decade and Binary Counters

Lab8.2: ออกแบบ Counter circuit SR Flip Flop (NOR)

Lab8.3: ออกแบบ Counter circuit โดยใช้ IC เบอร์ 7473 JK Flip Flop

Lab8.1 IC เบอร์ 7490 Decade Counters



โจทย์ IC 7490

1. ให้นิสิตออกแบบการใช้งาน ให้แสดงผลตัวเลข ตัวเลขจะวิ่งวน 0-9 บน 7Segment
2. ให้สามารถสั่งให้ Reset การนับได้ ตัวเลขที่แสดงจะกลับมาเป็นเลข 0 ($Q_0 = 0, Q_1 = 0, Q_2 = 0, Q_3 = 0$) และนับต่อ
3. ให้สามารถสั่งให้ Set การนับได้ ตัวเลขที่แสดงจะตั้งให้เป็นเลข 9 ($Q_0 = 1, Q_1 = 0, Q_2 = 0, Q_3 = 1$) และนับต่อ

ให้นิสิตทดลองต่อ IC เบอร์ 7490 โดยมีรายละเอียดการต่อใช้งานดังนี้

- ออกแบบการทดลองด้วยตนเองโดยอ่านรายละเอียดจาก Datasheet เพิ่มเติม
- ต่อขา Input ให้เหมาะสมกับการใช้งาน (Toggle switch/ Pulse switch/ Push-Pull switch)
- ต่อขา Output Q_0, Q_1, Q_2, Q_3 กับโมดูล 7Segment (4Bit Hex Input) หรือ 8Bit Logic Monitor

ให้นิสิตเขียนเบอร์และชื่อตาม Datasheet ไอซีจริงๆ ที่ใช้งาน วาดวงจรและการต่อขาไอซีที่ใช้งาน

A large empty rectangular box provided for the student to draw the circuit diagram and show the pin connections for the 7490 IC.

ให้นักศึกษาเขียนสรุปขั้นตอนที่นักศึกษาทำการทดลองเป็นข้อๆ (1,2,3,..) เขียนคำตอบลงในช่องเติมคำตอบตามที่กำหนดในใบงาน

1. การแสดงผลตัวเลข ตัวเลขจะวิ่งวน 0-9 บน 7Segment

2. Reset การนับได้ ตัวเลขที่แสดงจะกลับมาเป็นเลข 0 ($Q_0 = 0, Q_1 = 0, Q_2 = 0, Q_3 = 0$)

3. Set การนับได้ ตัวเลขที่แสดงจะตั้งให้เป็นเลข 9 ($Q_0 = 1, Q_1 = 0, Q_2 = 0, Q_3 = 1$)

จากการผลการทดลอง IC 7490 คืออะไร มีหน้าที่อะไร?

จงอธิบายหน้าที่ของขาต่างๆ ดังนี้

CP_0 คือ _____ มีหน้าที่ _____

CP_1 คือ _____ มีหน้าที่ _____

MR_1, MR_2 คือ _____ มีหน้าที่ _____

MS_1, MS_2 คือ _____ มีหน้าที่ _____

Lab8.2 ออกแบบ Counter circuit โดยใช้ SR Flip Flop (NOR)

1. ให้นิสิตออกแบบวงจรนับ (ไม่ต้องต่อวงจร)
2. วงจรนับนี้จะมีการนับดังต่อไปนี้ $0 > 6 > 5 > 2 > 4 > 0$ (จะนับวนไปเรื่อยๆ)
3. ให้ออกแบบโดยใช้ SR Flip Flop (NOR)

ให้นิสิตตอบคำถามในช่องตอบคำถาม

1. วงจรนับนี้ค่าของการนับสูงสุดคือเท่าไร _____
2. วงจรนับนี้ใช้จำนวน Flip Flop กี่ตัวจึงเหมาะสม _____
3. ให้นิสิตเขียนการแสดงผลในรูปแบบ Binary Input ของวงจรนับนี้

DEC (ฐานสิบ)	0	6	5	2	4
BIN (ฐานสอง)	0b0000				

4. ให้นิสิตเขียนตารางการกระตุ้นของ Flip Flop ที่กำหนด
 - 4.1 ค่า J K ที่ทำให้ SR Flip Flop มีค่า Not Change คือ S = _____ และ R = _____
 - 4.2 ค่า J K ที่ทำให้ SR Flip Flop มีค่า Invalid คือ S = _____ และ R = _____
 - 4.3 ค่า J K ที่ทำให้ SR Flip Flop มีค่า $Q = 1, Q' = 0$ คือ S = _____ และ R = _____
 - 4.4 ค่า J K ที่ทำให้ SR Flip Flop มีค่า $Q = 0, Q' = 1$ คือ S = _____ และ R = _____

จงเขียนตารางการกระตุ้นให้ถูกต้องลงตารางด้านล่าง SR Flip Flop (NOR)

$Q(t) > Q(t+1)$	S	R
$0 > 0$		
$0 > 1$		
$1 > 0$		
$1 > 1$		

5. ให้นิสิตเขียนตารางการเปลี่ยนสถานะ (State Transition) ของวงจรนับนี้
กำหนดให้ LSB (Least significant bit) บิตที่มีนัยยะสำคัญต่ำสุด จะอยู่ที่ FF A

5.1 Output ของวงจรนับ

Output					
Q(t)			Q(t+1)		
A	B	C	A	B	C

5.2 Input ของวงจรนับ

Input					
A		B		C	
S	R	S	R	S	R

6. ให้นักศึกษาใช้แผนผังคาร์โนห์แบบ SOP เพื่อหาสมการแทนวงจร

Example

AB \ C	00	01	11	10
0			1	
1	1	1		

$$f(A, B, C) = ABC + \bar{A}C$$

แผนผังคาร์โนห์ Flip Flop A

Input S

AB \ C	00	01	11	10
0				
1				

$$S_A(A, B, C) = \underline{\hspace{2cm}}$$

Input R

AB \ C	00	01	11	10
0				
1				

$$R_A(A, B, C) = \underline{\hspace{2cm}}$$

แผนผังคาร์โนห์ Flip Flop B

Input S

AB \ C	00	01	11	10
0				
1				

$$S_B(A, B, C) = \underline{\hspace{2cm}}$$

Input R

AB \ C	00	01	11	10
0				
1				

$$R_B(A, B, C) = \underline{\hspace{2cm}}$$

แผนผังคาร์โนห์ Flip Flop C

Input S

AB \ C	00	01	11	10
0				
1				

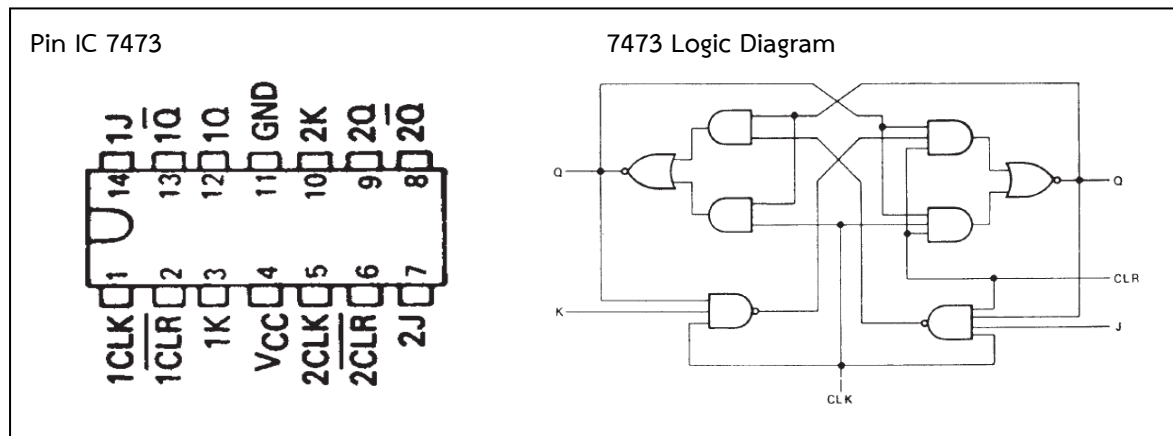
$$S_C(A, B, C) = \underline{\hspace{2cm}}$$

Input R

AB \ C	00	01	11	10
0				
1				

$$R_C(A, B, C) = \underline{\hspace{2cm}}$$

Lab8.3 ออกแบบ Counter circuit โดยใช้ IC เบอร์ 7473 JK Flip Flop



โจทย์ 8.1 Design Counter circuit โดยใช้ IC 7473

1. ให้นิสิตออกแบบวงจรนับ และให้แสดงผลตัวเลข บน 7Segment 4Bit HEX INPUT
2. วงจรนับนี้จะมีการนับดังต่อไปนี้ $0 > 6 > 5 > 2 > 4 > 0$ (จะนับวนไปเรื่อยๆ)
3. ให้ออกแบบโดยใช้ IC 7473 JK Flip Flop นำมาใช้งาน

ให้นิสิตตอบคำถามในช่องตอบคำถาม

1. วงจรนับนี้ค่าของการนับสูงสุดคือเท่าไร _____
2. วงจรนับนี้ใช้จำนวน Flip Flop กี่ตัวจึงเหมาะสม _____
3. ให้นิสิตเขียนการแสดงผลในรูปแบบ 4Bit Hex Input ของวงจรนับนี้

0x0000				

4. ให้นิสิตเขียนตารางการกระตุ้นของ Flip Flop ที่กำหนด

4.1 ค่า J K ที่ทำให้ JK Flip Flop มีค่า Not Change คือ J = _____ และ K = _____

4.2 ค่า J K ที่ทำให้ JK Flip Flop มีค่า Toogle คือ J = _____ และ K = _____

4.3 ค่า J K ที่ทำให้ JK Flip Flop มีค่า $Q = 1, Q' = 0$ คือ J = _____ และ K = _____4.4 ค่า J K ที่ทำให้ JK Flip Flop มีค่า $Q = 0, Q' = 1$ คือ J = _____ และ K = _____

จงเขียนตารางการกระตุ้นให้ถูกต้องลงตารางด้านล่าง IC 7473 JK Flip Flop

$Q(t) > Q(t+1)$	J	K
$0 > 0$		
$0 > 1$		
$1 > 0$		
$1 > 1$		

5. ให้นิสิตเขียนตารางการเปลี่ยนสถานะ (State Transition) ของวงจรนับนี้

กำหนดให้ LSB (Least significant bit) บิตที่มีนัยยะสำคัญต่ำสุด จะอยู่ที่ FF A

5.1 Output ของวงจรนับ

Output					
Q(t)			Q(t+1)		
A	B	C	A	B	C

5.2 Input ของวงจรนับ

Input					
A		B		C	
J	K	J	K	J	K

6. ให้นักศึกษาใช้แผนผังคาร์โนห์แบบ SOP เพื่อหาสมการแทนวงจร

Example

AB \ C	00	01	11	10
0			1	
1	1	1		

$$f(A, B, C) = ABC + \bar{A}C$$

แผนผังคาร์โนห์ Flip Flop A

Input J

AB \ C	00	01	11	10
0				
1				

$$J_A(A, B, C) = \underline{\hspace{2cm}}$$

Input K

AB \ C	00	01	11	10
0				
1				

$$K_A(A, B, C) = \underline{\hspace{2cm}}$$

แผนผังคาร์โนห์ Flip Flop B

Input J

AB \ C	00	01	11	10
0				
1				

$$J_B(A, B, C) = \underline{\hspace{2cm}}$$

Input K

AB \ C	00	01	11	10
0				
1				

$$K_B(A, B, C) = \underline{\hspace{2cm}}$$

แผนผังคาร์โนห์ Flip Flop C

Input J

AB \ C	00	01	11	10
0				
1				

$$J_C(A, B, C) = \underline{\hspace{2cm}}$$

Input K

AB \ C	00	01	11	10
0				
1				

$$K_C(A, B, C) = \underline{\hspace{2cm}}$$

7. นิธิอธิบายความแตกต่างของวงจรนับ ทั้งแบบ SR Flip Flop(Lab8.2) เทียบกับ JK FF(Lab8.3)

8. ให้นิสิตต่อวงจรตามที่ได้ออกแบบจากสมการแทนวงจร โดยขอเบิก IC ตามจำนวนที่ใช้งาน

สรุปจำนวน ไอซีที่ใช้

เบอร์ไอซี _____	logic gate ประเภท _____	จำนวน _____
เบอร์ไอซี _____	logic gate ประเภท _____	จำนวน _____
เบอร์ไอซี _____	logic gate ประเภท _____	จำนวน _____
เบอร์ไอซี _____	logic gate ประเภท _____	จำนวน _____

9. ให้นิสิตวาดวงจรที่ออกแบบ ที่ได้จากสมการแทนวงจร ลงในกล่องคำตอบด้านล่าง