

Thi cuối kỳ

Opens: Chủ nhật, 24 Tháng mười 2021, 7:00 AM

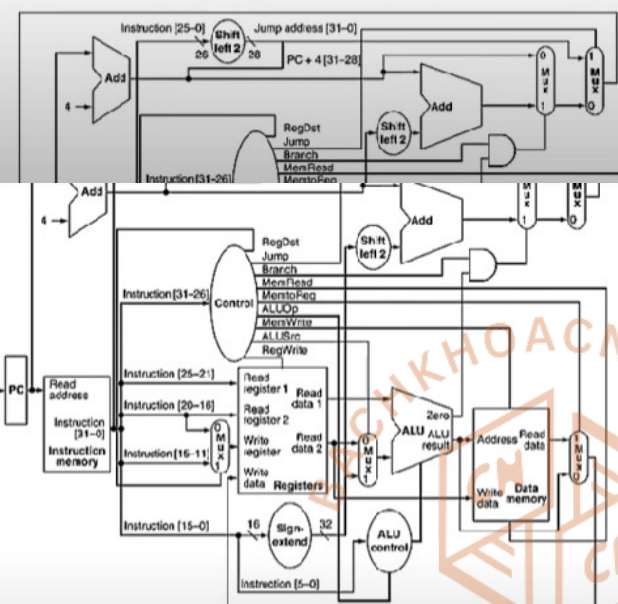
Closes: Chủ nhật, 24 Tháng mười 2021, 7:50 AM

Đề thi Kiến trúc máy tính CO2007 HK202

Thời gian: 50 phút

Được xem tài liệu

Hình dưới mô tả Data Path của bộ xử lý MIPS đơn chu kỳ dùng cho các câu hỏi liên quan



Số lần làm bài cho phép: 1

Giới hạn thời gian: 50 phút

TÀI LIỆU SƯU TẬP

BỞI HCMUT-CNCP

Thời gian còn lại 0:49:46

Câu hỏi 1

Chưa được trả lời

Chấm điểm của 1,00

🚩 Cờ câu hỏi

Một hệ thống máy tính MIPS 32-bit, CPU định địa chỉ theo 1 byte. Bộ nhớ đệm kiểu Direct Mapped, phần chứa dữ liệu có kích thước 1MB, mỗi line phần dữ liệu có kích thước 32 byte. Khi CPU truy xuất ô nhớ 241021, giá trị các trường tag, set-index, offset lần lượt là:

Chọn một:

- ☒ A. 0; 7531; 29
- ☐ B. 2; 7531; 29
- ☐ C. 12; 15; 5
- ☐ D. 0; 2410; 21

Thời gian còn lại 0:46:56

Câu hỏi 2

Chưa được trả lời

Chấm điểm của 1,00

🚩 Cờ câu hỏi

Chọn phát biểu **ĐÚNG** về hoạt động bộ nhớ đệm, giả sử đang xét bộ nhớ đệm có số line là 128, Hit time là thời gian để xác định Hit/Miss cộng thời gian truy xuất dữ liệu từ bộ nhớ đệm đưa tới CPU:

Chọn một:

- ☒ A. Miss Time của bộ nhớ đệm kiểu Fully-Associative nhỏ hơn bộ nhớ đệm kiểu 4-Way Set Associative
- ☐ B. Hit Time là bằng nhau đối với bộ nhớ đệm kiểu Fully-Associative và Direct Mapped
- ☐ C.
- ☐ D. $\text{Miss Time} = \text{Hit Time} + \text{Miss Penalty}$

TÀI LIỆU SƯU TẬP

BỞI HCMUT-CNCP

Câu hỏi 3

Chưa được trả lời

Chấm điểm của 1,00

🚩 Cờ câu hỏi

Chọn phát biểu **ĐÚNG** về bộ nhớ phân cấp MIPS

Chọn một:

- ☐ A. Thanh ghi không thuộc về bộ nhớ phân cấp MIPS
- ☐ B. Đơn vị dịch chuyển dữ liệu giữa ổ cứng HDD và RAM từ 4 ~ 32 block
- ☐ C. Tối đa bộ nhớ đệm chỉ có 2 cấp L1 và L2
- ☒ D. Giá trị các thanh ghi không phải là tập con của bộ nhớ đệm cấp 1

Thời gian còn lại 0:46:25

Câu hỏi 4

Chưa được trả lời

Chấm điểm của 1,00

🚩 Cờ câu hỏi

Chọn phát biểu **SAI** về hệ thống bộ nhớ máy tính:

Chọn một:

- ☐ A. Chương trình quản lý phần cứng máy tính BIOS được chứa trong IC ROM
- ☐ B. Bộ nhớ đệm có thể được tích hợp trên CPU hoặc tách rời
- ☒ C. Thanh ghi thuộc CPU không thuộc hệ thống bộ nhớ máy tính
- ☐ D. Ổ CD, ổ cứng HDD thuộc về bộ nhớ phụ (secondary)

Thời gian còn lại 0:45:14

Câu hỏi 5

Chưa được trả lời

Chấm điểm của 1,00

🚩 Cờ câu hỏi

Chọn phát biểu **ĐÚNG** về RAM "DDR3-1333":

Chọn một:

- ☒ A. Tần số xung nhịp lớn nhất cấp cho RAM này là 1333 MHz
- ☐ B. RAM thế hệ mới này có thời gian truy xuất dữ liệu nhanh hơn SRAM
- ☐ C. Băng thông lớn nhất của RAM này là 1333MB/s
- ☐ D. Đây là một loại RAM động đồng bộ (SDRAM)

Thời gian còn lại 0:44:49

Câu hỏi 6

Chưa được trả lời

Chấm điểm của 1,00

Cờ câu hỏi

Giả sử thời gian truy xuất của bộ nhớ chính cần 50 chu kỳ xung nhịp, số lệnh truy xuất bộ nhớ dữ liệu chiếm 18% tổng số lệnh. Hệ thống bộ nhớ sử dụng bộ nhớ đệm dữ liệu L1 với tỉ lệ miss (miss rate) là 10%, bộ nhớ đệm lệnh L1 có tỉ lệ miss là 8%. Tần số hoạt động của CPU là 2GHz. CPI lý tưởng là 1.8 (cho cả việc nạp lệnh), hỏi CPI trung bình trong trường hợp trên là bao nhiêu :

Chọn một:

☒ A. 6.7

☐ B. 5.0

☐ C. 6.9

☐ D. 4.9

Câu hỏi 7

Chưa được trả lời

Chấm điểm của 1,00

Cờ câu hỏi

Dùng phương pháp sắp xếp lại, forwarding và chèn stall để giải quyết data hazard (sử dụng sớm kết quả thành ghi trước thời điểm write back) ở đoạn chương trình hợp ngữ MIPS pipeline 5 công đoạn như hình bên. Tính số chu kỳ xung nhịp nhỏ nhất có thể để thực thi đoạn chương trình này :

```
addi $t1, $zero, 4
loop: addi $t1, $t1, -4
      lw  $t2, 0($t1)
      add $t2, $t2, $t1
      sw  $t2, 100($t1)
      bne $t1, $zero, loop
```

Chọn một:

☐ A. 10

☒ B. 11

☐ C. 8

☐ D. 9

Thời gian còn lại 0:43:39

Câu hỏi 8

Chưa được trả lời

Chấm điểm của 1,00

🚩 Cờ câu hỏi

Thiết kế bộ nhớ đệm có kích thước phần chứa dữ liệu 16KB. Giả sử bộ nhớ chính có dung lượng 32Mx8, mỗi cache line phần dữ liệu có kích thước 32 byte, CPU định địa chỉ theo 1byte. Sử dụng kỹ thuật 4-way Set Associative, xác định số line của bộ nhớ đệm:

Chọn một:

- ☒ A. 128
- ☐ B. 512
- ☐ C. 1024
- ☐ D. 7

Thời gian còn lại 0:43:06

Câu hỏi 9

Chưa được trả lời

Chấm điểm của 1,00

🚩 Cờ câu hỏi

Một hệ thống máy tính MIPS 32-bit, CPU định địa chỉ theo 1 byte. Bộ nhớ đệm kiểu Direct Mapped, phần chứa dữ liệu có kích thước 1MB, mỗi line phần dữ liệu có kích thước 32 byte. CPU truy xuất các ô nhớ 100, 104, 256, 257, 96, 2021, 2020, 2022, 2410, 255. Giả sử ban đầu bộ nhớ đệm rỗng, số lần hit:

Chọn một:

- ☐ A. 7
- ☐ B. 6
- ☒ C. 5
- ☐ D. 4

TÀI LIỆU SƯU TẬP

BỞI HCMUT-CNCP

Thời gian còn lại 0:40:26

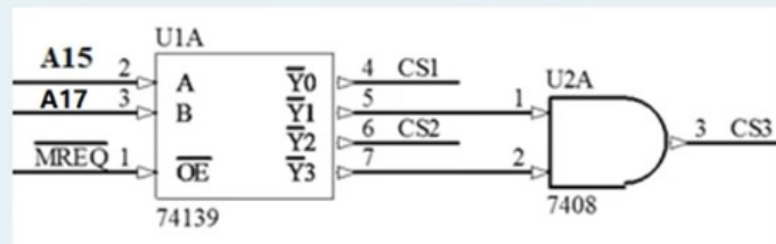
Câu hỏi 10

Chưa được trả lời

Chấm điểm của 1,00

🚩 Cờ câu hỏi

Giả sử mỗi địa chỉ bộ nhớ có kích thước 1 Byte, cho sơ đồ mạch giải mã địa chỉ của một bộ nhớ như hình. Tổng kích thước vùng nhớ mà CPU có thể sử dụng:



Chọn một:

- ☐ A. 64KB
- ☐ B. Không xác định
- ☒ C. 128KB
- ☐ D. 256KB

Thời gian còn lại 0:39:54

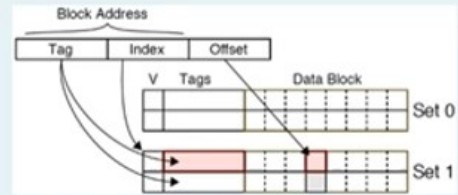
Câu hỏi 11

Chưa được trả lời

Chấm điểm của 1,00

Cờ câu hỏi

Bộ xử lý MIPS 32-bit có bộ nhớ đệm được mô tả như hình vẽ, giả sử trường valid V là 1 bit. Chọn phát biểu **ĐÚNG** về bộ nhớ đệm này:



Chọn một:

- ☐ A. Trường Index có độ rộng 2 bit
- ☐ B. Trường Offset có độ rộng 8 bit
- ☐ C. Đây là bộ nhớ đệm kiểu ánh xạ trực tiếp
- ☐ D. Giá trị Tag của địa chỉ CPU đang truy xuất được so sánh với tất cả các giá trị Tags trong một Set của bộ nhớ đệm để xác định Hit/Miss

Thời gian còn lại 0:39:28

Câu hỏi 12

Chưa được trả lời

Chấm điểm của 1,00

Cờ câu hỏi

Một hệ thống máy tính MIPS 32-bit, CPU định địa chỉ theo 1 byte. Bộ nhớ đệm kiểu Direct Mapped, phân chứa dữ liệu có kích thước 1MB, mỗi line phân dữ liệu có kích thước 32 byte. CPU truy xuất 128 byte liên tiếp bắt đầu từ địa chỉ 0. Giả sử ban đầu bộ nhớ đệm rỗng, số lần miss:

Chọn một:

- ☒ A. 5
- ☐ B. 7
- ☐ C. 4
- ☐ D. 6

Thời gian còn lại 0:36:37

Câu hỏi 16

Chưa được trả lời

Chấm điểm của 1,00

Cờ câu hỏi

Chọn phát biểu SAI về hệ thống bộ nhớ phân cấp:

Chọn một:

- ☐ A. RAM được kết nối trực tiếp vào bus tốc độ cao từ CPU
- ☐ B. Ổ cứng SSD thế hệ mới có tốc độ cao được kết nối vào cổng PCI-Express
- ☐ C. Card mạng tốc độ cao 1Gbps không nối trực tiếp vào bus tốc độ cao từ CPU
- ☐ D. Cổng mở rộng PCI-Express tốc độ cao được kết nối trực tiếp vào bus tốc độ cao từ CPU

Thời gian còn lại 0:36:31

Câu hỏi 17

Chưa được trả lời

Chấm điểm của 1,00

Cờ câu hỏi

Giả sử thời gian truy xuất của bộ nhớ chính cần 50 chu kỳ xung nhịp, số lệnh truy xuất bộ nhớ dữ liệu chiếm 18% tổng số lệnh. Hệ thống bộ nhớ sử dụng bộ nhớ đệm dữ liệu L1 với tỉ lệ miss (miss rate) là 10% ; bộ nhớ đệm dữ liệu L2 có miss rate là 15% và hit time là 2ns; bộ nhớ đệm lệnh L1 và L2 có tỉ lệ hit là 100%. Tần số hoạt động của CPU là 2GHz. CPI lý tưởng là 3 (cho cả việc nạp lệnh), hỏi CPI trung bình trong trường hợp trên là bao nhiêu :

Chọn một:

- ☐ A. 2.17
- ☒ B. 3.21
- ☐ C. 3.17
- ☐ D. 2.21

TÀI LIỆU SƯU TẬP

Online Courses - Learn Anything, On Your Schedule | Udemy
<https://www.udemy.com/home/my-courses/learning/>

CPI = lý tưởng + %ID * (%miss1 * (cycle2 + (%miss2 * all cycle))).

Đề 1922: $CPI = 2 + 0.2 * (0.05 * (6 + (0.2 * 50))) = 2.16$

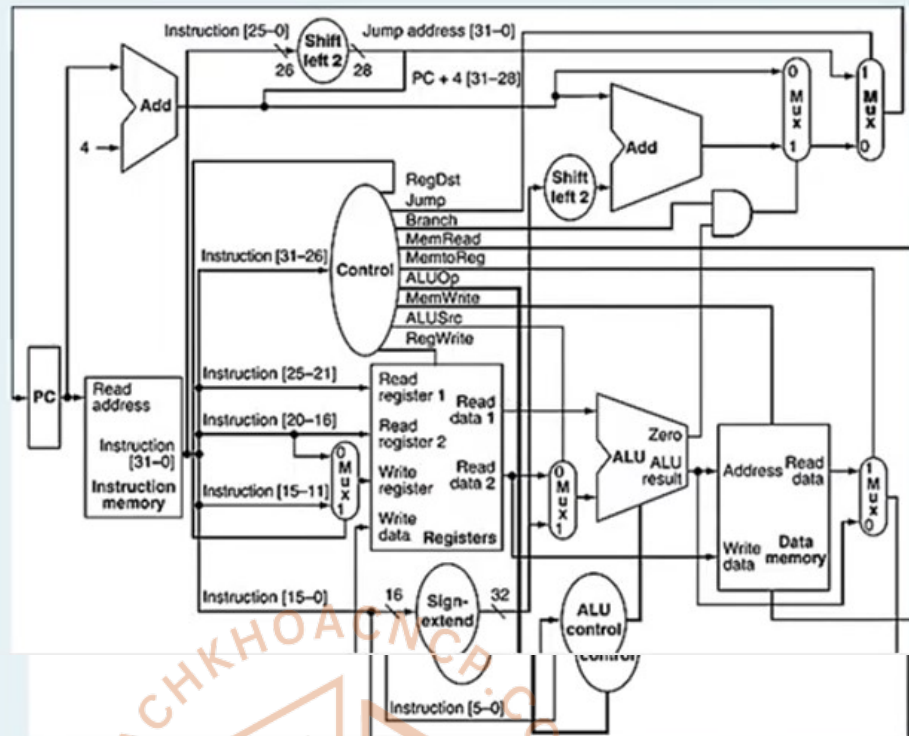
Đề 1921: $CPI = 2 + 0.2 * (0.09 * (6 + (0.2 * 60))) = 2.324 = 2.32$

Câu hỏi 18

Chưa được trả lời

Chấm điểm của 1,00

🚩 Cờ câu hỏi



Thời gian trễ của các khối "bộ nhớ lệnh" (I-Mem), "bộ nhớ dữ liệu" (D-Mem), "bộ cộng" (Add), "bộ hợp kênh" (Mux), "bộ tính toán số học luận lý" (ALU), "bộ thanh ghi" (Regs), "bộ mở rộng dấu" (SE), "bộ dịch trái 2" (SL2), "bộ điều khiển chính" (M-Ctrl), "bộ điều khiển ALU" (ALU-Ctrl) được cho theo bảng sau (các thời gian trễ khác không đáng kể):

I-Mem	D-Mem	Add	Mux	ALU	Regs	SE	SL2	M-Ctrl	ALU-Ctrl
200ps	200ps	20ps	2ps	90ps	50ps	2ps	3ps	0ps	0ps

Chu kỳ xung nhịp nhỏ nhất của bộ xử lý MIPS đơn chu kỳ có data path như hình:

Chọn một:

- ☐ A. 544ps
- ☒ B. 542ps
- ☐ C. 493ps
- ☐ D. 540ps

Thời gian còn lại 0:31:43

Câu hỏi 19

Chưa được trả lời

Chấm điểm của 1,00

🚩 Cờ câu hỏi

Chỉ dùng phương pháp **chèn stall** để giải quyết **data hazard** (sử dụng sớm kết quả thành ghi trước thời điểm write back) ở đoạn chương trình hợp ngữ MIPS pipeline 5 công đoạn như hình bên. Tính số chu kỳ xung nhịp thực thi đoạn chương trình này :

```
addi $t1, $zero, 4
loop: addi $t1, $t1, -4
      lw  $t2, 0($t1)
      add $t2, $t2, $t1
      sw  $t2, 100($t1)
      bne $t1, $zero, loop
```

Chọn một:

- ☐ A. 10
- ☒ B. 18
- ☐ C. 20
- ☐ D. 19

Thời gian còn lại 0:31:27

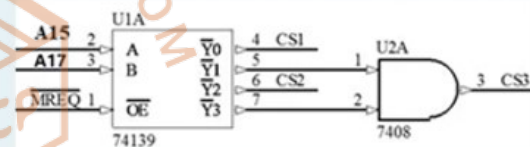
Câu hỏi 20

Chưa được trả lời

Chấm điểm của 1,00

🚩 Cờ câu hỏi

Giả sử mỗi địa chỉ bộ nhớ có kích thước 1 Byte, cho sơ đồ mạch giải mã địa chỉ của một bộ nhớ như hình. Không gian địa chỉ của tín hiệu CS2 (tích cực mức 0):



Chọn một:

- ☐ A. 0 – 0x7FFF và 0x10000 – 0x17FFF
- ☐ B. 0 – 0x7FFF
- ☐ C. 0x20000 – 0x27FFF và 0x30000 – 0x37FFF
- ☐ D. 0x10000 – 0x17FFF

Thời gian còn lại 0:26:55

Câu hỏi 21

Chưa được trả lời

Chấm điểm của 1,00

🚩 Cờ câu hỏi

Giả sử thời gian truy xuất của bộ nhớ chính cần 50 chu kỳ xung nhịp, số lệnh truy xuất bộ nhớ dữ liệu chiếm 18% tổng số lệnh. Hệ thống bộ nhớ không sử dụng bộ nhớ đệm. Tần số hoạt động của CPU là 2GHz. CPI lý tưởng là 2 (cho cả việc nạp lệnh), hỏi CPI trung bình trong trường hợp trên là bao nhiêu :

Chọn một:

- ☐ A. 2.8
- ☐ B. 50
- ☒ C. 61
- ☐ D. 59

Thời gian còn lại 0:26:23

Câu hỏi 22

Chưa được trả lời

Chấm điểm của 1,00

Cờ câu hỏi

Giả sử thời gian truy xuất của bộ nhớ chính cần 50 chu kỳ xung nhịp, số lệnh truy xuất bộ nhớ dữ liệu chiếm 18% tổng số lệnh. Hệ thống bộ nhớ sử dụng bộ nhớ đệm dữ liệu L1 với tỉ lệ miss (miss rate) là 10%, bộ nhớ đệm lệnh L1 có tỉ lệ hit là 100%. Tần số hoạt động của CPU là 2GHz. CPI lý tưởng là 2 (cho cả việc nạp lệnh), hỏi CPI trung bình trong trường hợp trên là bao nhiêu :

Chọn một:

- ☐ A. 2.8
- ☒ B. 2.9
- ☐ C. 3.0
- ☐ D. 3.1

Thời gian còn lại 0:25:56

Câu hỏi 23

Chưa được trả lời

Chấm điểm của 1,00

Cờ câu hỏi

Thiết kế bộ nhớ đệm có kích thước phần chứa dữ liệu 16KB. Giả sử bộ nhớ chính có dung lượng 32Mx8, mỗi cache line phần dữ liệu có kích thước 32 byte, CPU định địa chỉ theo 1byte. Sử dụng kỹ thuật Fully-Associative, số bit của các trường offset, set_index, tag lần lượt là:

Chọn một:

- ☐ A. 4; 0; 28
- ☐ B. 4; 1; 20
- ☐ C. 5; 1; 19
- ☒ D. 5; 0; 20

TÀI LIỆU SƯU TẬP

BỞI HCMUT-CNCP

Thời gian còn lại 0:25:45

Câu hỏi 24

Chưa được trả lời

Chấm điểm của 1,00

Cờ câu hỏi

Dùng phương pháp forwarding và chèn stall để giải quyết data hazard (sử dụng sớm kết quả thành ghi trước thời điểm write back) ở đoạn chương trình hợp ngữ MIPS pipeline 5 công đoạn như hình bên. Tính số chu kỳ xung nhịp thực thi đoạn chương trình này :

```
addi $t1, $zero, 8
loop: addi $t1, $t1, -4
      lw   $t2, 0($t1)
      add  $t2, $t2, $t1
      sw   $t2, 100($t1)
      bne  $t1, $zero, loop
```

Chọn một:

- ☐ A. 22
- ☒ B. 17
- ☐ C. 11
- ☐ D. 20

Thời gian còn lại 0:25:33

Câu hỏi 25

Chưa được trả lời

Chấm điểm của 1,00

Cờ câu hỏi

Chọn phát biểu **ĐÚNG** khi nâng cấp bộ nhớ máy tính có 2 khe cắm RAM, đang sử dụng 1 thanh RAM 2GB loại 'DDR3-1333':

Chọn một:

- ☐ A. Có thể gắn thêm 1 thanh RAM 2GB DDR3-1600 mà không cần thay đổi tần số giao tiếp RAM
- ☐ B. Có thể gắn thêm 1 thanh RAM 2GB DDR3-1066 mà không cần thay đổi tần số giao tiếp RAM
- ☐ C. Không gắn thêm được 1 thanh RAM 8GB DDR3-1333 vì khác dung lượng
- ☒ D. Có thể gắn thêm 1 thanh RAM 2GB DDR4-3200

Câu hỏi 26

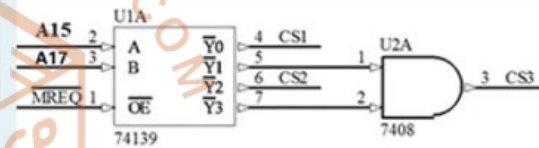
Chưa được trả lời

Chấm điểm của 1,00

Cờ câu hỏi

Thời gian còn lại 0:25:30

Giả sử mỗi địa chỉ bộ nhớ có kích thước 1 Byte, cho sơ đồ mạch giải mã địa chỉ của một bộ nhớ như hình. Khi CPU truy xuất ô nhớ có địa chỉ 241021 thì tín hiệu CS nào tích cực:



Chọn một:

- ☐ A. CS2
- ☐ B. CS1
- ☐ C. Ngoài phạm vi truy xuất
- ☒ D. CS3

Thời gian còn lại 0:23:58

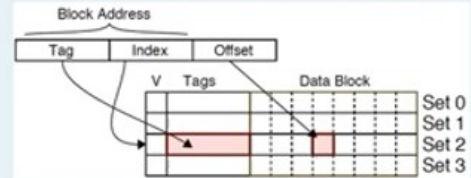
Câu hỏi 27

Chưa được trả lời

Chấm điểm của 1,00

Cờ câu hỏi

Bộ xử lý MIPS 32-bit có bộ nhớ đệm được mô tả như hình vẽ, giả sử trường valid V là 1 bit. Kích thước 1 line của bộ nhớ đệm bao gồm phần chứa dữ liệu, Tags và V là:



Chọn một:

- ☒ A. 92 bit
- ☐ B. 284 bit
- ☐ C. 128 bit
- ☐ D. 256 bit

Thời gian còn lại 0:23:53

Câu hỏi 28

Chưa được trả lời

Chấm điểm của 1,00

Cờ câu hỏi

Chọn phát biểu **ĐÚNG** về bộ nhớ đệm:

Chọn một:

- ☐ A. Hiệu suất luôn tăng khi tăng độ Associative của bộ nhớ đệm
- ☐ B. Hiệu suất luôn tăng khi tăng dung lượng (số line) bộ nhớ đệm
- ☒ C. Chức năng của bộ nhớ đệm là giảm thời gian truy xuất trung bình từ bộ nhớ chính
- ☐ D. Khi Miss bộ nhớ đệm, hệ thống bộ nhớ chuyển 1 word từ bộ nhớ chính lên bộ nhớ đệm

Thời gian còn lại 0:23:48

Câu hỏi **29**

Chưa được trả lời

Chấm điểm của 1,00

🚩 Cờ câu hỏi

Thiết kế bộ nhớ đệm có kích thước phần chứa dữ liệu 16KB. Giả sử bộ nhớ chính có dung lượng 32Mx8, mỗi cache line phần dữ liệu có kích thước 32 byte, CPU định địa chỉ theo 1byte. Sử dụng kỹ thuật Direct Mapped, số bit của các trường offset, set_index, tag lần lượt là:

Chọn một:

- ☐ A. 5; 9; 18
- ☐ B. 4; 7; 14
- ☒ C. 5; 9; 11
- ☐ D. 4; 9; 12

Thời gian còn lại 0:23:43

Câu hỏi **30**

Chưa được trả lời

Chấm điểm của 1,00

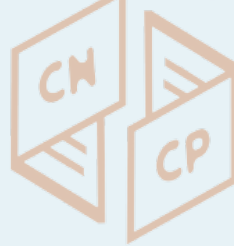
🚩 Cờ câu hỏi

Có bao nhiêu data hazard (sử dụng sớm kết quả thành ghi trước thời điểm write back) ở đoạn chương trình hợp ngữ MIPS pipeline 5 công đoạn như hình bên:

```
addi $t1, $zero, 4
loop: addi $t1, $t1, -4
lw    $t2, 0($t1)
add   $t2, $t2, $t1
sw    $t2, 100($t1)
bne   $t1, $zero, loop
```

Chọn một:

- ☐ A. 7
- ☐ B. 5
- ☒ C. 4
- ☐ D. 6



TÀI LIỆU SƯU TẬP

BỞI HCMUT-CNCP