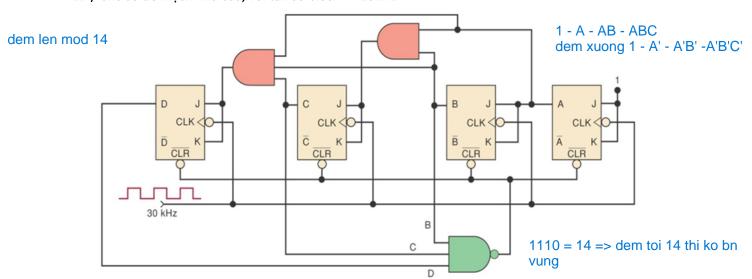
1.A/ Cho sơ đồ mạch như sau, với tần số Clock = 420KHz



- 1) Cho trạng thái ban đầu QdQcQbQa = 1110, vậy sau 6 xung Clock, QdQcQbQa = 0110 1110 lap tục ve 0000
- 2) Cho trạng thái ban đầu QdQcQbQa = 0000, vậy sau 6 xung Clock, QdQcQbQa = 0110 vi CLR ko dong bo
- 3) Cho trạng thái ban đầu QdQcQbQa = 1010, vậy sau 2 xung Clock, QdQcQbQa = 1100 4) Cho trạng thái ban đầu QdQcQbQa = 1100, vậy sau 4 xung Clock, QdQcQbQa = 0010
- 4) Cho trạng thái ban đầu QdQcQbQa = 1100, vậy sau 4 xung Clock, QdQcQbQa = 0010
- 5) Tần số ở chân Qd = 420/14 = 30
- 6) Duty Cycle & Qd là = $000000001111111 \Rightarrow 6/14$
- 7) Tần số ở chân Qc = $\frac{420}{8} = 52.5$
- 8) Duty Cycle ở Qd là D cua Qc = 00001111000011/0000... = 6/14
- 9) Đây là mạch đếm MOD 14
- 10) Vẽ giản đồ trạng thái của mạch trên
- 1.B/ Cho sơ đồ mạch như sau, với tần số Clock = 420KHz

 1010 = 10 => MOD 10 toi 9
- 11) Cho trạng thái ban đầu QdQcQbQa = 1110, vậy sau 6 xung Clock, QdQcQbQa = 0110
- 12) Cho trạng thái ban đầu QdQcQbQa = 0000, vậy sau 6 xung Clock, QdQcQbQa = 0110
- 13) Cho trạng thái ban đầu QdQcQbQa = 1010, vậy sau 2 xung Clock, QdQcQbQa = 0010
- 14) Cho trạng thái ban đầu QdQcQbQa = 1100, vậy sau 4 xung Clock, QdQcQbQa = 1101 1110-0000 1 2 = 0010
- 15) Tần số ở chân Qd = 420/10=42
- 16) Duty Cycle ở Qd là = 0000000011 = 2/10
- 17) Tần số ở chân Qc = 420/8 = 52.5

- 18) Duty Cycle ở Qd là 0000111100 = 4/10
- 19) Đây là mạch đếm MOD 10
- 20) Vẽ giản đồ trạng thái của mạch trên

