

Đề thi CUỐI KỲ lớp CHÍNH QUY Môn thi: ĐIỆN TỬ THÔNG TIN

Ngày thi: 21/12/2018 – Thời gian: 105 phút

(Sinh viên được phép sử dụng tài liệu là 2 trang A4 viết tay)

<u>Câu 1</u> (3đ)

Giả sử một một hệ thống thu RF gồm các khối sau:

- Một bộ khuếch đại nhiễu thấp, có hệ số nhiễu $NF_1 = 2$ dB, độ lợi công suất $G_1 = 30$ dB.
- Một bộ đổi tần có hệ số nhiễu NF₂ = 4 dB, độ lợi công suất G_2 = 0 dB.
- Một bộ khuếch đại trung tần có NF₃ = 5 dB, độ lợi công suất G_3 = 30 dB.

Cho nhiệt độ tại hệ thống thu là $T = 290^{\circ}$ K và băng thông tín hiệu là 200 KHz.

- a) Tính hệ số nhiễu tổng cộng của toàn hệ thống. Giải thích lý do bộ khuếch đại nhiễu thấp cần thiết kế để có hệ số nhiễu thấp hơn so với bộ đổi tần và bộ khuếch đại trung tần.
- b) Xác định độ nhạy tại ngõ vào của hệ thống thu RF (receiver sensitivity) nếu tỉ số tín hiệu trên nhiễu (SNR) yêu cầu tại ngõ ra của hệ thống thu ít nhất là 14 dB (để đảm bảo yêu cầu tỉ số sai bit BER ở ngõ ra bộ giải diều chế nhỏ hơn hoặc bằng 10⁻⁶).
- c) Nếu mức công suất tín hiệu ở ngỗ vào hệ thống thu nhỏ hơn độ nhạy được tính ở câu c), trình bày các giải pháp có thể (tại máy phát, máy thu, kênh truyền) để đảm bảo SNR yêu cầu tại ngỗ ra của hệ thống thu ít nhất là 14 dB.

<u>Câu 2 (2.5đ)</u>: Một bộ khuếch đại nhiễu thấp (LNA) có độ nhạy ngõ vào -80dBm thu tín hiệu tại tần số 2.410 GHz và 2 tín hiệu nhiễu (interferers) đầu vào tại tần số 2.420GHz là -3dBm và tại tần số 2.430 GHz là -35dBm. IIP3 yêu cầu thiết kế là bao nhiêu nếu IM (Inter modulation) của LNA yêu cầu thấp hơn tín hiệu mong muốn 25dB. Giả sử trở kháng vào và ra của LNA là 50 Ohm.

Câu 3: (2.5đ)

Vẽ mạch dao động cao tần Clapp. Giả sử cuộn dây và các tụ điện thuộc bộ lọc cộng hưởng trong mạch dao động được cho bởi $L1 = 10 \mu H$, C1 = C2 = 1000 pF và $C_0 = 100 pF$.

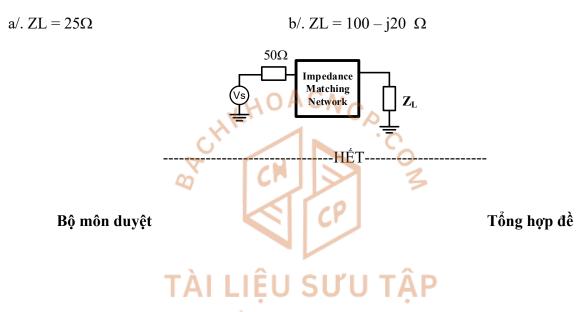
- a) Xác đinh tần số dao động của mạch trên.
- b) Thay thế tụ C₀ bằng varicap. Vẽ lại mạch dao động Clapp ở trên. Giả sử quan hệ giữa điện dung Cv và điện áp V phân cực cho varicap được cho ở Bảng 1. Tìm tần số dao động lớn nhất và nhỏ nhất tương ứng với các điện áp Vmin và Vmax cho ở Bảng 1.

$C_{v}\left(\mathrm{pF}\right)$	V(Volt)
80	$V_{\min} = 2$
40	$V_{\rm max} = 4$

c) Vẽ lại mạch điện ở câu b). để thực hiện điều chế FM, cho biết độ di tần của mạch điều chế FM này. Cho biết phương pháp tăng độ di tần dựa vào bộ điều chế FM ở trên.

<u>Câu 4 (2đ)</u>:

Thiết kế các mạch phối hợp trở kháng LC sao cho công suất trên tải là cực đại. Tần số hoạt động của mạch là 1 GHz. Tính các giá trị công suất cực đại này, biết Vs = 10V (rms).



Họ và tên sinh viên:

BACHKHOACNCPMSSV:

Nhóm: 2/8