



COMPUTER ENGINEERING

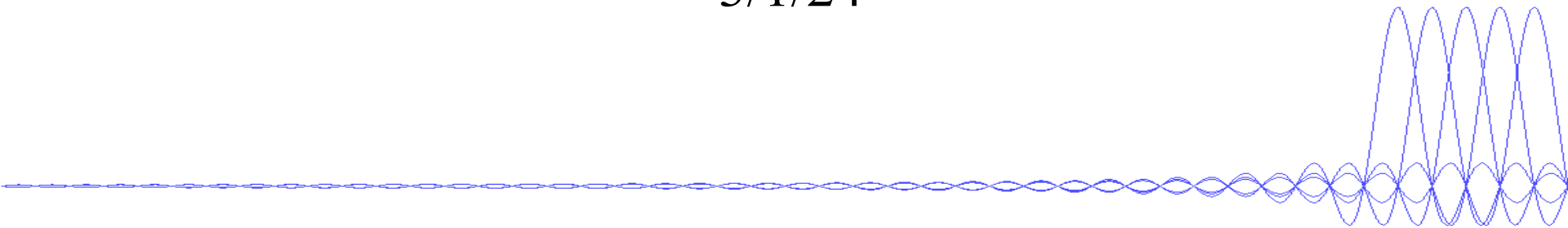


**UIT**  
TRƯỜNG ĐẠI HỌC  
CÔNG NGHỆ THÔNG TIN

# TỔ CHỨC VÀ CẤU TRÚC MÁY TÍNH II

## Chương 5 Ứng dụng Mạch số

3/1/24





■ Hiện thực chức năng máy tính

■ ALU

■ Bộ chọn (Mux)

■ Bộ cộng

■ Bộ so sánh

■ Tập thanh ghi

■ Bộ giải mã

■ Bài tập

Kiến trúc

Vi kiến trúc

**Luận lý**

Mạch số



# Hiện thực chức năng máy tính

## ■ Hiện thực chức năng:

### □ Xử lý dữ liệu

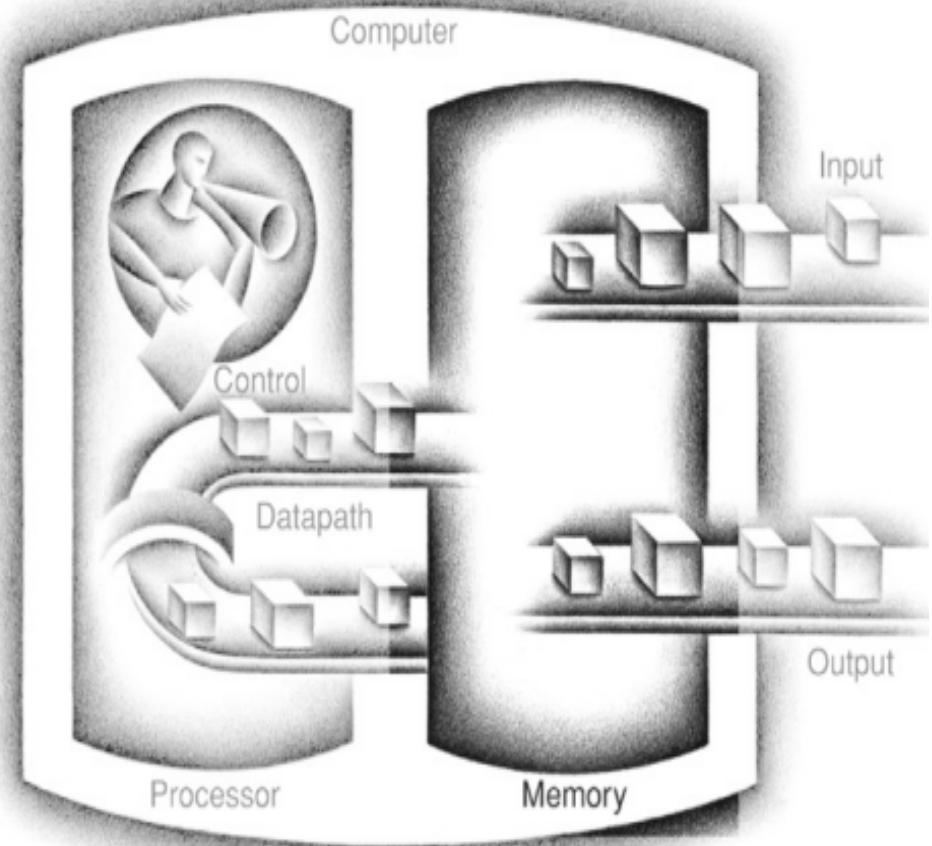
- Số học và luận lý
- So sánh

### □ Lưu trữ dữ liệu

- Bộ nhớ

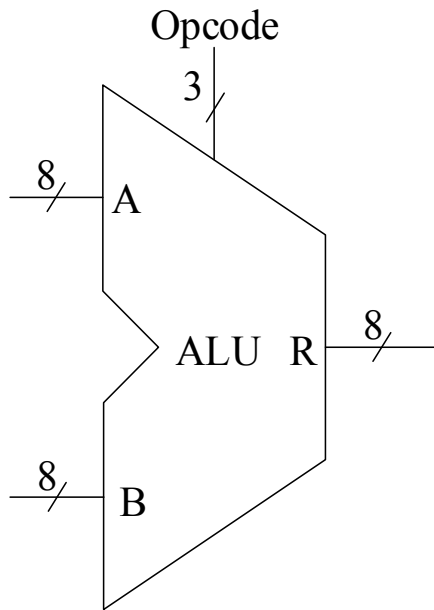
### □ Truyền/Nhận dữ liệu

- Địa chỉ
- Dữ liệu
- Điều khiển

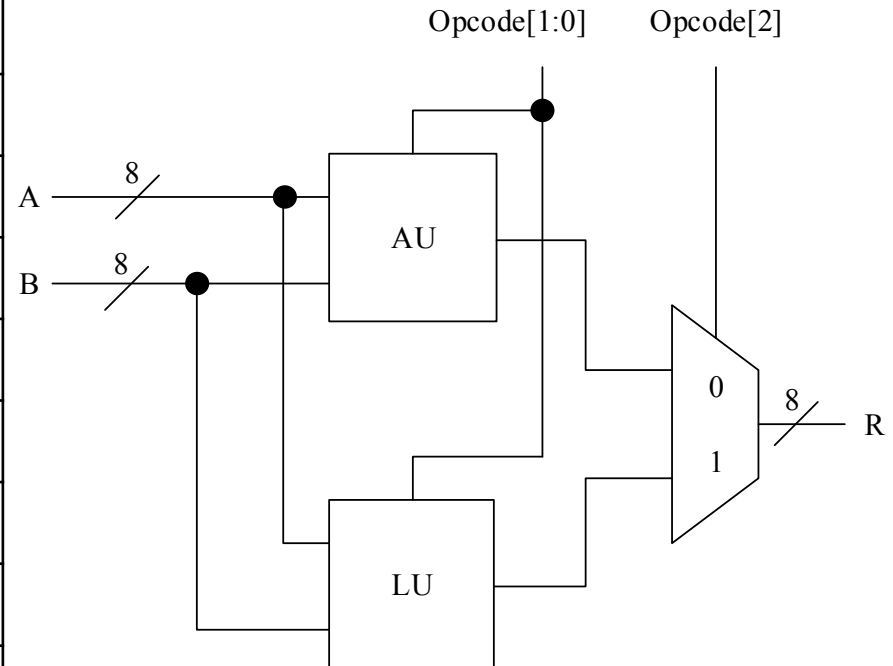




# ALU (Arithmetic & Logic Unit)



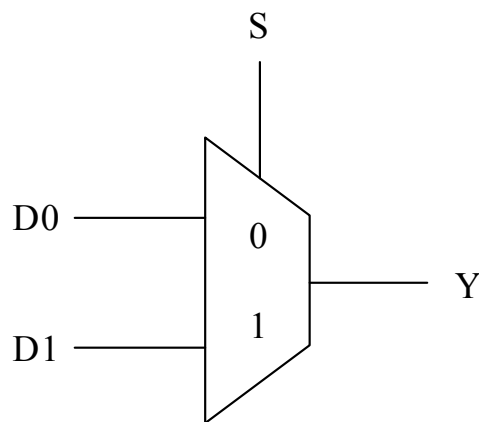
Opcode[2:0]	Phép toán
000	$A + B$
001	$A + 1$
010	$A - B$
011	$A - 1$
100	$A \& B$
101	$A   B$
110	$\bar{A}$
111	$A \oplus B$





# Bộ chọn (1/3)

- Bộ chọn là một mạch tổ hợp có chức năng **lựa chọn** một trong **những ngõ vào dữ liệu** để gửi tới **một ngõ ra duy nhất** dựa trên các ngõ vào điều khiển.



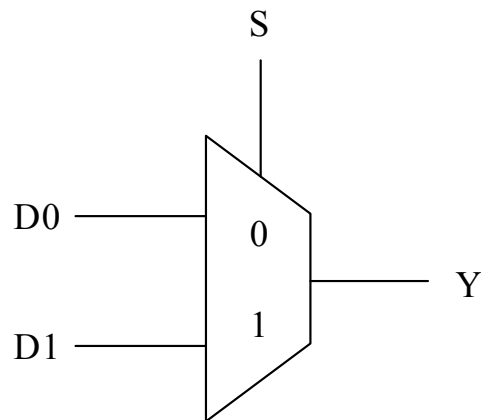
S	D1	D0	Y
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1

S	Y
0	D0
1	D1



# Quiz 1

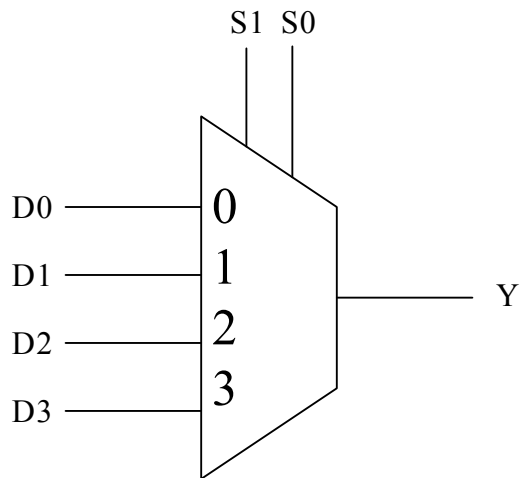
- Thiết kế bộ chọn bên dưới, sau đó điều chỉnh các ngõ vào để hiện thực hàm Boolean  $F = A + B$



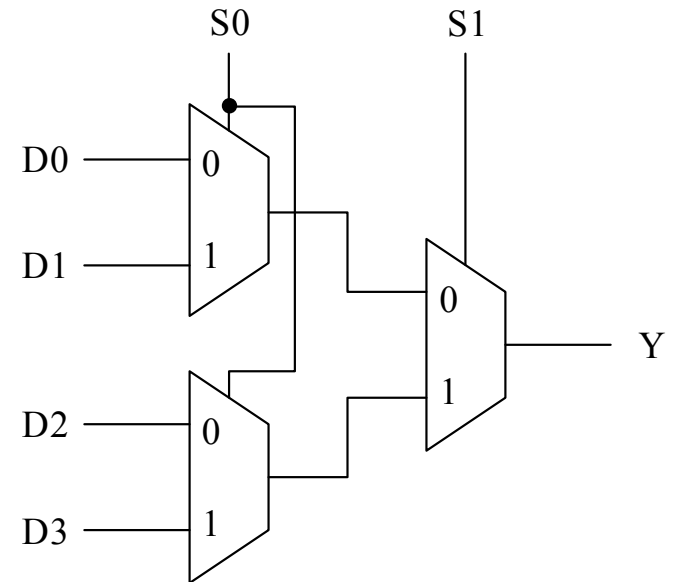
S	D1	D0	Y
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1



# Bộ chọn (2/3) – Mux4



S1	S0	Y
0	0	D0
0	1	D1
1	0	D2
1	1	D3





## Quiz 2

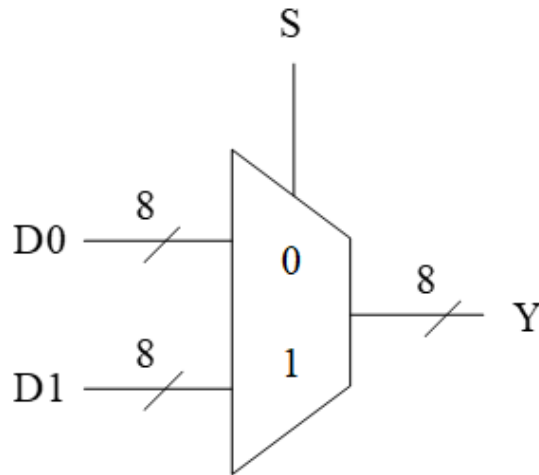


### ■ Thiết kế Mux8 từ Mux4 và Mux2

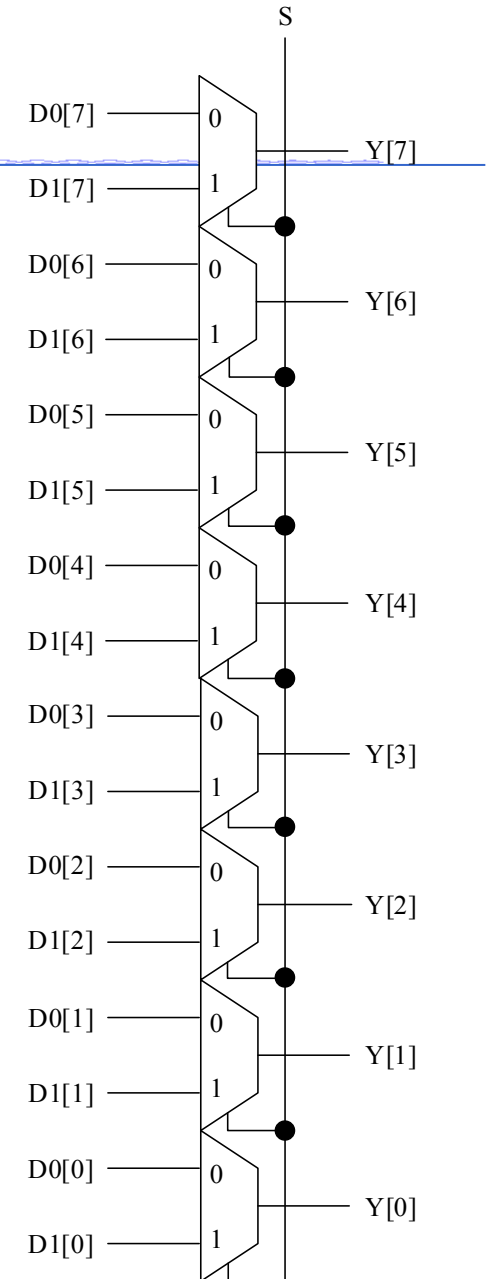




# Bộ chọn (3/3) - Bus



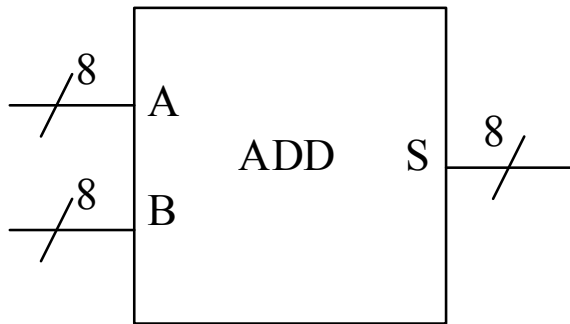
S	Y[7]	Y[6]	Y[5]	Y[4]	Y[3]	Y[2]	Y[1]	Y[0]
0	D0[7]	D0[6]	D0[5]	D0[4]	D0[3]	D0[2]	D0[1]	D0[0]
1	D1[7]	D1[6]	D1[5]	D1[4]	D1[3]	D1[2]	D1[1]	D1[0]





# Bộ cộng (1/3)

- Bộ cộng là một mạch tổ hợp có chức năng thực hiện phép toán cộng số học.



$$S = A + B$$

- Ví dụ:

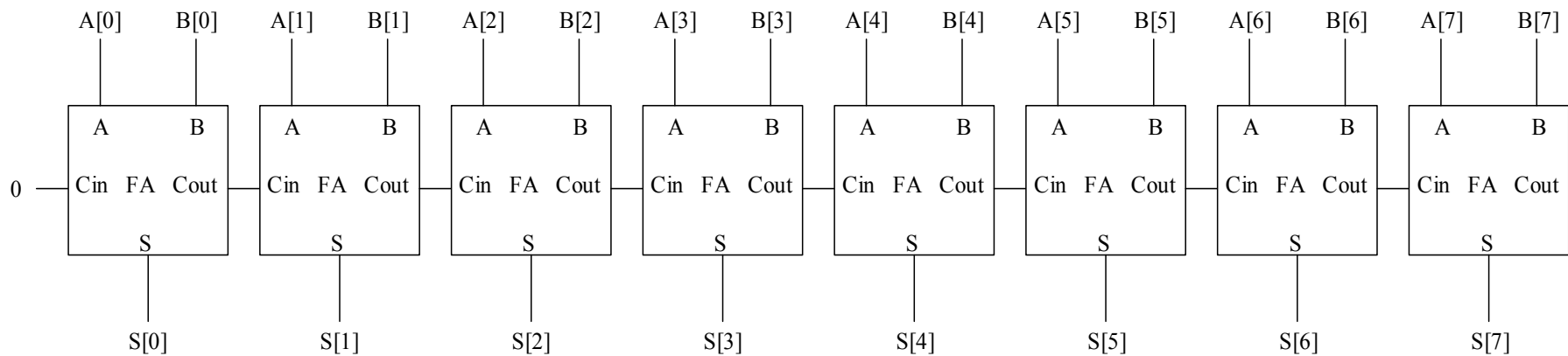
- $A = 5, B = 7 \rightarrow S = 5 + 7 = 12$

- $A = -5, B = -9 \rightarrow S = -5 + -9 = -14$

- $A = -100, B = 79 \rightarrow S = -100 + 79 = -21$

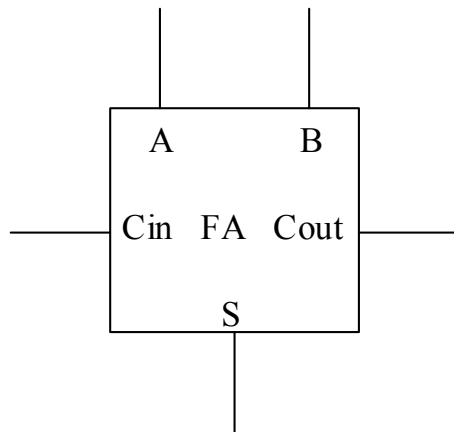


# Bộ cộng (2/3) – Cấu tạo





# Bộ cộng (3/3) – Full Adder



Cin	A	B	Cout	S
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0



# Quiz 3

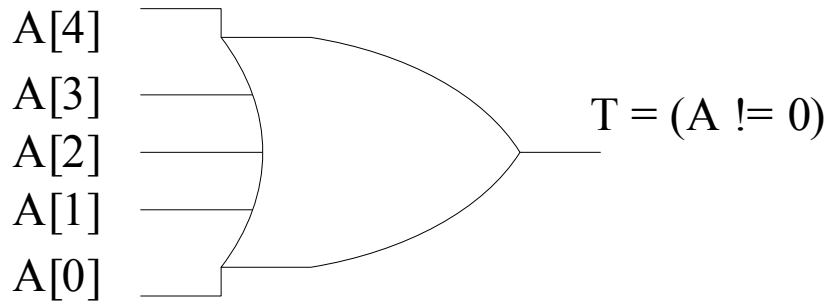
- Thiết kế bộ cộng toàn phần theo bảng chân trị bên dưới

Cin	A	B	Cout	S
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0

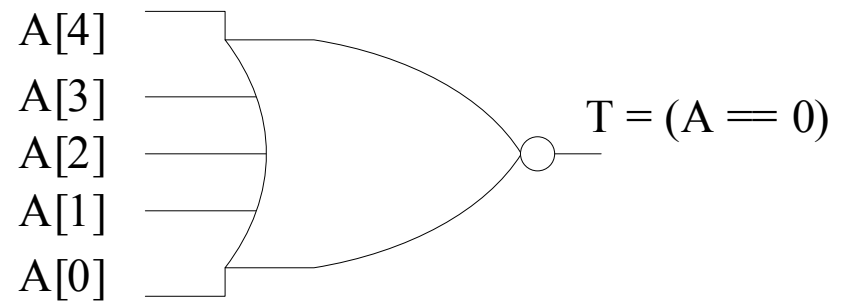


# Bộ so sánh (1/2)

■  $A \neq 0$



•  $A == 0$





## Bộ so sánh (2/2)

■  $A ? B$

□  $Y = A - B$

■  $Y = 0 \rightarrow A = B$

■  $Y \neq 0$

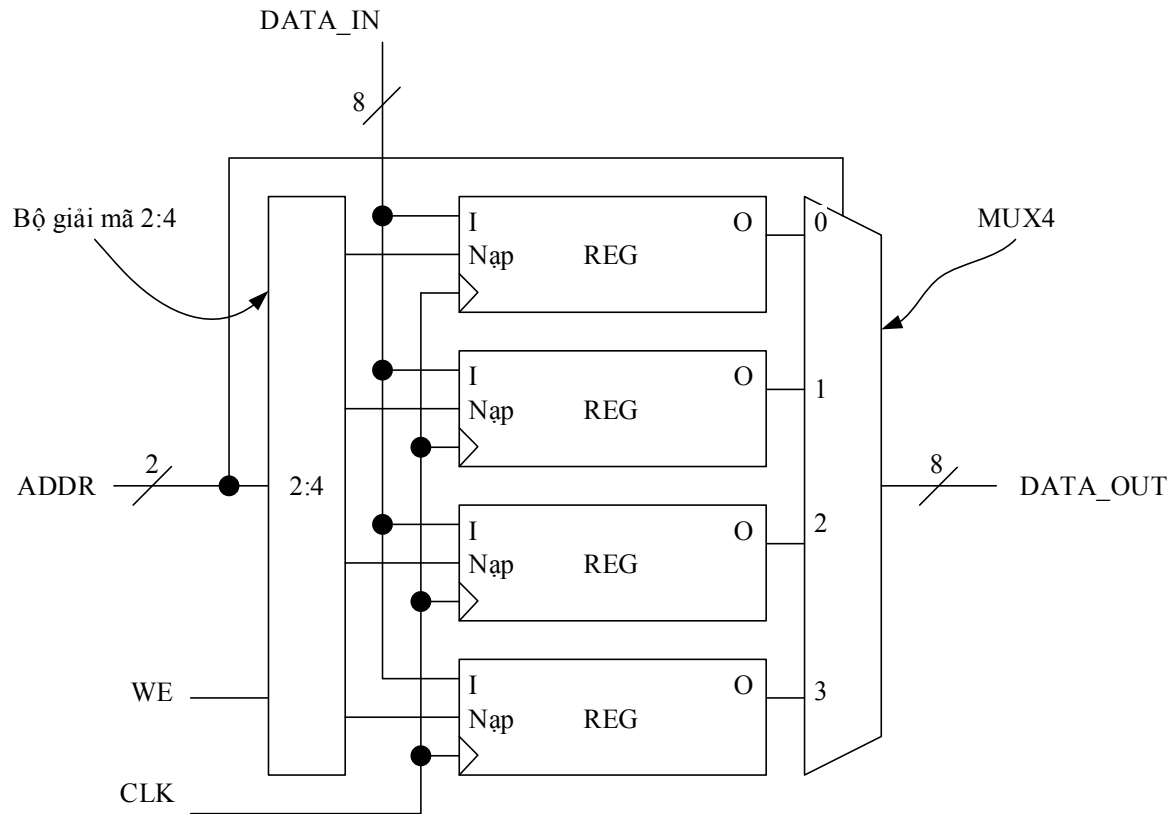
□  $Y[\text{MSB}] = 1 \rightarrow A < B$

□  $Y[\text{MSB}] = 0 \rightarrow A > B$

- Việc thiết kế bộ so sánh 2 số bất kỳ tốn rất nhiều tài nguyên
  - Bảng chân trị có  $2^{2n}$  hàng!!!
- Giải pháp: Kết hợp bộ so sánh và ALU có sẵn



# Tập thanh ghi (1/2)



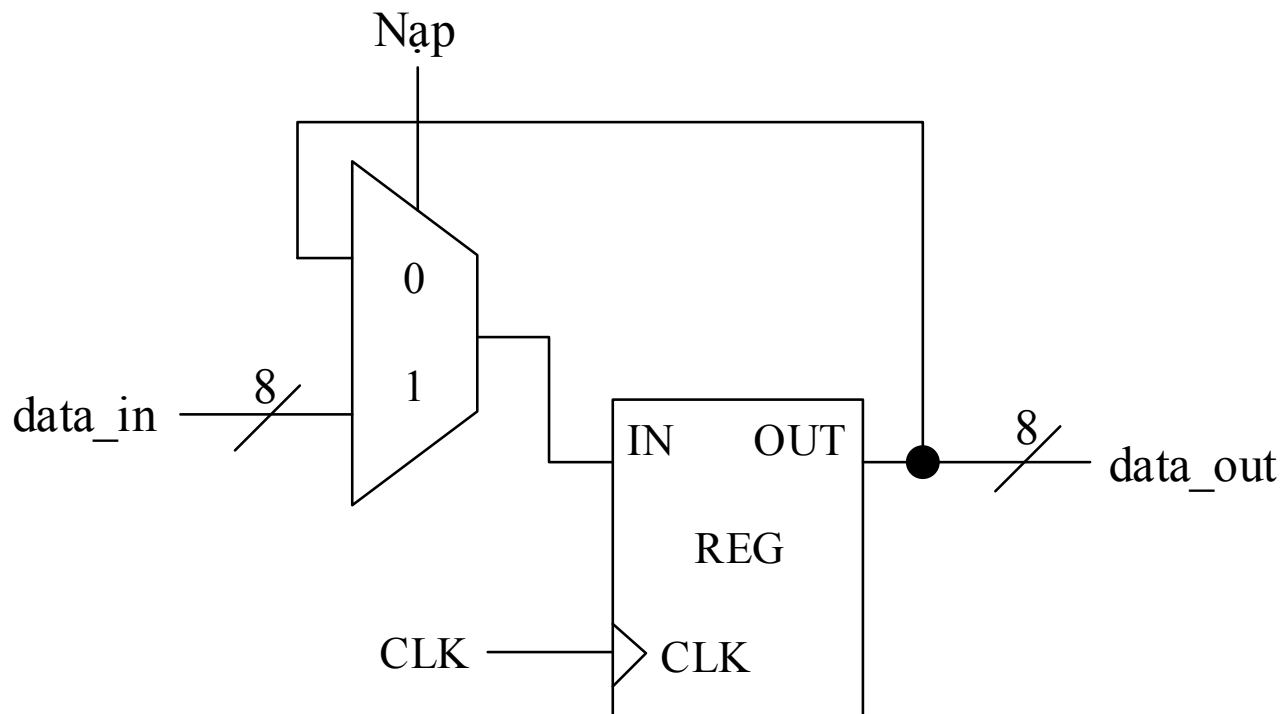
■ Tập thanh ghi là một bộ nhớ dùng để lưu trữ dữ liệu tạm để được xử lý bởi các đơn vị xử lý (chẳng hạn như ALU)

■ Cấu tạo: Mạng 1 chiều của các thanh ghi





# Tập thanh ghi (2/2) – Thanh ghi cải tiến





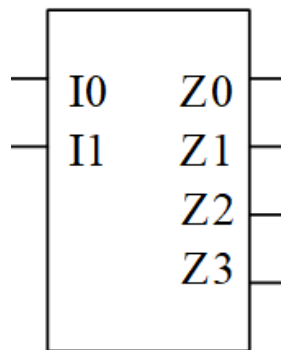
## Quiz 4

- Tách riêng địa chỉ ghi dữ liệu và địa chỉ đọc dữ liệu cho tập thanh ghi
- Đề xuất cách đọc dữ liệu cùng lúc 2 thanh ghi trong tập thanh ghi

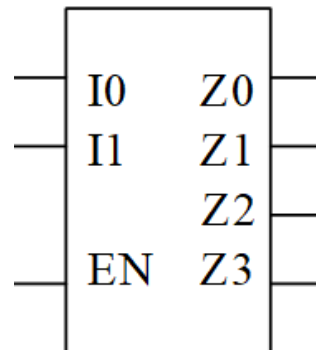


# Bộ giải mã

- Bộ giải mã là một mạch tổ hợp có chức năng chuyển thông tin nhị phân từ các ngõ vào tới từng ngõ ra



I1	I0	Z3	Z2	Z1	Z0
0	0				1
0	1			1	
1	0		1		
1	1	1			



EN	I1	I0	Z3	Z2	Z1	Z0
0	X	X	0	0	0	0
1	0	0				1
1	0	1			1	
1	1	0		1		
1	1	1	1			



## Quiz 5

- Thiết kế bộ giải mã bên dưới, sau đó điều chỉnh các ngõ vào và bổ sung cổng luận lý OR để hiện thực hàm Boolean:

$$F = A(B + C)$$

			EN	I1	I0	Z3	Z2	Z1	Z0
—	I0	Z0	—	—	—	0	0	0	0
—	I1	Z1	—	—	—	1	0	0	1
		Z2	—	—	—	1	0	1	
—	EN	Z3	—	—	—	1	1	0	
			—	—	—	1	1	1	1



## Bài tập (1/2)

- Thiết kế bộ chọn (Mux2)
- Thiết kế bộ trừ 2 số 8 bit
- Thiết kế bộ giải mã 2:4
- Thiết kế bộ giải mã 2:4 với ngõ vào EN
- Bộ giải mã địa chỉ có 4 ngõ vào thì có tối đa bao nhiêu ngõ ra?
- Tập thanh ghi có 32 thanh ghi, mỗi thanh ghi 32 bit thì độ rộng bit của các trường ADDR, DATA\_IN, DATA\_OUT, WE là bao nhiêu?



# Bài tập (1/2)

- Sử dụng Mux để hiện thực các hàm Boolean sau:
  - $F = AB$
  - $F = \sim A$
- Thiết kế bộ giải mã 3:8 từ các bộ giải mã 2:4 và cổng NOT



COMPUTER ENGINEERING



**UIT**  
TRƯỜNG ĐẠI HỌC  
CÔNG NGHỆ THÔNG TIN

# THẢO LUẬN

