B21 ПОСЛЕДОВАТЕЛЬНЫЕ ЦИФРОВЫЕ УСТРОЙСТВА (FF, LATCH, RG, CNT)

Исполнители: Балан К. А., Орехва В. Э.

Группа РЦТ-22

### Модуль rs\_ff — асинхронный RS-триггер

|  |  |
| --- | --- |
| асинхронный RS-триггер | |
| Описание на Verilog | RTL-схема |
| Временная диаграмма | |

### Модуль d\_latch — D-защелка

|  |  |
| --- | --- |
| D-защелка | |
| Описание на Verilog | RTL-схема |
| Временная диаграмма | |

### Модуль d\_ff — D-триггер

|  |  |
| --- | --- |
| D-триггер | |
| Описание на Verilog | RTL-схема |
| Временная диаграмма | |

### Модуль jk\_ff — JK-триггер

|  |  |
| --- | --- |
| JK-триггер | |
| Описание на Verilog | RTL-схема |
| Временная диаграмма | |

### Модуль t\_ff — T-триггер

|  |  |
| --- | --- |
| T-триггер | |
| Описание на Verilog | RTL-схема |
| Временная диаграмма | |

### \* Модуль wrapper\_ff — обертка для триггеров

|  |  |
| --- | --- |
| обертка для триггеров | |
| Описание на Verilog | RTL-схема |
|  | |

### 

|  |  |  |  |
| --- | --- | --- | --- |
| <1> | <2> | <3> | <4> |

### ИСПОЛНИТЕЛИ

### 

### Модуль par\_rg — параллельный регистр

|  |  |
| --- | --- |
| параллельный регистр | |
| Описание на Verilog | RTL-схема |
| Временная диаграмма | |

### Модуль shift\_rg — последовательный регистр

|  |  |
| --- | --- |
| последовательный регистр | |
| Описание на Verilog | RTL-схема |
| Временная диаграмма | |

### Модуль buf\_rg — буферный регистр

|  |  |
| --- | --- |
| буферный регистр | |
| Описание на Verilog | RTL-схема |
| Временная диаграмма | |

### Модуль shiftpar\_rg — последовательно-параллельный регистр

|  |  |
| --- | --- |
| последовательно-параллельный регистр | |
| Описание на Verilog | RTL-схема |
| Временная диаграмма | |

### 

### Модуль parshift\_rg — параллельно-последовательный регистр

|  |  |
| --- | --- |
| параллельно-последовательный регистр | |
| Описание на Verilog | RTL-схема |
| Временная диаграмма | |

### 

### Модуль ring\_rg — кольцевой регистр

|  |  |
| --- | --- |
| кольцевой регистр | |
| Описание на Verilog | RTL-схема |
| Временная диаграмма | |

### 

### \* Модуль wrapper\_rg — обертка для регистров

|  |  |
| --- | --- |
| обертка для регистров | |
| Описание на Verilog | RTL-схема |
|  | |

### 

|  |  |  |  |
| --- | --- | --- | --- |
| <1> | <2> | <3> | <4> |

### ИСПОЛНИТЕЛИ



### Модуль inc\_cnt — суммирующий счетчик

|  |  |
| --- | --- |
| суммирующий счетчик | |
| Описание на Verilog | RTL-схема |
| Временная диаграмма | |

### 

### Модуль dec\_cnt — вычитающий счетчик

|  |  |
| --- | --- |
| вычитающий счетчик | |
| Описание на Verilog | RTL-схема |
| Временная диаграмма | |

### 

### Модуль rev\_cnt — реверсивный счетчик

|  |  |
| --- | --- |
| реверсивный счетчик | |
| Описание на Verilog | RTL-схема |
| Временная диаграмма | |

### 

### Модуль load\_rev\_cnt — реверсивный счетчик с загрузкой значений

|  |  |
| --- | --- |
| реверсивный счетчик с загрузкой значений | |
| Описание на Verilog | RTL-схема |
| Временная диаграмма | |

### 

### Модуль div\_cnt — делитель частоты

|  |  |
| --- | --- |
| делитель частоты | |
| Описание на Verilog | RTL-схема |
| Временная диаграмма | |

### 

### Модуль debounce\_cnt — антидребезговый счетчик

|  |  |
| --- | --- |
| антидребезговый счетчик | |
| Описание на Verilog | RTL-схема |
| Временная диаграмма | |

### 

### Модуль pll\_cnt — модуль ФАПЧ

|  |  |
| --- | --- |
| модуль ФАПЧ | |
| Описание на Verilog | RTL-схема |
| Временная диаграмма | |

### 

### \* Модуль wrapper\_cnt — обертка для счетчиков

|  |  |
| --- | --- |
| обертка для счетчиков | |
| Описание на Verilog | RTL-схема |
|  | |

### 

|  |  |  |  |
| --- | --- | --- | --- |
| <1> | <2> | <3> | <4> |

### ИСПОЛНИТЕЛИ



### ЗАКЛЮЧЕНИЕ

Мы рассмотрели работу последовательных цифровых устройств