

LỜI GIỚI THIỆU

Trong cuộc sống hàng ngày nhu cầu được kiểm tra sức khỏe định kỳ là rất cần thiết. Trái tim là một bộ phận rất quan trọng đối với sức khỏe của mỗi người. Do đó việc kiểm tra hoạt động của tim thường xuyên là yếu tố hàng đầu giúp đánh giá tình trạng sức khỏe của mỗi người.

Hoạt động của tim được thể hiện qua nhiều yếu tố khác nhau, trong đó những tín hiệu điện sinh học do tim phát ra là một trong những yếu tố quan trọng nhất để đánh giá hoạt động của tim. Hiện tại để có thể kiểm tra được tín hiệu điện tim này cần phải tới các cơ sở y tế lớn hoặc các phòng khám đắt tiền.

Trong quá trình học tại chuyên ngành Kỹ thuật đo và Tin học công nghiệp thuộc khoa Điện trường Đại học Bách Khoa Hà Nội, được tiếp cận với những kiến thức của hai lĩnh vực đo lường và điện tử. Từ những kiến thức đã học và những nhận định ở trên, đề tài nghiên cứu thiết kế một thiết bị đo điện tim đã được hình thành.

Mục tiêu của đề tài này là có thể chế tạo được một thiết bị đo điện tim nhỏ gọn, hoạt động chính xác với các chức năng thông minh. Và một yếu tố quan trọng nữa là giá thành rẻ để có thể được chấp nhận sử dụng với phần lớn số người có nhu cầu.

Đề tài này đã nhận được sự ủng hộ và giúp đỡ rất nhiều từ các thầy cô trong bộ môn Kỹ thuật đo và Tin học công nghiệp và nhất là từ thầy giáo hướng dẫn PGS. TSKH. Trần Hoài Linh. Bên cạnh đó là sự giúp đỡ của Giám đốc và cá thành viên trong công ty TNHH Tin học và Điện tử Thăng Long trong suốt quá trình thực tập thực hiện nghiên cứu đề tài này.

Thiết bị được chế tạo ra còn đang ở giai đoạn nghiên cứu cho nên còn nhiều vấn đề cần được hoàn thiện, rất mong nhận được sự góp ý, giúp đỡ từ các cá nhân, tổ chức quan tâm tới nghiên cứu này.

Bách Khoa, tháng 6 năm 2010
Sinh viên thực hiện

Nguyễn Bá Biền

MỤC LỤC

LỜI GIỚI THIỆU	1
MỤC LỤC	2
DANH MỤC HÌNH VẼ	4
DANH SÁCH THUẬT NGỮ	5
PHẦN I: ĐẶT VẤN ĐỀ THIẾT KẾ	6
1.1. Một số máy đo điện tim trên thị trường	6
1.2. Sự phát triển của công nghệ điện tử và kỹ thuật đo lường	8
1.3. Ý tưởng thiết kế	9
PHẦN II: NHIỆM VỤ THIẾT KẾ VÀ CÁC IC CƠ BẢN	10
2.1. Tổng quan về tín hiệu điện tim và các nguồn gây nhiễu	10
2.1.1. Tín hiệu điện tim	10
2.1.2. Các nguồn gây nhiễu tới tín hiệu điện tim	11
2.2. Các khối chức năng cần thiết và sơ đồ khái niệm của thiết bị	12
2.2.1. Khối thu thập tín hiệu điện tim	12
2.2.2. Khối lưu trữ	12
2.2.3. Khối giao diện hiển thị và điều khiển	13
2.2.4. Khối kết nối máy tính	13
2.2.5. Khối vi xử lý trung tâm	13
2.2.6. Khối nguồn	14
2.2.7. Sơ đồ khái niệm của thiết bị	14
2.3. Một số IC và mạch lọc sử dụng trong thiết kế	15
2.3.1. Công nghệ chuyển mạch tụ điện (Switched Capacitor)	15
2.3.2. IC tương tự khả trình FPAA AN221E04	16
2.3.3. PSoC và phần mềm PSoC Designer 5	19
2.3.4. Một số mạch lọc cỗ điển và mạch lọc chuyển mạch tụ điện	21
a) Mạch lọc RC cơ bản	21
b) Mạch lọc thông thấp sử dụng công nghệ chuyển mạch tụ điện	22
PHẦN III: PHÂN TÍCH VÀ THIẾT KẾ THIẾT BỊ	23
3.1. Tính toán các thông số của tín hiệu và cấu hình FPAA	23
3.1.1. So sánh lựa chọn bộ thu thập tín hiệu điện tim	23
3.1.2. Đặc tính các bộ lọc và khuếch đại của FPAA	24
3.1.3. Lập trình FPAA	24
3.2. Lập trình phần cứng	28
3.2.1. Sơ đồ kết nối MMC – FPAA theo chuẩn SPI	28
3.2.2. Thiết kế module SPI với PSoC	28
3.2.3. Nạp cấu hình cho FPAA	29
3.2.4. Giao tiếp với thẻ nhớ MMC	29
3.2.5. Lập trình đọc dữ liệu điện tim sử dụng ADC của PSoC	31
3.2.6. Lập trình giao diện GLCD và màn hình cảm ứng	33

3.2.7. Kết nối với máy tính và giao diện trên máy tính	34
3.3. Phân tích tổng hợp tài nguyên, tóm tắt lại thiết kế phần cứng.....	35
3.4. Thiết kế phần mềm	38
3.4.1. Lưu đồ tổng quát hoạt động của thiết bị	38
3.4.2. Thiết bị đo chạy độc lập không có kết nối với máy tính.....	39
3.4.3. Thiết bị đo lấy mẫu và truyền lên máy tính hiển thị.....	39
3.4.4. Thiết bị không đo, nhập file cấu hình từ máy tính xuống.....	40
3.4.5. Thiết bị không đo, chỉ trao đổi cơ sở dữ liệu với máy tính.....	40
3.4.6. Máy tính không kết nối với thiết bị, chỉ truy nhập cơ sở dữ liệu đã lưu ..	41
PHẦN IV: KẾT QUẢ THỰC HIỆN	42
4.1. Kết quả thi công phần cứng	42
4.2. Tóm tắt về các kết quả lập trình	46
4.2.1. Phần mềm trên PC	46
4.2.2. Phần mềm nạp trên vi xử lý trung tâm PSoC	48
4.2.3. Các file cấu hình cho FPAA	49
4.3. Đánh giá chất lượng của thiết bị	50
PHẦN V: KẾT LUẬN VÀ HƯỚNG PHÁT TRIỂN.....	51
TÀI LIỆU THAM KHẢO.....	52
PHỤ LỤC	53
Phụ lục 1: Sơ đồ mạch nạp FPAA từ một vi xử lý hỗ trợ SPI.....	53
Phụ lục 2: Sơ đồ nguyên lý của thiết bị.....	54

DANH MỤC HÌNH VẼ

Hình 1-1: Máy điện tim HCG-801 của hãng Omron.....	6
Hình 1-2: Máy điện tim Read My Heart.....	7
Hình 1-3: Máy điện tim Real Time ECG Monitor InstantCheck.....	7
Hình 1-4: Máy điện tim PC-80A portable	8
Hình 2-1: Phức hợp QRS của chuyển đạo tay trái - tay phải.....	10
Hình 2-2: Sơ đồ tương đương của tín hiệu điện tim.....	11
Hình 2-3: Chu trình thực hiện lấy mẫu hiển thị liên tục trên máy tính	13
Hình 2-4: Sơ đồ khối của thiết bị	14
Hình 2-5: Điện trở tạo ra bởi công nghệ chuyển mạch tụ điện.....	15
Hình 2-6: Một số thông số của khối IO khi sử dụng như một bộ khuếch đại vi sai	17
Hình 2-7: Sơ đồ của một khối CAB bên trong chip AN221E04	18
Hình 2-8: Một số thông số của khối CAB bên trong AN221E04	18
Hình 2-9: Cấu trúc file cấu hình của FPAA.....	19
Hình 2-10: Giao diện phần mềm PSoC Designer 5	20
Hình 2-11: Mạch lọc thông thấp RC	21
Hình 2-12: Mạch lọc thông thấp RC	21
Hình 2-13: Mạch lọc thông thấp ứng dụng công nghệ chuyển mạch tụ điện	22
Hình 3-1: Sơ đồ khối thu thập dùng OPAMP và các bộ lọc RC.....	23
Hình 3-2: Sơ đồ khối thu thập dùng FPAA	23
Hình 3-3: Sơ đồ sử dụng khối cam DC Blocking HPF with optional LPF	24
Hình 3-4: Các thông số cấu hình của bộ lọc thông cao	25
Hình 3-5: Thiết lập thông số cho khâu lọc thông thấp	25
Hình 3-6: Giao diện của công cụ AnadigmFilter	26
Hình 3-7: Thiết lập hệ số khuếch đại ở từng khâu	27
Hình 3-8: Sơ đồ kết nối bus SPI	28
Hình 3-9: Thiết lập thông số cho khối SPI	29
Hình 3-10: Sơ đồ khối của card MMC	30
Hình 3-11: Sơ đồ khối của card MMC	30
Hình 3-12: Sơ đồ cấu trúc vùng dữ liệu trên thẻ nhớ MMC.....	31
Hình 3-13: Thiết lập thông số cho khối INSAMP	32
Hình 3-14: Thiết lập thông số cho khối ADCINC	32
Hình 3-15: Tô chức bộ nhớ của GLCD 128x64 sử dụng CHIP KS0108	33
Hình 3-16: Cách thức xác định tọa độ X và tọa độ Y	34
Hình 3-17: Lưu đồ hoạt động tổng quát	38
Hình 3-18: Lưu đồ hoạt động của thiết bị chạy độc lập	39
Hình 3-19: Lưu đồ hoạt động của thiết bị hiển thị lên màn hình máy tính	39
Hình 3-20: Lưu đồ hoạt động thiết bị nhập file cấu hình từ máy tính.....	40
Hình 3-21: Lưu đồ hoạt động khi thiết bị trao đổi cơ sở dữ liệu với máy tính.....	41
Hình 4-1: Mặt trên của mạch in được thiết kế cho thiết bị sau khi đi đủ dây.....	42
Hình 4-2: Mặt dưới của mạch in được thiết kế cho thiết bị sau khi đi đủ dây	42
Hình 4-3: Mạch in sau khi thi công	43
Hình 4-4: Mạch in sau khi hàn các linh kiện	44
Hình 4-5: Thiết bị sau khi đóng vỏ	45
Hình 4-6: Hình ảnh giao diện phần mềm ECG Monitor	46
Hình 4-7: Giao diện quản lý trang in của phần mềm ECG Monitor	47
Hình 4-8: Giao diện cài đặt thông số kết nối và quản lý cơ sở dữ liệu	47
Hình 4-9: Cơ sở dữ liệu truy xuất bằng phần mềm Microsoft Access	48

DANH SÁCH THUẬT NGỮ

Thuật ngữ	Mô tả (Tiếng Anh – Tiếng Việt)
ADC	Analog/Digital Converter – Chuyển đổi tương tự /số
CAB	Configurable Analog Blocks
CAM	Configurable Analog Module
DAC	Digital/Analog Converter – Chuyển đổi số/ tương tự
ECG	Electrocardiogram – Điện tim đồ
FPAA	Field Programable Analog Arrays – Mạng lưới các khối tương tự có thể lập trình được.
IC	Intergrated Circuit – Vi mạch tích hợp
KSPS	Kilo Sample per second – Nghìn mẫu trên một giây
LA	Left Arm – Tay trái
LCD	Liquid Crystal Display – Màn hình tinh thể lỏng
LUT	Look Up Table – Bảng tra
MMC	Multi Media Card – Thẻ nhớ MMC
PC	Personal Computer – Máy tính cá nhân
PSoC	Programable System on Chip – Hệ thống khả trình trên chip
PWM	Pulse Width Modulation – Điều chế độ rộng xung
RA	Right Arm – Tay phải
RL	Right Leg – Chân phải
SAR	Successive Approximation Register
SD	Secure Digital – Thẻ nhớ SD
UART	Universal Asynchronous Receiver/Transmitter - Bộ thu phát không đồng bộ

PHẦN I: ĐẶT VẤN ĐỀ THIẾT KẾ

Trong cuộc sống hiện tại, nhu cầu kiểm tra sức khỏe định kỳ của mỗi người ngày càng được nâng cao. Với sự phát triển của khoa học công nghệ cùng với những phát minh mới trong lĩnh vực điện tử đã tạo động lực giúp con người sáng tạo ra được những sản phẩm thông minh phục vụ cho lợi ích của con người một cách thuận tiện hơn. Trên thế giới, các sản phẩm kiểm tra sức khỏe được phân phối khá rộng rãi. Ở các nước phát triển, mọi người đều nhận thức được tầm quan trọng của việc kiểm tra sức khỏe định kỳ đối với cuộc sống của mỗi người. Ở nước ta hiện nay mọi người cũng dần hiểu được sự quan trọng của việc kiểm tra sức khỏe thường xuyên. Tuy nhiên, các sản phẩm về kiểm tra sức khỏe trong nước còn chưa nhiều, các sản phẩm của nước ngoài cũng đã có một số được đưa vào thị trường nước ta nhưng giá thành vẫn còn ở mức cao. Để phục vụ mục tiêu thiết kế đồ án tốt nghiệp về thiết kế thiết bị đo điện tim, một số các sản phẩm hiện đang bán tại thị trường Việt Nam đã được khảo sát về tính năng cũng như giá cả.

1.1. Một số máy đo điện tim trên thị trường

Trên thị trường ngoài các loại máy điện tim chuyên dùng sử dụng cho các cơ sở y tế, các phòng khám chữa bệnh, còn có một số loại máy đo điện tim kích cỡ nhỏ. Những thiết bị này có thể dễ dàng mang theo người để theo dõi tín hiệu điện tim trong một khoảng thời gian nhất định.

Sau đây là một số loại máy điện tim có bán tại thị trường Việt Nam:

- **Omron Portable ECG EKG Handheld HCG-801 Monitor**



Hình 1-1: Máy điện tim HCG-801 của hãng Omron

- **Khả năng:** Đo nhịp đập và hiển thị hình dạng tín hiệu điện tim trên LCD
- **Có kết nối máy tính,** có thẻ nhớ SD với khả năng lưu trữ 300 lần đo (thời gian mỗi lần đo là 30s)
- **Giá thành: 395USD**

- ECG Monitor Handheld ReadMyHeart



Hình 1-2: Máy điện tim Read My Heart

- Đo điện tim bằng cách đặt 2 ngón tay cái (khô) lên 2 điện cực
- Khả năng: Xác định nhịp đập, phát hiện được khoảng ST và QRS
- Có khả năng kết nối máy tính để lưu trữ và phân tích dữ liệu trên máy tính
- Giá thành: **299USD**

- Portable Handheld Real Time ECG Monitor InstantCheck



Hình 1-3: Máy điện tim Real Time ECG Monitor InstantCheck

- Đo một đường chuyển đạo chính LA - RA
- Khả năng: Xác định nhịp đập, phát hiện được khoảng ST và QRS
- Có màn hình LCD hiển thị hình dạng điện tim, có thẻ nhớ lưu lại 100 lần đo (30s/1 lần). Có kết nối máy tính để truyền dữ liệu lên máy tính. Có phần mềm phân tích và lưu trữ dữ liệu đo trên máy tính.
- Giá thành: **549USD**

- **PC-80A portable ECG Monitor**



Hình 1-4: Máy điện tim PC-80A portable

- Lưu trữ 30 lần đo (mỗi lần 30s) trên bộ nhớ trong.
- Khả năng: Phát hiện nhịp đập, hiển thị dạng sóng điện tim lên LCD
- Giá thành: **249USD**

1.2. Sự phát triển của công nghệ điện tử và kỹ thuật đo lường

Hiện nay công nghệ điện tử và kỹ thuật đo lường phát triển rất nhanh. Các vi xử lý ngày càng mạnh và tích hợp nhiều tính năng cần thiết. Kỹ thuật đo lường nhờ vậy cũng đã phát triển theo một cách mạnh mẽ.

Các dòng vi điều khiển mới ra đời có tốc độ hoạt động, hiệu năng xử lý và tiết kiệm năng lượng tốt hơn nhiều so với các dòng vi điều khiển cũ. Khả năng tích hợp nhiều khối chức năng trên cùng một con chip cũng là một đặc điểm của các dòng vi điều khiển mới. Ví dụ như dòng PSoC (*Programmable System on Chip*) có khả năng chứa trong nó nhiều khối chức năng tiện dụng như: I²C, SPI, Timer, Counter, PWM, UART, ADC, DAC, RF... Khả năng hoạt động ở dải điện áp thấp cho phép tiết kiệm được năng lượng cho thiết bị sử dụng vi điều khiển mới. Chức năng SMP (*Switched Mode Pump*) cho phép PSoC hoạt động ở điện áp 1.1V.

Công nghệ mạch tương tự khả trình (FPAA – *Field Programmable Analog Arrays*) đã giúp giải quyết được nhiều vấn đề của các thiết kế cứng theo phương pháp cổ điển. Những mạch điện tử tương tự khả trình có khả năng thay đổi các đặc tính của nó liên tục trong quá trình làm việc theo yêu cầu của nhà thiết kế. Tuy công nghệ mạch tương tự khả trình còn một số nhược điểm mà hy vọng sẽ sớm được khắc phục trong thời gian sắp tới, nó đã mở ra một hướng đi mới đầy hứa hẹn cho các thiết bị đo thông minh.

1.3. Ý tưởng thiết kế

Từ những thông tin ở trên và với những kiến thức học được tại ngành Kỹ thuật đo và Tin học công nghiệp trường Đại học Bách khoa Hà Nội, ý tưởng về thiết kế một thiết bị điện tim nhỏ gọn đã được hình thành. Với yêu cầu cho thiết kế là: thiết bị cầm tay, tính năng hiện đại, độ chính xác và tin cậy cao.

Thiết bị đo điện tim sẽ ứng dụng công nghệ mạch tương tự khả trình, công nghệ này sẽ giúp thiết bị trở nên thông minh nhờ việc nạp lại cấu hình trong quá trình sử dụng để phù hợp với từng môi trường khác nhau. Các tính năng khác như hiển thị dữ liệu đo dưới dạng đồ thị, trực tiếp trên màn hình LCD của thiết bị hoặc trên màn hình máy tính khi kết nối thiết bị với máy tính. Thiết bị cũng có khả năng lưu trữ thông tin đo trên thẻ nhớ để phục vụ nhu cầu tra cứu, chẩn đoán sau thời gian đo.

Và cuối cùng, việc kiểm định chất lượng sản phẩm và đưa ra thị trường sẽ là định hướng mở rộng cho đế tài nghiên cứu. Việc này đòi hỏi phải có nhiều thời gian hơn nữa nên đế tài sẽ được tiếp tục triển khai sau quá trình làm đồ án tốt nghiệp.

Đè tài cho đồ án tốt nghiệp mang tên: “**THIẾT KẾ THIẾT BỊ ĐO ĐIỆN TIM SỬ DỤNG FPAA VÀ PSOC**”

Thiết bị được thiết kế sẽ phải có được các chức năng cơ bản sau:

- Nhỏ gọn, thuận tiện mang trong người.
- Đo được một đường chuyển động (có khả năng mở rộng dễ dàng).
- Có màn hình hiển thị được đồ thị tín hiệu điện tim và các thông số cần thiết.
- Thiết bị thông minh có khả năng thay đổi cấu hình để sử dụng ở một số môi trường nhiều khác nhau (người dùng lựa chọn trên thiết bị). Thiết bị cũng có khả năng lựa chọn được các kịch bản hoạt động khác nhau dựa trên yêu cầu của người sử dụng.
- Có khả năng lưu trữ dữ liệu đo vào thẻ nhớ MMC.
- Thiết bị có khả năng kết nối với máy tính để hiển thị tín hiệu điện tim trên máy tính.

PHẦN II: NHIỆM VỤ THIẾT KẾ VÀ CÁC IC CƠ BẢN

Phần này sẽ tập trung phân tích các vấn đề sau:

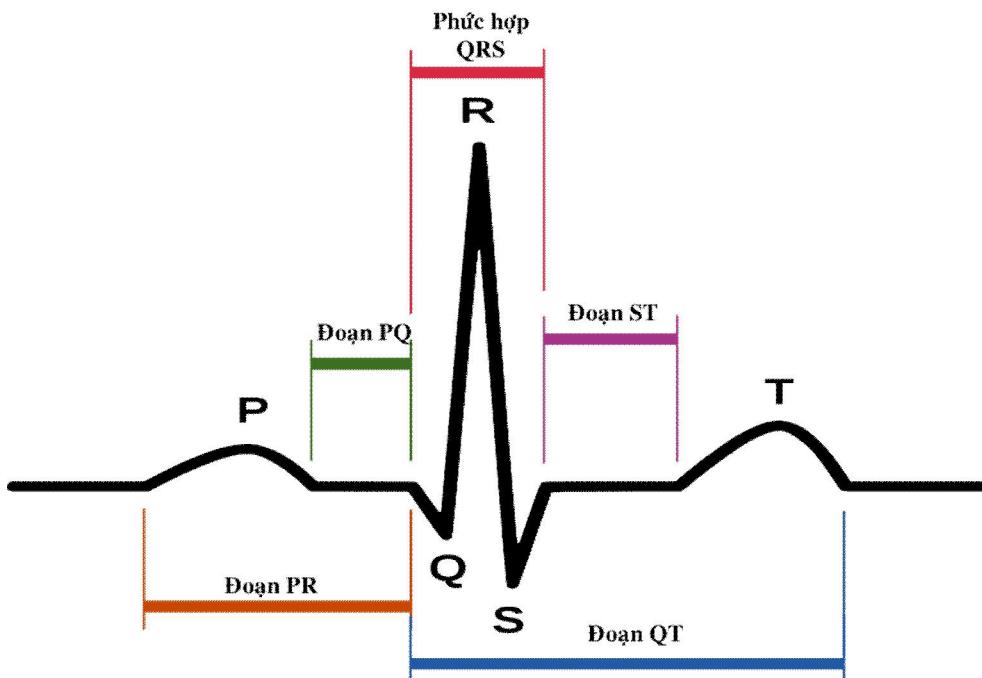
- Tổng quan về tín hiệu điện tim, các nguồn gây nhiễu
- Nêu ra các yêu cầu thiết kế của thiết bị.
- Xây dựng sơ đồ các khối chức năng của thiết bị.
- Giới thiệu về một số linh kiện, mạch ứng dụng được dùng trong thiết kế.

2.1. Tổng quan về tín hiệu điện tim và các nguồn gây nhiễu

2.1.1. Tín hiệu điện tim

Tim người hoạt động nhịp nhàng nhờ sự đồng bộ xung động từ một nút xoang trong tâm nhĩ phải. Tác động từ hệ giao cảm, phó giao cảm cũng có những tác động tương đối đến nhịp đập của tim. Sự co dãn nhịp nhàng của các cơ tim kèm theo hiện tượng khử cực và tái cực của các i-ôn trái dấu phía trong và ngoài màng tế bào. Mỗi một pha khác nhau của quá trình này sẽ sinh ra một xung điện đặc trưng. Dùng điện kế để thu lại các pha này sẽ giúp chẩn đoán hoạt động của tim.

Đặt các điện cực ở các vị trí khác nhau trên cơ thể sẽ thu được những đường đặc tính khác nhau. Hệ thống 12 chuyển đạo được xây dựng dựa trên các cách đặt điện cực trên các hướng khác nhau đối với tim. Trong đó chuyển đạo tay trái – tay phải là chuyển đạo được quan tâm nhiều nhất vì nó biểu hiện rõ nét nhất các pha co dãn của tim.

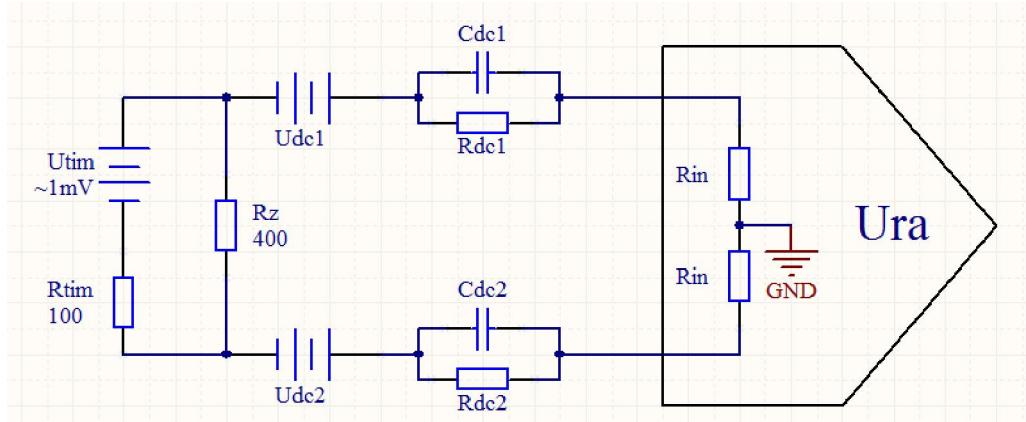


Hình 2-1: Phức hợp QRS của chuyển đạo tay trái - tay phải

Tim của người bình thường có khoảng 50-100 phức hợp QRS trong một phút. Tùy theo vị trí đặt điện cực khác nhau mà biên độ của phức hợp QRS có biên độ khác

nhau. Khi đặt điện cực đo vào hai cổ tay thì biên độ này vào khoảng 1,5mV còn nếu đặt điện cực đo vào trước ngực thì biên độ tín hiệu điện tim chỉ vào khoảng 1mV.

Để hình dung được bản chất của tín hiệu điện tim, ta có thể dùng sơ đồ thay thế như sau:



Hình 2-2: Sơ đồ tương đương của tín hiệu điện tim

Trong đó U_{tim} là điện áp sinh ra bởi quá trình co dãn của tim trên hai điểm đặt điện cực, có giá trị cao nhất cỡ một vài mili-vôn. R_{tim} là điện trở nội tương đương của tín hiệu điện tim cần đo, có giá trị từ vài chục cho tới 100Ω. Tín hiệu điện tim được phát ra từ tim đi qua các mô, mạch máu... cuối cùng tới bề mặt của da, toàn bộ các phần này được tính như một điện trở mắc song song với tín hiệu điện tim và có giá trị khoảng vài trăm Ω. Điện cực được gắn trên da, phần tiếp xúc của chất điện phân nằm giữa điện cực và da sinh ra một điện áp rơi U_{dc}. Điện cực bắn thân cũng có điện trở R_{dc} vào khoảng vài chục kΩ và điện dung ký sinh C_{dc}. R_{in} là điện trở đầu vào của mạch đo.

2.1.2. Các nguồn gây nhiễu tới tín hiệu điện tim

- Ảnh hưởng của hệ hô hấp, vận động:

Khi hệ hô hấp hoạt động hoặc có vận động, bề mặt da thường bị co dãn, do đó sẽ sinh ra một sự biến đổi trên bề mặt tiếp xúc với điện cực đo điện tim nhất là khi điện cực được gắn trước ngực. Sự thay đổi này làm cho điện trở tương đương của điện cực cũng như giá trị điện dung ký sinh của điện cực biến thiên không mong muốn. Từ đó gây ảnh hưởng tới tín hiệu điện tim đưa về mạch thu thập.

Khi hô hấp hay vận động, do tác động co dãn của phổi và các cơ quan khác mà vị trí tim và hướng phân bố của tim cũng thay đổi theo. Vì vậy mà góc phân bố của các sóng điện cũng bị thay đổi theo. Kết quả dẫn đến việc gây lệch định của các phức hợp điện tim, nhất là phức hợp QRS vì nó có biên độ cao và bề rộng nhỏ.

- Ảnh hưởng do tâm lý:

Trong quá trình đo điện tim, nếu tâm lý không ổn định sẽ tạo ra những tác động không kiểm soát được lên nội bộ quá trình điều khiển nhịp tim của cơ thể. Sự tác động này có thể dẫn đến những biến thiên bất thường của tín hiệu điện tim mà nếu không biết được nguyên nhân có thể làm tưởng là do tác động của bệnh lý.

- Ảnh hưởng do nhiễu điện áp lưới 50Hz.

Khi sử dụng thiết bị đo điện tim dùng nguồn từ lưới điện 50Hz thì trong nguồn nuôi thường vẫn có thành phần tần số 50Hz. Do tín hiệu điện tim có biên độ nhỏ (cỡ một vài mili-vôn) nên rất dễ bị ảnh hưởng bởi các nguồn nhiễu từ nguồn cung cấp. Nhiều nguồn 50Hz làm cho đường tín hiệu điện tim có bề rộng lớn ảnh hưởng tới tín hiệu điện tim, gây khó khăn trong quá trình chẩn đoán.

2.2. Các khối chức năng cần thiết và sơ đồ khối của thiết bị

Với các yêu cầu ở phần 1, thiết bị đo điện tim cần phải có các khối sau để thực hiện các chức năng đã nêu.

2.2.1. Khối thu thập tín hiệu điện tim

Đầu tiên, thiết bị đo điện tim cần phải có được một khối thu thập tín hiệu điện tim. Với các đặc điểm của tín hiệu điện tim như đã nêu ở mục 2.1, khối thu thập tín hiệu điện tim cần phải đáp ứng được một số yêu cầu sau:

Dải tần số quan tâm của tín hiệu điện tim nằm trong khoảng 0,1Hz đến 150Hz (trong một số trường hợp có thể xét dải tần từ 0,05Hz đến 300Hz). Do đó mạch thu thập cần có các bộ lọc thông cao với tần số cắt 0,1Hz, bộ lọc thông thấp với tần số cắt 150Hz. Bên cạnh đó cần lọc được tần số nhiễu lưới điện 50Hz (ở một số nước khác là 60Hz).

Biên độ lớn nhất của tín hiệu điện tim vào khoảng một vài mili-vôn. Do đó mạch thu thập cũng cần khuếch đại tín hiệu lên khoảng 1000 lần trước khi đưa vào ADC để vi xử lý tiến hành thu thập dữ liệu.

Từ sơ đồ tương đương ở hình 1.3, yêu cầu đối với mạch thu thập tín hiệu điện tim là phải có tổng trở đầu vào R_{in} lớn gấp hàng trăm lần tổng trở đầu ra của mạch tương đương để tránh hiện tượng quá tải của dòng điện sinh học. Mạch thu thập cũng phải xử lý được điện áp rơi trên các điện cực.

2.2.2. Khối lưu trữ

Với yêu cầu truy nhập được được dữ liệu đo cũng như các cấu hình hoạt động của thiết bị yêu cầu phải có một khối lưu trữ. Việc lưu trữ này có thể thực hiện thông qua các IC nhớ, thẻ nhớ...

Dữ liệu điện tim đo được ngoài việc hiển thị lại hình dạng và các thông số trên màn hình cảm ứng còn được lưu lại để tiện việc chẩn đoán, thống kê sau khi đo. Các thông tin lưu trữ có thể đọc lại từ chính máy đo điện tim hoặc đọc thông qua máy tính cá nhân. Yêu cầu lưu trữ bao gồm các dữ liệu về tín hiệu điện tim đo được, thời gian đo, các thông tin về người được đo cũng như những dữ liệu cần thiết phục vụ chẩn đoán sau này.

Với tần số lấy mẫu tín hiệu điện tim là 1KSPS (*Kilo Sample per Second*) và độ phân giải của ADC lấy mẫu là 8bit thì mỗi một giây sẽ cho 1kB dữ liệu. Yêu cầu đối

với thiết bị là phải có khả năng lưu trữ tín hiệu điện tim trong ít nhất 24 giờ đo liên tục. Dung lượng yêu cầu của bộ nhớ sẽ là:

$$1 \times 24 \times 3600 = 86400(kB) \approx 84,4(MB)$$

2.2.3. Khối giao diện hiển thị và điều khiển

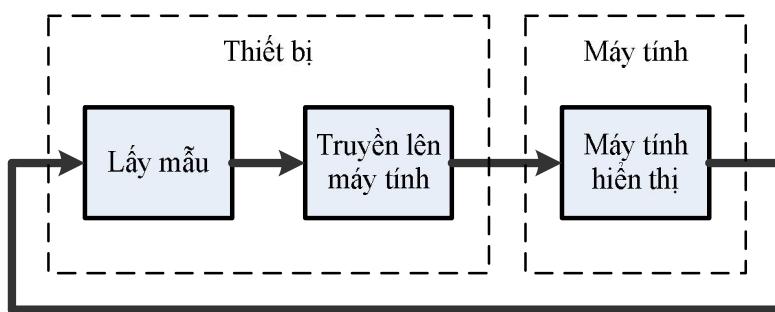
Để hiển thị giao diện điều khiển của thiết bị cũng như có khả năng đưa thông tin về tín hiệu điện tim đo được tới người quan sát thì phần giao diện có thể sử dụng màn hình LCD. Do yêu cầu thiết bị có thể di động nên việc hiển thị trực quan kết quả đo lên màn hình của thiết bị là một yêu cầu cần thiết.

Việc tương tác với thiết bị cũng là yếu tố khá quan trọng trong các thiết bị cầm tay. Các tương tác thể hiện trong việc lựa chọn các thông số cài đặt khác nhau cho thiết bị cũng như lựa chọn chế độ làm việc của thiết bị.

2.2.4. Khối kết nối máy tính

Với yêu cầu thiết bị có thể kết nối với máy tính để thực hiện các chức năng như đo hiển thị online, quản lý dữ liệu đo từ máy tính, cần phải có khôi kết nối thiết bị với máy tính.

Khi thiết bị được kết nối với máy tính, tín hiệu điện tim sẽ được hiển thị trên màn hình máy tính theo chế độ liên tục hoặc gián đoạn. Chu trình thực hiện lấy mẫu tín hiệu sau đó truyền lên máy tính, máy tính hiển thị xong mới quay trở lại lấy mẫu lần tiếp theo. Do đó tốc độ truyền và hiển thị trên máy tính phải đáp ứng kịp trong thời gian giữa hai lần lấy mẫu liên tiếp. Sơ đồ chu trình như sau:



Hình 2-3: Chu trình thực hiện lấy mẫu hiển thị liên tục trên máy tính

Phần mềm trên máy tính cũng phải đáp ứng được nhu cầu tra cứu thông tin dữ liệu đo được. Những thông tin như ngày đo, họ tên người đo, tiền sử sức khỏe, các dữ liệu liên quan khác cũng phải được lưu trữ và có thể truy cập từ máy tính.

2.2.5. Khối vi xử lý trung tâm

Thiết kế định hướng là một thiết bị thông minh, do đó việc sử dụng một con vi xử lý trung tâm nhằm đảm nhiệm các nhiệm vụ mềm dẻo là lựa chọn phù hợp.

Với các yêu cầu về ngoại vi như trên, vi xử lý trung tâm cần phải đáp ứng được đủ các chức năng như: có ADC, có thể giao tiếp với LCD, có giao tiếp với máy tính, có giao tiếp với thẻ nhớ...

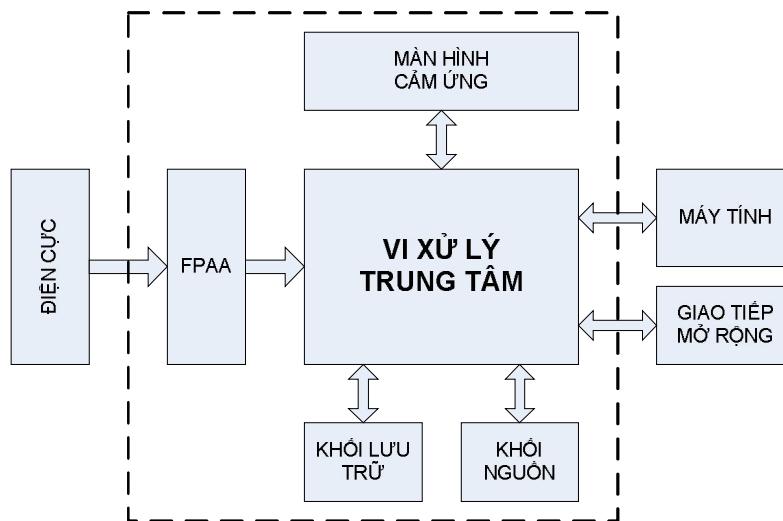
Vì thiết kế cho thiết bị cầm tay sử dụng pin nên yêu cầu về tính toán năng lượng tiêu thụ cũng khá quan trọng. Vì xử lý ngoài việc tiêu thụ điện năng ít còn phải có chế độ nghỉ khi thiết bị không hoạt động để tránh tổn hao năng lượng không cần thiết.

2.2.6. Khối nguồn

Nguồn nuôi cho thiết bị là một yêu cầu khá quan trọng. Nguồn phải đảm bảo cung cấp đủ điện năng hoạt động cho thiết bị trong một khoảng thời gian nhất định. Trong trường hợp này, thiết bị thiết kế để hoạt động ở điện áp 5V liên tục trong ít nhất 4 giờ. Thiết bị cũng cần có khả năng thay đổi chế độ hoạt động bằng cách tắt bớt các chức năng không cần thiết để có thể tiết kiệm được năng lượng sử dụng.

2.2.7. Sơ đồ khối của thiết bị

Tùy các khái niệm năng trình bày ở trên, sơ đồ khối của thiết bị được xây dựng như sau:



Hình 2-4: Sơ đồ khối của thiết bị

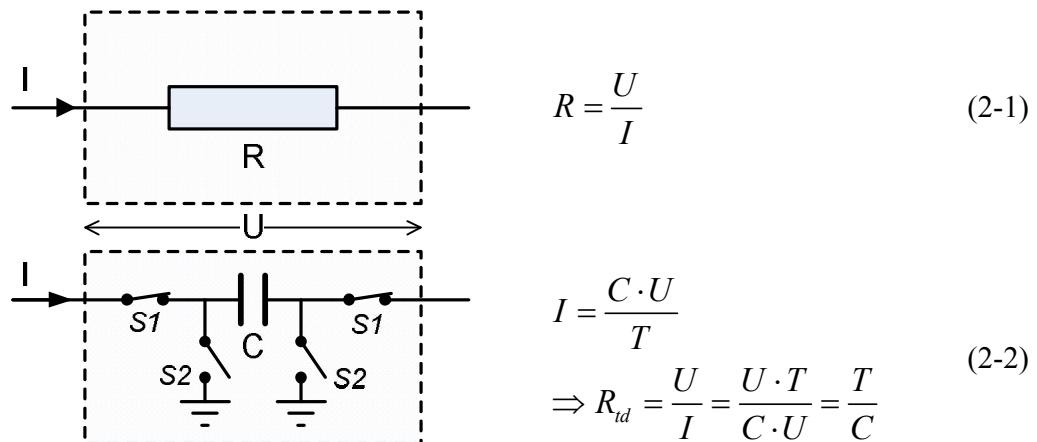
Phương thức hoạt động của thiết bị như sau:

Tín hiệu điện tim từ cơ thể được đưa về bộ thu thập dữ liệu thông qua hệ thống điện cực và dây đo. Tín hiệu này sẽ được xử lý (lọc nhiễu, khuếch đại) sau đó đưa về ADC của vi xử lý trung tâm. Vi xử lý tiến hành lấy mẫu tín hiệu và điều khiển các khái niệm ngoại vi khác. Tín hiệu điện tim có thể được hiển thị lên màn hình GLCD, được lưu trữ trong khái niệm lưu trữ hoặc được gửi lên máy tính. Giao diện điều khiển thiết bị nằm trên màn hình GLCD và tương tác thông qua tấm cảm ứng gắn trên đó.

2.3. Một số IC và mạch lọc sử dụng trong thiết kế

2.3.1. Công nghệ chuyển mạch tụ điện (Switched Capacitor)

Công nghệ chuyển mạch tụ điện là một kỹ thuật mới được sử dụng gần đây. Bằng cách sử dụng các tụ điện cùng với các chuyển mạch, người ta có thể tạo ra được các điện trở với các giá trị mong muốn.



Hình 2-5: Điện trở tương đương được tạo ra bởi công nghệ chuyển mạch tụ điện

Cặp chuyển mạch S1 và S2 được điều khiển đồng thời sao cho trong mỗi nửa chu kỳ thì có một cặp đóng lại còn cặp kia thì để hở. Việc điều khiển pha đóng cắt các cặp chuyển mạch phải thỏa mãn hai điều kiện sau:

- Thời gian đóng cắt phải đủ để tụ C nạp và phóng toàn bộ điện tích.
- Các cặp đóng cắt cần có khoảng thời gian trễ để không có thời điểm nào cả hai cặp cùng đóng (điện tích chạy thẳng từ đầu vào xuống đất gây nên sai số).

Tại nửa chu kỳ cặp S1 đóng và cặp S2 để hở, điện tích dương được nạp vào bản cực tụ điện mà dòng điện đi tới trong khi ở nửa bản cực kia thì điện tích dương lại bị đẩy ra ngoài. Nhìn từ ngoài vào sẽ thấy tương đương với dòng điện chạy xuyên qua phần tử tụ điện.

Ở nửa chu kỳ tiếp theo thì cặp S1 được ngắt ra sau đó đóng cặp S2 vào, điện tích dương ở bản cực bên trái được tích từ nửa chu kỳ trước sẽ được chuyển qua chuyển mạch S2 xuống đất. Ở nửa bên kia, điện tích dương từ đất sẽ chuyển qua chuyển mạch và trung hòa điện tích trên bản cực bên phải.

Quá trình cứ lặp lại liên tục như vậy, ta sẽ quan sát thấy có một dòng điện I chuyển qua phần tử điện trở tương đương. Theo công thức ở hình 2.5 điện trở tương đương của phần tử này phụ thuộc vào chu kỳ đóng cắt các cặp chuyển mạch S1, S2 và giá trị điện dung của tụ điện.

Qua công thức giá trị điện trở tương đương trên rút ra được các công thức sau:

$$R_{id} = \frac{T}{C} = \frac{1}{f \times C} \quad (2.3)$$

$$\frac{R_1}{R_2} = \frac{f \times C_2}{f \times C_1} = \frac{C_2}{C_1} \quad (2.4)$$

Công thức (2-3) ở trên cho thấy giá trị điện trở tương đương do phương pháp chuyển mạch tụ điện tạo ra phụ thuộc vào tần số đóng cắt và giá trị điện dung của tụ điện. Do đó, có thể tạo được những điện trở với độ chính xác rất cao và giá trị có thể thay đổi được theo các mức thay đổi của tần số đưa vào tụ điện. Trong kỹ thuật chuyển mạch tụ điện, người ta dùng một ma trận các tụ điện được mắc với các chuyển mạch, khi thay đổi cách thức nối các tụ điện với nhau sẽ tạo được các tụ điện tương đương với điện dung khác nhau. Kết hợp với phương án thay đổi tần số đóng cắt sẽ tạo được các phần tử với các giá trị mong muốn.

Từ công thức (2-4) cho thấy tỉ lệ giữa các điện trở hoàn toàn phụ thuộc vào tỉ lệ giữa hai giá trị điện dung. Vì điện dung của tụ điện thì ít bị ảnh hưởng hơn giá trị của các điện trở bởi quá trình chế tạo cũng như ảnh hưởng của nhiệt độ khi hoạt động. Từ các lý do đó mà mạch điện sử dụng các điện trở từ chuyển mạch tụ điện sẽ có độ tuyến tính và chính xác rất cao.

Một đặc điểm khá hay của điện trở chế tạo bằng chuyển mạch tụ điện đó là có thể tạo được các điện trở âm. Bằng cách thay đổi pha đóng mở các cặp chuyển mạch, có thể tạo được phần tử điện trở mà dòng điện chạy vào từ cả hai phía.

Do phải đóng cắt các cặp chuyển mạch liên tục để tạo ra quá trình dịch chuyển điện tích trong mạch, nên dòng điện do công nghệ chuyển mạch tụ điện tạo được là một dòng điện không liên tục. Tín hiệu được lấy mẫu với tần số bằng tần số chuyển mạch. Do đó, khi chọn tần số chuyển mạch hoạt động, cần chú ý tới tần số tín hiệu lớn nhất rồi áp dụng các tiêu chuẩn lấy mẫu để tránh các hiện tượng mất thông tin.

Theo tiêu chuẩn Nyquist thì các tín hiệu lấy mẫu với tần số không lớn hơn hai lần tần số lớn nhất của tín hiệu sẽ bị trùng phỏng ở ít nhất một tần số nào đó. Hiện tượng này sẽ dẫn đến sai số giữa tín hiệu lấy mẫu và tín hiệu thực. Theo kinh nghiệm, khi sử dụng công nghệ chuyển mạch tụ điện cần tần số lấy mẫu lớn hơn ít nhất 10 lần tần số lớn nhất của tín hiệu.

2.3.2. IC tương tự khả trình FPAA AN221E04

FPAA là một mạch tương tự tích hợp sử dụng công nghệ chuyển mạch tụ điện để tạo ra các phần tử tương tự như lọc, khuếch đại, mạch tích phân, vi phân... bằng các ma trận tụ điện, các OPAMP với tần số chuyển mạch có thể điều chỉnh. AN221E04 có một số thông số kỹ thuật chính như sau:

- Bốn khối vào ra có thể lập trình, hai khối đầu ra được dành riêng
- Bốn khối CAB (*Configurable Analog Blocks*) với kết nối nội bộ được quy định trong bộ nhớ RAM cấu hình.
- Bộ chuyển đổi ADC 8bit SAR

- Cấu trúc thiết kế cho các tín hiệu vi sai hoặc đơn sai
- Bộ khuếch đại với dòng offset đầu vào nhỏ ($<100\mu V$)
- Bảng tra 256byte cho việc thiết kế tuyến tính hóa và tạo tín hiệu
- Bộ dòn kênh đầu vào 4:1
- Dải thông của tín hiệu 2MHz
- Tỷ lệ tín hiệu so với nhiễu đạt tới 80dB khi sử dụng với băng thông rộng và 100dB sử dụng với băng thông hẹp

Các khối IO đều có thể lập trình được để sử dụng như một bộ khuếch đại cũng như bộ lọc. Thông số của khối IO khi sử dụng làm bộ khuếch đại vi sai được liệt kê ở bảng sau:

Parameter	Symbol	Min	Typ	Max	Unit	Comment
Input Range	V_{in} $V_{diffina}$	See analog input above				Usable input range will be reduced by the effective gain setting
Gain Setting	G_{inamp}	16	-	128		
Gain Accuracy		-	1.0	2.5	%	
Gain Drift, (Temperature, Supply Voltage and Time)		-	-	1.0	%	
Chopper Frequency Clock Range	F_{ch}	$F_c/260100$	-	>250	KHz	$F_c = \text{master clock frequency}$ Set F_{ch} as slow as possible $F_{ch} > 250\text{KHz}$ will result in some signal attenuation
Equivalent Input Offset Voltage	V_{os}	-	<100	200	μV	Chopper stabilized amplifier The maximum value of $200\mu V$ is guaranteed by production test This is a tester limitation
Offset Voltage Temperature Coefficient	$\text{V}_{offsettc}$	-	0.5	2.0	$\mu V/\text{ }^{\circ}\text{C}$	from $-40\text{ }^{\circ}\text{C}$ to $125\text{ }^{\circ}\text{C}$
Power Supply Rejection Ratio	PSRR	65	-	-	dB	d.c. a.c. See graphs on page 18
Common Mode Rejection Ratio	CMRR	-	102	-	dB	

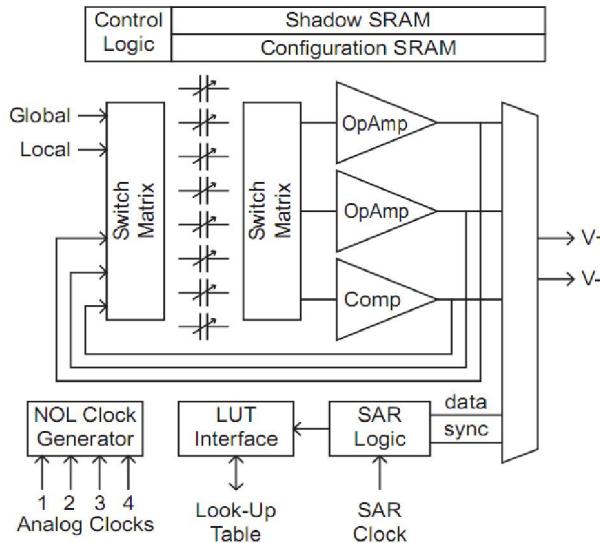
Hình 2-6: Một số thông số của khối IO khi sử dụng như một bộ khuếch đại vi sai

Một số thông số cần quan tâm khi thiết kế mạch đó là Input Offset ($<100\mu V$), tỉ số nén dòng pha 102dB.

Chip AN221E04 có tới 4 khối CAB với những đường kết nối nội bộ để tạo nên những mạch điện tử tương tự theo như thiết kế. Thông tin cấu hình các khối được lưu trữ trong bộ nhớ SRAM của chip. Khi khởi động chip cần nạp dữ liệu cho bộ nhớ này. Chip AN221E04 là thế hệ FPAA thứ hai với khả năng cấu hình động. Bộ nhớ trong chip được tổ chức thành hai lớp, một lớp Shadow SRAM lưu trữ dữ liệu của quá trình nạp, bộ nhớ Config SRAM lưu trữ dữ liệu hoạt động của FPAA. Với thiết kế như vậy FPAA cho phép nạp dữ liệu cấu hình vào Shadow SRAM ngay trong quá trình hoạt động. Khi cần thay đổi cấu hình cần một xung nhịp dao động của chip thì toàn bộ thông tin của bộ nhớ Shadow RAM được chuyển sang bộ nhớ Config SRAM và FPAA sẽ hoạt động theo chương trình mới.

Các khối CAB bao gồm hai OPAMP, một phần tử so sánh, 8 băng tụ điện với các kết nối có thể lập trình, bộ điều khiển SAR (*Successive Approximation Register*) 8bit

có thể sử dụng như một ADC 8bit, một bảng tra LUT (*Look Up Table*), mạng lưới các chuyển mạch có thể lập trình.



Hình 2-7: Sơ đồ của một khối CAB bên trong chip AN221E04

Bốn khối CAB của AN221E04 có thể sử dụng để tạo được nhiều khối chức năng khác nhau. Thông số của các khối chức năng này được thể hiện trong bảng sau:

Equivalent Input Voltage Offset.	V _{offset}	0.1	5	15	mV	Some CAMs (Configurable Analog Modules) can inherently compensate
Offset Voltage Temperature Coefficient	V _{offsettc}	-	1	10	µV/°C	from -40°C to 125°C some CAMs (Configurable Analog Modules) can inherently compensate
Power Supply Rejection Ratio	PSSR	-	80	-	dB	Variation between CAMs is expected because of variations in architecture
Common Mode Rejection Ratio	CMRR	-	77	-	dB	Example 1 GainInv CAM CAM clock = 1MHz CAM parameter settings Gain = 1
Common Mode Rejection Ratio	CMRR	-	60	-	dB	Example 2 Filterbiquad Setting = Low pass filter CAM clock = 1MHz CAM parameter settings Gain = 1, Corner frequency = 50KHz Quality Factor = 0.707
Differential Slew Rate, Internal	Slew	-	50	-	V/µsec	Applicable when the OpAmp load is internal to the FPA
Differential Slew Rate, External	Slew	-	10	-	V/µsec	Applicable when the OpAmp driving signal out of the FPA package
Unity Gain Bandwidth, Full Power Mode.	UGB	-	50	-	MHz	Applicable when sourcing and loading the OpAmp with a load internal to the FPA
Input Impedance, Internal	R _{in}	10	-	-	Mohm	

Hình 2-8: Một số thông số của khối CAB bên trong AN221E04

Tạo file lưu trữ cấu hình của FPA:

Phần mềm Anadigm Designer hỗ trợ việc tạo file lưu trữ cấu hình theo nhiều chuẩn khác nhau. Trong trường hợp này, ta lựa chọn tạo file cấu hình dưới một mảng

dữ liệu trong ngôn ngữ C. Thao tác bằng cách vào menu **Configure>Write Configuration Data to a File**. Lựa chọn vị trí lưu file cấu hình rồi nhấn **OK**.

Trong phần tạo file lưu cấu hình FPAA, ta cần lưu ý việc bổ sung các Byte giả (không mang thông tin cấu hình) lúc bắt đầu và kết thúc cấu hình. Nhà sản xuất đề nghị cần có tối thiểu 4 byte giả lúc bắt đầu cấu hình và 1 byte giả sau file cấu hình.

	Data	Byte Name	Description
Header Block	11010101 D5	SYNC	Synchronization byte, always D5
	10110111 B7	JTAG ID BYTE 0	Bits [7:0] of JTAG Device ID - 0x800022B7 (or 0x800012B7)
	00100010 22	JTAG ID BYTE 1	Bits [15:8] of JTAG Device ID
	00000000 00	JTAG ID BYTE 2	Bits [23:16] of JTAG Device ID
	10000000 80	JTAG ID BYTE 3	Bits [31:24] of JTAG Device ID
	XXXXXXXX	ID1	ID1 Byte
	XXXXXXXX	CONTROL	Configuration Control Byte
Data Block (first)	11XXXXXXXX	BYTE ADDRESS	Starting Byte Address (DATA_FOLLOW = 1)
	XXXXXXXXXX	BANK ADDRESS	Starting Bank address
	XXXXXXXXXX	DATA COUNT	Data byte count, a value of 00 instructs 256 bytes
	XXXXXXXXXX	DATA 0	Data byte to write to starting address + 0
	XXXXXXXXXX	DATA 1	Data byte to write to starting address + 1
	Remaining data bytes go in this region...		
	XXXXXXXXXX	DATA n	Data byte to write to starting address + n
Data Block (last)	00101010 2A	ERR	Error check byte
	Remaining data blocks go in this region...		
	10XXXXXXXX	BYTE ADDRESS	Starting Byte Address (DATA_FOLLOW = 0)
	XXXXXXXXXX	BANK ADDRESS	Starting Bank address
	XXXXXXXXXX	DATA COUNT	Data byte count, a value of 00 instructs 256 bytes
	XXXXXXXXXX	DATA 0	Data byte to write to starting address + 0
	XXXXXXXXXX	DATA 1	Data byte to write to starting address + 1
Remaining data bytes go in this region...			
	XXXXXXXXXX	DATA n	Data byte to write to starting address + n
	00101010 2A	ERR	Error check byte

Hình 2-9: Cấu trúc file cấu hình của FPAA

Thông thường nên đặt các thông số cấu hình cho FPAA mặc định theo khuyến cáo của nhà sản xuất. Tuy nhiên trong trường hợp cần thay đổi thì hoàn toàn có thể làm được thông qua việc tham khảo.

2.3.3. PSoC và phần mềm PSoC Designer 5

a) Tổng quan về PSoC

Tên gọi PSoC là viết tắt của *Programable System on Chip*. Điều này thể hiện được phần nào cấu trúc của nó, một hệ thống thu nhỏ trên một chip. Trên đó có đầy đủ các phần như: Vi xử lý, RAM, ROM, EEPROM, ADC, DAC, các chuẩn truyền thông, các bộ lọc, khuếch đại, Timer, Counter...

Lõi của PSoC là một bộ vi điều khiển (M8C) dùng để xử lý tính toán và điều khiển các khối ngoại vi. Tốc độ xử lý khá cao so với các dòng vi điều khiển cũ

(24MHz với Cy8C29566). PSoC được tích hợp sẵn bộ dao động bên trong và có thể cấu hình bằng phần mềm một cách linh động.

Các chân vào ra của PSoC có khả năng cấu hình rất linh động. Có thể cấu hình để các chân hoạt động ở chế độ vào ra số hoặc vào ra tương tự. Có tới 3 thanh ghi điều khiển cung cấp 8 chế độ làm việc khác nhau tại từng chân vào ra của PSoC. Một đặc điểm khá tiện lợi là PSoC có khả năng lập trình để sử dụng bất cứ một chân vào ra nào đó như một nguồn ngắn ngoài.

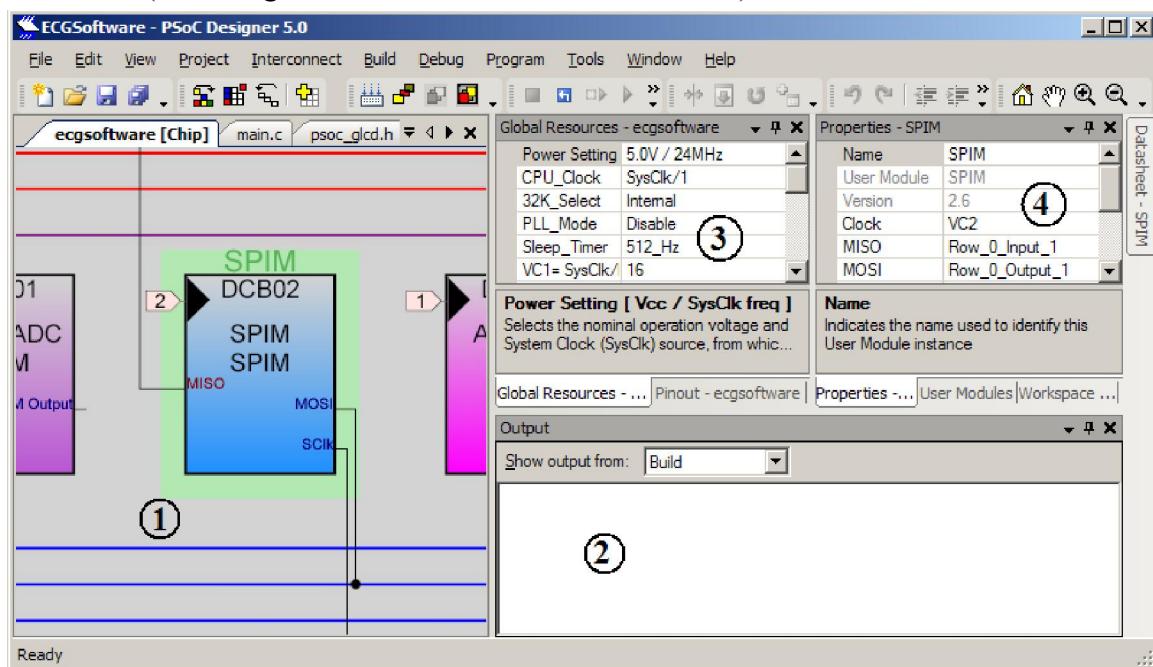
PSoC có chứa các khối tương tự khả trinh. Cho phép lập trình các khối chức năng giống như các mạch tương tự: DAC, ADC, bộ lọc, khuếch đại. Các khối tương tự của PSoC được chế tạo sử dụng công nghệ chuyển mạch tụ điện như đã nói ở trên.

PSoC còn chứa các khối số khả trinh để từ đó có thể thiết kế nó hoạt động như Timer, Counter, PWM, UART, I²C, SPI, LCD...

Ngoài các đặc điểm trên PSoC còn chứa một số khối chức năng chuyên biệt khác mà các dòng vi điều khiển cũ không có được như: Thanh ghi tích lũy MAC cho phép thực hiện phép nhân cứng 8bit, bộ SMP cho phép dùng điện áp 1,1V để vi xử lý hoạt động, bộ phát tần số, các bộ tạo điện áp chuẩn...

b) Phần mềm PSoC Designer 5

PSoC Designer 5 là phiên bản mới nhất hỗ trợ việc lập trình cho dòng PSoC thế hệ thứ nhất (các dòng CY8C2X-XXX, CY7C2XXX...).



① Khu vực chứa các khối chức năng của PSoC

② Bảng thông tin về quá trình biên dịch

③ Các thông số thiết lập cho hệ thống

④ Các thuộc tính của khối chức năng đang được chọn

Hình 2-10: Giao diện phần mềm PSoC Designer 5

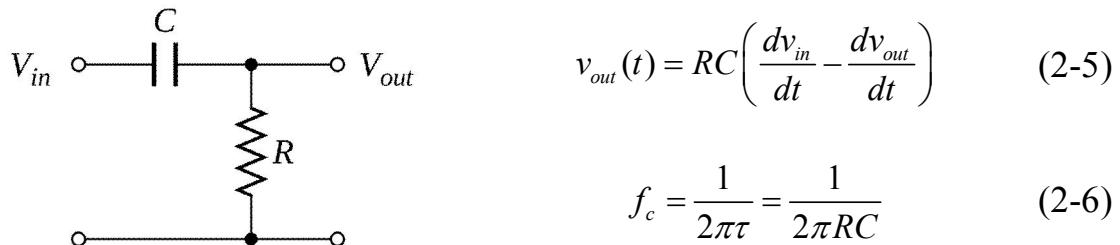
Tùy giao diện của phần mềm có thể lựa chọn trực quan các thông số thiết lập cho hệ thống như: tốc độ hoạt động của vi xử lý, các khói dao động nội, chế độ sleep... PSoC có thể cung cấp ra được nhiều nguồn dao động với tần số khác nhau để có thể cung cấp cho các module khác nhau khi tiến hành thiết kế. Việc thay đổi các tần số này đơn giản là đặt hệ số chia trong bộ chia tần số. PSoC CY8C29566 có các nguồn dao động sau:

- System Clock (*sử dụng nguồn dao động nội 24MHz hoặc lấy từ bên ngoài*)
- System Clock * 2 (*nhân đôi tần số hệ thống lên 48MHz*)
- VC₁ ($VC_1 = (SystemClock / N_1)$ với số $N_1 = 1 \div 16$)
- VC₂ ($VC_2 = (VC_1 / N_2)$ với số $N_2 = 1 \div 16$)
- VC₃ ($VC_3 = (Source / N_3)$ với *Source* có thể lấy từ một trong 4 nguồn dao động liệt kê phía trên và $N_3 = 1 \div 256$)
- Clock 32kHz (Bộ dao động nội 32kHz hoặc có thể lấy từ thạch anh bên ngoài)

2.3.4. Một số mạch lọc cổ điển và mạch lọc chuyển mạch tự điện

a) Mạch lọc RC cơ bản

- Mạch lọc thông cao RC



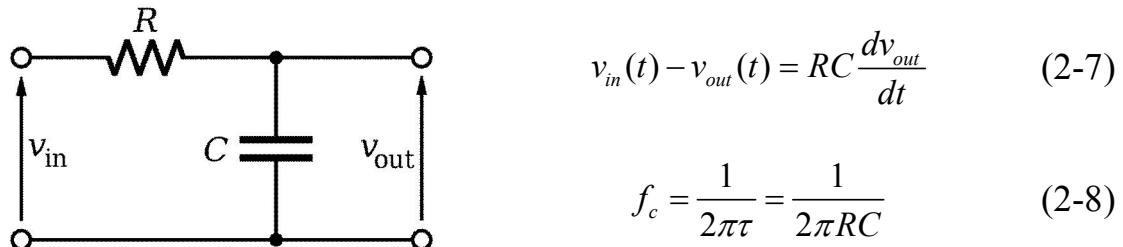
Hình 2-11: Mạch lọc thông thấp RC

Đối với mạch RC mắc như sơ đồ trên. Điện áp xoay chiều sẽ được chuyển qua tụ điện C ra đầu ra. Các thành phần một chiều sẽ đưa qua điện trở R xuống đất.

Điện áp đầu ra tỉ lệ với vi phân của điện áp đầu vào. Công thức (2-5) đưa ra quan hệ giữa điện áp ra với điện áp vào mạch lọc thông cao RC.

Tần số cắt của mạch được tính theo công thức (2-6).

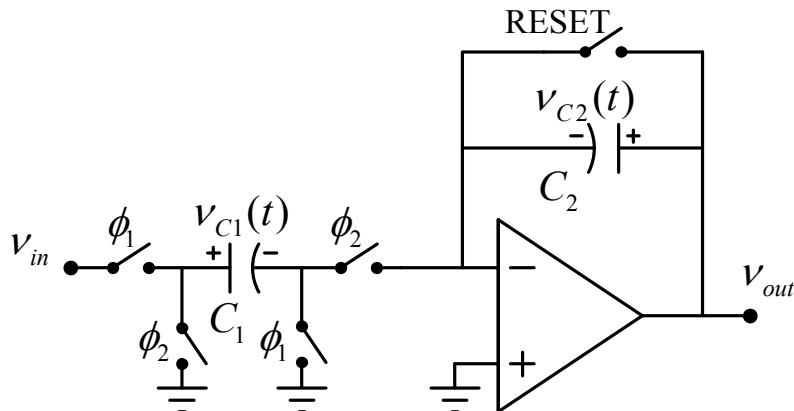
- Mạch lọc thông thấp RC



Hình 2-12: Mạch lọc thông thấp RC

Với các phần tử cơ bản, đặc điểm của tụ điện là không cho dòng điện một chiều chạy qua mà chỉ cho các thành phần xoay chiều chạy qua. Đáp ứng này thay đổi phụ thuộc vào tần số của tín hiệu đặt vào hai đầu của tụ điện. Kết hợp một mạch RC như trên ta sẽ thấy hiệu ứng các thành phần tần số cao chạy qua tụ điện và tiêu tán. Đầu ra v_{out} chỉ còn lại các thành phần tần số thấp. Điện áp của đầu ra được tính như trong công thức (2-7). Công thức (2-8) chính là tần số cắt của khâu lọc. Những thành phần tần số lớn hơn tần số f_c sẽ bị suy giảm biên độ rất nhanh (theo tần số)

b) *Mạch lọc thông thấp sử dụng công nghệ chuyển mạch tụ điện*



Hình 2-13: Mạch lọc thông thấp ứng dụng công nghệ chuyển mạch tụ điện

Công nghệ chuyển mạch tụ điện cho phép khả năng “giả lập” giá trị điện trở bằng các chuyển mạch và tụ điện.

Ở pha ϕ_1 điện áp v_{out} được giữ nguyên bằng điện áp trên tụ C_2 và điện áp trên tụ C_1 được nạp bằng điện áp trên tụ C_2 . Chuyển sang pha ϕ_2 điện áp trên tụ C_2 được phóng hết. Điện áp ra được nạp một giá trị bằng $\frac{C_1}{C_2}v_{in}$. Chuyển mạch RESET được dùng khi muốn đưa điện áp đầu ra bằng 0.

PHẦN III: PHÂN TÍCH VÀ THIẾT KẾ THIẾT BỊ

Phần này bao gồm các nội dung sau:

- Tính toán các thông số của tín hiệu và cấu hình FPAA
- Thông số của tín hiệu điện tim

3.1. Tính toán các thông số của tín hiệu và cấu hình FPAA

Phần này sẽ trình bày các nội dung sau đây:

- So sánh lựa chọn bộ thu thập tín hiệu điện tim cho thiết bị
- Đặc tính các bộ lọc và khuếch đại của FPAA
- Tính toán thông số và lập trình FPAA

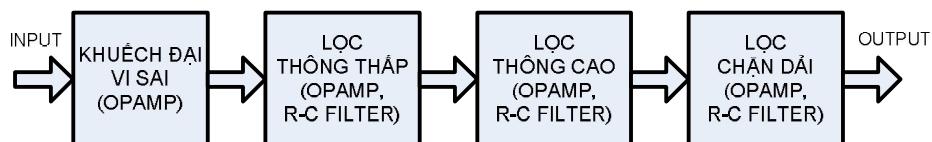
3.1.1. So sánh lựa chọn bộ thu thập tín hiệu điện tim

Như đã trình bày ở phần II, tín hiệu điện tim là một tín hiệu có biên độ nhỏ, do đó dễ bị ảnh hưởng bởi nhiều từ nhiều nguồn khác nhau. Bộ thu thập cần xử lý lọc thông thấp, lọc thông cao, lọc chặn dải (50Hz) và khuếch đại tín hiệu điện tim.

Tín hiệu điện tim có giá trị biên độ lớn nhất thuộc về sóng R ở mức 1,2mV đến 1,5mV. Để đưa tín hiệu vi sai đầu ra về dải điện áp đầu vào của ADC, thiết kế phải có hệ số khuếch đại vào khoảng 1000 lần.

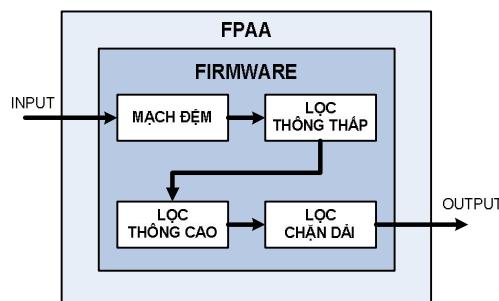
Hai phương án sử dụng bộ thu thập tín hiệu điện tim đưa ra so sánh là:

- Phương pháp truyền thống: Sử dụng bộ thu thập tín hiệu điện tim dùng OPAMP và các bộ lọc RC.



Hình 3-1: Sơ đồ khái niệm thu thập dùng OPAMP và các bộ lọc RC

- Phương pháp mới: Thiết kế bộ thu thập tín hiệu điện tim sử dụng công nghệ chuyển mạch tụ điện trên FPAA.



Hình 3-2: Sơ đồ khái niệm thu thập dùng FPAA

Bảng so sánh sau đây sẽ cho thấy ưu nhược điểm của từng loại:

Phương pháp truyền thống	Phương pháp mới
- Sử dụng khuếch đại thuật toán, điện trở, tụ điện thiết kế các khâu lọc, khuếch đại.	- Lập trình các ma trận điện trở, opamp bên trong FPAA để tạo các bộ lọc, khuếch đại cần thiết.
- Tần số cắt, hệ số khuếch đại của các khâu bị trôi theo nhiệt độ.	- Ma trận tụ điện ít bị ảnh hưởng bởi nhiệt độ nên độ trôi hầu như không có.
- Sử dụng nhiều phần tử dẫn tới độ tin cậy của hệ thống kém.	- Toàn bộ thiết kế nằm trên một IC duy nhất nên độ tin cậy của hệ thống cao.

3.1.2. Đặc tính các bộ lọc và khuếch đại của FPAA

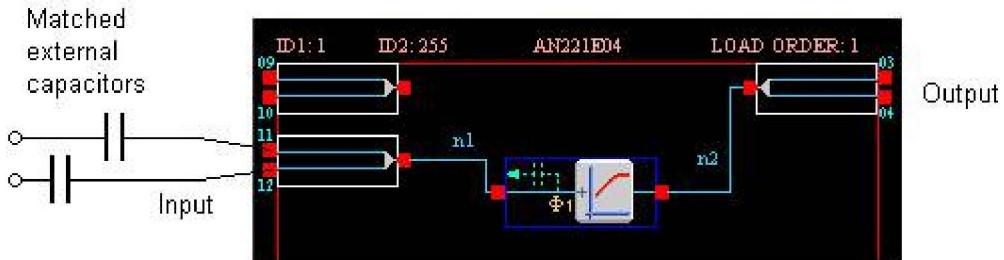
Tín hiệu điện tim có giá trị biên độ định thuộc về sóng R ở mức 1,2 đến 1,5mV do đó thiết kế phải có hệ số khuếch đại vào khoảng 1000 lần. Để chất lượng khuếch đại tín hiệu tốt ta phân chia kết hợp khuếch đại trong từng khối lọc và sử dụng thêm khối khuếch đại phụ nếu cần thiết.

Trong phần mềm Anadigm Designer có sẵn các khối CAM về bộ lọc. Nếu sử dụng phù hợp chúng ta sẽ thiết kế được các khâu lọc có chất lượng đạt yêu cầu và sử dụng ít nhất tài nguyên của FPAA. Chip FPAA lựa chọn trong trường hợp này là AN221E04. Các bộ OPAMP bên trong khối CAB có chất lượng tương đối tốt. Tỷ số nén đồng pha $>60\text{dB}$, Slew Rate $10\text{V}/\mu\text{s}$ đối với tín hiệu từ ngoài vào và $50\text{V}/\mu\text{s}$ đối với tín hiệu nội bộ. Trở kháng đầu vào nhỏ nhất là $10\text{M}\Omega$.

3.1.3. Lập trình FPAA

a) Thiết kế khâu lọc thông cao (chặn thành phần một chiều)

Trong thư viện CAM (Configurable Analog Module) của Anadigm Designer có khối CAM **DC Blocking High Pass Filter with Optional LPF**.



Hình 3-3: Sơ đồ sử dụng khối cam DC Blocking HPF with optional LPF

Sử dụng khối CAM này ta có thể lựa chọn được tần số cắt của bộ lọc thông thấp theo tần số hoặc theo giá trị tụ điện mắc nối tiếp tại đầu vào.

Options	
Independent Variable:	<input type="radio"/> Corner Frequency <input checked="" type="radio"/> External Cap Value
Polarity:	<input checked="" type="radio"/> Non-inverting <input type="radio"/> Inverting
Input Sampling Phase:	<input checked="" type="radio"/> Phase 1 <input type="radio"/> Phase 2
Low Pass Filter Option:	<input checked="" type="radio"/> Off <input type="radio"/> On
Parameters	
External Cap Value [nF]:	340 (340 realized) [0 To 100000]
Gain:	1 (1.00 realized) [0.5 to 10]
=> HP Corner Freq [kHz]:	0.000109 (0.000109 realized) [0.000109 To 0.000109]

Hình 3-4: Các thông số cấu hình của bộ lọc thông cao

Do yêu cầu của tín hiệu điện tim là thu thập toàn bộ phần tín hiệu có dải tần nằm trong khoảng 0,1Hz đến 150Hz. Ta thiết lập tần số cắt cho tín hiệu ở 0,1Hz. Với tần số lấy mẫu tín hiệu của FPAA là 16kHz thì giá trị tụ điện mắc phia ngoài là 370nF. Do không kiểm được tụ điện có trị số chính xác là 370nF nên chọn tụ điện loại C334 (330nF) khi đó tần số cắt của tín hiệu tính toán bởi phần mềm là 0,109Hz.

b) Thiết kế khâu lọc thông thấp

Khâu lọc thông cao ta sử dụng khối CAM **Biquadratic Filter**. Bên trong khối CAM này là một bộ lọc trùng phương hai điểm cực. Với khối CAM này ta có thể thiết kế ra thành khâu lọc thông thấp, thông cao, thông dải hoặc chặn dải. Tuy nhiên giới hạn của bộ lọc bị giới hạn bởi tài nguyên của chip FPAA (chủ yếu phụ thuộc vào ma trận tụ điện).

Sử dụng **Biquadratic Filter** làm khâu lọc thông thấp với tần số lấy mẫu tín hiệu là 16kHz (bằng với tần số lấy mẫu của khâu lọc thông cao), tần số cắt của khâu lọc cho phép đặt trong dải từ 0,032kHz đến 1,6kHz

Options	
Filter Type:	<input checked="" type="radio"/> Low Pass <input type="radio"/> High Pass <input type="radio"/> Band Pass <input type="radio"/> Band Stop <input type="radio"/> Pole and Zero
Filter Topology:	<input checked="" type="radio"/> Automatic <input type="radio"/> Type I <input type="radio"/> Type II
Input Sampling Phase:	<input checked="" type="radio"/> Phase 1 <input type="radio"/> Phase 2
Polarity:	<input checked="" type="radio"/> Inverting <input type="radio"/> Non-inverting
Parameters	
Corner Frequency [kHz]:	0.15 (0.150 realized) [0.0320 To 1.60]
Gain:	1 (1.00 realized) [0.107 To 100]
Quality Factor:	1 (0.999 realized) [0.0640 To 70.0]

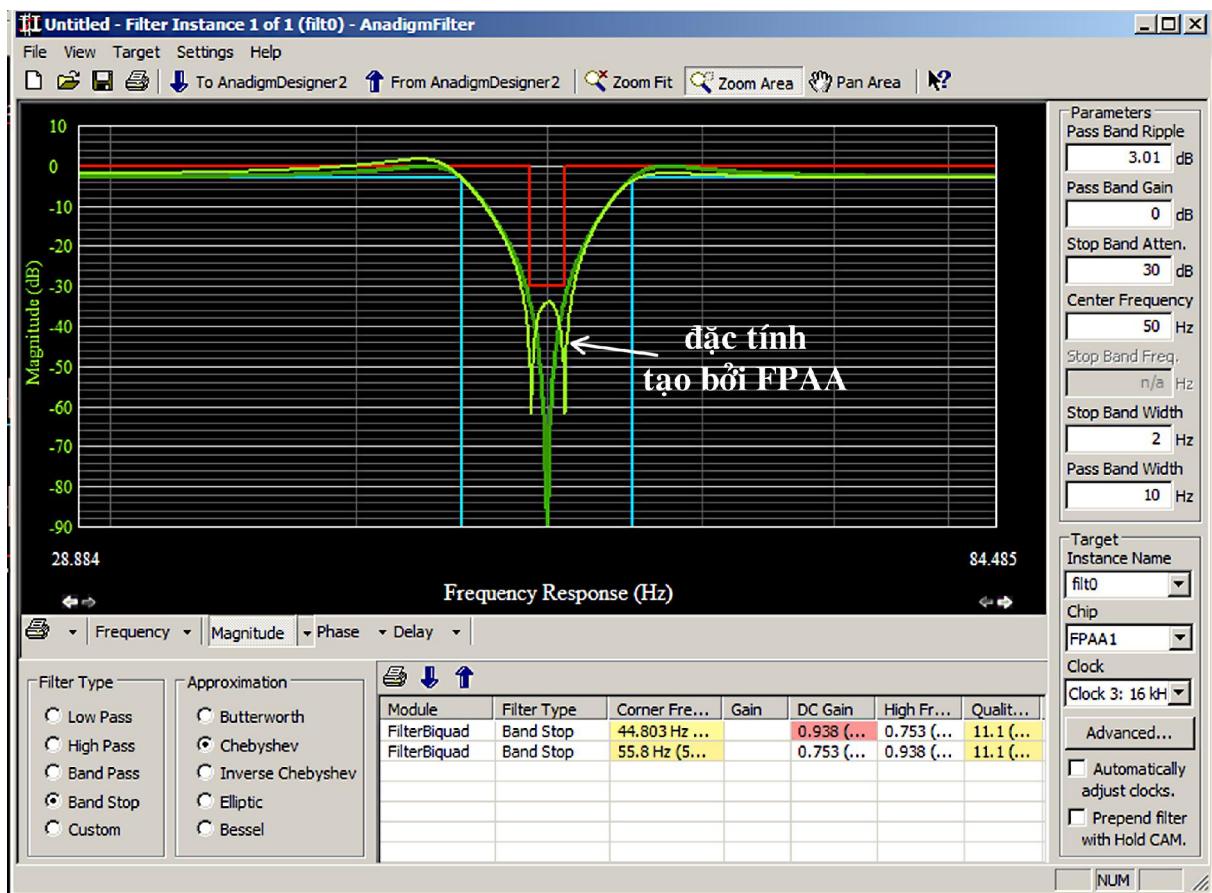
Hình 3-5: Thiết lập thông số cho khâu lọc thông thấp

Bằng cách thay đổi **Quality Factor** (chất lượng của khâu lọc) sẽ làm cho giới hạn về tần số cắt và hệ số khuếch đại của khâu lọc thay đổi. Với yêu cầu về tần số cắt của khâu lọc thông thấp cho tín hiệu điện tim là 150Hz. Đặt **Quality Factor** là 1 và tần số cắt là 0,15kHz, phần mềm Anadigm sẽ cho được kết quả tính toán tần số cắt 0,15kHz và chất lượng 0,999.

c) Thiết kế khâu lọc chặn dải

Với những thiết bị điện tim mini sử dụng nguồn một chiều thì sẽ không bị ảnh hưởng bởi nhiễu do nguồn điện xoay chiều tạo ra. Tuy nhiên với thiết kế bộ lọc có khâu lọc chặn dải thì có thể sử dụng nó trong cả những máy đo điện tim sử dụng nguồn xoay chiều lẫn máy đo điện tim dùng nguồn một chiều.

Công cụ **AnadigmFilter** sẽ giúp thực hiện thiết kế khâu lọc chặn dải với những thông số có thể thay đổi một cách linh động.



Hình 3-6: Giao diện của công cụ AnadigmFilter

Bộ lọc chặn dải được lựa chọn là bộ lọc Chebyshev. Công cụ AnadigmFilter sẽ tính toán chất lượng của khâu lọc và lượng tài nguyên của chip được sử dụng cho khâu lọc đó. Do tài nguyên chip giới hạn và đề tài mong muốn tất cả các phần của bộ lọc tín

hiệu điện tim đều nằm trên một con chip nên lựa chọn được các thông số tốt nhất sau đây:

- Stop Band Attend: 30dB (tỉ lệ biên độ trước và sau khi chặn)
- Center Frequency: 50Hz (tần số cần chặn)
- Stop Band Width: 2Hz (dải cần chặn)

Thông số Stop Band Attend là đại diện cho biên độ của tín hiệu mang tần số bị chặn trước khi lọc (A_1) và sau khi lọc (A_2).

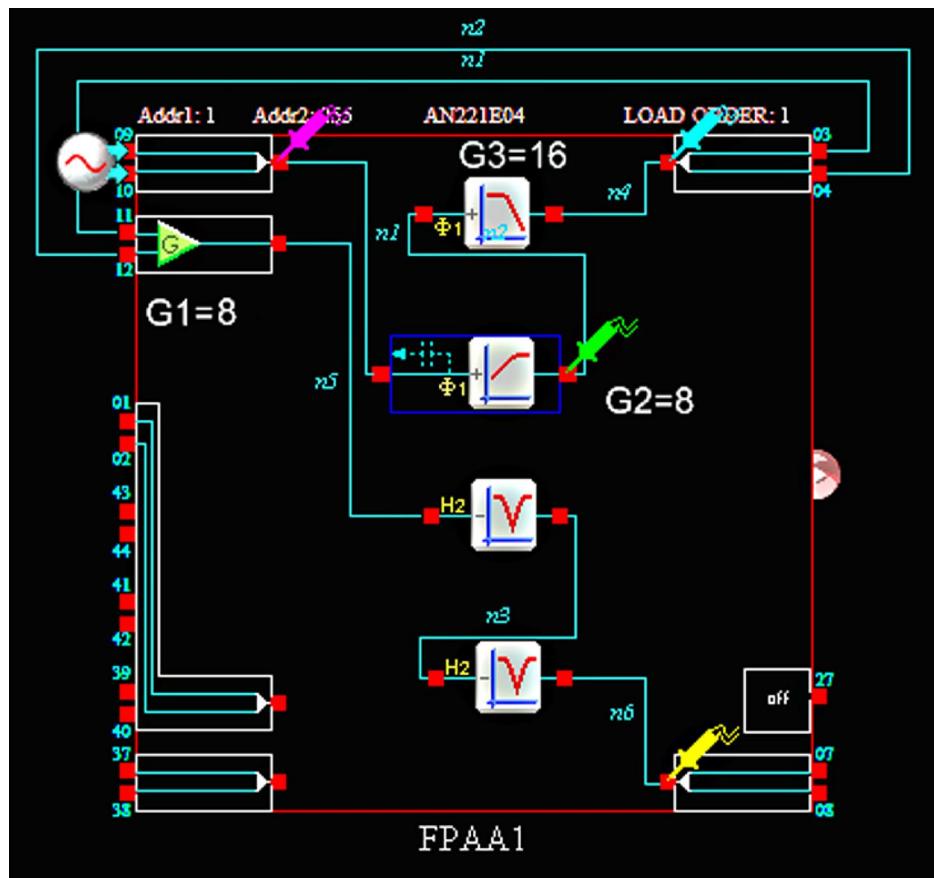
$$10 \times \log_{10} \left(\frac{A_1}{A_2} \right) = 30dB$$

$$\Rightarrow A_1 = 1000A_2$$

Với độ chặn dải 30dB thì tín hiệu tại tần số bị chặn sau khi lọc biên độ sẽ nhỏ hơn trước khi lọc là 1000 lần. Bộ lọc làm việc ở tần số 16kHz, đường đặc tính tạo bởi FPAAs được thể hiện trên hình 3.7.

d) Tính toán hệ số khuếch đại cho mạch

Với yêu cầu toàn bộ bộ lọc có hệ số khuếch đại khoảng 1000 lần thì ta chia ra thành nhiều bước khuếch đại khác nhau với giá trị tương đương. Tránh hệ số khuếch đại quá lớn ở cùng một khâu gây ảnh hưởng tới chất lượng của tín hiệu



Hình 3-7: Thiết lập hệ số khuếch đại ở từng khâu

Sử dụng một bộ khuếch đại bên trong khối IO như trên hình vẽ trên, và thiết lập hệ số khuếch đại $G1 = 8$. Đặt hệ số khuếch đại trong khâu lọc thông cao là $G2 = 8$, hệ số khuếch đại trong khâu lọc thông thấp là $G3 = 16$.

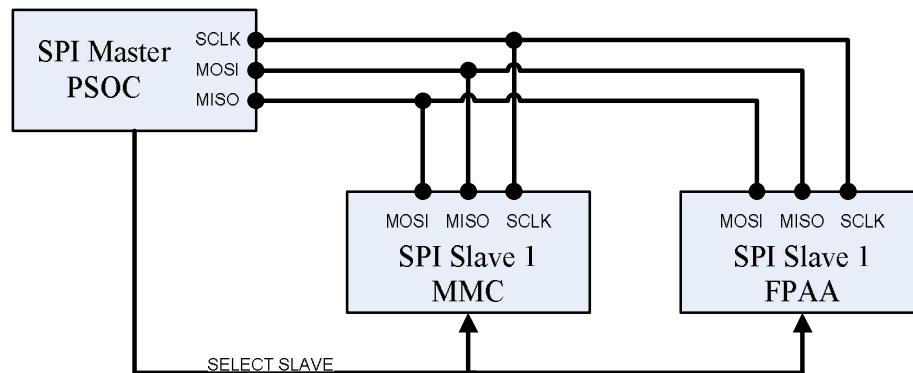
Như vậy hệ số khuếch đại của toàn bộ các khâu sẽ là:

$$G = G1 \times G2 \times G3 = 8 \times 8 \times 16 = 1024$$

3.2. Lập trình phần cứng

3.2.1. Sơ đồ kết nối MMC – FPAA theo chuẩn SPI

Chuẩn kết nối SPI là chuẩn truyền song công với một thiết bị đóng vai trò master và các thiết bị khác kết nối vào bus là các slave.



Hình 3-8: Sơ đồ kết nối bus SPI

Tại cùng một thời điểm, PSoC chỉ lựa chọn để giao tiếp với một slave nhất định. Để lựa chọn MMC thì phải đưa chân Select MMC xuống mức logic “0” đồng thời đưa chân Select FPAA lên mức logic “1” và ngược lại. Xung clock đồng bộ cho bus truyền thông SPI được tạo ra bởi PSoC.

3.2.2. Thiết kế module SPI với PSoC

PSoC cho phép sử dụng nhiều khối chức năng có sẵn trong thư viện để phục vụ các thiết kế của người sử dụng. Phần mềm PSoC Designer 5 thể hiện trực quan các thông số thiết kế cho từng khối chức năng sử dụng.

Trong thiết kế này, khối SPIM (SPI Master) được sử dụng để quản lý hai slave là MMC và FPAA. Khối SPI của PSoC có thể hoạt động ở tần số tối đa lên tới 1MHz. Trong trường hợp này nguồn dao động 100kHz được lựa chọn và tạo ra từ nguồn clock VC2 với hệ số chia N1 = 16, N2=15.

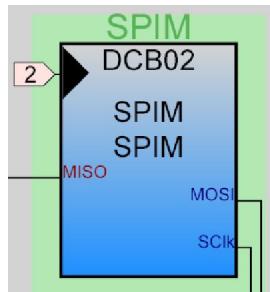
$$VC2 = (SystemClock / (N1 * N2)) = 24MHz / (16 * 15) = 100kHz$$

Một số hàm API (Application Programming Interface) của khối SPI do nhà sản xuất cung cấp:

```
void SPIM_Start(); // khởi động khối SPI
void SPIM_Stop(); // ngừng hoạt động khối SPI
```

```
BYTE SPIM_bReadRxData(); // nhận một BYTE truyền về từ slave
void SPIM_SendTxData(BYTE x); // gửi một BYTE xuống slave
```

Thông số	Biến chọn
Clock	VC2
SCLK	Row_0_Output_3
MOSI	Row_0_Output_1
MISO	Row_0_Input_1



Hình 3-9: Thiết lập thông số cho khối SPI

3.2.3. Nạp cấu hình cho FPAA

Chip AN221E04 hỗ trợ nhiều kiểu nạp cấu hình khác nhau. Có thể dùng một Serial EEPROM có hoặc không có hỗ trợ SPI để nạp cấu hình, khi đó FPAA đóng vai trò là master trong bus SPI. Trong thiết kế này PSoC đóng vai trò là master điều khiển quá trình nạp cấu hình cho FPAA.

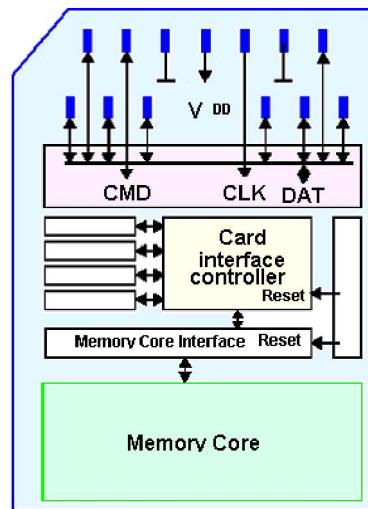
Quá trình nạp FPAA được điều khiển thông qua vi điều khiển trung tâm là PSoC CY8C29566. File cấu hình cho FPAA được lưu trữ dưới một mảng một chiều:

```
unsigned char FPAA_Data[] = {
0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0xD5, 0xB7,
... // nội dung cấu hình FPAA
0x22, 0x00, 0x80, 0x01, 0x01, 0x04, 0x2A, 0x00};
```

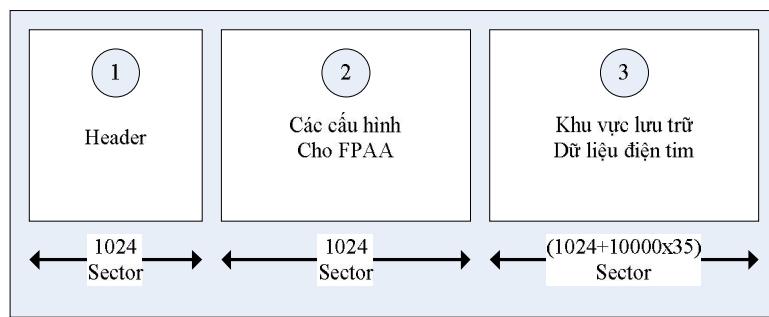
Khởi đầu là 5 byte giả (0x00) để báo cho FPAA biết quá trình nạp chuẩn bị bắt đầu. Tiếp theo sau là các file cấu hình nội dung cho FPAA. Cuối cùng là một byte giả (0x00) để báo kết thúc quá trình nạp FPAA. 7 byte đầu tiên được gọi là header, và byte header thứ 6 là byte CONTROL chứa các thông tin cấu hình hoạt động cho FPAA. Nếu đặt bit CONTROL.2 là 1 thì FPAA sẽ tự động khởi động cấu hình mới sau khi quá trình nạp hoàn tất.

3.2.4. Giao tiếp với thẻ nhớ MMC

Để phù hợp với các ứng dụng khác nhau, cần phải định dạng cấu trúc cho thẻ MMC. Thẻ nhớ MMC được chia làm nhiều sector, dung lượng của mỗi sector có thể thay đổi được (ví dụ 2K Byte). Dữ liệu chuyển hoặc nhận từ MMC sẽ được truyền theo gói, các gói có dung lượng không quá dung lượng của mỗi sector.



Hình 3-10: Sơ đồ khái niệm của card MMC



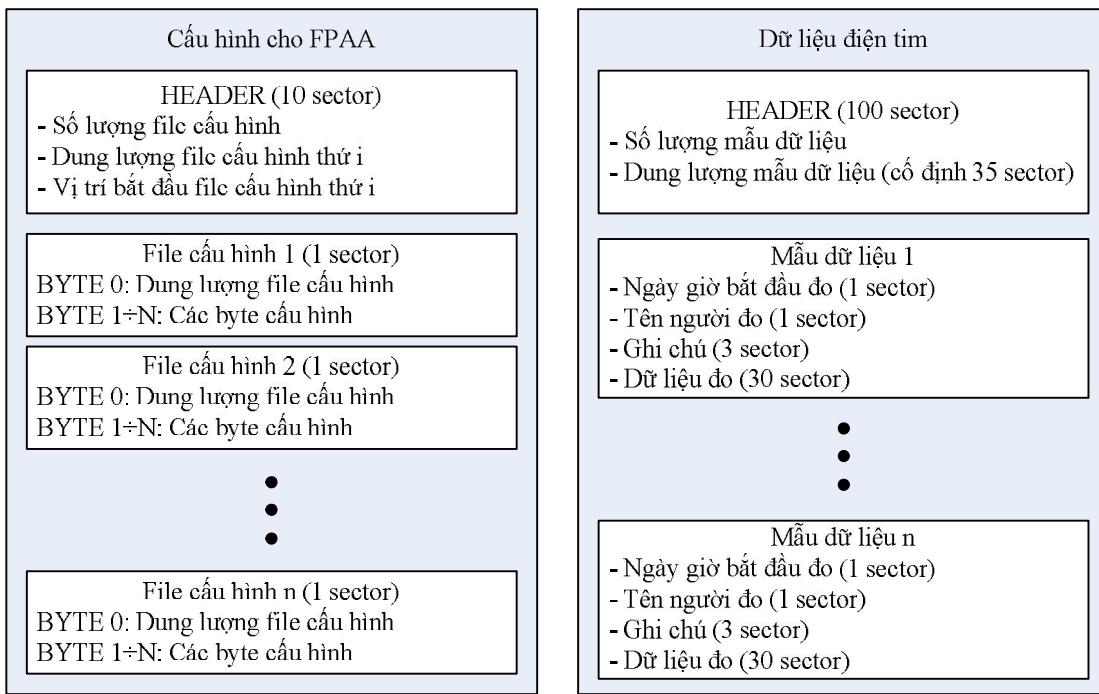
Hình 3-11: Sơ đồ khái niệm của card MMC

Để thuận tiện trong quá trình quản lý cơ sở dữ liệu điện tim đo được, card MMC được chia thành ba vùng liên tiếp nhau. Vùng 1 là khu vực header, chứa các thông số cơ bản về cấu trúc của thẻ nhớ như là: địa chỉ bắt đầu của khối 2 và 3, số lượng file config cho FPAA, dung lượng dành cho mỗi mẫu tín hiệu điện tim. Vùng 2 chứa các file cấu hình của FPAA dùng để nạp cho FPAA mỗi khi cần thay đổi các thông số hoạt động. Vùng 3 chứa các dữ liệu về điện tim đo được.

Cấu trúc tổ chức vùng nhớ 2 và 3 được thể hiện trong hình sau đây:

Thẻ nhớ MMC được chia nhỏ theo các sector để quản lý trong quá trình ghi đọc. Dung lượng mỗi sector được định nghĩa trong thư viện lập trình. Trong trường hợp này đặt dung lượng mỗi sector là 1kB (1024Byte).

Module MMC/SD của PSoC Designer hỗ trợ việc giao tiếp với thẻ nhớ MMC thông qua chuẩn SPI. Do kết nối chung bus SPI với FPAA nên khi ghi đọc thẻ nhớ phải đưa chân Select MMC xuống mức “0” và chân Select FPAA lên mức “1”.



Hình 3-12: Sơ đồ cấu trúc vùng dữ liệu trên thẻ nhớ MMC

Sau đây là một số hàm API của thư viện giao tiếp với thẻ nhớ MMC:

```
void MMC_Setup(); // khởi tạo MMC, khai báo dung lượng của thẻ
void MMC_Write(WORD sector, BYTE *dataPtr, WORD size); // ghi một
    mảng dữ liệu vào thẻ nhớ bắt đầu từ địa chỉ "sector"
BOOL MMC_Read(WORD sector, BYTE *dataPtr, WORD size); // đọc một
    mảng dữ liệu từ địa chỉ "sector" lưu vào mảng dataPtr
BYTE ReceiveCardResponse(void); // trả về trạng thái thẻ MMC
```

3.2.5. Lập trình đọc dữ liệu điện tim sử dụng ADC của PSoC

Tín hiệu điện tim được đưa về từ hai điện cực sẽ đi qua FPAA. Trong đó các mạch tương tự sẽ thực hiện việc lọc tín hiệu và khuếch đại. Tín hiệu đưa vào và đưa ra khỏi FPAA là tín hiệu vi sai. Với thiết kế FPAA cho hệ số khuếch đại 1024 lần, tín hiệu điện tim đưa vào ADC của PSoC có biên độ lớn nhất vào khoảng 1,5V÷2V.

Module ADC sử dụng để đọc tín hiệu điện tim là khối ADCINC với các thuộc tính như sau:

- Độ phân giải có thể thay đổi (từ 7bit tới 13bit)
- Tốc độ lấy mẫu tối đa 10kSPS
- Offset Error: tối đa 9mV

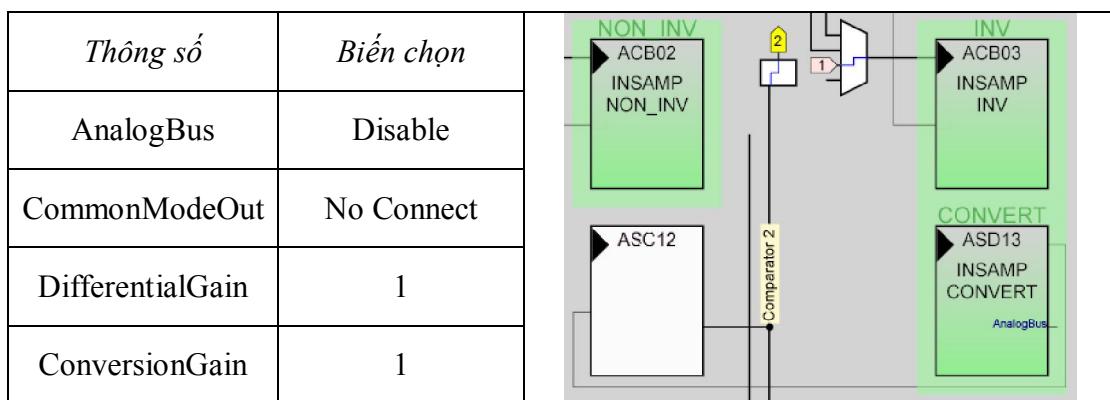
Tín hiệu trước khi đưa vào khối ADCINC cần có một khối khuếch đại đệm INSAMP (*Instrumentation Amplifier*). Khối khuếch đại này có nhiệm vụ đệm tạo ra trở kháng đầu vào lớn. Tín hiệu điện tim đưa từ FPAA về được nối vào cổng P0_2 và P0_3 của PSoC. Sử dụng các bộ ANALOG_MUX đầu vào để nối tín hiệu điện tim vào bộ khuếch đại vi sai INSAMP.

Các khối tương tự của PSoC cũng được thiết kế từ phương pháp chuyển mạch tự điện giống như FPAAs. Cấu tạo của các khối Analog này cũng bao gồm các phần tử OPAMP và các ma trận.

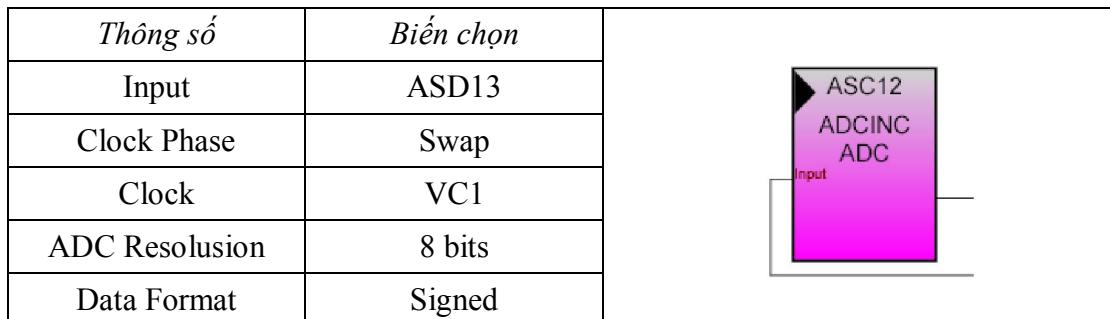
Sau đây là một số thông số của khối khuếch đại vi sai này:

- Slew rate: 0,5V/ μ s (chế độ tiết kiệm năng lượng), 1,8V/ μ s (chế độ thường) và 6,0V/ μ s (chế độ công suất cao).
- CMRR: 60dB
- Input Offset Voltage: 3,5mV
- Hệ số khuếch đại: từ 1 đến 48, khối CONVERT (từ 1 đến 63)/32

Dựa theo các thông số của khối ADC và yêu cầu lấy mẫu đối với tín hiệu điện tim, lựa chọn các thông số như sau:



Hình 3-13: Thiết lập thông số cho khối INSAMP



Hình 3-14: Thiết lập thông số cho khối ADCINC

Một số hàm API của khối ADCINC do nhà sản xuất cung cấp:

```

void  ADCINCVR_Start(BYTE bPower);           // khởi động ADC
void  ADCINCVR_SetResolution(BYTE bRes);       // đặt độ phân giải
void  ADCINCVR_StopAD(void);                  // ngừng chuyển đổi AD
INT   ADCINCVR_iGetData(void);                // đọc dữ liệu đã chuyển đổi

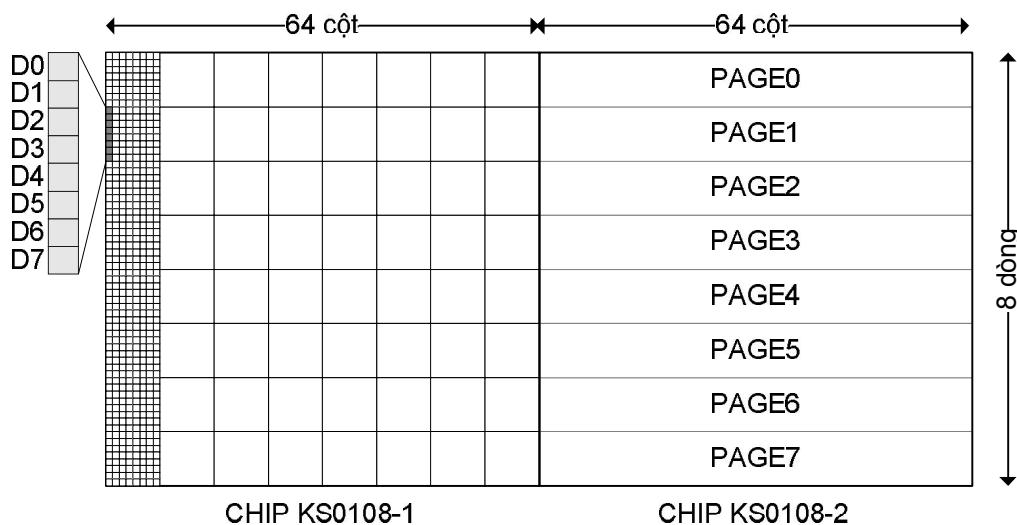
```

3.2.6. Lập trình giao diện GLCD và màn hình cảm ứng

a) Lập trình giao diện trên GLCD 128x64

Màn hình GLCD sử dụng trong thiết kế là loại màn hình ma trận điểm với độ phân giải 128 pixel chiều ngang và 64 pixel. Màn hình này sử dụng chip điều khiển KS0108. Chip KS0108 có một loại bộ nhớ duy nhất đó là RAM, không có bộ nhớ chứa bộ font hay chứa mã font tự tạo như chip HD44780U của Text LCD 16x2. Vì vậy, dữ liệu ghi vào RAM sẽ được hiển thị trực tiếp trên GLCD.

Mỗi chip KS0108 có 512 bytes RAM tương ứng với 4096 chấm trên một nửa (64x64) LCD. RAM của KS0108 không cho phép truy cập từng bit mà theo từng byte, điều này có nghĩa là mỗi lần chúng ta viết một giá trị vào một byte nào đó trên RAM của GLCD, sẽ có 8 chấm bị tác động, 8 chấm này nằm trên cùng 1 cột. Vì lý do này, 64 dòng GLCD thường được chia thành 8 pages, mỗi page có độ cao 8 bit và rộng 128 cột (cả 2 chip gộp lại). Hình 3.13 mô tả “bề mặt” một GLCD và cũng là cách sắp xếp RAM của các chip KS0108.



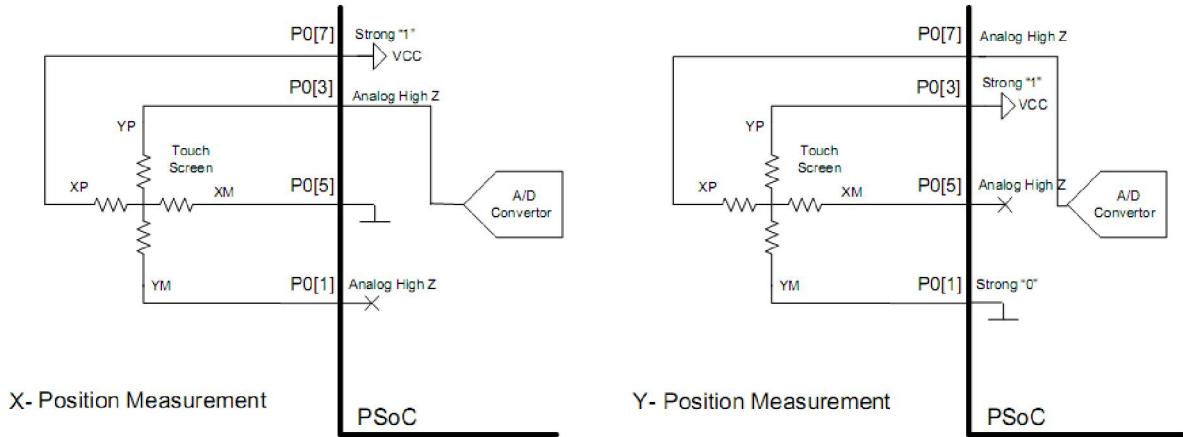
Hình 3-15: Tổ chức bộ nhớ của GLCD 128x64 sử dụng CHIP KS0108

KS0108 chỉ có 7 lệnh điều khiển nên quá trình giao tiếp từ vi xử lý tới GLCD là khá đơn giản. Tuy nhiên, do chứa ít lệnh nên để thực hiện việc hiển thị các đối tượng hình ảnh lên màn hình đòi hỏi sự kết hợp của nhiều lệnh khác nhau. Yêu cầu đề ra là phải viết được thư viện thực hiện việc vẽ các đối tượng giao diện trên màn hình.

b) Lập trình điều khiển qua màn hình cảm ứng

Màn hình cảm ứng được kết hợp giữa một tấm cảm ứng kiểu điện trở gắn trên màn hình GLCD. Tấm cảm ứng gồm có 2 lớp điện trở mỏng trong suốt được đặt cách nhau một khoảng nhỏ. Mỗi tấm có hai cạnh đối diện nhau được nối với dây dẫn và đưa ra ngoài. Khi có một điểm nhấn trên tấm cảm ứng sẽ có một điểm nối giữa hai lớp này.

Để giao tiếp với tấm cảm ứng này cần bốn chân IO Analog. Cách xác định tọa độ của điểm được nhấn được thể hiện qua hình vẽ sau:



Hình 3-16: Cách thức xác định tọa độ X và tọa độ Y

Để xác định được tọa độ X ta đưa điện áp 5V vào hai đầu (XP, XM) của tấm cảm ứng X. Điện áp của tấm cảm ứng Y bằng với điện áp của điểm tiếp xúc cần phải đưa các đầu nối (YP, YM) về trạng thái cao trớ.

Tọa độ X được tính theo công thức sau:

$$\frac{X}{X_0} = \frac{V_{YP}}{V_{CC}}$$

với X_0 là chiều dài của cạnh X, V_{YP} là điện áp của điểm tiếp xúc (được tính bằng cách nối YP vào ADC và đọc giá trị của ADC)

Tương tự, để tính tọa độ Y ta đưa điện áp 5V vào hai đầu (YP, YM) và tiến hành đọc giá trị điện áp tại tấm cảm ứng X.

$$\frac{Y}{Y_0} = \frac{V_{YM}}{V_{CC}}$$

với Y_0 là chiều dài của cạnh Y, V_{XP} là điện áp của điểm tiếp xúc (được tính bằng cách nối YM vào ADC và đọc giá trị của ADC)

Tất cả các thay đổi về chế độ chân vào ra đều được PSoC hỗ trợ do các chân của PSoC có khả năng cấu hình rất mềm dẻo.

3.2.7. Kết nối với máy tính và giao diện trên máy tính

Để đáp ứng được khả năng truyền tín hiệu điện tim trực tuyến lên máy tính, tốc độ truyền tin phải đủ theo thông số tính dưới đây.

Tốc độ lấy mẫu tín hiệu điện tim là 1KSPS, độ phân giải ADC là 8bit. Do đó tốc độ baud của giao thức truyền tin cần lớn hơn 8000bps.

Chuẩn giao tiếp RS232 với khả năng nâng cao tốc độ truyền tin tối đa lên tới 115200bps có đủ khả năng đáp ứng được việc truyền và hiển thị online tín hiệu điện tim từ thiết bị lên máy tính.

Thiết bị sử dụng chuẩn điện áp TTL cho nên cần phải có mạch chuyển đổi sang chuẩn CMOS để có thể tương thích với máy tính. Trong trường hợp này sử dụng IC MAX232, có thể xem thêm sơ đồ kết nối ở phần sơ đồ nguyên lý tổng thể của thiết bị.

Giao diện trên máy tính được viết bằng ngôn ngữ C# trên nền .Net Framework 3.5. Ngôn ngữ này hỗ trợ khả năng lập trình các chức năng điều khiển, giám sát của người dùng. Khả năng tương tác với cơ sở dữ liệu của phần mềm Microsoft Visual C# Express là khá mạnh. Nó giúp cho việc lưu trữ, quản lý các dữ liệu điện tim được thuận tiện với người sử dụng.

3.3. Phân tích tổng hợp tài nguyên, tóm tắt lại thiết kế phần cứng

Bảng sau sẽ tổng kết lại toàn bộ các khái ngoại vi sử dụng. Bên cạnh đó là phần ước lượng công suất tiêu thụ đối với mỗi khái chức năng.

Ngoại vi	Tài nguyên yêu cầu	Công suất tiêu thụ
FPAA	1 khái SPI + 4 IO	Tùy từng chế độ Chế độ cơ bản: 240mW
MMC	1 khái SPI + 4 IO	Không hoạt động: 160mW Hoạt động: 480mW
GLCD	15 IO	Bật đèn nền: 1800mW Tắt đèn nền: 350mW
Màn cảm ứng	4 Analog IO	Không hoạt động: ~0mW Hoạt động: 200mW
Truyền thông	2 IO	Không hoạt động: 50mW Hoạt động: 190mW
Chỉ thị (còi, LED)	4 IO	Không hoạt động: ~0mW Hoạt động: 300mW
Đo điện tim	2 Analog IO	(nằm trên FPAA)
Vị xử lý		Trung bình: 150mW (không kể ngoại vi)

Từ bảng thống kê trên cho thấy các khái chức năng chính của mạch cần tới 35 IO, trong đó có 6 chân là Analog IO. Để đáp ứng được yêu cầu trên, đồ án đã lựa chọn sử dụng IC CY8C29566 họ PSoC của Cypress do các lý do sau:

- CY8C29566 có tới 40 chân IO và trong đó có 8 chân Analog IO.
- IC này có tới 32KB Flash ROM và 2KB RAM đủ tài nguyên để lập trình nhiều chức năng của thiết bị.

- Giá thành tương đối rẻ (80.000đ) so với các vi xử lý với tài nguyên tương đương và CY8C29566 có thể dễ dàng mua được ở trong nước.
- PSoC là một dòng vi xử lý mới có nhiều tính năng hay nên tìm hiểu về nó là một việc làm rất thú vị.

Qua những thông kê ở trên và vì các chân của PSoC có khả năng cấu hình chức năng mềm dẻo với 8 chế độ khác nhau các chân vào ra của vi xử lý được quy hoạch như sau:

Ngoại vi	Pin	Tên chân	Chế độ	Kiểu
GLCD (8 Pin Data + 6 Pin Control + 1 Pin Backlight)	Port_0_1	GLCD-BL	Digital Out	Strong
	Port_1_7	GLCD-DI	Digital Out	Strong
	Port_1_5	GLCD-WR	Digital Out	Strong
	Port_1_3	GLCD-E	Digital Out	Strong
	Port_1_2	GLCD-CS1	Digital Out	Strong
	Port_1_4	GLCD-CS2	Digital Out	Strong
	Port_1_6	GLCD-RES	Digital Out	Strong
	Port_3_7	GLCD-DB7	CPU Control	StdCPU
	Port_3_5	GLCD-DB5	CPU Control	StdCPU
	Port_3_3	GLCD-DB3	CPU Control	StdCPU
	Port_3_1	GLCD-DB1	CPU Control	StdCPU
	Port_3_0	GLCD-DB0	CPU Control	StdCPU
	Port_3_2	GLCD-DB2	CPU Control	StdCPU
	Port_3_4	GLCD-DB4	CPU Control	StdCPU
	Port_3_6	GLCD-DB6	CPU Control	StdCPU
MMC + FPA + WIFI (mở rộng)	Port_2_5	MISO	Digital In	High Z
	Port_2_1	MOSI	Digital Out	Strong
	Port_2_3	SPI_CLK	Digital Out	Strong
	Port_4_5	SS_MMC	Digital Out	Strong
	Port_4_7	SS_FPA	Digital Out	Strong
	Port_4_3	SS_WIFI	Digital Out	Strong
Màn cảm ứng	Port_0_4	YP	Analog IO	StdCPU
	Port_0_5	XM	Analog IO	StdCPU
	Port_0_6	YM	Analog IO	StdCPU
	Port_0_7	XP	Analog IO	StdCPU
RS232	Port_2_4	PSoC_RX	Digital In	High Z
	Port_2_6	PSoC_TX	Digital Out	Strong
Đo điện tim	Port_0_2	ECG-	Analog In	High Z A
	Port_0_3	ECG+	Analog In	High Z A

Chỉ thị	Port_2_7	SPEAKER	Digital Out	Strong
	Port_4_2	LED0	Digital Out	Strong
	Port_4_4	LED1	Digital Out	Strong
	Port_4_6	LED2	Digital Out	Strong
I ² C (mở rộng)	Port_2_0	I2C-SCL	CPU Control	Open Drain
	Port_2_2	I2C-SDA	CPU Control	Open Drain

Bảng thống kê sau cho thấy lượng tài nguyên sử dụng của PSoC và FPAA:

Tài nguyên	Tổng số	Đã dùng	Còn dư
PSoC - Chân vào/ra số	32	29	3
PSoC - Chân vào/ra tương tự	8	6	2
FPAA - Khối đầu vào	4	1	3
FPAA – Khối đầu ra	2	1	1

Bảng thống kê tài nguyên trên cho thấy việc lựa chọn PSoC CY8C29566 làm khối xử lý trung tâm là phù hợp. Đối với khối thu thập tín hiệu điện tim thì FPAA AN221E04 đủ tài nguyên để đáp ứng yêu cầu đã đề ra. Bên cạnh đó việc còn dư các khối đầu vào và đầu ra của FPAA mở ra khả năng mở rộng số kênh đo của mạch thu thập tín hiệu điện tim. Điều này sẽ rất thuận lợi khi tiến hành nâng cấp thiết kế với khả năng đo nhiều hơn một chuyển đổi.

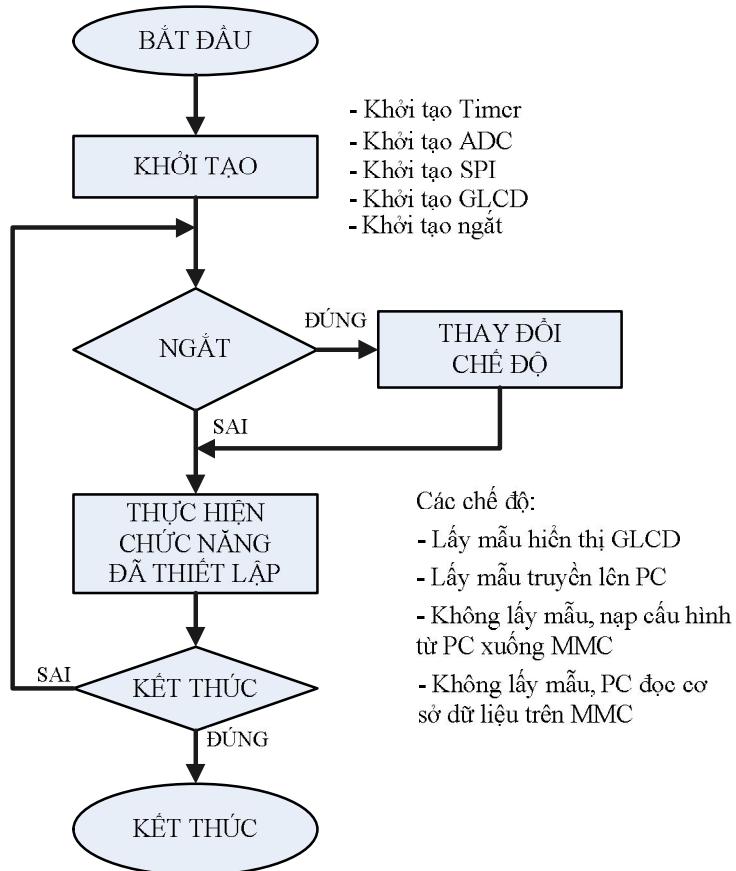
Sơ đồ nguyên lý của thiết bị (xem trong phần phụ lục)

3.4. Thiết kế phần mềm

Phần này sẽ trình bày các thiết kế phần mềm cho thiết bị. Nội dung sẽ đi vào việc tổ chức các chương trình, quản lý bộ nhớ, nêu ra các kịch bản hoạt động của thiết bị.

3.4.1. Lưu đồ tổng quát hoạt động của thiết bị

Thiết bị đo được lập trình để có thể hoạt động ở nhiều chế độ khác nhau. Việc thay đổi các chế độ hoạt động này phụ thuộc vào lựa chọn của người sử dụng.



Hình 3-17: Lưu đồ hoạt động tổng quát

Thiết bị sau khi khởi động sẽ tiến hành khởi tạo các khái chức năng trong thiết bị để đưa chúng sẵn sàng hoạt động khi được gọi. Thiết bị liên tục kiểm tra ngắt để xem khi nào có yêu cầu thay đổi cấu hình hoạt động. Ngắt được tạo ra khi có sự tác động từ bàn phím cảm ứng. Trong chương trình ngắt nếu có sự thay đổi về chế độ hoạt động sẽ tiến hành cấu hình lại các khái chức năng sử dụng tùy theo từng chế độ.

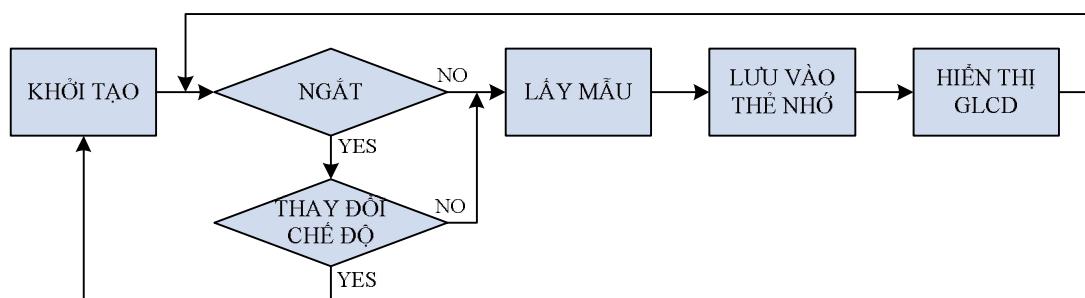
Trong mô hình thiết bị lần này, đồ án đưa ra năm cấu hình hoạt động sau:

1. Thiết bị đo chạy độc lập không có kết nối với máy tính.
2. Thiết bị đo lấy mẫu và truyền lên máy tính hiển thị.
3. Thiết bị không đo, nhập file cấu hình từ máy tính xuống.
4. Thiết bị không đo, chỉ trao đổi cơ sở dữ liệu với máy tính.
5. Máy tính không kết nối với thiết bị, chỉ truy nhập cơ sở dữ liệu đã lưu.

3.4.2. Thiết bị đo chay độc lập không có kết nối với máy tính

Ở chế độ này thiết bị hoạt động độc lập với máy tính. Tín hiệu điện tim được đưa vào FPAA để thực hiện các thao tác khuếch đại cũng như đi qua các khâu lọc cần thiết. Tín hiệu đầu ra của FPAA được đưa vào ADC của PSoC lấy mẫu và hiển thị liên tục trên màn hình GLCD. Dữ liệu đo được cũng được lưu lại trên thẻ nhớ theo các quy định nêu ở phần lập trình thẻ nhớ MMC.

Kịch bản hoạt động của thiết bị ở chế độ này như sau:

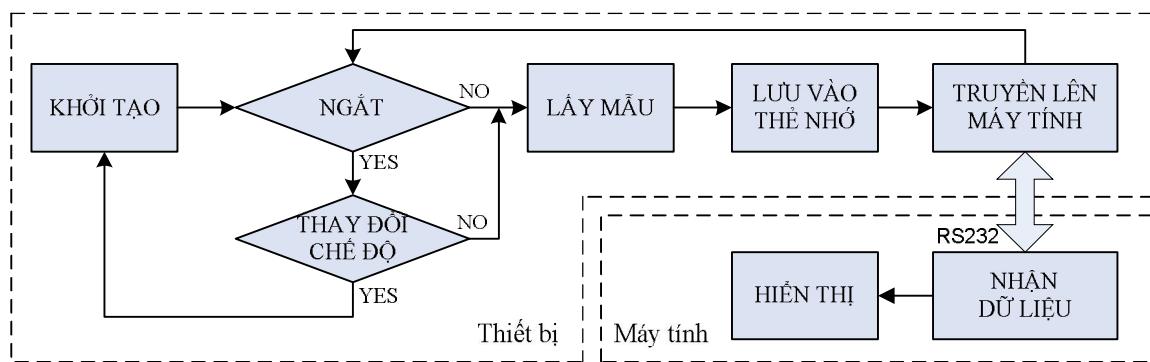


Hình 3-18: Lưu đồ hoạt động của thiết bị chay độc lập

Sau khi xác định được chế độ làm việc, thiết bị hoạt động độc lập với máy tính. Tiến hành khởi tạo chế độ hoạt động đã quy định. Nếu có ngắt thì thiết bị sẽ tiến hành kiểm tra chế độ hoạt động. Nếu khác với chế độ hoạt động trước đó thì nó sẽ tiến hành khởi tạo lại chế độ hoạt động. Nếu không có gì thay đổi nó sẽ tiến hành chu trình lấy mẫu tín hiệu, lưu trữ vào thẻ nhớ sau đó hiển thị lại trên màn hình GLCD.

3.4.3. Thiết bị đo lấy mẫu và truyền lên máy tính hiển thị

Ở chế độ này, để thiết bị hoạt động được cần phải kết nối với máy tính và khởi động phần mềm giao diện trên máy tính.



Hình 3-19: Lưu đồ hoạt động của thiết bị hiển thị lên màn hình máy tính

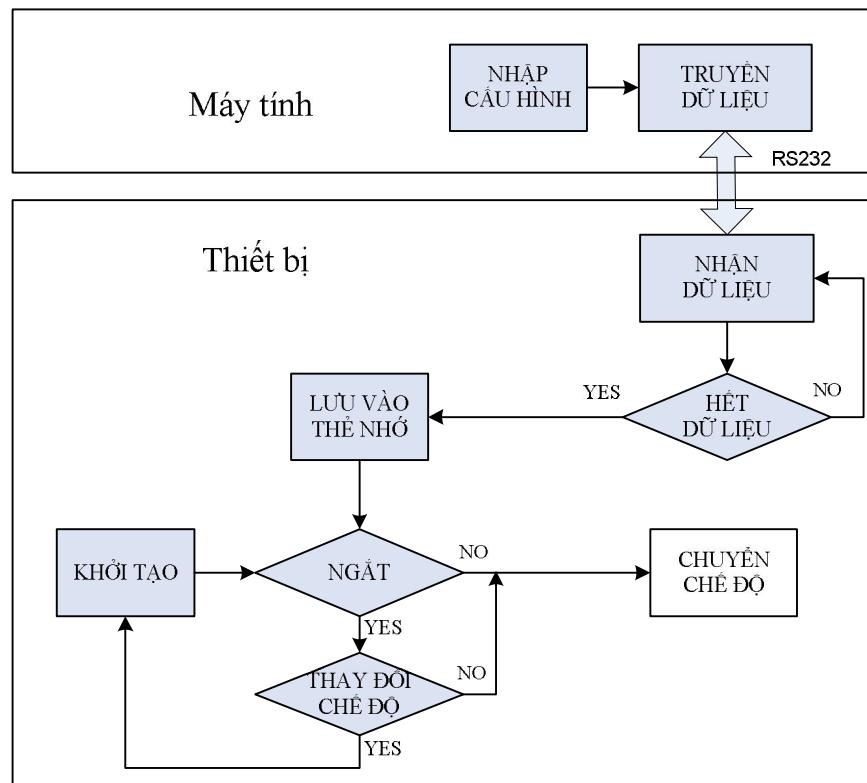
Các bước thực hiện cũng tương tự như ở chế độ thứ nhất trong việc kiểm tra ngắt thay đổi chế độ hoạt động. Nếu có ngắt thiết bị sẽ dừng lại kiểm tra xem có việc thay đổi chế độ hoạt động hay không. Nếu có thay đổi sẽ trở về bước khởi tạo lại theo chế

độ hoạt động mới. Nếu không có thay đổi trong chế độ hoạt động thiết bị sẽ thực hiện vòng lặp (lấy mẫu \Rightarrow lưu mẫu \Rightarrow truyền lên máy tính \Rightarrow lấy mẫu) một cách liên tục.

Trên máy tính phần mềm giao diện thực hiện việc nhận dữ liệu thông qua ngắt truyền thông RS232 với những thông số cấu hình khai báo ở trên giao diện sử dụng. Dữ liệu nhận về sẽ được phần mềm tái tạo lại thành dạng đồ thị của tín hiệu điện tim.

3.4.4. Thiết bị không đo, nhập file cấu hình từ máy tính xuống

Ở chế độ này, thiết bị không thực hiện việc lấy mẫu tín hiệu điện tim. Do đó khói FPAA có thể tạm thời ngưng kích hoạt. Phần mềm trên máy tính chứa giao diện nạp file cấu hình với các thông số đúng như quy ước trong phần phân vùng bộ nhớ MMC. Quy trình nạp cấu hình cho thiết bị được thực hiện như sau:



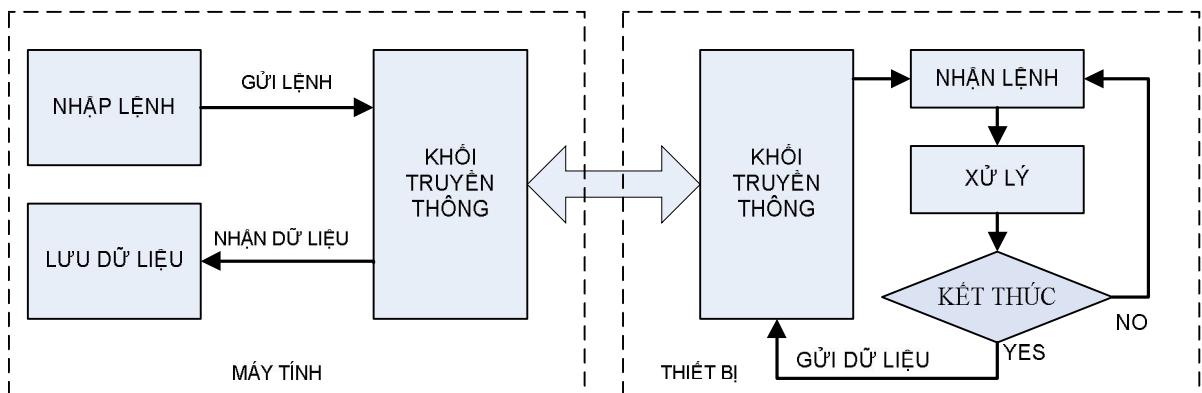
Hình 3-20: Lưu đồ hoạt động thiết bị nhập file cấu hình từ máy tính

Các thông số của file cấu hình bao gồm: dung lượng file cấu hình, vị trí file cấu hình và nội dung file cấu hình. Dung lượng mỗi file cấu hình là 1 sector tương ứng với 1KB (trong đó có một byte đầu tiên quy định số lượng BYTE trong cấu hình). Thiết bị khi nhận file cấu hình sẽ làm nhiệm vụ

3.4.5. Thiết bị không đo, chỉ trao đổi cơ sở dữ liệu với máy tính

Thiết bị có một cấu hình hoạt động với tác dụng trao đổi dữ liệu với máy tính. Ở chế độ hoạt động này, chức năng đo tạm ngừng hoạt động. Khi đó thiết bị và máy tính trao đổi cơ sở dữ liệu với nhau mà chủ yếu là thiết bị gửi dữ liệu đo được lưu trữ trong thẻ nhớ MMC lên máy tính. Phần mềm trên máy tính làm nhiệm vụ lưu dữ liệu này vào cơ sở dữ liệu trên ổ cứng máy tính.

Tiến trình thực hiện thể hiện trong lưu đồ sau:



Hình 3-21: Lưu đồ hoạt động khi thiết bị trao đổi cơ sở dữ liệu với máy tính

Ở chế độ hoạt động này thiết bị được điều khiển bởi máy tính. Máy tính sẽ gửi các lệnh điều khiển xuống thiết bị thông qua khối truyền thông. Thiết bị nhận được lệnh sẽ thực hiện lệnh và trả về máy tính các giá trị mà máy tính cần truy nhập.

Các thông số về dữ liệu lưu trữ trên thẻ nhớ MMC được chuyển về máy tính. Máy tính sẽ xử lý các dữ liệu đó cho phù hợp với cấu trúc cơ sở dữ liệu trên máy tính và tiến hành lưu trữ vào ổ đĩa cứng trên máy tính.

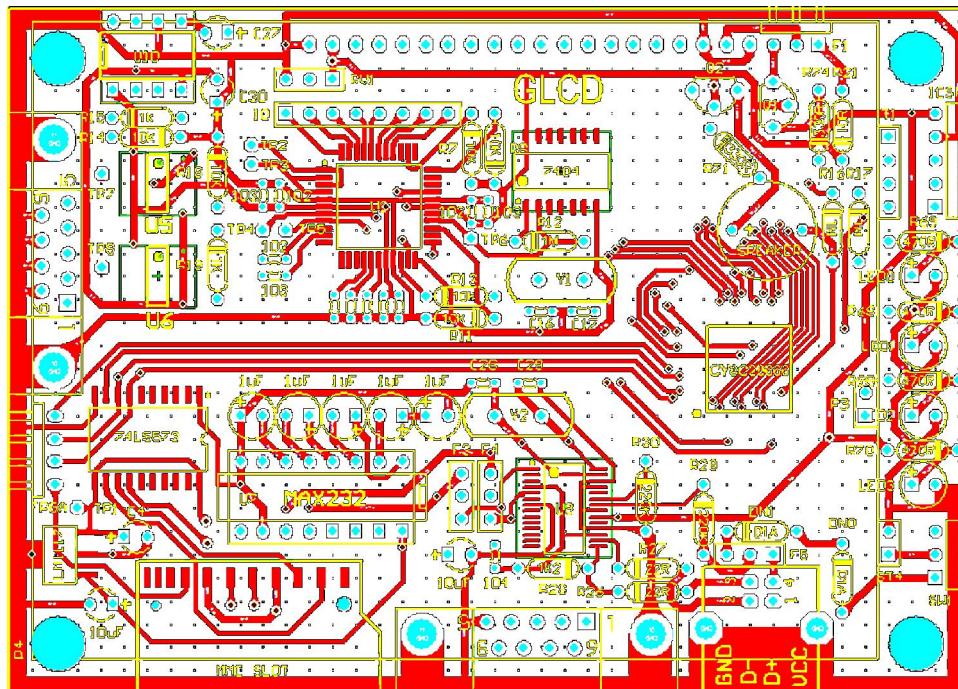
3.4.6. Máy tính không kết nối với thiết bị, chỉ truy nhập cơ sở dữ liệu đã lưu

Với chức năng chuyển đổi dữ liệu lưu trữ trên thẻ nhớ MMC của thiết bị về dữ liệu lưu trữ trên máy tính, thiết bị có khả năng đọc lại những dữ liệu ngày bất kỳ lúc nào mà không cần phải kết nối máy tính với thiết bị.

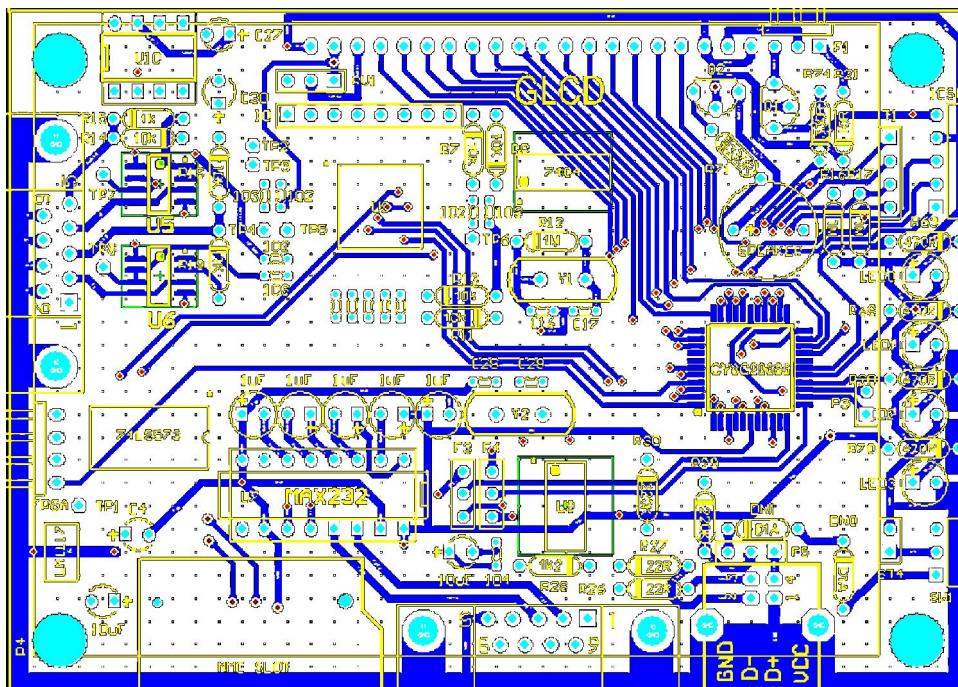
Máy tính truy xuất dữ liệu trong ổ đĩa cứng rồi tiến hành tái tạo các thông tin đó lên màn hình để hỗ trợ quá trình chẩn đoán, thống kê của người dùng và bác sĩ.

PHẦN IV: KẾT QUẢ THỰC HIỆN

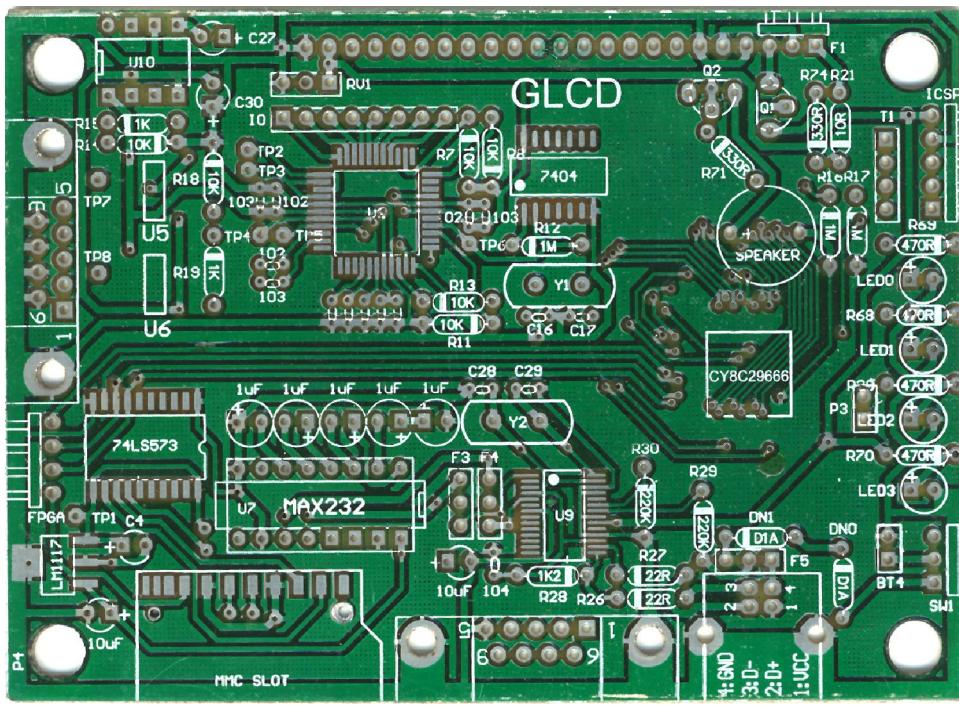
4.1. Kết quả thi công phần cứng

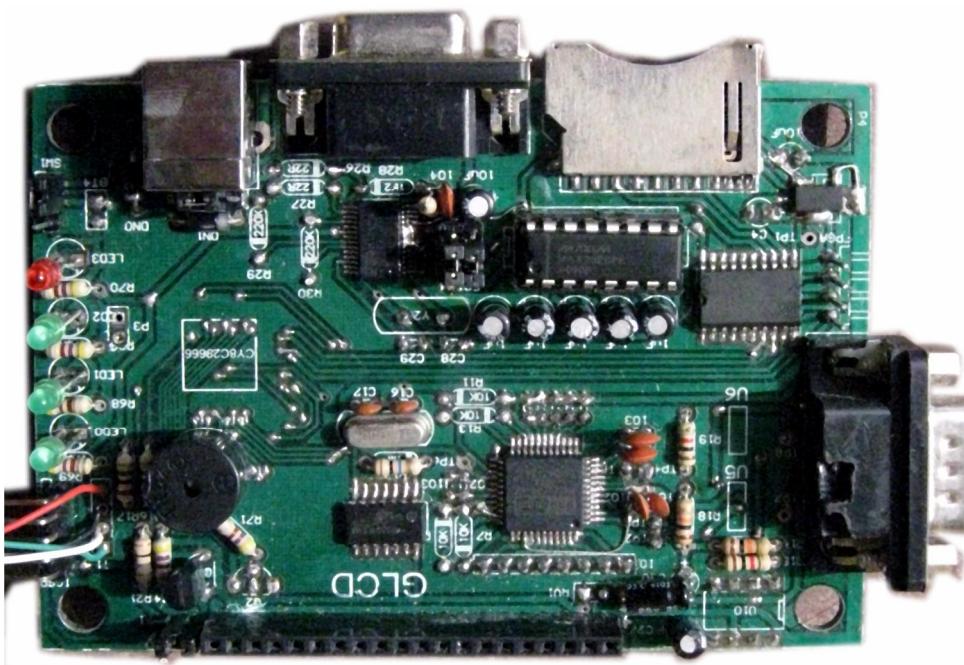


Hình 4-1: Mặt trên của mạch in được thiết kế cho thiết bị sau khi đi đầy dây

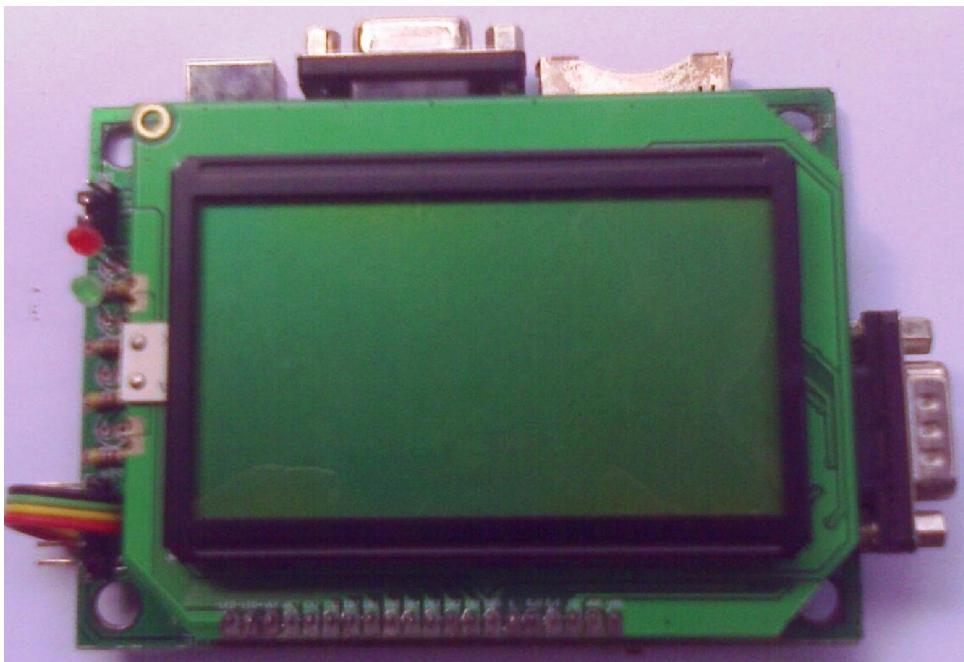


Hình 4-2: Mặt dưới của mạch in được thiết kế cho thiết bị sau khi đi đầy dây



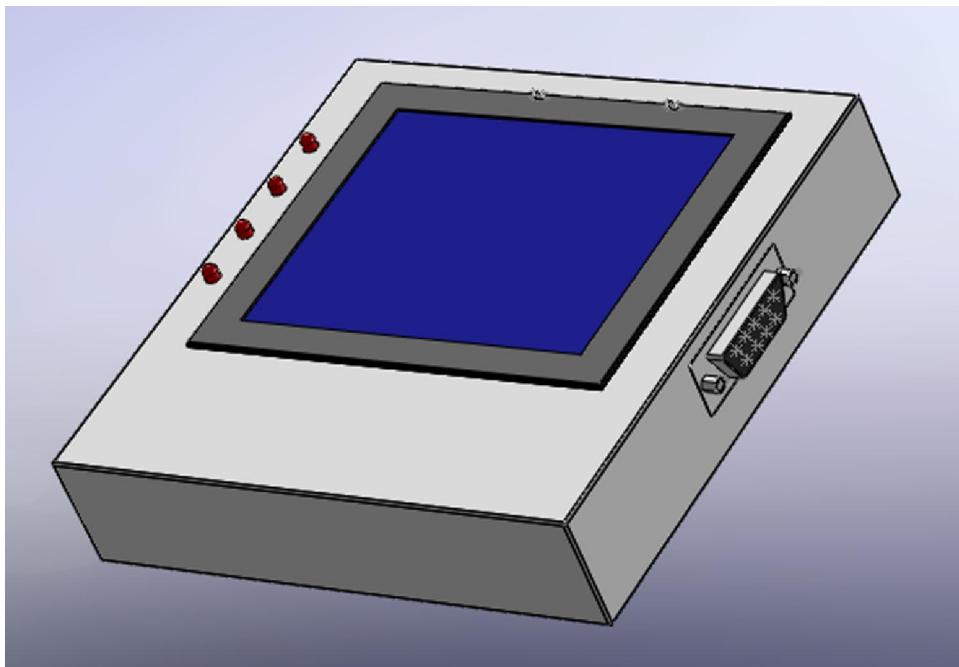


a) Chưa lắp màn hình

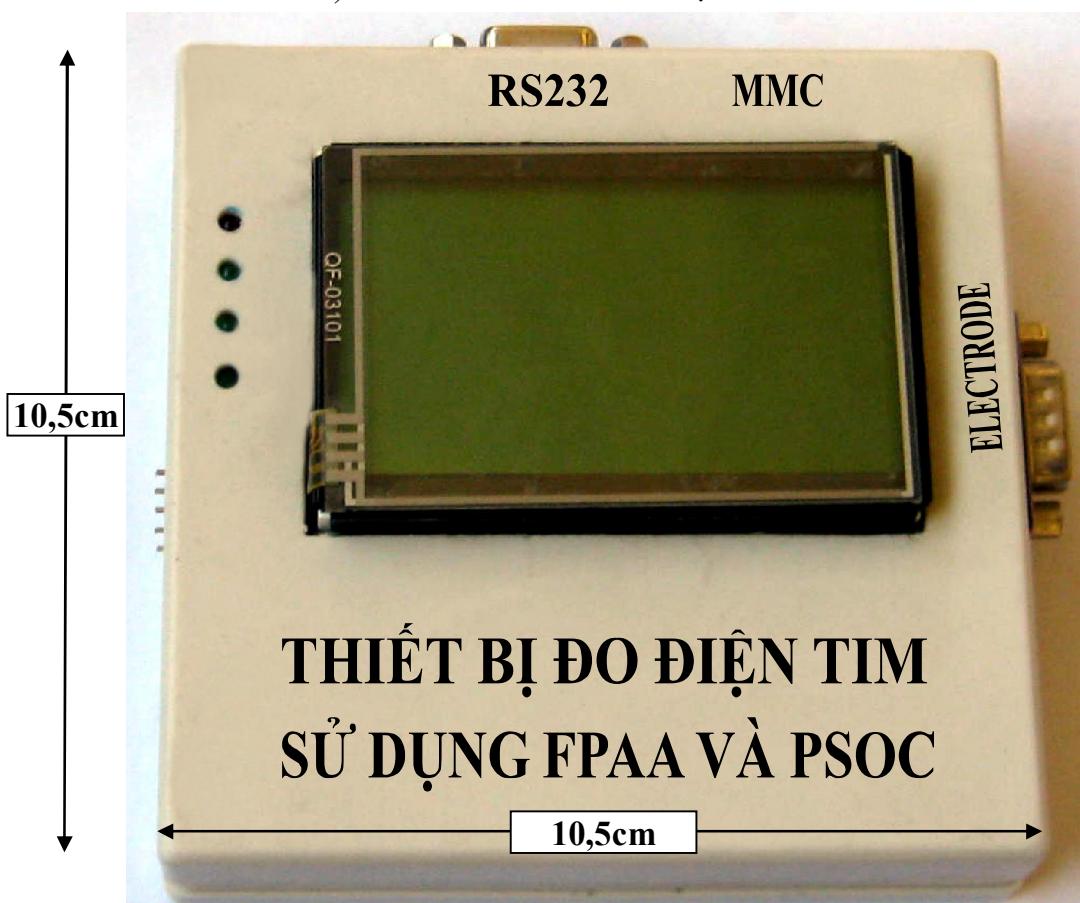


b) Đã lắp màn hình

Hình 4-4: Mạch in sau khi hàn các linh kiện



a) Thiết kế mô hình thiết bị trên SolidWorks



b) Thiết bị sau khi lắp ráp

Hình 4-5: Thiết bị sau khi đóng vỏ

4.2. Tóm tắt về các kết quả lập trình

Cùng với thiết bị được thiết kế như trên, đồ án đã triển khai các phần mềm hỗ trợ đi kèm. Các phần mềm này bao gồm ba cụm chính sau:

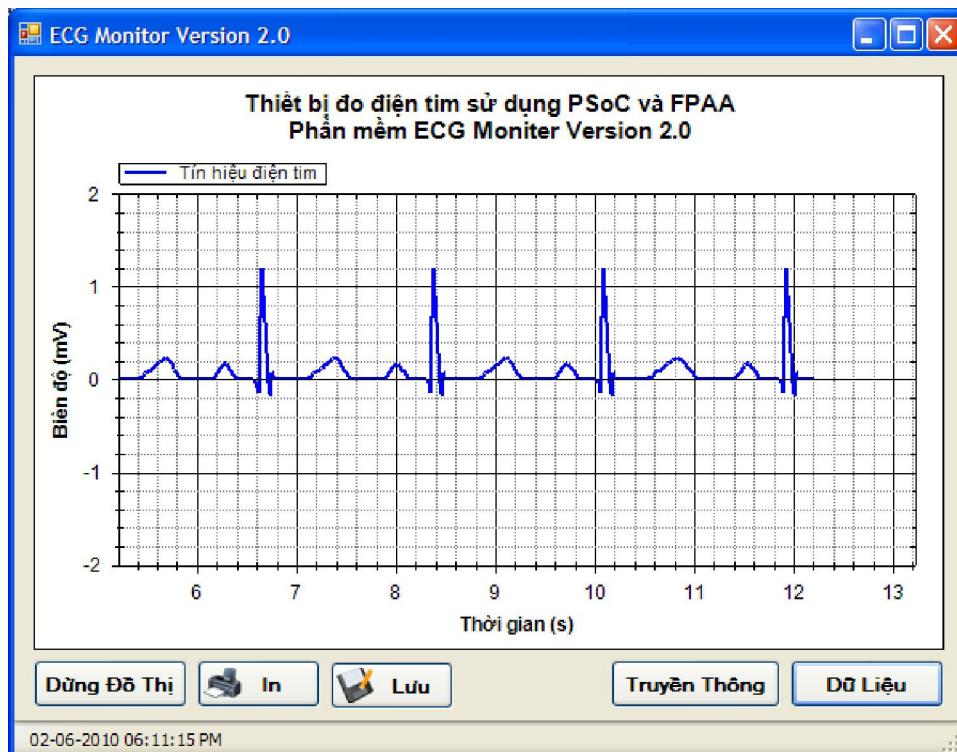
- Khối phần mềm trên PC
- Khối phần mềm nạp trên vi xử lý PSoC
- Các cấu hình nạp trên FPA

4.2.1. Phần mềm trên PC

Gồm các phần mềm:

- a) Giao diện chính: Được thực hiện trên Visual C# Express 2010

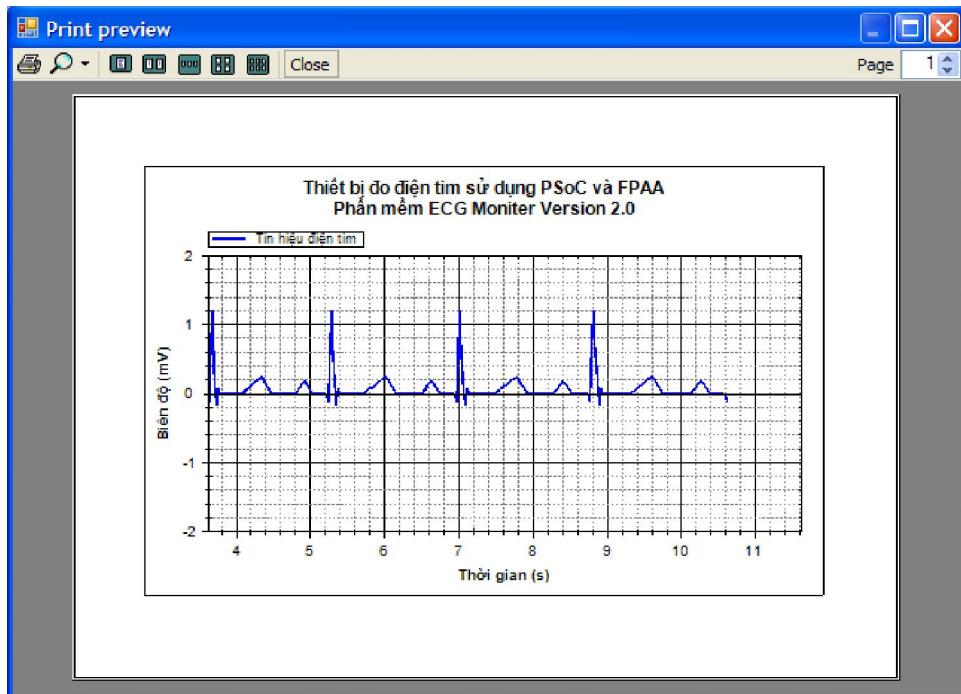
Phần mềm ECG Monitor được viết bằng ngôn ngữ C# trên nền .Net Framework. Trên giao diện chính của phần mềm có một vùng dùng hiển thị lại tín hiệu điện tim được gửi lên từ thiết bị.



Hình 4-6: Hình ảnh giao diện phần mềm ECG Monitor

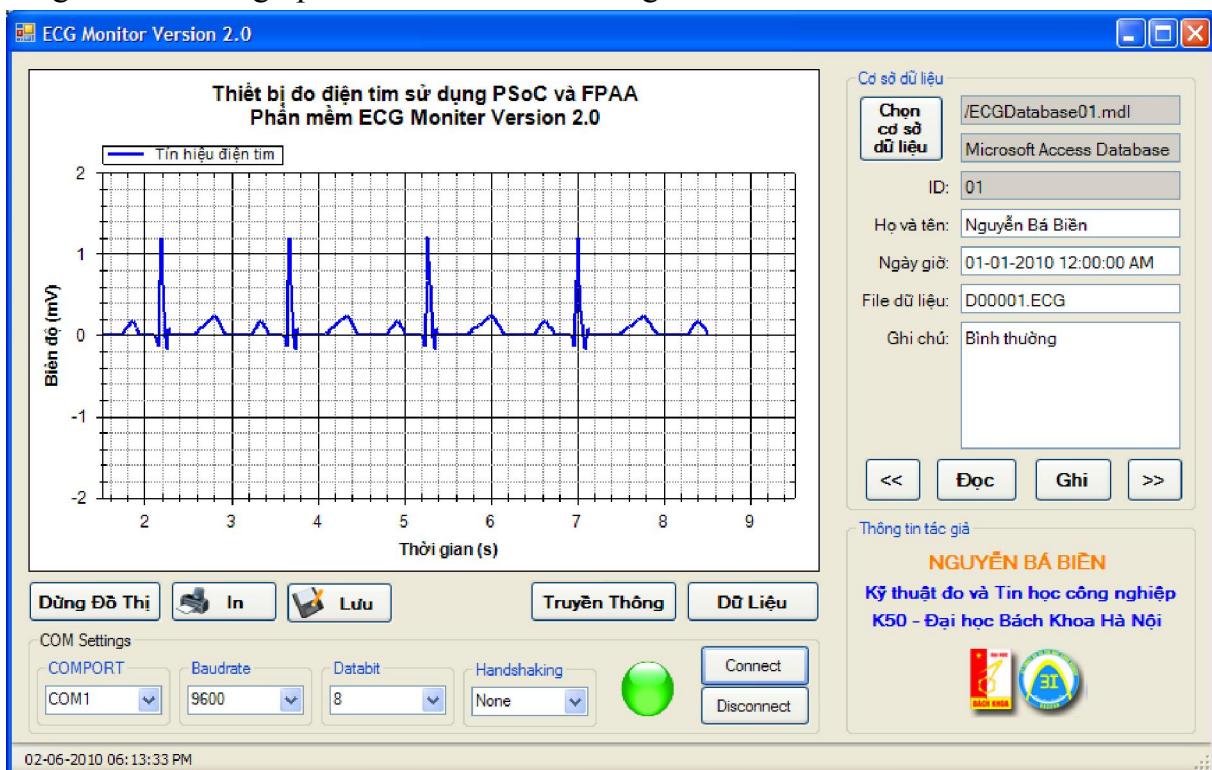
Các chức năng chính của phần mềm như sau:

- Có chức năng in hình ảnh đồ thị khi sử dụng (xem hình 4-6)
- Có chức năng lưu lại hình ảnh đồ thị dưới dạng hình ảnh.
- Có khả năng thiết lập các thông số kết nối với máy tính (xem hình 4-7)
- Có khả năng kết nối với cơ sở dữ liệu Microsoft Access (xem hình 4-7)



Hình 4-7: Giao diện quản lý trang in của phần mềm ECG Monitor

Ở chế độ mặc định phần khai báo thông số kết nối với máy tính và quản lý cơ sở dữ liệu sẽ bị ẩn đi. Khi nhấp vào các nút “Truyền thông” và “Dữ liệu” thì một bảng mở rộng sẽ xuất hiện giúp thực hiện các chức năng đó.



Hình 4-8: Giao diện cài đặt thông số kết nối và quản lý cơ sở dữ liệu

Tùy giao diện của phần mềm ECG Monitor có thể quản lý được các thông số kết nối cổng COM. Có thể lựa chọn sử dụng cổng COM nào, với tốc độ truyền bao nhiêu, số bit dữ liệu, bắt tay khi truyền tin.

Trên giao diện cũng cung cấp khả năng truy xuất tới cơ sở dữ liệu trên máy tính. Các nội dung được chứa trong cơ sở dữ liệu Microsoft Access Database bao gồm: ID, Họ và tên, ngày giờ đo, file dữ liệu về điện tim và ghi chú.

Có thể đọc dữ liệu ra từ file cơ sở dữ liệu, thay đổi các thông tin cần thiết rồi lưu lại vào file cơ sở dữ liệu. File cơ sở dữ liệu cũng yêu cầu phải nhập đúng mật khẩu khi chọn. Nếu không thể cung cấp mật khẩu chính xác khi nhập file cơ sở dữ liệu thì sẽ không thể truy xuất vào thông tin bên trong.

b) Cơ sở lưu trữ dữ liệu: Xây dựng cơ sở dữ liệu trên nền Microsoft Access

Các thông tin về lần đo được lưu trữ trong file cơ sở dữ liệu Microsoft Access. Những thông tin lưu được bao gồm: Họ và tên, thời gian đo, ghi chú về lần đo và file dữ liệu điện tim.

ID	Name	DateTime	Note	Click to A
1	Nguyễn Bá Biền	02-06-2010	Bình thường	0(1)
2	Nguyễn Thanh Hà	01-06-2010	Bình thường	0(1)
3	Lê Quốc Hương	03-06-2010	Bình thường	0(0)

Hình 4-9: Cơ sở dữ liệu truy xuất bằng phần mềm Microsoft Access

File dữ liệu điện tim được xây dựng bằng thư viện FSO (File System Objects). File này có định dạng *.ECG do quy ước của phần mềm ECG Monitor. Thực chất bên trong file là một mảng các giá trị đọc được từ tín hiệu điện tim.

4.2.2. Phần mềm nạp trên vi xử lý trung tâm PSoC

a) Thư viện giao diện màn hình GLCD

Dựa vào datasheet của chipset KS0108 xây dựng được thư viện giao tiếp với màn hình Graphic LCD. Thư viện gồm có các hàm sau:

```

void GLCD_Reset(void);                                //Reset GLCD
byte GLCD_ReadSTT(BYTE drv);                         //Đọc trạng thái GLCD
void GLCD_WriteCMD(BYTE drv, BYTE ins);              //Xuất lệnh điều khiển GLCD
void GLCD_WriteDATA(BYTE drv, BYTE data);             //Xuất dữ liệu từ RAM GLCD
byte GLCD_ReadDATA(BYTE drv);                         //Đọc dữ liệu từ RAM GLCD
void GLCD_SetYAddress( BYTE drv, BYTE addr );        //Nhảy đến tọa độ Y
void GLCD_SetXPage( BYTE drv, BYTE page );           //Nhảy đến trang thứ X
void GLCD_PlotXY(BYTE x, BYTE y);                   //Vẽ một điểm tọa độ (X,Y) trên GLCD
void GLCD_CLRSCR(void);                             //Xóa toàn bộ màn hình
void GLCD_Print(BYTE x, BYTE y, char const *dataPtr); //Xuất ký tự
void DrawImage(BYTE x, BYTE y, BYTE const * Image);   //Vẽ hình ảnh

```

a) *Thư viện giao diện màn cảm ứng:*

Đối với màn hình cảm ứng đã lập trình được các hàm giúp đọc được tọa độ của điểm tiếp xúc và nhận lệnh từ tấm cảm ứng

```
void Touchpad_Init(void);           //Khởi động màn hình cảm ứng
byte Touchpad_GetXPos(void);        //Đọc tọa độ X
byte Touchpad_GetYPos(void);        //Đọc tọa độ Y
byte Touchpad_Calibrate(void);      //Chỉnh định tọa độ với GLCD
```

b) *Giao tiếp PSoC – PC qua chuẩn RS232*

Đối với phần lập trình giao tiếp PSoC với PC có các hàm được phần mềm PSoC Designer hỗ trợ sau đây:

```
byte UART_bReadRxData(void);         //Đọc dữ liệu
void UART_SendData(BYTE bTxData);    //Gửi dữ liệu
```

Để thực hiện tốt các chức năng của thiết bị, đồ án đã xây dựng thêm được các hàm sau đây trong thư viện truyền thông RS232:

```
void UART_ReadArray(BYTE *ArrayData, BYTE length); //Đọc mảng dữ liệu
void UART_SendArray(BYTE *ArrayData, BYTE length); //Gửi mảng dữ liệu
```

c) *Giao tiếp PSoC – FPAA qua chuẩn SPI*

Việc lập trình FPAA được PSoC điều khiển thông qua chuẩn truyền tin SPI. Trong thư viện API của PSoC Designer có hỗ trợ chuẩn giao tiếp SPI thông qua lệnh gửi một byte từ chip master tới chip slave đang được chọn.

```
void SPIM_SendByte(BYTE SendData); //Gửi một lệnh tới bus SPI
```

Tù lệnh trên để tài đã xây dựng được hàm cấu hình FPAA

```
void FPAA_Config(BYTE ConfigNumber); //Nạp cấu hình cho FPAA
```

Hàm này đọc file cấu hình có thứ tự là tham số của hàm từ thẻ nhớ MMC rồi tiến hành nạp file cấu hình đó xuống FPAA

d) *Giao tiếp PSoC – SD/MMC*

Thẻ nhớ MMC được kết nối với PSoC thông qua chuẩn truyền tin SPI trên cùng một bus với FPAA. Khi lựa chọn kết nối với thẻ nhớ MMC thì cần ngắt chân CS (*Chip select*) của FPAA. Tốc độ truyền dữ liệu theo chuẩn SPI là 1Mbps đủ đáp ứng các chức năng của thiết bị.

4.2.3. Các file cấu hình cho FPAA

Xem chi tiết ở phần phụ lục.

Đề tài đã thực hiện lập trình và test chế độ hoạt động cho thiết bị với 6 cấu hình khác nhau cho FPAA. Cụ thể như sau:

- Chế độ 1: FPAA đưa trực tiếp điện áp +3VDC vào ADC của PSoC
- Chế độ 2: FPAA đưa trực tiếp điện áp từ đầu vào của nó ra đầu ra. (*hệ số khuếch đại tín hiệu bằng 1*)
- Chế độ 3: FPAA khuếch đại tín hiệu đầu vào 1000 lần rồi đưa ra đầu ra.
- Chế độ 4: FPAA khuếch đại tín hiệu đầu vào 1000 lần, tiến hành lọc thông thấp cắt tần số lớn hơn 150Hz.
- Chế độ 5: FPAA khuếch đại tín hiệu đầu vào 1000 lần, tiến hành lọc thông thấp cắt tần số lớn hơn 150Hz, tiếp tục chặn thành phần DC với tần số nhỏ hơn 0,1Hz.

- Chế độ 6: FPAA khuếch đại tín hiệu đầu vào 1000 lần, lọc thông thấp với tần số cắt 150Hz, lọc thông cao với tần số cắt 0,1Hz, lọc chặn dải 49Hz÷51Hz.

4.3. Đánh giá chất lượng của thiết bị

Thiết bị sau khi hoàn thành thiết kế phần cứng đã tiến hành các thử nghiệm sau:

4.2.4. Kiểm tra hoạt động của vi xử lý PSoC

Vi xử lý PSoC được thiết lập hoạt động ở tốc độ 24MHz và điện áp 5V. Thử nghiệm cho thấy vi xử lý vẫn có khả năng hoạt động tốt khi thay đổi điện áp nguồn vào từ dải 4,5V cho tới 5,5V. Thiết bị đã được tiến hành cho chạy thử liên tục từ 1-4 tiếng nhiều lần tuy nhiên không hề phát sinh hiện tượng treo.

4.2.5. Kiểm tra khôi lưu trữ trên thẻ nhớ MMC

Thẻ nhớ MMC 512MB được sử dụng trong thiết bị được kiểm tra quá trình ghi đọc nhiều lần. Với quy hoạch các vùng nhớ khác nhau trên thẻ MMC giúp cho vi xử lý trung tâm có khả năng dễ dàng quản lý dữ liệu trên thẻ.

Tốc độ ghi, đọc vào thẻ MMC ở mức độ trung bình (1Mbit/s) tuy nhiên lại cho sự ổn định rất tốt. Thử nghiệm việc ghi dữ liệu vào thẻ sau đó tiến hành đọc lại chính dữ liệu đã ghi được tiến hành nhiều lần và không phát sinh các lỗi ghi đọc.

4.2.6. Kiểm tra giao diện trên màn hình GLCD và các phím cảm ứng

Màn hình GLCD 128x64 còn cồng kềnh và tiêu tốn nhiều năng lượng. Khi bật đèn nền của màn hình GLCD thì có thể quan sát khá rõ nét.

Các phím bấm cảm ứng trên giao diện to, rõ ràng giúp thuận tiện trong quá trình thao tác thay đổi cài đặt cho thiết bị.

4.2.7. Kiểm tra truyền thông với máy tính

Truyền thông với máy tính của thiết bị sử dụng chuẩn truyền tin RS232. Do chuẩn RS232 không có đồng bộ xung nhịp giữa bên thu và bên nhận nên sẽ phát sinh lỗi trong quá trình truyền tin. Tuy nhiên với việc truyền tin tốc độ thấp (19200kbps) thì tỉ lệ lỗi phát sinh là rất nhỏ (khoảng 1000 byte có 1 byte lỗi).

4.2.8. Kiểm tra các chế độ hoạt động khác nhau của FPAA

FPAA được nạp các file cấu hình hoạt động với các chế độ khác nhau và đã chạy đúng theo những gì đã thiết kế. Khi đưa điện áp +3V từ FPAA ra khỏi đầu ra, kết quả đo được là 3,03V. Và khi thiết lập FPAA kết nối thẳng đầu vào với đầu ra rồi sau đó cấp điện áp hình sin với biên độ 1V và tần số 5Hz. Tín hiệu đầu ra được PSoC đọc và hiển thị lại trên màn hình của thiết bị.

Các trường hợp kiểm tra khác được thực hiện tương tự. FPAA đã nạp được tất cả các cấu hình đưa xuống.

PHẦN V: KẾT LUẬN VÀ HƯỚNG PHÁT TRIỂN

Hiện tại trên thị trường có lưu hành một số loại thiết bị đo điện tim do nước ngoài sản xuất. Tuy nhiên giá thành của các thiết bị là khá cao (tham khảo phần 1). Do đó việc nghiên cứu chế tạo thiết bị đo điện tim cầm tay thông minh là một đề tài rất tiềm năng. Bởi vì hiện nay khi chất lượng cuộc sống của nhân dân trong nước ngày càng được cải thiện thì nhu cầu được kiểm tra sức khỏe định kỳ càng được chú trọng.

Mục tiêu là thiết kế thiết bị đo điện tim thông minh với các tính năng cơ bản giống như các thiết bị đo điện tim hiện có do các nước phát triển sản xuất. Với những gì đã thực hiện trong đề tài này, dự kiến giá thành sản phẩm khi hoàn thiện và được sản xuất với số lượng lớn hoàn toàn có thể cạnh tranh được với các thiết bị của nước ngoài. Dự kiến giá thành sản phẩm khi hoàn thiện sẽ ở mức từ 1 triệu đồng cho tới 1 triệu 500 nghìn đồng. Với giá thành như vậy thiết bị hoàn toàn có khả năng được trang bị ở các gia đình với mức sống trung bình.

Đồ án tốt nghiệp đã thu được một số kết quả như sau:

- Tìm hiểu được các công nghệ mới như chuyển mạch tự điện, FPAA, PSoC.
- Nâng được bản chất tín hiệu điện tim và phương pháp thu thập
- Thiết kế thiết bị đo điện tim sử dụng PSoC và FPAA với các khả năng:
 - Thiết bị cầm tay nhỏ gọn, sử dụng 4 quả pin AA thuận lợi mang theo.
 - Hiển thị tín hiệu điện tim trực tiếp trên màn hình của thiết bị.
 - Bộ thu thập sử dụng FPAA với khả năng cấu hình lại ngay trong khi thiết bị đang hoạt động.
 - Thiết bị có thẻ nhớ để lưu trữ lại thông tin về điện tim cũng như các cấu hình hoạt động cho FPAA.
 - Xây dựng được phần mềm giao tiếp thiết bị với máy tính. Quản lý dữ liệu đo thông qua cơ sở dữ liệu Microsoft Access.

Hướng phát triển tiếp theo của đề tài là:

- Hoàn thiện nâng cao chất lượng mạch đo của thiết bị.
- Tiến hành lập trình các phần mềm giúp nhận dạng, chẩn đoán bệnh lý thông qua tín hiệu điện tim đo được.
- Hoàn thiện thiết kế về giao diện thiết bị.
- Kiểm tra so sánh chất lượng của thiết bị với các sản phẩm trên thị trường.
- Nghiên cứu triển khai sản xuất hàng loạt.

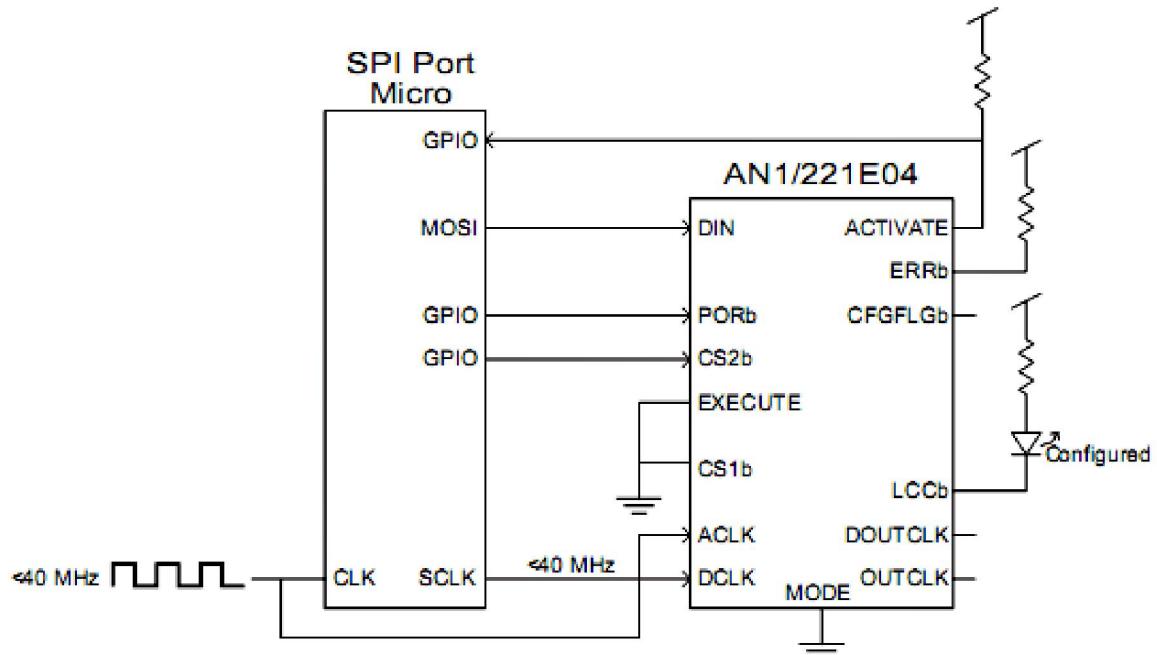
Với những nghiên cứu đã thực hiện, rất mong nhận được sự ủng hộ của các chuyên gia, tổ chức để giúp đỡ đề tài này trở thành một đề tài thực sự hữu ích cho tất cả mọi người.

TÀI LIỆU THAM KHẢO

1. **Điện tử tương tự với công nghệ FPAA** – Lê Hải Sâm
NXB KHKT-T9/2005
2. **Nghiên cứu thiết kế máy đo điện tim sử dụng DSP TMS320C6713**
Nguyễn Quốc Cường, Nguyễn Thị Lan Hương, Phạm Thị Ngọc Yên.
Đại Học Bách Khoa Hà Nội
3. **The ECG in Practice 4th** – John R. Hampton
University of Nottingham – United Kingdom
4. Đề tài: “**The Isolation Mode Rejection Ratio in Bioelectric Amplifiers**”
A.C. MettingVanRijn, A. Peper, C. A. Grimbergen..
5. **The Six Second ECG** – Tracy Barill
North Vancouver, British Columbia, Canada

PHỤ LỤC

Phụ lục 1: Sơ đồ mạch nạp FPAA từ một vi xử lý hỗ trợ SPI



Phụ lục 2: Sơ đồ nguyên lý của mạch in

Phụ lục 2: Sơ đồ nguyên lý của thiết bị