Une image contenant logo

Description générée automatiquement

|  |
| --- |
|  |
| System Management Bus Core Specification |
|  |
|  |

**MASTERY**

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
|  | **Company** | **Name** | **Function** | **Date** |
| Written by: |  |  |  |  |
| Approved by: |  |  |  |  |
| Authorized by: |  |  |  |  |

**REFERENCE DOCUMENT**

|  |  |
| --- | --- |
| **Title** | **Reference** |
|  |  |

Table of contents

[1. Introduction 5](#_Toc181092534)

[1.1. Presentation of the document 5](#_Toc181092535)

[1.2. Principle and application domain 5](#_Toc181092536)

[1.3. Hardware 5](#_Toc181092537)

[2. Global description of module X 6](#_Toc181092538)

[2.1. Architecture of module X 6](#_Toc181092539)

[2.2. Functional diagrap of module X 6](#_Toc181092540)

[2.3. Specifications of module X : 6](#_Toc181092541)

[2.4. Module X interface description (IO Ports) 7](#_Toc181092542)

[2.5. List of registers: 7](#_Toc181092543)

[2.6. Registers Description: 7](#_Toc181092544)

[3. Implementation of module X: 8](#_Toc181092545)

[3.1. Submodule 1: 8](#_Toc181092546)

[Description of submodule 1 : 8](#_Toc181092547)

[Functional description of submodule 1 : 8](#_Toc181092548)

[Submodule 1 i nterface description: 8](#_Toc181092549)

[3.2. Submodule 2: 9](#_Toc181092550)

[Description of submodule 2 : 9](#_Toc181092551)

[Functional description of submodule 2 : 9](#_Toc181092552)

[Submodule 2 i nterface description: 9](#_Toc181092553)

[4. Simulations : 10](#_Toc181092554)

[APPENDIX 11](#_Toc181092555)

List of figures

***Aucune entrée de table d'illustration n'a été trouvée.***

List of tables

[Table 1 : Module X I/O Interface 7](#_Toc181094827)

[Table 2 : Submodule 1 I/O Interface 8](#_Toc181094828)

[Table 3 : Submodule 2 I/O Interface 9](#_Toc181094829)

# Introduction

« Ce document constitue un exemple de Template de spécification. Toutefois, chaque spécification doit être adaptée en fonction des besoins spécifiques de votre projet et du module en question. Il est donc nécessaire de modifier, ajouter ou supprimer des éléments selon les exigences particulières de votre module. »

## Presentation of the document

[Objectif du document]

## Principle and application domain

## Targeted hardware

# Global description of module X

## Architecture of module X

[Schéma]

[Présentation des sous modules]

## Functional diagram of module X

[Diagramme}

## Specifications of module X

## Module X interface description (IO Ports)

Table 1 : Module X I/O Interface

|  |  |  |
| --- | --- | --- |
| **Inputs** | Input1\_name | - |
| Input2\_name | - |
| **Sorties** | Output1\_name |  |

## List of registers

## Registers Description

# Implementation of module X



## Submodule 1

### Description of submodule 1

### Functional description of submodule 1

### Submodule 1 i nterface description:

Table 2 : Submodule 1 I/O Interface

|  |  |  |
| --- | --- | --- |
| **Inputs** | Input1\_name |  |
| Input2\_name | - |
| **Outputs** | Output1\_name |  |

## Submodule 2

### Description of submodule 2

### Functional description of submodule 2

### Submodule 2 interface description:

Table 3 : Submodule 2 I/O Interface

|  |  |  |
| --- | --- | --- |
| **Inputs** | Input1\_name |  |
| Input2\_name | - |
| **Outputs** | Output1\_name |  |

# Simulations:

# APPENDIX