Logisim을 이용한 Simulation #1

○ Logisim

Download: http://www.cburch.com/logisim/index.html

Tutorial 및 각종 documentation: http://www.cburch.com/logisim/docs.html

Youtube에서도 찾을 수 있음

○ 공통 과제 1

그림 2-9 병렬 로드를 가진 4비트 양방향 shift 레지스터를 Logisim을 이용하여 구성하라. 구성 후, <u>병렬 로드 (Parallel Load) 동작을 이용</u>하여 본인의 학번 끝자리 숫자를 flip-flop의 상태 A_3 , A_2 , A_1 , A_0 에 binary 형식으로 저장하고 이를 화면 capture 하여 제출하라. 예를 들어 끝자리가 5이면 $A_3 = 0$, $A_2 = 1$, $A_1 = 0$, $A_0 = 1$ 이다.

○ 공통 과제 2

그림 4-9 4비트 산술 회로를 Logisim을 이용하여 구성하라. A입력에는 본인의 학번 끝자리 숫자를, B입력에는 학번의 끝에서 두 번째 숫자를 이진수 형태로 입력하고, 이에 대한 가산과 감산을 각각 수행한 뒤 이를 화면 capture 하여 제출하라. Full Adder는 Logisim에 포함된 module을 그대로 사용해도 무방하다.

1/2

○ 선택 과제

할당된 문제의 회로를 Logisim을 이용하여 구성하라. 회로의 동작을 simulation을 통해확인하고, 구성된 회로를 화면 capture 하여 제출하라.

- 1. 그림 2-1: 3x8 디코더
- 2. 그림 2-2: 2x4 NAND 게이트 디코더
- 3. 그림 2-3: 두 개의 2x4 디코더로 만든 3x8 디코더
- 4. 그림 2-4: 4x1 멀티플렉서
- 5. 그림 2-6: 4비트 레지스터
- 6. 그림 2-8: 4비트 시프트 레지스터

○ 과제 할당 – 학번 끝자리에 따라

끝자리 0	공통 1, 2, 선택 1, 4	끝자리 5	공통 1, 2, 선택 3, 4
끝자리 1	공통 1, 2, 선택 2, 5	끝자리 6	공통 1, 2, 선택 1, 6
끝자리 2	공통 1, 2, 선택 3, 6	끝자리 7	공통 1, 2, 선택 2, 4
끝자리 3	공통 1, 2, 선택 1, 5	끝자리 8	공통 1, 2, 선택 3, 5
끝자리 4	공통 1, 2, 선택 2, 6	끝자리 9	공통 1, 2, 선택 5, 6

○ 과제 제출 - 보고서 형식으로 제출.

제출 날짜: 11월 1일(금) 3:00/4:30/6:00PM

제출 장소: 7-506호

다른 학생의 과제를 copy한 경우, copy한 사람과 원본 제공자 모두 0점 처리