컴퓨터 공학 기초 설계 및 실험1

예비 & 결과 보고서

실험제목: Adder & subtractor using 2’s complement

실험일자: 2018년 05월 31일 (금)

제출일자: 2018년 06월 03일 (월)

학 과:컴퓨터정보공학부

담당교수: 이혁준

실습분반: 03-금012

학 번: 2018202074

성 명: 김상우

결과보고서

1. 제목 및 목적
   1. 제목

Adder & subtractor using 2’s complement

* 1. 목적

다양한 종류의 가(감)산기를 제작하고 그것들의 정의를 이해한다. 그리고 완성된 회로의 작동원리를 구하는 과정에서 2의 보수를 활용하고 그 개념을 이해한다. 이 과정들을 통해 이전보다 다양하고 효율적인 방법으로 회로를 구현하는 능력을 키우는 걸 목적으로 한다 추가적으로 이러한 종류의 회로를 읽어내는 능력과 각 플립플롭 들이 어떤 식으로 작동되는지 파악하는 능력을 키우는 것 또한 목적으로 둔다..

1. 실험 결과

-(실험 8.11) 2의 보수를 이용해 작동하는 4비트 2진 전가산기 회로에 XOR회로를 추가해 가감산기 겸용회로 구현 및 입력에 따른 출력 측정



표 8-2 전가산기

|  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| 입력 | | | | 입력 B | | | | 출력 | | | | |
| A3 | A2 | A1 | A0 | B3 | B2 | B1 | B0 | C4 | S3 | S2 | S1 | S0 |
| 1 | 1 | 1 | 1 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 0 |
| 1 | 1 | 1 | 0 | 0 | 0 | 1 | 0 | 1 | 0 | 0 | 0 | 0 |
| 1 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | 1 | 0 | 0 | 1 | 0 |
| 1 | 0 | 1 | 1 | 0 | 1 | 1 | 0 | 1 | 0 | 0 | 0 | 1 |
| 1 | 0 | 1 | 0 | 0 | 1 | 1 | 1 | 1 | 0 | 0 | 0 | 1 |
| 1 | 0 | 0 | 1 | 1 | 0 | 1 | 0 | 1 | 0 | 0 | 1 | 1 |
| 0 | 1 | 1 | 1 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 0 |
| 0 | 1 | 0 | 1 | 0 | 1 | 1 | 0 | 0 | 1 | 0 | 1 | 1 |
| 0 | 1 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | 1 |

표8-3 전감산기

|  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| 입력 A | | | | 입력 B | | | | 출력 | | | | |
| A3 | A2 | 1A1 | A0 | B3 | B2 | B1 | B0 | b4 | d3 | d2 | d1 | d0 |
| 1 | 0 | 1 | 0 | 0 | 1 | 0 | 1 | 1 | 0 | 1 | 0 | 1 |
| 1 | 0 | 1 | 1 | 0 | 1 | 1 | 0 | 1 | 0 | 1 | 0 | 1 |
| 1 | 1 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 0 | 1 | 0 | 1 |
| 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 0 | 0 | 0 |
| 1 | 0 | 0 | 1 | 1 | 0 | 1 | 0 | 0 | 1 | 1 | 1 | 1 |
| 0 | 1 | 1 | 0 | 1 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 0 |
| 0 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 0 | 0 | 0 | 0 |
| 0 | 1 | 0 | 1 | 1 | 0 | 1 | 1 | 0 | 1 | 0 | 1 | 0 |
| 0 | 0 | 1 | 1 | 0 | 0 | 1 | 0 | 1 | 0 | 0 | 0 | 1 |

정리: 위 표를 보면 알 수 있듯이 전가산기일 때는 2진수에서의 덧셈과 같은 결과를 낸다. (1111+0111=(1)0000)

마찬가지로 전감산기일때도 마찬가지로 2진수에서의 뺄셈과 같은 결과를 출력한다. (1010-0101=0101)

전가산기에서 덧셈의 결과가 5자리가 될 때, C4가 1이, 전감산기에선 뺄셈의 결과가 음수음 될 때 b4가 0이 되는 것을 알 수 있다. 전감산기에선 음수가 될 경우, 2의 보수의 형태로 출력됨을 알 수 있다.

(1001-1010=(0)1111=-1) // 1는 0001으로 보수를 취해주면 1110+1=1111임을 확인할 수 있다.

-(실험 8.2) 7486과 7483을 이용한 4-비트 2진 병렬 가감산기 실험회로에서의 입력과 출력



|  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| 입력A | | | | | 입력B | | | | 출력 | | | | |
| M | A4 | A3 | A2 | A1 | B4 | B3 | B2 | B1 | C4 | S3 | S2 | S1 | S0 |
| 0 | 0 | 1 | 1 | 0 | 0 | 0 | 1 | 1 | 0 | 1 | 0 | 0 | 1 |
| 0 | 0 | 0 | 1 | 1 | 0 | 1 | 1 | 1 | 0 | 1 | 0 | 1 | 0 |
| 0 | 0 | 1 | 1 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 |
| 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 0 |
| 0 | 1 | 0 | 1 | 1 | 1 | 0 | 0 | 1 | 1 | 0 | 1 | 0 | 0 |
| 0 | 1 | 0 | 1 | 1 | 1 | 1 | 0 | 0 | 1 | 0 | 1 | 1 | 1 |
| 1 | 1 | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 0 | 0 | 0 |
| 1 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 0 |
| 1 | 1 | 0 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 0 | 1 | 0 | 0 |
| 1 | 1 | 0 | 1 | 0 | 0 | 1 | 1 | 0 | 1 | 0 | 1 | 0 | 0 |
| 1 | 1 | 1 | 0 | 1 | 1 | 0 | 1 | 1 | 1 | 0 | 0 | 0 | 1 |
| 1 | 1 | 1 | 1 | 1 | 1 | 0 | 0 | 1 | 1 | 0 | 1 | 1 | 0 |

정리:

위 표에서 알 수 있듯이 M=0일 때 A와 B를 2진수의 형태로 더하고 있음을 알 수 있다. 마찬가지로 M=1일 때 A와 B를 2진수의 형태로 빼고 있음을 알 수 있다.

실험 8.1에서 C4와 b4의 역할을 실험 8.2에서의 C4가 하고 있는 것을 확인할 수 있으며, 마찬가지로 실험 8.1에서 감산, 가산을 결정하던 스위치의 역할을 M이 대신 해줌을 알 수 있다.

-(실험 8.3) 두 자리 BCD 병렬 가산기 실험회로 구성 및 입력에 따른 출력 측정



|  |  |  |  |  |
| --- | --- | --- | --- | --- |
|  | 10의 자리 | 1의 자리 | 자리올림 | |
| 번호 | A4 A3 A2 A1  + B4 B3 B2 B1  S4 S3 S2 S1 | A4 A3 A2 A1  + B4 B3 B2 B1  S4 S3 S2 S1 | C2 | C1 |
| (1) | 0 0 0 1  + 0 0 1 0  0 1 0 0 | 0 1 1 0  + 0 1 0 0  0 0 0 0 | 0 | 1 |
| (2) | 0 0 1 1  + 0 0 1 0  0 1 1 0 | 0 0 0 1  + 0 0 1 1  0 1 0 0 | 0 | 0 |
| (3) | 0 1 0 0  + 0 0 1 1  1 0 0 0 | 0 1 1 1  + 0 1 1 0  0 0 1 1 | 0 | 1 |

정리:

(1) (16 + 24)(10) = 40 = 00101000(2) = 01000000(BCD)

(2) (31 + 23)(10) = 54 = 00110110(2) = 01100100(BCD)

(3) (47 + 36)(10) = 83 = 01010011(2) = 10000011(BCD)

앞과 다르게 10진수에서의 10의자리와 1의자리를 나누어 더하는 것을 확인할 수 있다. 앞과 마찬가지로 각 자리는 2진수의 형태로 더하는 것을 확인할 수 있으며, 자리올림도 C1과 C2를 통해 확인할 수 있다.

(C2도 구현되어 있는 것을 보아 100의 자리의 표현도 추가할 수 있음을 짐작해 볼 수 있다.)

1. 고찰

해당 실험을 하면서 점프선의 중간의 피복이 벗겨져 있어 오류가 생기거나 혹은 점프선 자체가 전류를 잘 전달하지 못하는 등, 다양한 이유로 오류들이 발생하는 것을 확인 할 수 있었습니다. (실제로 결과를 표현해주는 LED들이 켜짐과 꺼짐을 반복함을 확인할 수 있었다.)

그 결과 저희의 실험의 시간이 상당히 길어졌으며 이를 수정하는 데에도 상당한 시간이 소모되었습니다. 이러한 기기들의 오류를 방지하기 위해 미리 간단한 회로에 테스트를 해보아 부품의 정상여부를 미리 판단하는 등의 노력이 필요할 것입니다.

또한 8.3에서 같은 모양의 회로들이 연결되어 하나의 회로를 이루는 걸 확인할 수 있는데, 이러한 형태의 회로는 필요에 따라 유동적으로 회로를 늘리기에 아주 유용할 것입니다.(BCD 병렬 가산기 회로는 같은 모양으로 왼쪽에 추가할 시 곧바로 3자리가 되며 기본 틀과 연결 방식만을 파악한다면 쉽게 증가시킬 수 있다..)

예비보고서

1. 제목 및 목적
   1. 제목

RLC circuit

* 1. 목적

기본적으로 RLC 회로의 개념을 이해한다. 그리고 이해된 개념을 통해 RLC 회로가 RC나 RL회로와 다르게 어떠한 점에서 장점을 가지는지 파악하고 구현에 필요한 부품들을 파악하여 이를 바탕으로 적재적소에 사용할 수 있는 능력을 키운다. 마찬가지로 이를 구현해 봄으로서 RLC회로을 읽고 다른 회로들의 내부에 응용할 수 있는 능력을 키우는 것 또한 목적으로 한다.

1. 원리(배경지식)

**RLC회로:**

저항, 코일, 코일 축전기로 이루어진 회로.(R=저항 L=인덕터 C=축전기)

교류가 흐르며 시간에 따라 전류의 세기와 방향이 변하더라도 회로의 모든 점에서 흐르는 전류가 동일하다는 성질을 갖는다.

RLC예시

**임피던스:**

위에서 설명한 상황에서 전압과 전류의 비로 나타내어지는 회로 전체의 저항 효과를 임피던스라고 한다.(전류 회로에서 합성저항과 비슷한 개념) 단위는 옴을 사용한다.

(R^2+(XL-XC)^2)^(1/2)가 임피던스의 값이 된다.

병렬 접속시킬 시에 임피던스의 역수는 각 임피던스들에게 역수를 취한 값의 합과 같다. 교류는 시간에 따라 값이 변화하므로 전류와 전압의 ‘실효값’을 사용한다.

교류전압의 실효값을 Ve라고 하면, 전류의 실효값 Ie = Ve / Z가 된다.

**공진 현상:**

RLC회로는 공진 현상이라는 것을 발생시킨다. 이는 라디오에서 특정한 방송의 신호를 송신하는 데 사용된다. 라디오 송출에서 사용되는 원리는 다음과 같다

1. 1차 코일의 자기장 변화 발생, 안테나가 연결된 2차 코일에 같은 주파수의 유도 전류 발생
2. 이 전파가 안테나를 통해 송신
3. 라디오는 원하는 방송의 주파수를 선택하여 송출한다.

이러한 특징 때문에 RLC회로는 라디오 수신기 뿐만 아니라 텔레비전 수상기 등에서도 사용된다.(주변의 좁은 주파수 범위를 선택할 때 RLC회로를 사용한다고 짐작할 수 있다.)

통신기기가 아닌 음향기기에서도 이를 응용할 수 있다. 연결된 기기가 요구하는 임퍼던스 수치를 동일하게 맞춰줄 수록 효율이 좋고 깨끗한 소리를 내준다고 한다.

(임피던스 정합이라고 한다.)

음향기기 간의 아날로그 연결 등에서도 이는 사용된다.

(스피커와 파워앰프의 연결이나 녹음장치와 악기의 연결 등을 예시로 들 수 있을 것이다.)

**리액턴스:**

교류전류에서 발생하는 저항 이외의 전류를 방해하는 저항 성분을 의미.

정확한 정의는 ‘소자 안으로 흐르는 교류에 저항하여 스스로 발생하는 전압 강하의 크기와 전류 크기의 비율’이다

유도 작용과 축전 작용에 의해 발생하며(종류가 2가지), 이를 저항과 합칠 시 임피던스를 의미하게 된다.(저항 + 리액턴스 = 임피던스)

복소수적인 표현으로는 다음과 같이도 표현한다. ( Z = Xi + R ) //X가 리액턴스 의미

**RLC 직렬 회로:**

저항 R과 자기 인덕턴스 L[H], 정전 용량 C[F]을 직렬로 접속한 회로이다. 임퍼던스는 (R^2+(2\*(3.14)fL-1/2\*(3.14)fC)^2)^(1/2)가 된다.(기존의 형태와 비슷함을 알 수 있다.)

이때 리액턴스부가 +일땐 ‘유도성’, -일땐 ‘용량성’이라고 하며 리액턴스부를 0으로 하는 주파수는 f0= 1/(2\*(3.14)\*((LC)^1/2))가 된다. 이를 공진 주파수라고 하며 이 경우 회로 전류가 최대가 된다.

//LC 관련 용어가 바뀌었는데 인덕터와 축전기를 의미한다.

1. 참고문헌

서적:

이원석,정길수/논리회로 실험/생능출판/2010

웹:

RLC회로/

<https://terms.naver.com/entry.nhn?docId=4389573&cid=60217&categoryId=60217>

리액턴스/ <https://terms.naver.com/entry.nhn?docId=4390168&ref=y&cid=60217&categoryId=60217>

RLC 직렬 회로/

<https://terms.naver.com/entry.nhn?docId=758190&cid=42341&categoryId=42341>’

임피던스/

<https://terms.naver.com/entry.nhn?docId=1137051&cid=40942&categoryId=32372>