

任课教师:

学号:

姓名:

班级:

# 西安电子科技大学

考试时间 120 分钟

## 试 题

题号	一	二	三	四	五	六	总分
分数							

1. 考试形式: 闭卷☒ 开卷☐ ; 2. 本试卷共六大题, 满分 100 分;  
3. 考试日期: 年 月 日; (答题内容请写在装订线外)

### 一、8086 汇编语言程序分析 (本题共 30 分)

1. (10 分) 分析下面的 8086 汇编语言程序, 指出有关指令的寻址方式。

行号	8086 汇编语言代码
1	.DATA
2	ARRAY DW 100H,200H,300H
3	DW 400H,500H,600H
4	DW 700H,800H,900H
5	ARRAYSIZE = (\$-ARRAY)/2 ;\$表示当前地址
6	SUM1 DW ?
7	SUM2 DW ?
8	.CODE
9	MAIN PROC
10	MOV AX,@DATA
11	MOV DS,AX
12	MOV AX,[ARRAY+2] ; (1)
13	MOV SI,OFFSET ARRAY
14	ADD AX,[SI+4*2]
15	MOV BX,2*3*2
16	MOV SI,1*2
17	ADD AX,ARRAY[BX+SI] ; (2)
18	MOV SUM1,AX
19	MOV SI,0
20	MOV CX,ARRAYSIZE ; (3)
21	MOV AX,0
22	L1: ADD AX,ARRAY[SI] ; (4)
23	ADD SI,2
24	LOOP L1 ; (5)
25	MOV SUM2,AX
26	MOV AX,4C00H
27	INT 21H
28	MAIN ENDP
29	END MAIN

单项选择，请在下面横线处填写正确答案的序号 A~H。

- (1) 程序第 12 行指令中，源（右侧）操作数的寻址方式是 B ；  
 (2) 程序第 17 行指令中，源（右侧）操作数的寻址方式是 G ；  
 (3) 程序第 20 行指令中，源（右侧）操作数的寻址方式是 A ；  
 (4) 程序第 22 行指令中，源（右侧）操作数的寻址方式是 E ；  
 (5) 程序第 24 行指令中，操作数的寻址方式是 H 。

- A. 立即寻址                      B. 直接寻址  
 C. 寄存器寻址                  D. 寄存器间接寻址  
 E. 寄存器相对寻址              F. 基址+变址寻址  
 G. 基址+变址+相对寻址        H. PC 相对寻址

2. (10 分) 分析下面的 8086 汇编语言程序，回答问题。

行号	8086 汇编语言代码	问 题
1	.DATA	(1) (4 分) 程序的功能是 <u>B</u> 。 A. 求变量 VAR1、VAR2、VAR3 的最小值。 B. 求变量 VAR1、VAR2、VAR3 的最大值。
2	VAR1     DW 0017H	
3	VAR2     DW 0000H	
4	VAR3     DW 0FFFFH	
5	VAR4     DW ?	
6	.CODE	
7	MAIN:    MOV AX,@DATA	(2) (3 分) 程序认为 VAR1、VAR2、VAR3 是 <u>A</u> 。 A. 有符号整数              B. 无符号整数
8	MOV DS,AX	
9	MOV AX,VAR1	
10	CMP AX,VAR2	(3) (3 分) 程序第 16 行执行结束后， 变量 VAR4 的内容为 <u>A</u> 。 A. 0017H     B. 0000H     C. 0FFFFH
11	JGE L1 <sup>&gt;</sup>	
12	MOV AX,VAR2	
13	L1:        CMP VAR3,AX	
14	JLE L2 <sup>&lt;</sup>	
15	MOV AX,VAR3	
16	L2:        MOV VAR4,AX	
17	END MAIN	

3. (10 分) 分析下面的 8086 汇编语言程序，判断第 7、9、10、11、12 行指令的正确性。

行号	8086 汇编语言代码
1	.DATA
2	VAR1 DB 32
3	VAR2 DB 68
4	VAR3 DB ?
5	.CODE
6	MAIN PROC
7	MOV DS,@DATA ; (1) <del>✗</del> (正确打√, 错误打×)
8	MOV AL,VAR1
9	OR AL,VAR2 ; (2) <input checked="" type="checkbox"/> (正确打√, 错误打×)
10	MUL 10 ; (3) <del>✗</del> (正确打√, 错误打×)
11	MOV BL,AX ; (4) <del>✗</del> (正确打√, 错误打×)
12	MOV VAR3,BL ; (5) <input checked="" type="checkbox"/> (正确打√, 错误打×)
13	MAIN ENDP
14	END MAIN

## 二、译码电路分析 (本题共 12 分)

1. (4 分) 图 2.1 为 8255 在 8 位 ISA 总线上的连接，请将其 A 端口地址填写在规定横线上。

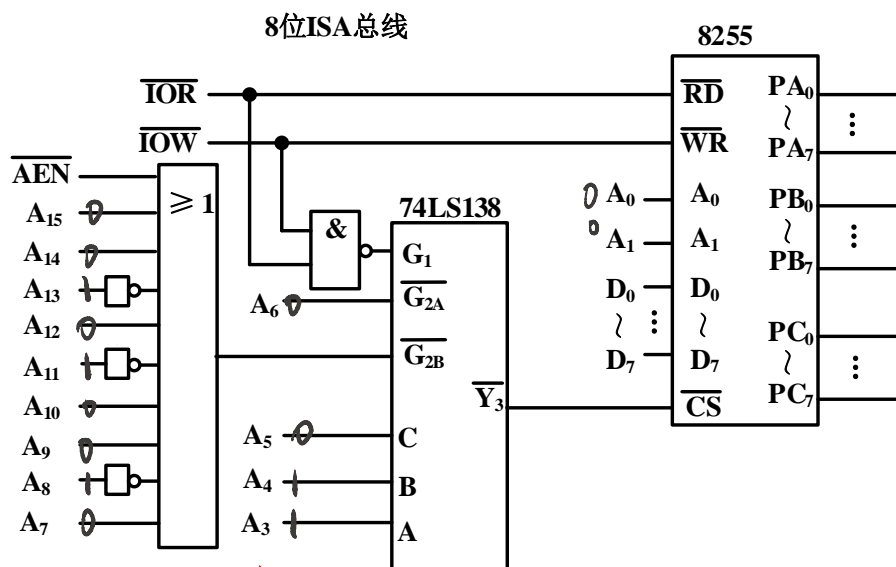


图 2.1 8255 连接电路

A 端口地址: 2918H、291CH

2. (8 分) 图 2.2 电路为 8086 系统中某存储模块的译码电路。试分析译码电路输出 CS<sub>1</sub>、CS<sub>2</sub>、CS<sub>3</sub>、CS<sub>4</sub> 所选定的存储芯片所占主存空间的地址范围，将其填写在规定的横线上。

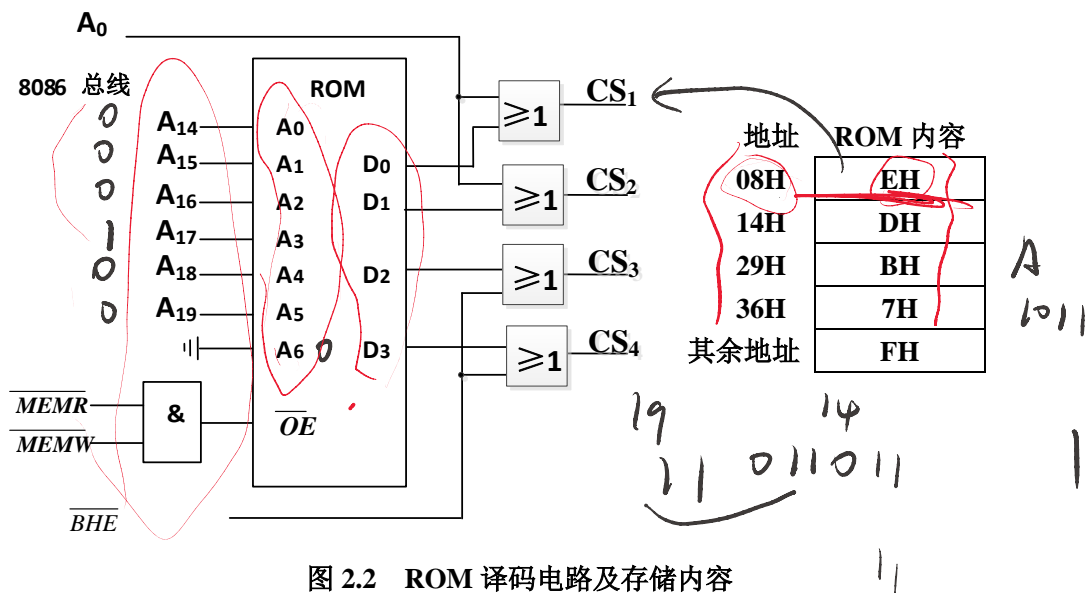


图 2.2 ROM 译码电路及存储内容

CS<sub>1</sub> 所选定的地址范围: 20000H ~ 23FFFH 地址

CS<sub>2</sub> 所选定的地址范围: 50000H ~ 53FFFH

CS<sub>3</sub> 所选定的地址范围: A4001H ~ A7FFFH

CS<sub>4</sub> 所选定的地址范围: D8001H ~ DBFFFH

### 三、主存储器设计（本题共 20 分）

已知 SRAM 芯片如图 3.1 所示，若利用 SRAM 芯片构成 8086 系统中的主存模块，请按照以下要求进行设计。

1. (4 分) 当要构成 44000H~47FFFH 地址空间的主存模块时，需几片这样的 SRAM 芯片？

解：地址范围：47FFFH - 44000H + 1 = 4000H  

$$= 2^{14}B$$
  

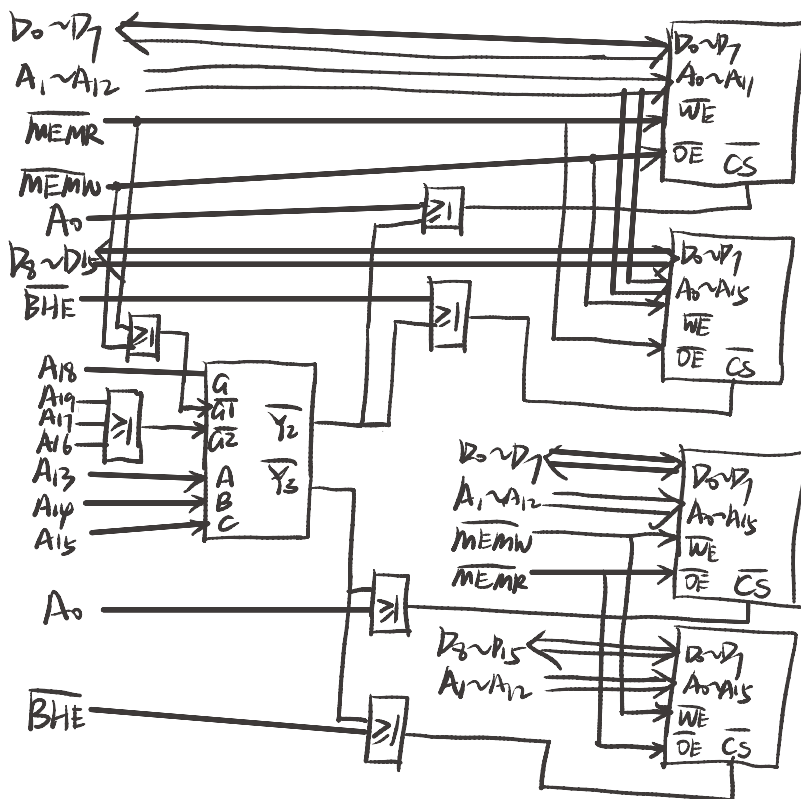
$$N = \frac{2^{14}B}{2^{12}B} = 4 \text{ 片}$$

2. (8 分) 在 8086 最大模式总线下，利用该 SRAM 芯片构造 44000H~47FFFH 地址空间的主存模块，试画出存储器芯片与系统总线的连接电路图（译码器件自行选择）。

解：地址分析：

A <sub>19</sub>	A <sub>18</sub>	A <sub>17</sub>	A <sub>16</sub>	A <sub>15</sub>	A <sub>14</sub>	A <sub>13</sub>	A <sub>12</sub>	A <sub>11</sub> ~A <sub>1</sub>	A <sub>0</sub>	
0	1	0	0	0	1	0	0	X	X	↔ D0~D7
0	1	0	0	0	1	0	1	X	X	→ A0~A11
0	1	0	0	0	1	1	0	X	X	→ $\overline{OE}$
0	1	0	0	0	1	1	1	X	X	→ $\overline{WE}$
								X	X	→ $\overline{CS}$

图 3.1 SRAM 芯片



$$> \textcircled{8.2} > 8 = \frac{8 \times 1000}{1000}$$

3. (8分) 将数据 AAH 写入到从 4400H 开始的 8KB 存储单元。然后再逐个单元读出进行比较, 若错误率大于千分之一, 则设置 DH=EEH, 退出检测; 当所有数据都正确则设置 DL=80H。根据编程要求将下面的程序补充完整。

行号	代 码
1	START: MOV AX, 4400H ; 主存初始化
2	MOV DS, AX
3	MOV DI, 0
4	MOV BL, 00H ; 存放错误单元个数
5	① <u>MOV CX, 1000H</u> ; 循环计数器初始化
6	MOV AX, 0AAAAH
7	WL1: MOV [DI], AX ; 将数据写入存储器
8	② <u>ADD DI, 2</u>
9	LOOP WL1
10	MOV SI, 0000H
11	MOV CX, 2000H
12	RL1: MOV AL, [SI] ; 将数据从存储器读取出来
13	CMP AL, 0AAH
14	③ <u>JNZ NEXT</u>
15	RL2: INC SI
16	LOOP WL1
17	MOV DL, 80H
18	JMP ENDV
19	NEXT: INC BL
20	④ <u>CMP BL, 9</u>
21	JC RL2
22	MOV DH, 0EEH
23	ENDV: HLT

#### 四、I/O 设计（本题 20 分）

1. (8 分) 可编程并行接口 8255 芯片如图 4.1 所示，欲将其连接到 8086 系统最大模式总线上，分配给 8255 芯片的地址为 8000H-8007H，请完成连接电路。

解：地址分析

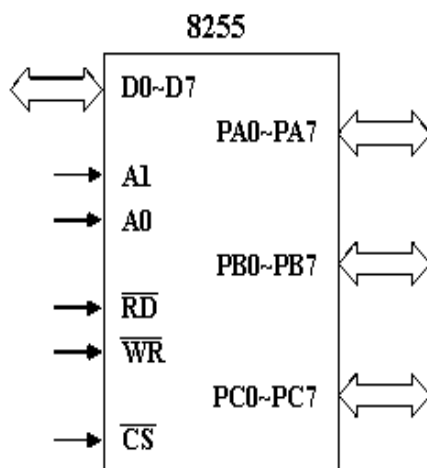
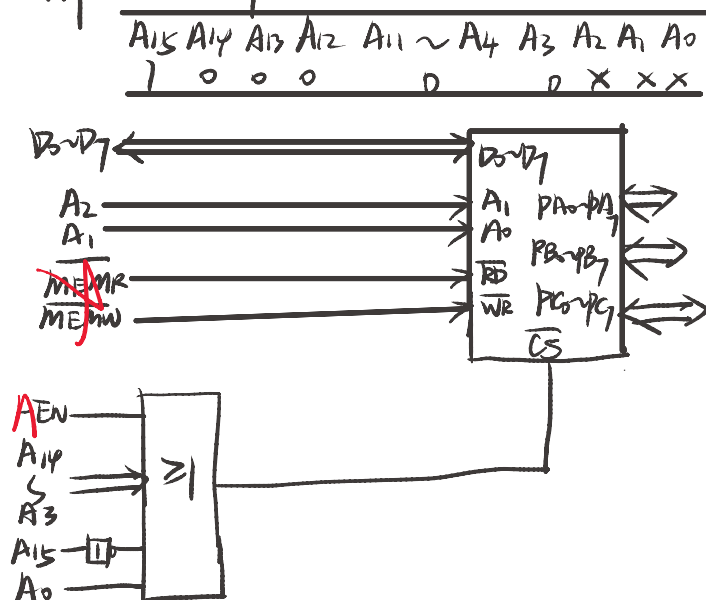


图 4.1 8255 芯片

2. (6分) 若利用题1中8255、使用方式0将键盘矩阵接入微机系统，如图4.2所示，请给出对8255进行初始化的程序（其初始化控制字如图4.3所示，对不使用的端口设置控制字信息时请写0）。

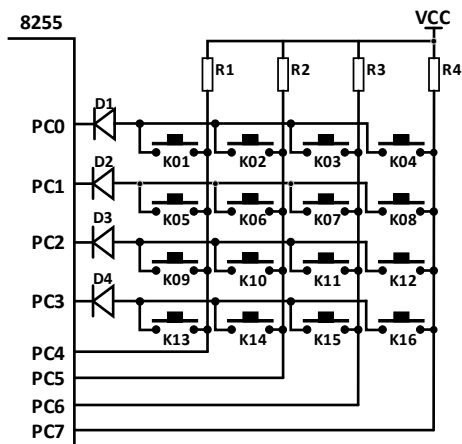


图 4.2 键盘矩阵与 8255 连接

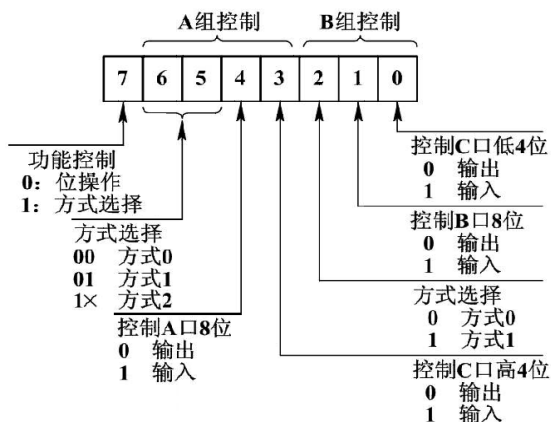


图 4.3 8255 控制字（方式选择字）

初始化程序:

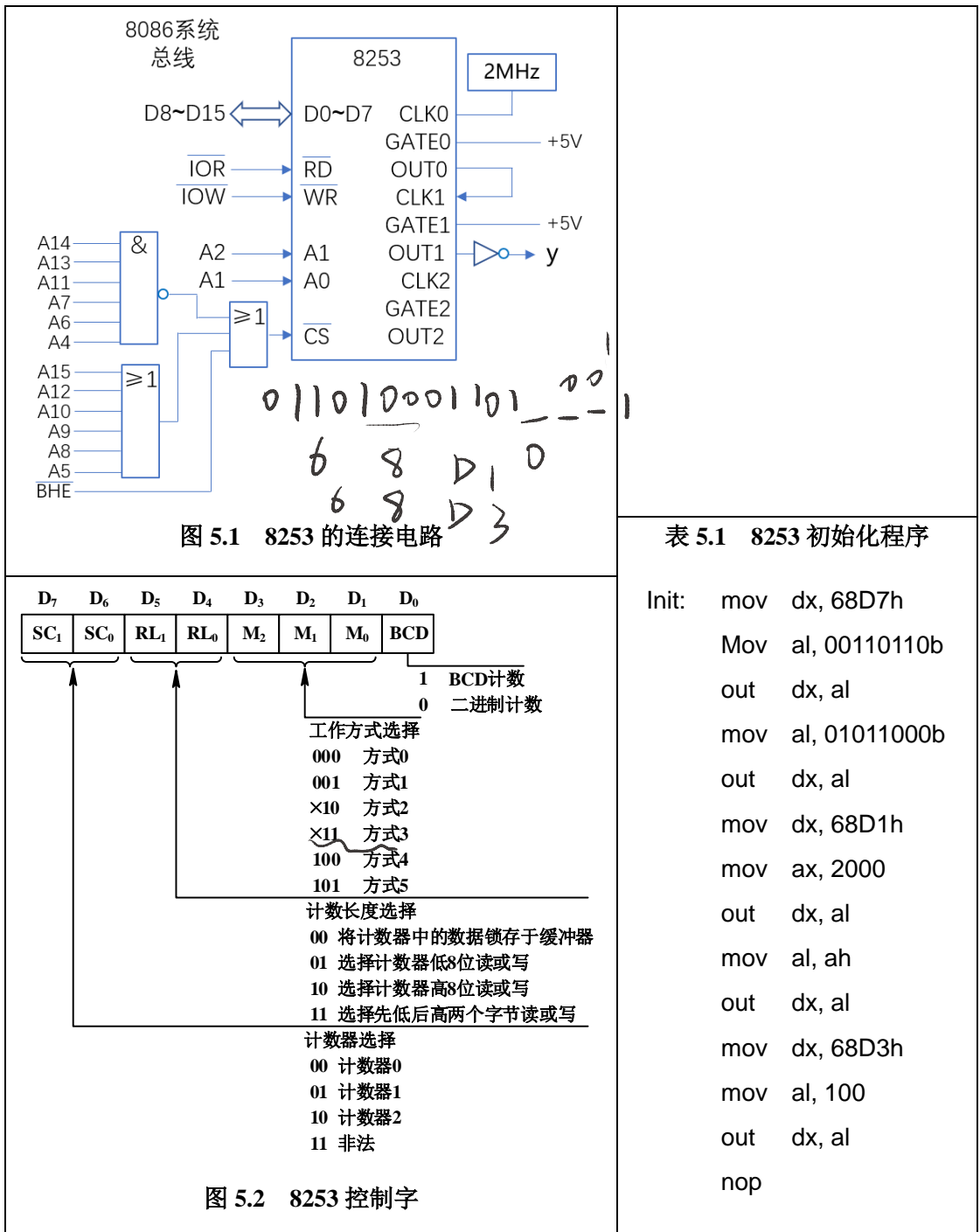
```
mov DX, 8006H
mov AL, 10001001B
out DX, AL
```

3. (6分) 键盘矩阵电路中，二极管 D1-D4 的作用是什么？简述实现键盘扫描的操作过程。



### 五、8253 设计分析（本题共 10 分）

图 5.1 是 8253 在 8086 系统中的连接电路图,图 5.2 是 8253 的控制字,表 5.1 是 8253 初始化程序。



1. (6分) 根据图 5.1、图 5.2 和表 5.1, 试确定 8253 计数器 0 和 1 的地址、工作方式和计数初值, 并填写于下表中。

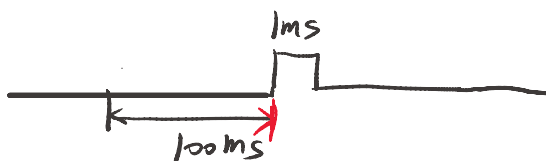
	地 址	工作方式	计数初值
计数器 0	68D1H	方式 3	2000
计数器 1	68D3H	方式 4	100

2. (4分) 根据分析回答, 由 8253 产生的  $y$  是什么样的信号? 同时画出信号  $y$  的波形以及标注出时间信息。

解:  $T_{out0} = 2000 CLK_0 = \frac{2000}{2 \times 10^6} = 1ms$

$$T_{out1} = 100 T_{out0} = 100ms$$

故  $y$  是产生一次时间为 1ms 正脉冲信号



## 六、中断概念及可编程中断控制器 8259 (本题共 8 分)

1. (2 分, 多选) 关于 8259 正确的描述是 AC。

- A. 8259 用于管理外部可屏蔽中断源 INTR
- B. 通过给 8259 发布 EOI 命令结束 CPU 对中断源的中断处理过程
- C. 8259 进行优先级判优的信息来源于 IRR、ISR 和 IMR
- D. 级联时从属 8259 既可以设置为一般嵌套方式也可以设置为全嵌套方式

101  
0101010

2. (4 分) 若初始化时设置 8259 的 ICW2=52H, 则 8259 引脚 IR5 中断源的中断向量码是 55 H, IR5 中断源的中断处理程序首地址之段地址将从中断向量表单元地址为 00156 H 中获得、首地址之段内偏移地址将从中断向量表单元地址为 00154 H 中获得。

3. (2 分) 假设 CPU 正在执行 8259 中断源 IR5 的中断处理程序, 若此时对 8259 设置为自动循环优先级, 则在中断处理程序结束时, 请确定 8259 管理的 8 个中断源 IR0~IR7 的新优先顺序, 并将其填写在下表中。

优先级高 —————> 低

IR <sub>6</sub>	IR <sub>7</sub>	IR <sub>0</sub>	IR <sub>1</sub>	IR <sub>2</sub>	IR <sub>3</sub>	IR <sub>4</sub>	IR <sub>5</sub>
-----------------	-----------------	-----------------	-----------------	-----------------	-----------------	-----------------	-----------------