

# 《计算机组成原理》

## 作业8

2023

33920212204567 任宇

简要回答下列问题。

(1) 计算机系统为什么采用总线结构？

答：现代总线是指连接多个计算机内部功能部件或多个计算机的通信系统，总线既包括相关的硬件、软件，也包括相关的通信协议。所有功能部件均通过特殊的硬件接口直接连接到共享总线上，这种方式相对点对点的分散连接方式可有效减少连接线路的数目以及硬件端口数，使传输控制更简单，有效降低了设计复杂度和成本，增加新设备更容易，可扩展性高。

(2) 比较单总线、双总线、三总线结构的性能特点。

答：在单总线结构的计算机中只有一条系统总线，单总线结构简单，使用灵活，扩充新设备容易，但是任何部件之间的信息传递都要争用共享的系统总线，高速设备的高速特性得不到发挥，系统总线负载重，计算机系统性能差。

两种不同的双总线结构采用了不同的思路，前者将CPU和主存之间的高速访问从系统总线之中分离出来，后者则将慢速的外部设备通信从系统总线中分离出来，两者的基本思想都是将总线中的慢速活动和高速活动相分离。双总线结构相比单总线结构，吞吐能力更强，CPU的工作效率较高，但是都需要增加额外的硬件设备。

三总线结构进一步将不同速率的传输活动进行细分，将最快的CPU、DRAM放在系统总线上，将显卡、磁盘、网卡等高速设备连接在PCI总线上，而将传统的慢速设备连接在ISA总线上，使计算机系统性能进一步提升。

(3) 总线的信息传送方式有哪几种？各有什么特点？

答：可以分为并行传送和串行传送。并行传送是指一个信息的所有位同时传送，各位都有各自的传输线，互不干扰，一次传送整个信息，并行传送的优点是传送速度快，缺点是线数多，成本高，传输距离较长时会产生时钟偏移问题，因此只适合近距离传输。当传输频率过高时还会引起线间串扰问题，存在高频障碍。

串行传送是指将数据逐位按顺序以脉冲方式传送，一次只能传送一个比特位的数据。串行传送成本低且传输距离远，最远可达几千米，同等频率下比并行方式的传输效率低。根据传送方式的不同，串行传送可以进一步分为单工、半双工和全双工3种，根据定时方式的不同，串行传送分为同步串行通信和异步串行通信两种。

(4) 集中式总线控制方式下，确定总线使用权优先级的方法有哪几种？它们各有什么特点？

答：集中式仲裁包括链式查询、计数器定时查询及独立请求3种方式。

1. 链式查询方式又称为菊花链查询方式，其优点是结构简单、控制线少、扩充容易；缺点是各设备优先级固定，设备离总线控制器越近优先级越高，当优先级高的设备频繁请求使用总线时，会使优先级较低的设备长期不能使用总线，称为饥饿现象。采用链式查询方式，BG信号每向后传递一次就需要一个时钟周期，仲裁速度慢。另外链式查询方式还存在单点故障，一旦一个设备接口的链路出现故障，则该设备之后的所有设备都不能正常工作。

2. 计数器定时查询方式是采用一个计数器控制总线使用权，可以灵活地调整设备优先级，能有效避免发生单点故障，但控制起来较为麻烦，所有设备都需要增加复杂的地址识别逻辑，还需要更多的控制信号线，具体数目为 $2 + \lceil \log_2 n \rceil$ 。它同样一个时钟周期只能计数一次。

3. 独立请求方式的优先级策略最为灵活，即可以采用固定的优先级，也可以采用公平的循环菊花链算法，还可以采用FIFO、LRU等动态优先级算法，另外总线许可信号不再需要逐个对设备进行串行查询，属于并行仲裁，响应时间最快。但其总线控制器最为复杂，且所需要控制线数最多，共需要 $2n+1$ 根。

## 8-2

(5) 什么是突发传输模式？采用突发传输模式有什么优点？

答：突发传输，一般也称为数据突发，一般指在短时间内高带宽的数据传输。突发传输模式也可称为突发模式下的数据传输。采用突发传输模式有以下优点：

1. 可以提高总线利用率，减少总线访问次数，降低总线开销。
2. 可以减少CPU的干预，提高CPU的效率。
3. 可以适应不同的数据传输需求，例如重复访问同一位置、递增访问连续位置或回绕访问循环缓冲区等。
4. 可以根据传输大小、长度和类型选择合适的突发方式，实现数据的封装和解封，保证数据的一致性。

(6) 影响总线性能的因素有哪些？

答：影响总线性能的因素有以下几个：

1. 总线带宽：指单位时间内总线上传送的数据量，即每秒钟传送的字节数。总线带宽与总线的位宽和工作频率有关， $\text{总线带宽} = \text{总线工作频率} \times \text{总线位宽}$ 。总线带宽越大，总线性能越高。
2. 总线延时：指从发出总线请求到完成数据传输所需的时间。总线延时包括申请阶段、寻址阶段、传输阶段和结束阶段的时间。总线延时越小，总线性能越高。
3. 总线实现方式：指总线的物理结构和逻辑结构，包括信号线数、信号编码方式、信号传输方式、信号同步方式等。不同的实现方式会影响总线的速度、可靠性和成本。
4. 总线应用：指总线所连接的设备的类型、数量和特性，以及所执行的操作的类型、数量和特性。

## 8-2

(7) 总线结构和交换结构相比，有哪些优势和劣势？

答：总线结构和交换结构是两种不同的计算机系统内部或外部的信息传输方式。总线结构是指多个部件共享一条或多条传输线，按照一定的协议和优先级来竞争使用总线。交换结构是指每个部件都有专用的传输线，通过一个交换矩阵或网络来实现部件之间的连接。

总线结构和交换结构相比，有以下优势和劣势：

1. 总线结构的优点是结构简单，成本低，易于扩展，适合低速、低频率、低并发度的数据传输。
2. 总线结构的缺点是总线容易成为系统的瓶颈，传输速率受限于总线带宽和总线仲裁，总线冲突会降低系统性能，总线长度会影响信号质量。
3. 交换结构的优点是传输速率高，可靠性好，可支持高速、高频率、高并发度的数据传输，可实现动态连接和灵活配置。
4. 交换结构的缺点是结构复杂，成本高，难以扩展，适合高速、高频率、高并发度的数据传输。



## 8-3

(1) [2011] 在系统总线的数据线上, 不可能传输的是\_\_\_\_\_。

A. 指令

B. 操作数

C. 握手(应答)信号

D. 中断类型号

答: C, 原因如下:

握手应答信号为控制总线传输, 另外三个都可以当做数据在数据总线上传输。

(2) [2014] 一次总线事务中, 主设备只需给出一个首地址, 从设备就能从首地址开始的若干连续单元读出或写入多个数据。这种总线事务方式称为\_\_\_\_\_。

A. 并行传输

B. 串行传输

C. 突发传输

D. 同步传输

答: C。

## 8-3

(3) [2009] 假设某系统总线在一个总线周期中并行传输 4 字节信息，一个总线周期占用两个时钟周期，总线时钟频率为 10MHz，则总线带宽是\_\_\_\_\_。

A. 10MB/s

B. 20MB/s

C. 40MB/s

D. 80MB/s

答：B，原因如下：

总线带宽 =  $5\text{MHz} * 4\text{B} = 20\text{MB/s}$ 。

(4) [2012] 某同步总线的时钟频率为 100MHz，宽度为 32 位，地址 / 数据线复用，每传输一个地址或数据占用一个时钟周期。若该总线支持突发（猝发）传输方式，则一次“主存写”总线事务传输 128 位数据所需要的时间至少是\_\_\_\_\_。

A. 20ns

B. 40ns

C. 50ns

D. 80ns

答：C，原因如下：

一共需要 5 个时钟周期，即  $5 * 1 / 100\text{MHz} = 50\text{ns}$ 。

(5) [2014] 某同步总线采用数据线和地址线复用方式, 其中地址 / 数据线有 32 条, 总线时钟频率为 66MHz, 每个时钟周期传送两次数据 (上跳沿和下跳沿各传送一次数据), 该总线的最大数据传输速率 (总线带宽) 是\_\_\_\_\_。

- A. 132 MB/s      B. 264 MB/s      C. 528 MB/s      D. 1056 MB/s

答: C, 原因如下:

$$\text{总线带宽} = 4 * 2 * 66\text{MHz} = 528 \text{ MB/s}。$$

(6) [2015] 下列有关总线定时的叙述中, 错误的是\_\_\_\_\_。

- A. 异步通信方式中, 全互锁方式最慢
- B. 异步通信方式中, 非互锁方式的可靠性最差
- C. 同步通信方式中, 同步时钟信号可由多设备提供
- D. 半同步通信方式中, 握手信号的采样由同步时钟控制

答: C, 原因如下:

在同步通信方式中, 系统采用一个统一的时钟信号, 而不由各设备提供, 否则无法实现统一的时钟。



(7) [2016] 下列关于总线设计的叙述中, 错误的是\_\_\_\_\_。

- A. 并行总线传输比串行总线传输速度快
- B. 采用信号线复用技术可以减少信号线数量
- C. 采用突发传输方式可提高总线数据传输速率
- D. 采用分离事务通信方式可提高总线利用率

答: A, 原因如下:

并行传送存在高频串扰问题, 串行总线在高速传输下性能更优。

(8) [2018] 下列选项中, 可提高同步总线数据传输速率的是\_\_\_\_\_。

- |             |                  |
|-------------|------------------|
| I. 增加总线宽度   | II. 提高总线工作频率     |
| III. 支持突发传输 | IV. 采用地址/数据线复用方式 |
| A. 仅 I、II   | B. 仅 I、II、III    |
| C. 仅 III、IV | D. I、II、III 和 IV |

答: B, 原因如下:

采用地址/数据线复用方式只是减少了线的数量, 节省成本, 并不能提高传输速率, 另外三个都可以提高传输速率。

## 8-3

(9) [2013] 下列选项中, 用于设备和设备控制器 (I/O 接口) 之间互连的接口标准是\_\_\_\_\_。

- A. PCI                      B. USB                      C. AGP                      D. PCI-Express

答: B。

## 8-4

8.4 假设一个同步总线的时钟频率为 100MHz，总线带宽为 32 位，每个时钟周期传输一个数据，该总线的最大数据传输速率为多少？若要将总线带宽提高一倍，有哪几种可行方案？

答： $T = 1 / 100\text{MHz} = 0.01 \mu\text{s}$

最大数据传输速率 =  $4\text{B} / 0.01 \mu\text{s} = 400 \text{ MB/s}$

可行方案：

1. 将时钟频率提升至200MHz。
2. 将总线带宽提升至64位。
3. 每个时钟周期传输两个数据位。

## 8-5

总线的最大数据传输速率为多少？

8.5 采用异步通信方式传送 ASCII 时，若数据位为 8 位，校验位为 1 位，停止位为 1 位，当波特率为 4800bit/s 时，字符传送的速率是多少？每个数据位的时间长度是多少？数据位的传送速率是多少？

响应优先级为  $D > B > A > C$ ，画出串行链式排队电路。

答：字符串送速率为 480 字符/s

每个数据位的时间长度是  $1 / (8 * 480) = 0.26 \text{ ms}$

数据位的传送速率是  $8 * 480 = 3840 \text{ 位/s}$

8.8 某 16 位地址 / 数据复用的同步总线中, 总线时钟频率为 8MHz, 每个总线事务只传输一个数据, 需要 4 个时钟周期。该总线的可寻址空间、数据传输速率各是多少?

答: 可寻址空间为  $2^{16}$ B, 即 64KB。

数据传输速率 =  $8\text{MHz} * 2\text{B} / 4 = 4 \text{ MB/s}$



8.9 某 32 位同步总线中，总线时钟信号的频率为 50MHz，总线事务支持突发传输模式，每个时钟周期可以传送一个地址或数据。存储器读总线事务的时序为地址阶段（1 个时钟周期）、等待阶段（3 个时钟周期）、8 个数据阶段（8 个时钟周期）；存储器写总线事务的时序为地址阶段（1 个时钟周期）、等待阶段（两个时钟周期）、8 个数据阶段（8 个时钟周期）、恢复阶段（两个时钟周期）。通过总线读存储器、写存储器的数据传输速率分别是多少？

答：

通过总线读存储器的数据传输速率 =  $50\text{MHz} * 4\text{B} / (1 + 3 + 8) = 16.7 \text{ MB/s}$

通过总线写存储器的数据传输速率 =  $50\text{MHz} * 4\text{B} / (1 + 2 + 8 + 2) = 15.4 \text{ MB/s}$

# 8-10

8.10 某 64 位同步总线支持突发传输模式，每个时钟周期可以传送一个地址或数据，总线周期由 1 个时钟周期的地址阶段、若干个数据阶段组成。若存储器每存取一个数据需要两个时钟周期，突发长度小于等于 4。请计算在下列两种情况下，总线和存储器能提供的数据传输速率各是多少。

(1) 每个总线事务传输 32 位数据。

(2) 每个总线事务包含 4 个数据期。

答：

(1)

总线的数据传输速率 =  $4B / 2T = 2f \text{ B/s}$

存储器的数据传输速率 =  $4B / 3T = 1.33f \text{ B/s}$

(2)

总线的数据传输速率 =  $8B * 4 / 5T = 6.4f \text{ B/s}$

存储器的数据传输速率 =  $8B * 4 / 9T = 3.56f \text{ B/s}$