

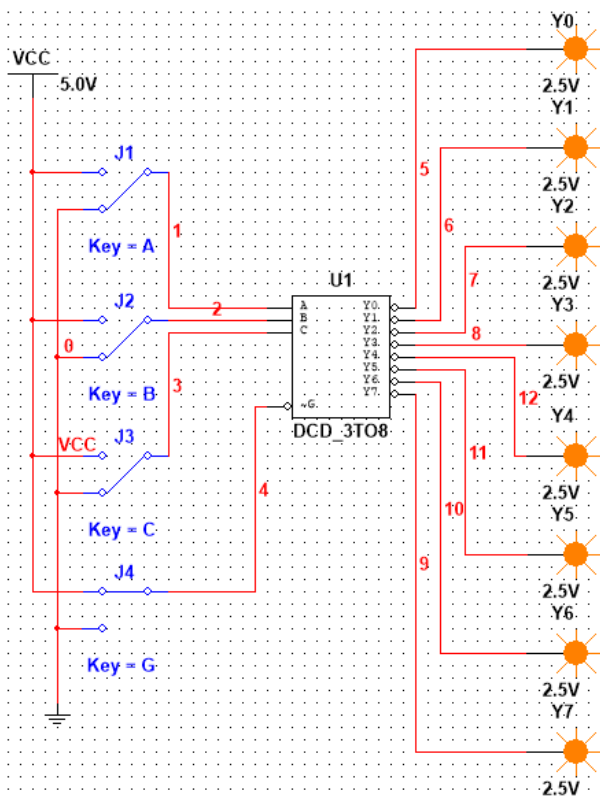
Запам'ятовуючі пристрої. Дослідження тригерів  
Виконав студент групи ІПС-11  
Факультету комп'ютерних наук  
та кібернетики  
Міцкевич Костянтин

## Мета роботи:

- ознайомлення з принципом роботи дешифраторів;
- дослідження впливу керуючих сигналів на роботу дешифраторів;
- реалізація та дослідження функціональних модулів на основі дешифраторів.

## 1. Дослідження принципу роботи дешифратора 3x8 в основному режимі.

Для роботи складемо схему дешифратора 3х8 наступного вигляду:

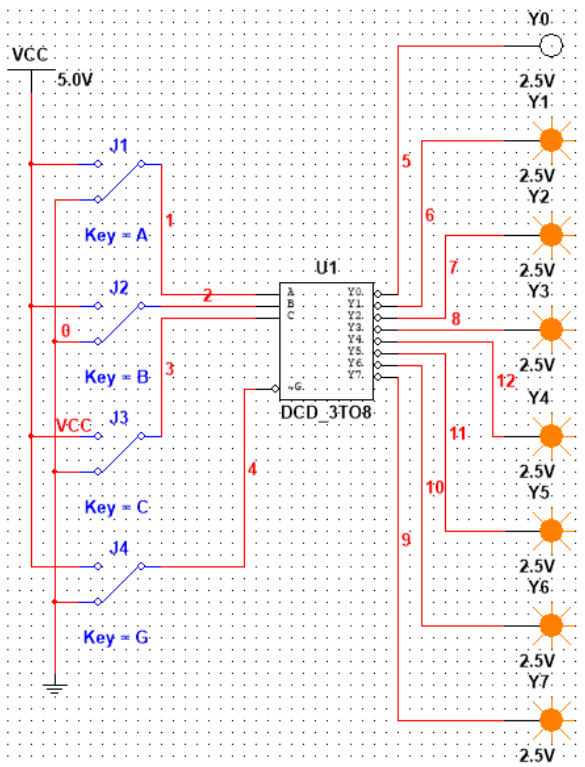


У цій схемі ми відразу подали на вхід G сигнал рівня логічної одиниці. Тоді таблиця істинності при  $G = 1$  буде виглядати наступним чином

### Дешифратора 3x8 в основном режиме при $G = 1$

[illegible]

Наступним кроком подамо на вхід G сигнал рівня логічного нуля.



Як бачимо на виході Y0 установився рівень логічного нуля, а отже дешифратор перейшов у робочий режим. Тепер подамо всі можливі комбінації рівнів логічних сигналів на входи C, B, A і заповнимо таблицю істинності для  $G = 0$ .

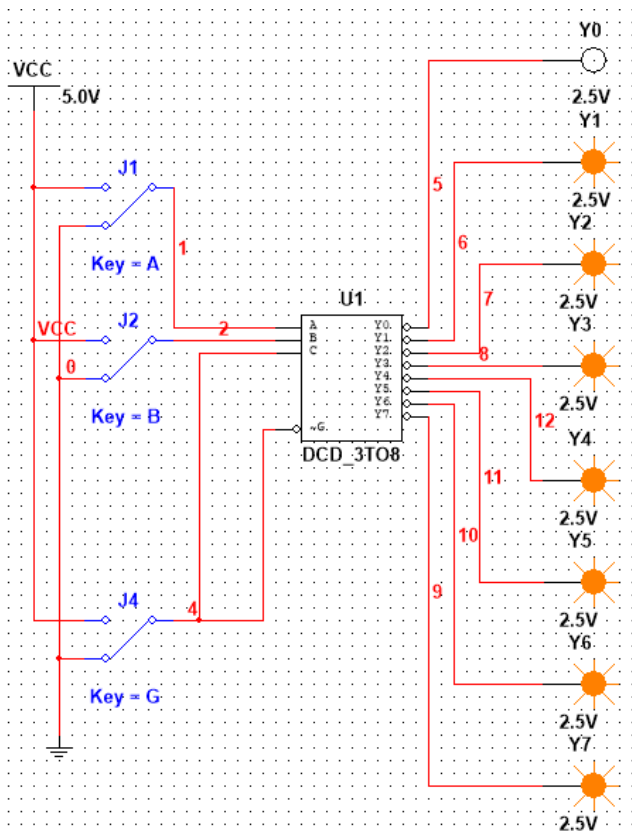
### Дешифратора 3x8 в основному режимі при $G = 0$

A	B	C
0	0	0
0	0	1
0	1	0
0	1	1
1	0	0
1	0	1
1	1	0
1	1	1

Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
0	1	1	1	1	1	1	1
1	1	1	1	0	1	1	1
1	1	0	1	1	1	1	1
1	1	1	1	1	1	0	1
1	0	1	1	1	1	1	1
1	1	1	1	1	0	1	1
1	1	1	0	1	1	1	1
1	1	1	1	1	1	1	0

## 2. Дослідження принципу роботи дешифратора 3х8 в режимі 2х4.

а) У цьому пункті з'єднаємо вхід С з загальним провідником, задаючи тим самим рівень  $C = 0$ . Тоді схема набуде наступного вигляду:



Тепер змінюючи рівні логічних сигналів на входах В та А заповнимо таблицю істинності дешифратора:

Дешифратора 3х4 в основному режимі при  $G = C = 0$

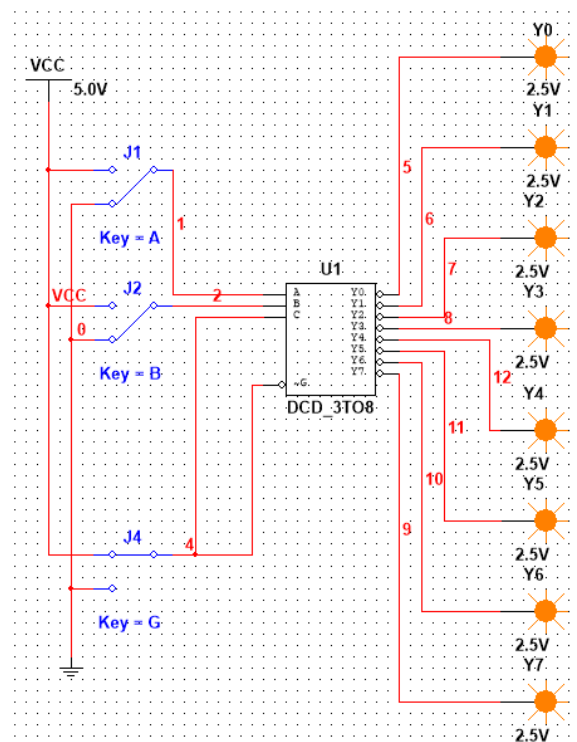
A	B	C	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
0	0	0	0	1	1	1	1	1	1	1
0	1	0	1	1	0	1	1	1	1	1
1	0	0	1	0	1	1	1	1	1	1
1	1	0	1	1	1	0	1	1	1	1

Виходи, на яких рівень сигналу не змінюється: Y4, Y5, Y6, Y7.

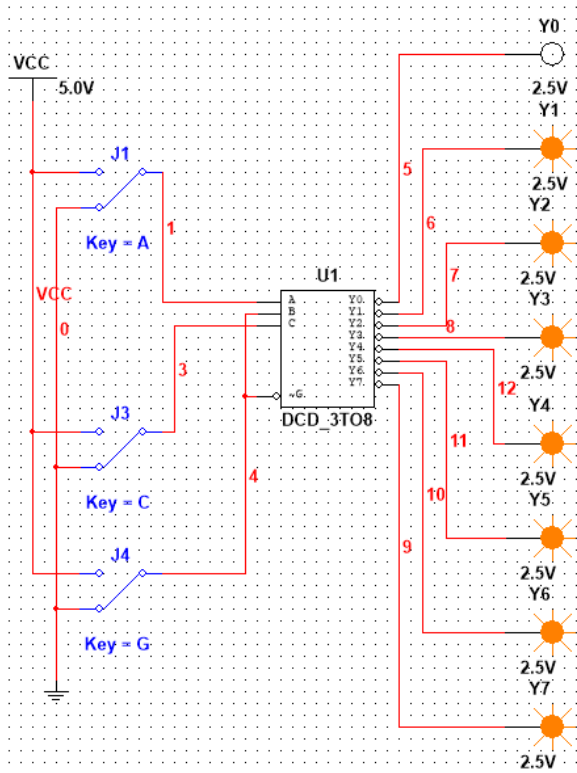
б) Змінимо рівень логічного С на логічну одиниці та заповнимо її таблицю істинності:

Дешифратора 3х4 в основному режимі при  $G = C = 1$

A	B	C	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
0	0	1	1	1	1	1	1	1	1	1
0	1	1	1	1	1	1	1	1	1	1
1	0	1	1	1	1	1	1	1	1	1
1	1	1	1	1	1	1	1	1	1	1



в) Повторимо пункт а), з'єднавши вхід В з загальним провідником, задаючи тим самим рівень  $V = 0$ .



Тепер змінюючи рівні логічних сигналів на входах С та А заповнимо таблицю істинності дешифратора:

Дешифратора 3x4 в основному режимі при  $G = B = 0$

A	C	B	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
0	0	0	0	1	1	1	1	1	1	1
0	1	0	1	1	1	1	0	1	1	1
1	0	0	1	0	1	1	1	1	1	1
1	1	0	1	1	1	1	1	0	1	1

Виходи, на яких рівень сигналу не змінюється: Y2, Y3, Y6, Y7.

Для дослідження роботи дешифратора в якості демультіплексора нам буде потрібна наступна схема:

Frequency (F):  Hz

Duty cycle:  %

Voltage (V):  V

Rise time:  s

Fall time:  s

# Налаштування Word Generator:

попередньо

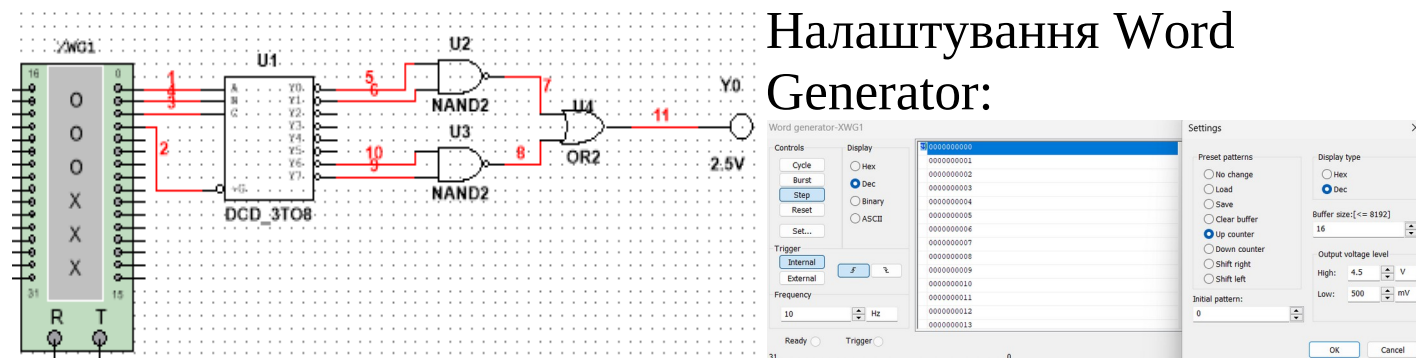
переконавшись, що змінний сигнал на вході G почергово з'являється на виходах дешифратора. Тоді таблиця функціонування буде мати наступний вигляд:

## Дешифратор в якості демультимплексора

[illegible]

#### 4. Дослідження дешифратора 3х8 з логічною схемою на виході.

Для дослідження роботи дешифратора 3х8 з логічною схемою на виході нам буде потрібна наступна схема:



Послідовно подамо на входи схеми слова з генератора слів та спостерігаючи за рівнями логічних сигналів на виходах схеми, складемо таблицю істинності функції F, яка реалізується схемою, складеною з логічних елементів на виході дешифратора:

Дешифратора 3х8 з логічною схемою на виході

WG	G	C	B	A	Y0
0	0	0	0	0	1
1	0	0	0	1	1
2	0	0	1	0	0
3	0	0	1	1	0
4	0	1	0	0	0
5	0	1	0	1	0
6	0	1	1	0	1
7	0	1	1	1	1
8	1	0	0	0	0
9	1	0	0	1	0
10	1	0	1	0	0
11	1	0	1	1	0
12	1	1	0	0	0
13	1	1	0	1	0
14	1	1	1	0	0
15	1	1	1	1	0

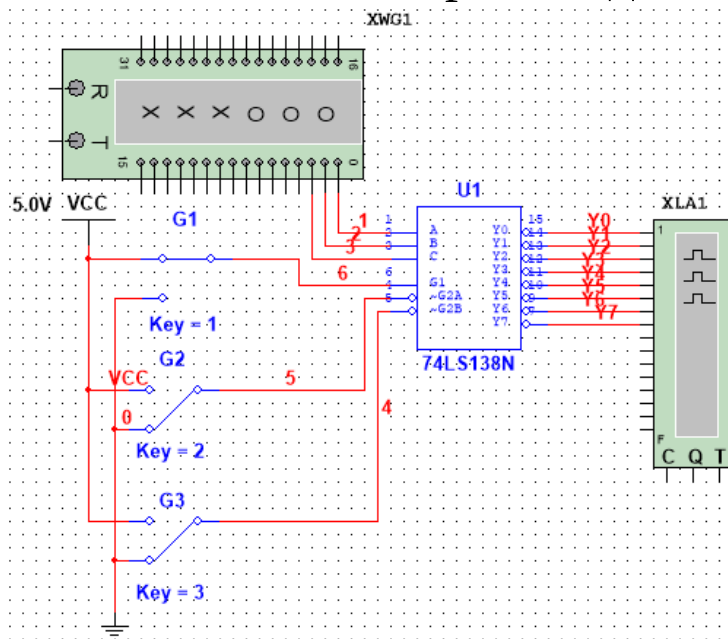
Проаналізувавши таблицю істинності цієї функції можемо скласти її досконало диз'юнктивну нормальну форму, яка матиме наступний вигляд:

$(\neg G \neg C \neg B \neg A) \vee (\neg G \neg C \neg B A) \vee$   
 $(\neg G C B \neg A) \vee (\neg G C B A).$  Тобто можна  
 стверджувати що

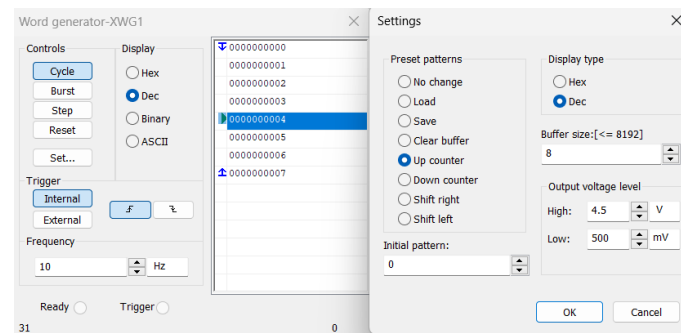
[illegible]

## 6. Дослідження мікросхеми 74LS138N за допомогою логічного аналізатора.

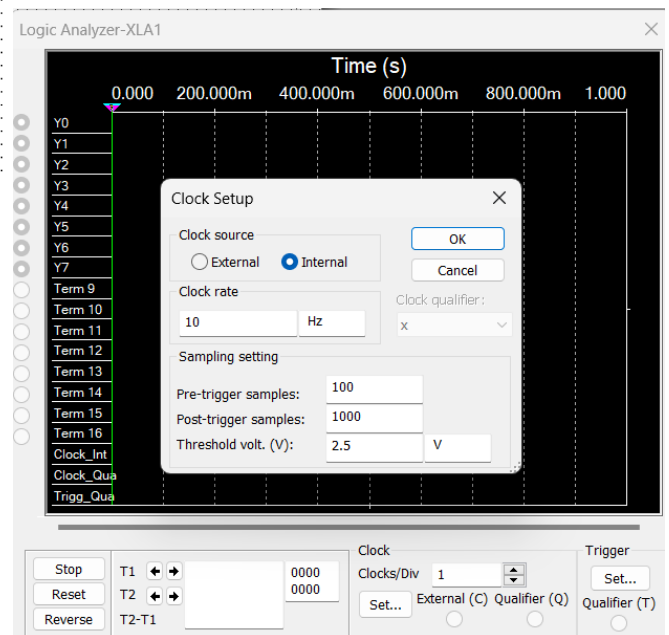
Для дослідження мікросхеми 74LS138N за допомогою логічного аналізатора складемо наступну схему:



### Налаштування Word Generator:

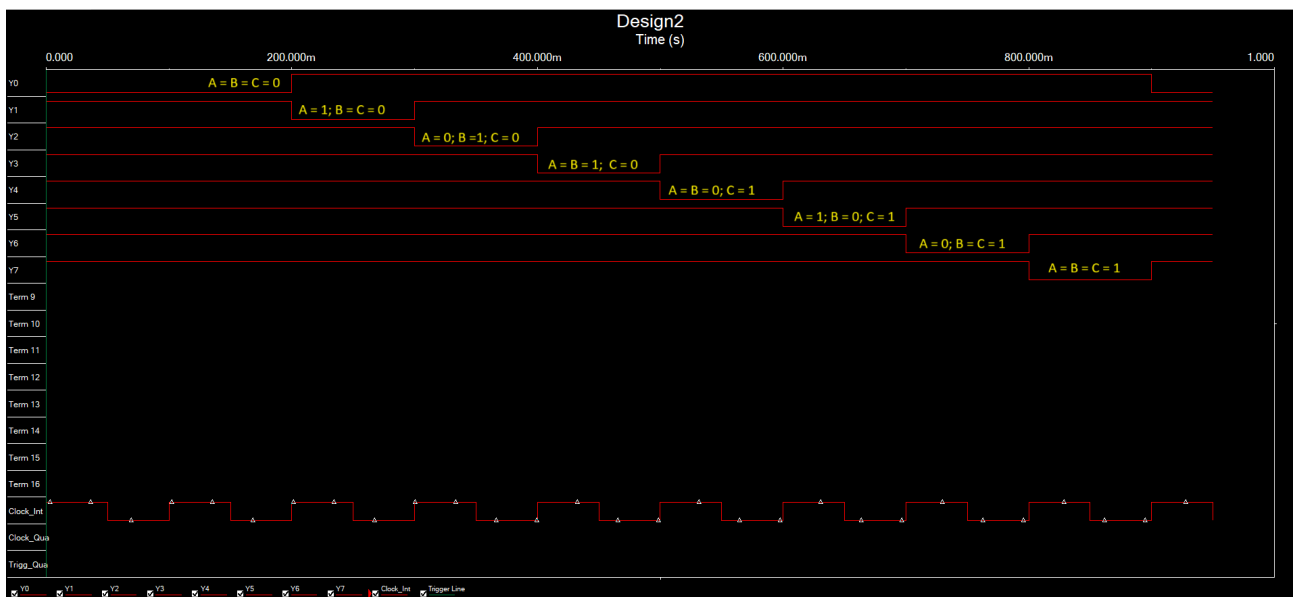


### Налаштування Logic Analyzer:



Установимо на керуючих виходах наступні рівні логічних сигналів:  $G1 = 1$ ,  $G2A = G2B = 0$ . Подамо слова з генератора слів та отримаємо часові діаграми роботи дешифратора на екрані логічного аналізатора. Після чого замалюємо їх:





Літерами підписано (замальовано) випадки, коли вихід має сигнал рівня логічного нуля. Порівнявши це з таблицею пункту 5, помітимо, що отримані діаграми в результаті дослідження мікросхеми 74LS138N за допомогою пристрою Logic Analyzer збігається з таблицею у пункті нижче.

Висновок.

Під час цієї лабораторної роботи я вивчав різні типи дешифраторів та аналізував їх роботу, складаючи таблиці істинності та функціонування. Ось основні результати мого дослідження:

1. Дешифратор 3х8 в основному режимі: Я зібрав схему цього дешифратора та подав на вхід сигнали  $G$  рівня логічної одиниці та нуля. Виявив, що при  $G = 1$ , незалежно від значень сигналів на входах  $A$ ,  $B$ ,  $C$ , на виходах  $Y_0, \dots, Y_7$  завжди буде сигнал логічної одиниці. Це означає, що дешифратор при  $G = 1$  не знаходиться в робочому режимі, на відміну від ситуації, коли значення входу  $G = 0$ .

2. Дешифратор 3х8 в режимі 2х4: Змінивши схему, з'єднавши вхід  $C$  з загальним провідником та задавши йому сигнал логічного нуля, я дослідив цей дешифратор та побудував його таблицю істинності. Виявив, що значення виходів  $Y_4, Y_5, Y_6, Y_7$  в такому дешифраторі не змінюються. Потім я змінив сигнал входу  $C$  та загального провідника з логічного нуля на логічну одиницю. В результаті при будь-яких значеннях  $A$  і  $B$  на виходах  $Y_0, \dots, Y_7$  цього дешифратора буде сигнал логічної одиниці, оскільки дешифратор не перейшов в режим роботи. Нарешті, я повторив дії, з'єднавши вхід  $B$  з загальним провідником та надавши їм сигнал рівня логічного нуля. В результаті

отримав, що значення виходів  $Y_2$ ,  $Y_3$ ,  $Y_6$ ,  $Y$  в такому дешифраторі не змінюються.

3. Дешифратор в якості демультіплексора: В цьому пункті я вивчав дешифратор, який можна використовувати як демультіплексор. Підключивши до входів логічні пробники та перемкнувши генератор слів в режим очікування, я переконався, що сигнал на вході  $G$  послідовно з'являється на виходах дешифратора. Після цього я склав таблицю функціонування для цього режиму.

4. Дешифратор  $3 \times 8$  з логічною схемою на виході: Додавши до схеми логічні елементи, я подав на входи дешифратора слова (десяткові цифри від 0 до 15) за допомогою генератора слів. Після цього я склав таблицю функціонування для цього дешифратора. Також я подав ДДНФ таблиці істинності цієї функції як логічний запис.

5. Мікросхема 74LS138N: Для цієї мікросхеми я провів два дослідження. Спочатку я склав відповідну схему та за допомогою ключів дослідив таблицю функціонування цієї мікросхеми для трьох випадків:

а)  $G_1 = 0$ ,  $G_{2A} = G_{2B} = 1$ ;

б)  $G_1 = G_{2a} = 1$ ,  $G_{2B} = 0$ ;

в)  $G_1 = 1$ ,  $G_{2A} = G_{2B} = 0$ .

У випадках а та б я отримав, що сигнали на виходах  $Y_1$ , ...,  $Y_7$  не зміняться і завжди будуть рівні логічній одиниці. Далі я дослідив цю ж схему, але за допомогою логічного аналізатора та генератора слів. Склавши часові діаграми роботи цього дешифратора, я переконався, що отримана діаграма збігається з результатом таблиці істинності для випадку в).

Контрольні питання:

1. Які логічні функції виконує дешифратор?

Дешифратор виконує функцію перетворення двійкового коду в сигнал на виході.

2. Для чого призначені входи керування в дешифраторі, як впливає рівень сигналу на вході керування на вихідні функції дешифратора?

Сигнали на входах, дозволяють функціонувати дешифратору або переводять його в пасивний стан, коли незалежно від сигналів на інформаційних входах, на всіх виходах встановлюється рівень логічної одиниці. Можна сказати, що існує певна функція дозволу, значення якої визначається станами керуючих входів. Дозволяючий вхід дешифратора може бути прямим або інверсним. У дешифраторів з прямим дозволяючим входом активним рівнем являється рівень логічної одиниці, а в дешифраторів з інверсним дозволяючим входом – рівень логічного нуля. У

дешифратора з декількома входами керування функція дозволу, як правило, є логічним добутком всіх дозволяючих сигналів керування. Як правило входи керування використовуються для каскадування дешифраторів або при паралельній роботі декількох схем на загальні вихідні лінії.

3. Які додаткові логічні елементи необхідні для реалізації логічних функцій  $n$  аргументів на основі дешифратора з прямими входами? А з інверсними?

Для дешифратора з прямими входами потрібен інвертор, а для дешифратора з інверсними входами-буфер