

Missprediction Rate	13,00%
Miss Rate BTIC	6,00%
Branch-Rate	15,80%

häufigster Befehl vor branch	l.sfeqi
	l.sfnei

711

Superscalar Cycles	20004458	26000968	31994284	37989081
		5996510	5993316	5994797
Hazardwait	11933418	14886399	17839796	20795444
		2952981	2953397	2955648
Superscalare Cycles - Hazardwait auf 10.000.000 Cycles		3043529	3039919	3039149

60 % Beschleunigung

50% der Beschleunigung gehen durch Hazards verloren  
 :::> 3.000.000 Takte

#### Aufgabenblatt 8

	Größe	Block Size	Sets	
Instruction cache:	16kB	32	256	Zweiwege-Cache
Data cache:	16kB	32	256	

dc\_enable

dc\_disable

ic\_enable

ic\_disable

Dhrystone:

ohne IC & DC	ohne DC	ohne IC	mit allem
12500	35714	16666	76923

::> nur mit Instruction ist es besser als nur mit Data

Coremark

ohne IC & DC	ohne DC	ohne IC	mit allem
15,810277	42,765502	22,238695	106,780566

::> beide Benchmarks testen mehr Instruktionen ab (z.B. Arithmetik)

Teil 2:

Daten-Cache und Instruktions-Cache jeweils 16kb, zweiwege	106,899903
---	------------

Daten-Cache 8kB und Instruktions-Cache 16kB zweiwege	106,899903
--	------------

Daten-Cache 4kB und Instructions-Cache 16kB zweiwege	106,951872
--	------------

Daten-Cache 8 kB und Instructions-Cache 8kB zweiwege	
--	--