

ARKITEKTURE KOMPJUTERI

Leksion III

Arkitektura e Setit te Instruksionve
ISA

Lektor : Alban Deda

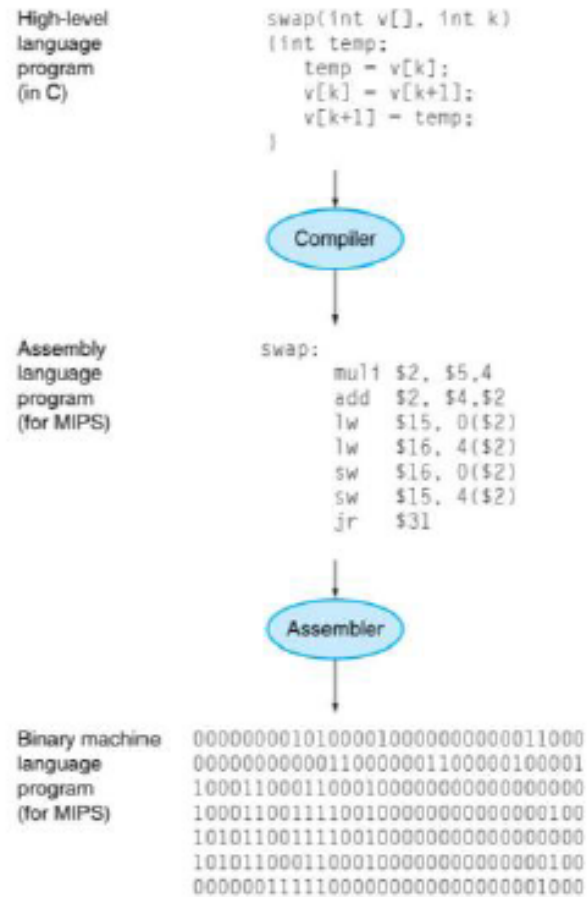
ISA – Instruction Set Architecture

- Per te komunikuar me nje te huaj, ne na duhen: Gjuha, Fjalori, dhe Fjalet.
- E njejta gje ndodh edhe me komunikimin ndermjet userit qe perdor nje program, dhe kompjuterit.
- E perkthyer ndryshe – duhet te specifikojme kush jane elementet me lart, per te komunikuar software me hardware.
- **Gjuha** – C, C++, Java etj
- **Fjalori** – **ISA** , Bashkesia e Instruksioneve
- **Fjalet** – Instruksionet
- ISA – Nderfaqja ndermjet pjeses Software dhe Hardware te kompj.

Makine virtuale, qe perdoret nga Softwares (**gjuhët e programimit**), qe te komunikoje me Hardware (**procesorin**).

Qellimi i ISA – qe cdo gjuhe e ndryshme programimi, te komunikoje me te njejtet Hardware ne kompjutera te ndryshem.

ISA



- Ne shkruajmë programe në gjuhë të nivelit të lartë:

A + B

- Kompilatori përkthen në gjuhë assembler:

add A, B

- Asemblatori përkthen në instruksione makine që mund të ekzekutohen nga procesori:

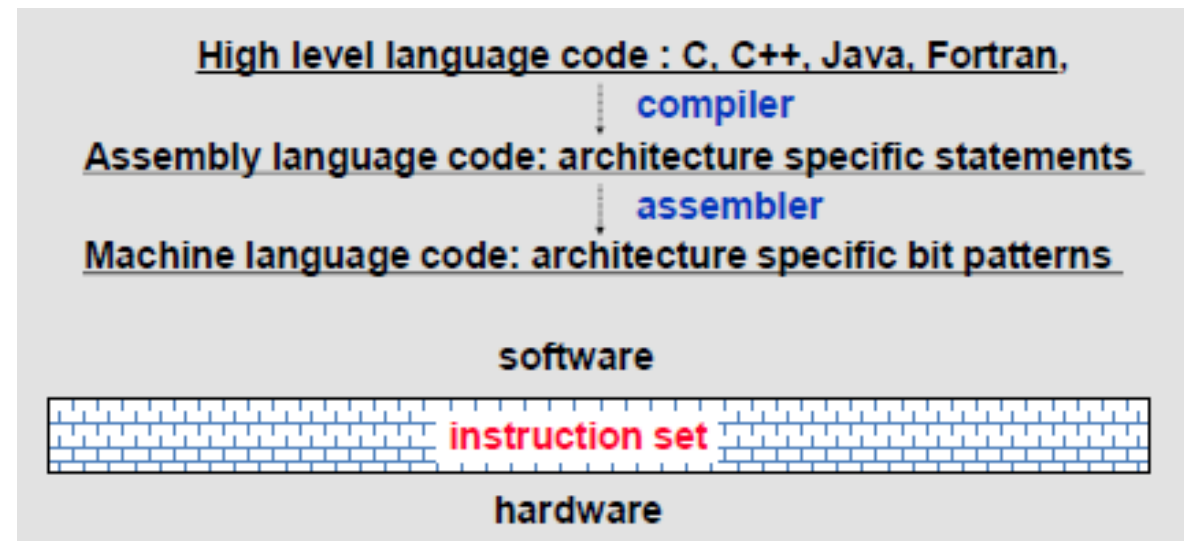
1000 1100 1010 0000

Instruksionet ne kod binar

ISA

- Java – **Programi** , High Level Programs.
- Java **Compiler** – eshte nje editor/platform, mbi te cilen shkruhet gjuha Java
- **Assambler** eshte **Low Level Programming Language**, i cili merr produktin qe nxori Compiler, dhe perkthen kete product te Compiler, ne INSTRUKSIONE qe paraqiten ne kod binar.
- **INSTRUKSIONET** jane te lexueshem nga procesori

ISA – Bashkesia e ketyre INSTRUKSIONEVE



Nepermjet ISA, Software i tregon Hardwar-it se cfare duhet te beje

ISA

Ku dallojne

Arkitektura e Kompjuterit **vs** Organizimi i Kompjuterit ?

ISA

Arkitektura e kompjuterit perbehet nga :

- ISA – seti i instruksioneve te kompjuterit
- **Organizimi i Kompjuterit** – tregon pjeset perberese te nje kompjuteri, sic jane: CPU, I/O, Memoriet
- Hardware ose Implementimi – nderlidhja e komponenteve hardware me njeri tjetrin, menyra e lidhjes, pershtatshmeria – **PC te asembluar, ju kujton gje ?**

Tipet e ISA

- ISA perbehet nga INSTRUKSIONET

Instrukcioni duhet te tregoje :

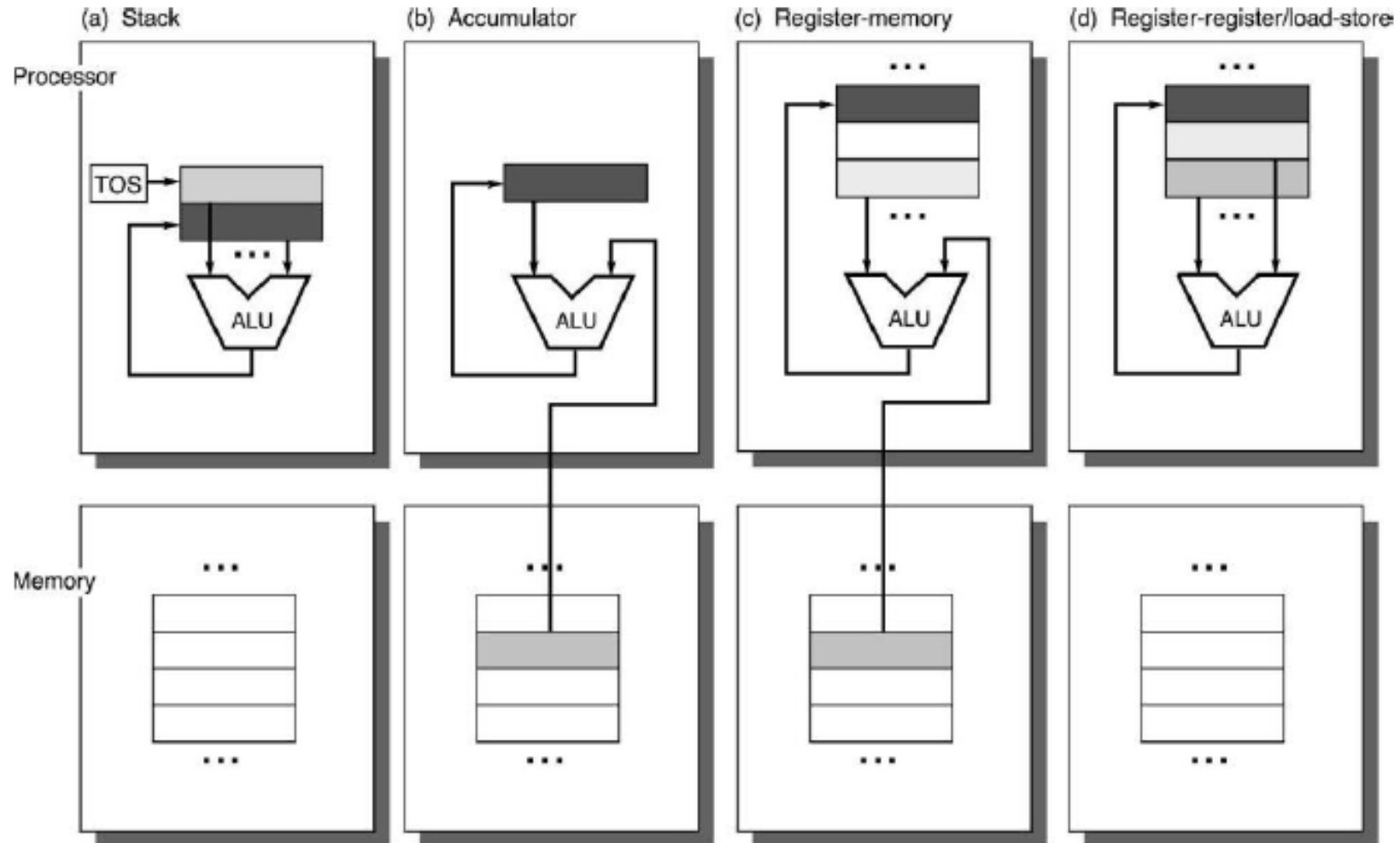
1. Veprimin qe ai kryen (operatorin +/- etj)
2. Ku do gjendet operanda (objekti qe do manipulohet. Psh ne veprimin 5+1, objektet **5** dhe **1** jane **operanda**, ndersa veprimi \pm eshte operator)
3. Ku do vendoset rezultati
4. Ku gjendet instruksioni pasardhes, per vazhdimin e ekzekutimit te programit

Tipet e ISA

- ISA – Seti/bashkesia e Instruksioneve.
- Instruksionet jane fjalet, te cilat perdoren nga softwares, qe te kryejne nje ekzekutim/pune.
- Supozojme se kemi programin word/exel, i cili po perpunohet nga ana jone, por ne te njejten kohe ai ruhet ne memorie RAM apo ROM.

Si mendoni – nderkohe qe procesori perpunon te dhenat e Exel (shumatoren e disa qelizave), cila eshte rruga qe ndjekin instruksionet/veprimet nese fokusohemi tek **Procesori** dhe **Memoria** ?

ISA – Register/Register



ISA – Register/Register

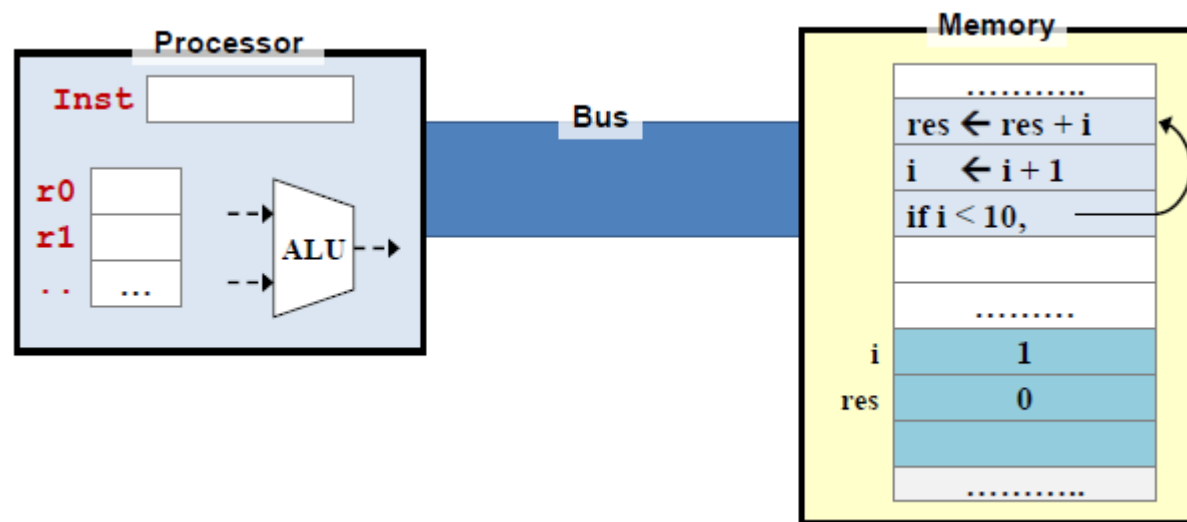
- Nderkohe qe ne punojme me exel, ne pune futet procesori, i cili perpunon te dhenat qe i vijne nga ISA (instruksionet) ne formen e kodit binar.
- Keto instruksione, qe te ekzekutohen sa me shpejt, perpunohen nga regjistrat qe ndodhen ne processor.
- **QE TE SHKURTOHET PERPUNIMI I INSTRUKSIONEVE, KETO TE FUNDIT RUHEN NE MEMORIEN E VETE PROCESORIT, KONKRETISHT NE REGJISTRAT E TIJ.**

Pra eshte shmangur rruga e gjate qe ekzistonte ne modelet e meparshme te ISA, ku informacioni ruhej ne memorie, pastaj thirrej serish nga procesori.

ISA – Register/Register

Pra perfundimisht:

- Per te evituar aksesimet e shpeshta te memories, nepermjet BUS, kompjuterat e fundit perdorin **procesore me registra**.
- Pra informacioni perpunohet direkt nga Procesor



Regjistrat 32 dhe 64 bits

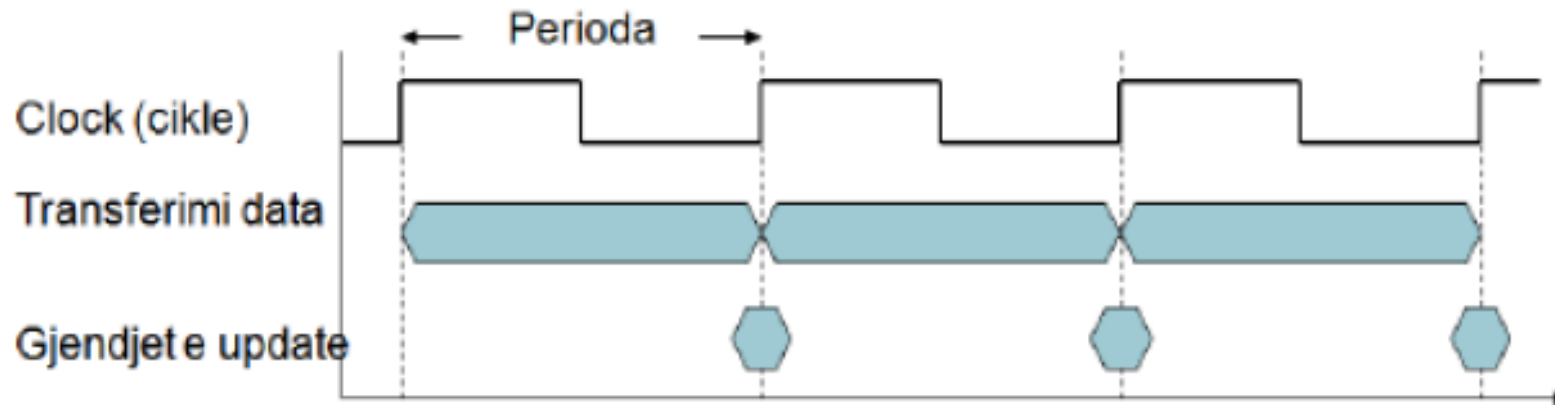
- Procesoret kemi thene qe i kemi 32 dhe 64 bit, e thene ndryshe kemi 32 regjistra me nga 32 bit secili.
- Pra ne nje cikel clock-u, procesori proceson 32 ose 64 bit.
- Perderisa procesoret e fundit jane permiresuar nga 32 ne 64 bit, lind pyetja :

Pse nuk rrisim nr.e regjistrave nga 64 bit, ne 128...256, per te marre procesore me te shpejte ?

Regjistrat 32 dhe 64 bits

Pse nuk rrisim nr.e regjistrave nga 64 bit, ne 128...256, per te marre procesore me te shpejte ?

- A mund te marrim pergjigjen nga ky grafik i CLOCK ?

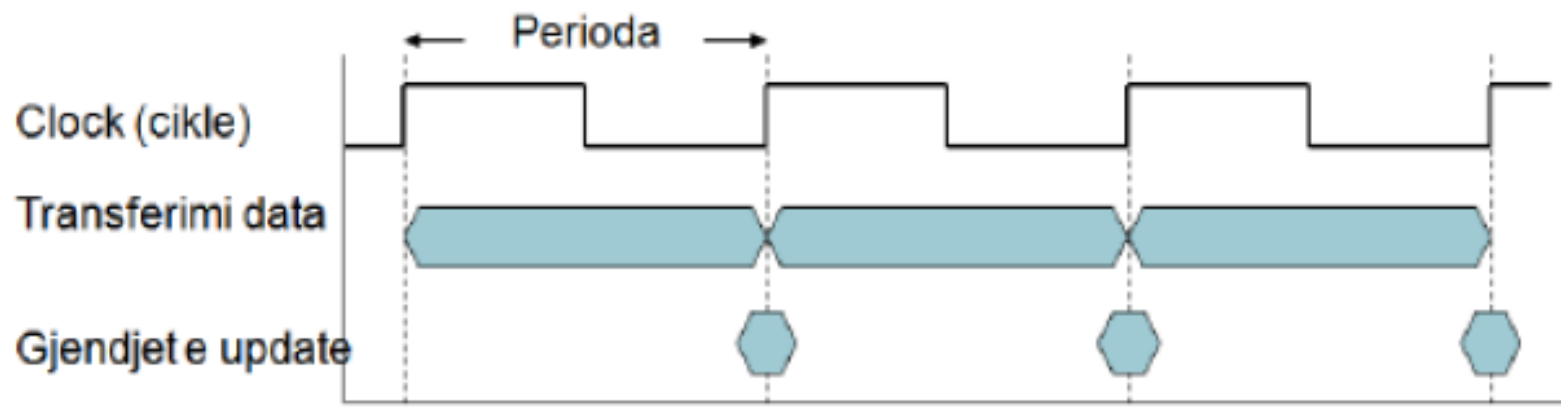


Regjistrat 32 dhe 64 bits

- Sa me i shpejte CLOCK, aq me i shpejte procesori.

Clock perfaqesohet nga:

- **Perioda e clock = kohezgjatja e nje cikli**
 - Frekuenca e clock = nr. i cikleve per seconde te nje periode
- CPU Time = Numrin e cikleve * **Kohen e 1 cikli**



Regjistrat 32 dhe 64 bits

Perfundimisht :

- Sa me i madh regjistri, aq me e madhe perioda e clock.
- **Aq me ngadale proceson procesori.**

Pyetje : Pse RAM i nje kompjuteri, nuk rritet ne ate menyre sic eshte rritur performanca e procesorit ?

PROCESORI

Procesori perbehet nga :

- Njesia e Kontrollit – CU
- Datapath

DATAPATH

- Regjistrat
- Banka e Regjistrave te te dhenave dhe adresave
- ALU
- Kujtesa instruksionesh

Kjo eshte e gjithe rruga qe ndjek informacioni, qe quajme DATAPATH

DATAPATH

- Per te bere te mundur ekzekutimin e instruksioneve te ndryshme, ky datapath ndryshon sipas rastit, **me ndermjetesine e Control Unit**
- Pse ndryshon Datapath – sepse **ndryshojne instruksionet qe modelojne datapath**, ne menyre qe datapath te prodhoje output qe ne i kerkojme.
- Datapath eshte vete rruga qe ndjekin instruksionet, qe nga marrja e komandave, deri ne nxjerrjen e output.
- Nderkohe, dime qe instruksionet ndodhen ne regjistra te ndryshem te nje CU apo procesori. Pra edhe brenda procesorit ka rrugezim te informcionit nga nje regjister/element ne tjetrin.
- Jane pikerisht **BUS-et** brenda procesorit, qe bejne te mundur kete rrugezim apo datapath.

BUS

Parametrat e BUS jane :

- **Bandwidth** – sasia maksimale e te dhenave, qe transmeton CU ne njesine e kohes. *Shprehet me Bps (byte per second)*
- **Speed/Latency** – Shpejtesia, ose koha minimale per realizimin e nje transmetimi te informacionit. Matet me seconds, por shprehet ne mase me inversin e secondit, pra me Herz.

Bus-et modern nuk transmetojne vetem 1 transferim ne sec, por 2 ose 4 transferime. Prandaj per t'u dalluar nga freq/herz (qe shprehet ne cikle/sec), Speed/Latency shprehet me Transmetime per sec, T/s

- **Bus Width** – Numri i bits qe transferohen ne 1 cikel

$$\text{Bandwidth} = \frac{1}{\text{Latency}} \times \text{Bus Width}$$

SEMINAR

- Nje sistem qendror i perbere nga CPU 64 bits dhe Memoria, perdorin te njeitin BUS me gjeresi 32bit dhe freq.100Mhz, per te shkembyer informacion ndermjet tyre.
- Nje FJALE e Kujteses, me gjatesi 64 bits, lexohet ne 50ns

Pyetje :

- a. Sa kohe nevojitet per te lexuar nje fjale nga kujtesa
- b. Sa eshte numri i fjaleve, qe mund te lexohen ne nje sekonde

SEMINAR

a. Sa kohe duhet per te lexuar nje fjale nga kujtesa ?

a.1 Pra per te percaktuar kohen e leximit te nje fjale, na nevojiten : Numri total i cikleve, dhe freq.

Freq.e BUS eshte = 100 Mhz. Cfare na tregon freq ? – Freq.tregon numrin e periodave ne nje cikel qe proceson ky BUS .

Per rrjedhoje mund te percaktojme edhe kohen e nje cikli, i cili eshte ne proporcion te zhdrejte me freq. Pra :

Koha e nje cikli = $1 / \text{freq} = 1/100\text{Mhz} = 10\text{ns}$.

Pse na duhet koha e ciklit, ne kete faze ?

SEMINAR

Kemi 3 elemente te PC, ku kalon ky informacion.

1. Kujtesa = 50ns per te lexuar 64bit, ose 5 cikle
2. BUS = 1 cikel (100Mhz per 10ns)
3. CPU = 2 cikle per te transferuar 64bit nga kujtesa nepermjet BUS qe suporton 32bits

Pra ne total kemi $5+1+2 = 8$ cikle

Per t'iu kthyer pyetjes fillestare – se sa kohe nevojitet per te lexuar nje fjale nga kujtesa, pergjigja eshte 8 cikle ose 80ns

SEMINAR

2. Sa eshte numri i fjaleve, qe mund te lexohen ne nje sekonde, ose e thene ndryshe sa kbps eshte shp.

Ne 1 sec.lexohen nga kujtesa : $1 / 80 \cdot 10^9 \text{ (fuqi-9)} = 0.0125 \cdot 10^9 \text{ (fuqi +9)}$
 $= 12.5 \cdot 10^6 \text{ (fuqi 6) bit/sec} = 12.5 \cdot 10^6 \text{ (fuqi 6)} \cdot 8 \text{ byte} = 100 \text{ MBps}$