

Universal Actuator Drive

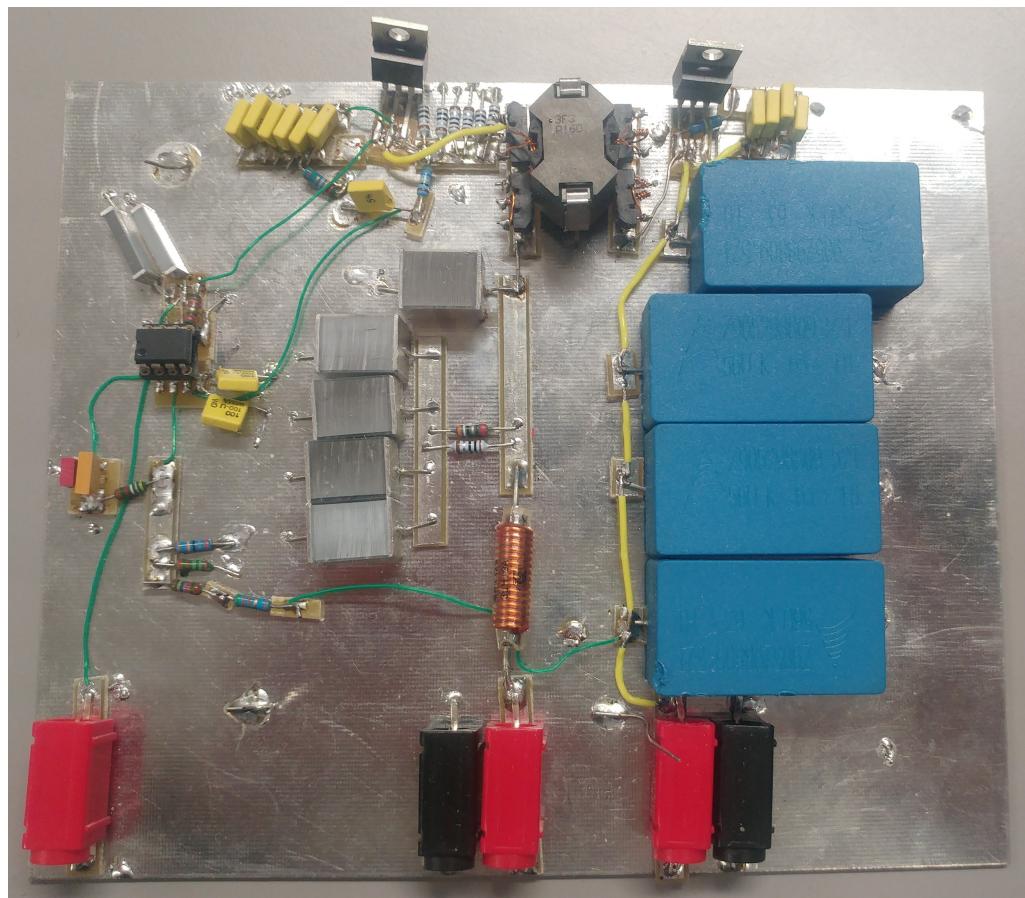
Rapport

Diplomingeniør Elektronik
Bachelorprojekt Efterår 2017

Ingeniørhøjskolen Aarhus Universitet
Vejleder: Arne Justesen

19. december 2017

Antal tegn: 62044



Nicolai H. Fransen
Studienr. 201404672

Jesper Kloster
Studienr. 201404571

Resumé

Denne rapport beskriver udviklingen af et 7. semesters bachelorprojekt på IHA. Problemstillingen indeholder design og implementering af en DC-DC converter, med en dynamisk udgangsbelastning.

Der er udviklet en flyback converter til formålet. Den består af et velfungerende powermodul, til én bestemt udgangsbelastning, med en variabel indgangsspænding. Converteren indeholder stabil regulering ved brug af en PWM-controller. Designet er udført med tabsberegninger, for at holde det samlede effekttab lavt. Desuden er converteren designet med komponenter, der senere kan omsættes til EEE-komponenter. Med converteren er der lavet et solidt udgangspunkt, i bestræbelsen på en converter konvertibel til en dynamisk belastning. Yderligere er der opbygget en p-spice model for converteren, med simuleringer passende til det realiserede.

Udviklingsprocessen har båret præg af en iterativ tilgang. Det er gjort med ASE-modellen og Scrum, som de overordnede værktøjer. Ved brug af den iterative model, er der opnået et succesfuldt projektforløb.

Abstract

This paper describes the development of a 7th semester bachelor project at IHA. The paper concerns the design and development of a DC-DC converter with a dynamic load.

For this purpose a flyback converter has been developed. It consists of a functioning power module for a specific load with a varying input voltage. The converter has a stabil regulation using a PWM-controller. The design is developed focusing on loss calculations to keep the powerloss to a minimum. Furthermore the design consists of components which later on can be replaced by EEE components. With the converter, a solid foundation has been made, in the effort of a converter convertible to a dynamic load. In addition, a p-spice model for the converter has been created, with simulations that matches the measured.

The process has been characterized by an iterative approach. It has been done with the ASE model and Scrum as the overall tools. Using the iterative model, a successful project process has been achieved.

Indhold

Indhold	2
1 Indledning	4
1.1 Opgaveformulering	6
1.2 Ordliste	7
2 Krav	8
2.1 Kravspecifikation	8
3 Systembeskrivelse	9
4 Projektafgrænsning	11
5 Metode og proces	12
5.1 Metoder	12
5.2 Proces	13
6 Analyse	15
6.1 Converter topologi	15
6.2 Reguleringsmetode	16
6.3 PWM-controller	17
6.4 Transformator	17
7 Systemarkitektur	18
7.1 Block Definition Diagram	18
7.2 Internal Block Diagram	19
8 Design, implementering og test	20
8.1 Første iteration	20
8.2 Anden iteration	22
8.3 Integrationstest	31
8.4 Tredje iteration	33
9 Resultater	37
9.1 Første iteration	37
9.2 Anden iteration	37
9.3 Tredje iteration	41
10 Diskussion af resultater	45
10.1 Første iteration	45
10.2 Anden iteration	45
10.3 Tredje iteration	46
11 Fremtidig arbejde	48

12 Konklusion	50
Litteraturliste	51

Forord

Denne rapport omfatter projektarbejdet for bachelorgruppen fra elektroingeniørstudiet 7. semester, bestående af Nicolai Fransen og Jesper Kloster. Det beskriver de essentielle dele fra projektarbejdet, i perioden fra projektstart d. 21. august til projektaflevering den 19. december. Vejlederen til projektet har været Arne Justesen fra Aarhus Universitet. Projektet stammer fra et projektoplæg, leveret af Terma, som har stillet kontaktpersonerne Hans Jensen og Johnny Laursen til rådighed for assistance.

Dokumentet indeholder en gennemgang af produktudviklingen samt processen, der har lagt til grund for udviklingen. For mere detaljerede gennemgange, henvises til "Dokumentationen" og "Procesbeskrivelsen" i bilagsmappen.

Kilder er refereret som en numerisk reference indrammet af firkantede parenteser, f.eks. [8]. Listen over kilder der refereres til, er samlet under afsnittet *Litteraturliste*, hvor *forfatter*, *titel*, *årstal*, og evt. *link* er angivet. Refereres der til en bestemt side, anføres det ved [8, p.32]. Referencer internet i projektrapporten er anvist som *Type af reference + afsnit.nummer*, f.eks. *figur 8.32*. Henvisninger til projektdokumentationen gøres ved angivelsen *ses i dokumentationen, afsnit...,* samt angivelse af afschnittets navn. Samtlige referencer der henvises til findes i bilagsmappen.

For fuld forståelse af systemet har begge parter været involveret i hele produktudviklingen, og der er derfor ikke opgivet en tabel vedrørende hovedansvarsområder.

1 Indledning

Til rumfart anvendes flere forskellige mekanismer, til frigørelse af udvendige bevægelige dele på satellitten. Det indebærer bl.a. solpaneler, antenner, varmeskjold og mange andre. Disse mekanismer har indtil nu, typisk haft brug for hver deres unikke aktiveringskredsløb. Ved udvikling af et universelt aktiveringskredsløb, kan der derfor opnås en effektivisering af pladsforbruget for disse aktiveringsmoduler. Derudover vil det skabe et mere overskueligt system, fra forsyningsskilde til udgangsbelastning.

Idet aktiveringskredsløbet skal bruges til rumfart, hvor afledning af varme er begrænset, er effektiviteten af effektoverførelsen fra kilde til belastning essentiel. Denne effektivitet skal optimeres for opnåelse af minimal afkølingstid, og dermed også spildtid. Det effektiviserer udfoldelsen af de udvendige mekanismer[1].

Målet for dette bachelorprojekt er, at udvikle en DC/DC converter, der kan programmeres til to forskellige foruddefinerede udgangsbelastninger. Som et fremadrettet mål, ønskes det at udgangen skal kunne programmeres til enhver ønsket belastning, indenfor en vis grænse.

Hele aktiveringskredsløbet består af fire overordnede funktionaliteter. Terma har tidligere udviklet variationer af fulde aktiveringskredsløb. Derfor er de omkringliggende kredsløb allerede udviklet, og det vil kun være aktuatormodulet, der vil være en del af dette bachelorprojekt.

- Armeringskredsløb, der fungerer som hovedafbryder
- Aktuatormodul
- Aktuator-vælger, der består af et switch array til aktivering af aktuatoren
- CM-bus interface, som er et digitalt og analogt kommando interface

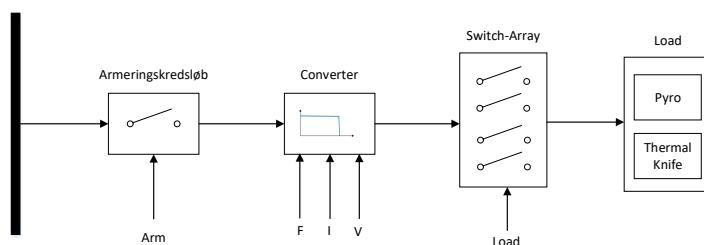
En oversigt over det samlede system er givet på figur 1.1. Det viser de fire fornævnte blokke - armeringskredsløb, aktuatormodul(converter), aktuator-vælger og CM-bus interface. Armeringskredsløbet fungerer som en sikkerhedsanordning i det samlede kredsløb. Det sker ved først at forsyne aktuatormodulet, når kredsløbet er blevet armeret, og forhindrer aktivering på uønskede tidspunkter.

Aktuatormodulet er converteren, der ønskes designet. Den skal sætte en firkantet I/V karakteristik for aktiveringskredsløbet, der er unik for hver load type. Til dette er der to analoge signaler til rådighed, der skal bruges som referenceværdier. Derudover er der et digitalt signal, til aktivering af aktiveringskredsløbet. Det vil fungere, som det endelige aktiveringssignal, der forbinder converteren til forsyningen.

Aktuator-vælgeren består af et switch-array. Det forbinder udgangen til den valgte belastning. Den vil blive valgt ud fra en række digitale signaler, der aktiverer kontakten til den ønskede belastning.

CM-bus interface'et består af et kommunikationsinterface for analoge og digitale signaler. Det bruges til kommunikation mellem et kontrolcenter og fartøjets elektriske moduler. Derudover fungerer det også som indgangskilde til aktiveringsmodulet.

Diagrammet viser projektets to primære belastningstyper - *Pyro load* og *Thermal Knife load*. Det fremadrettede mål er udvikling af en converter, der kan programmeres til enhver ønsket udgangsbelastning. I projektet vil der udelukkende blive designet efter de fornævnte belastningstyper.



Figur 1.1: Diagram over det samlede system

Projektet er udarbejdet som en iterativ udviklingsproces. Der vurderes hele tiden på funktionaliteten af det udviklede, og nødvendigheden for optimering. I projektet er der gennemført tre design-iterationer, men flere er planlagt som videreudvikling.

1.1 Opgaveformulering

I projektet skal der udvikles en DC/DC converter, som del af et universelt aktiveringskredsløb.

Følgende punkter skal indgå i produktet:

- Converteren kan holde en stabil udgangsspænding, ved ændring af indspænding
- Converteren indeholder en præcis regulering af udgangen, efter både udgangsspænding og -strøm
- Converteren kan programmeres til to forskellige udgangsbelastninger, ved to analoge spændinger
- Converteren indeholder stabil regulering af udgangen, ved både laveste og højeste indgangsspænding
- Converteren har et termisk design, der er funktionsdygtigt i vakuum

Indgangsspænding

Termas kunder har ofte forskellige krav til converterens indgangsspænding. Derfor skal converteren designes til operation med stor variation i indgangsspændingen. Det vil fremtidssikre produktet, og sikrer en lav tilpasningsmængde senere hen.

Udgangsspænding

Converteren skal indgå i et universelt aktiveringskredsløb. Derfor skal det være muligt at programmere udgangsspændingen, således den tilpasses den ønskede belastningstype. Til det er der stillet to analoge signaler til rådighed.

Overspænding- og overstrømsbeskyttelse

Flere af de ønskede belastningstyper består af en glødetråd i en metallisk beholder. Glødetråden vil brænde over, og vil muligvis skabe en kortslutning ud til den metalliske beholder. Derfor skal converteren indeholde en overspændings- og overstrømsbeskyttelse. Det vil samtidig sikre en optimal beskyttelse af converteren imod fejl.

Hurtig og præcis regulering

Princippet i flere af belastningstyperne er pyroteknik. For at sikre en sikker og pålidelig antændelse af krudtladningen, skal converteren indeholde en hurtig og præcis regulering af udgangen ved aktivering.

Termisk design

Varmeafledning er begrænset ved rumfart. For at sikre tilstrækkelig levetid på converteren, skal den kunne operere kontinuerligt i vakuum uden overophedning. Derfor skal converteren have en stor effektivitet af effektoverførsel fra indgangskilde til belastning.

1.2 Ordliste

I nedenstående tabel ses en ordliste, der forklarer begreber og forkortelser, som bliver brugt i projektets dokumenter.

Begreber	Forklaring
3f3	Kernemateriale for transformator
BDD	Block Definition Diagram
B-felt	Magnetisk fluxtæthed
CCM	Continious conduction mode
DCM	Discontinous conduction mode
EEE komponenter	Komponenter, der er testet og verificeret til brug i rummet
EMI	Elektromagnetisk interferens
H-felt	Magnetisk feltstyrke
IBD	Internal Block Diagram
MATLAB	Matematisk analyse- og simuleringsværktøj
Mini-Mount	Måde at implementere testopstillinger på
MoSCoW	En måde at opstille og prioritere krav på
PCB	Printed circuit board
PWM	Pulsbredddemodulation
P-spice	Simuleringsværktøj fra Orcad
RM8	Kernetype
RMS	Root Mean Square
Scrum	Et projektadministrations værktøj
SMPS	Switch Mode Power-Supply
Terma	Dansk rumteknologi-firma
UCC1801	PWM-controller
UVLO	Under Voltage LockOut

Tabel 1.1: Ordliste

2 Krav

Projektets krav er specifieret, og prioriteret, vha. MoSCoW-metoden[2]. Metoden deler kravene til produktet op i fire kategorier - Must, Should, Could og Won't. Her er der prioriteret den grundlæggende funktionalitet, ved at udvikle en funktionsdygtig converter med en stationær udgang. Med dette udgangspunkt er yderligere funktionaliteter blevet nedprioriteret, og placeret i *Should* og i *Could*.

- Must**
 - Have et funktionsdygtigt power-modul
 - Have stabil regulering
 - Underbygges med en P-Spice model
- Should**
 - Have et termisk design, kompatibelt med vakuum
 - Have mulighed for brug af to forskellige foruddefinerede load typer
 - Have overstrømsbeskyttelse på udgangen
 - Have overspændingsbeskyttelse på udgangen
 - Ikke påvirke andre moduler ved fejl
- Could**
 - Konstrueres med EEE komponenter
 - Overholde et specifikt temperaturinterval
 - Implementeres på et standard Terma modul
- Won't**
 - Have mulighed for brug til mere end to forskellige typer loads
 - Have feedback til brugerens når valgt load er aktiveret
 - Have galvanisk adskillelse

2.1 Kravspecifikation

Kravene til produktet er opstillet som ikke-funktionelle krav. Det er krav, der fortæller noget om kvaliteten af converteren. Det indebærer krav til indgangsspændingen, præcision af udgangen og det maksimale effektab i converteren. Der er også stillet krav til operation ved to forskellige belastninger. Samtlige ikke-funktionelle krav er beskrevet i dokumentationen, afsnit 1.3.

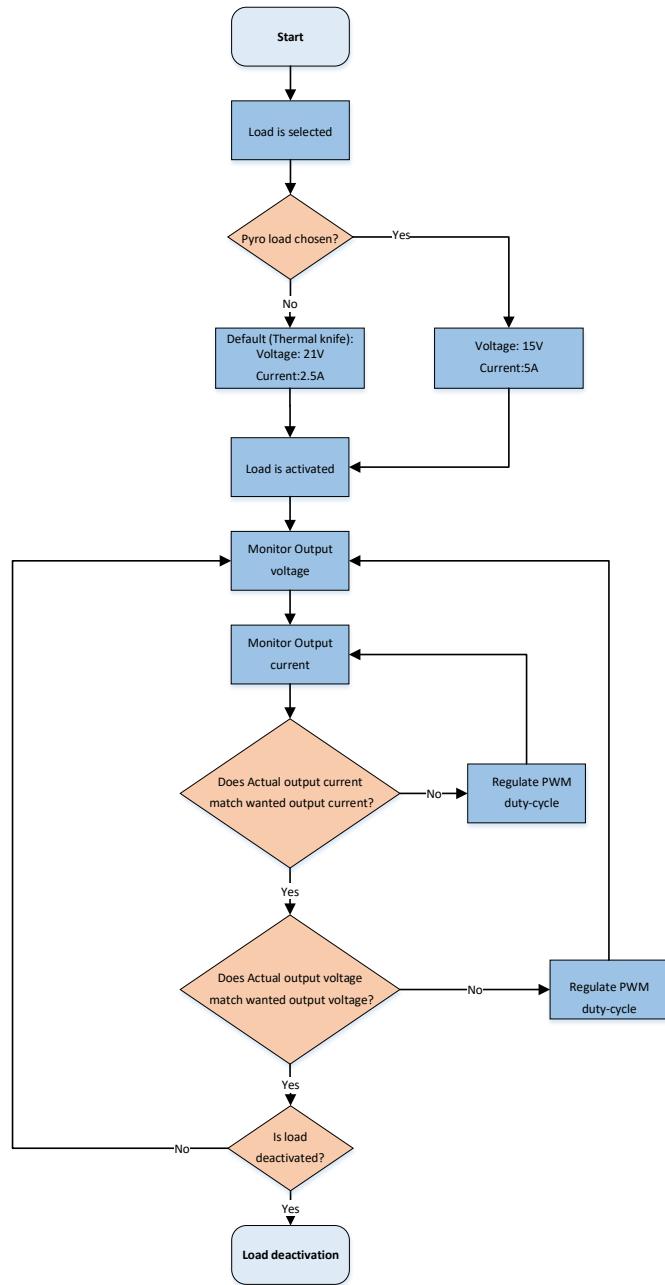
3 Systembeskrivelse

Universal Actuator Drive består af to overordnede blokke. Et power-modul, der står for effektkonverteringen i converteren. Derudover et PWM-modul, der sikrer reguleringen af converterens udgang. Power-modulet består af en transformator og en MOSFET til convertering af udgangsbelastningen. Desuden et indgangs- og et udgangsfilter for filtrering af højfrekvent støj.

PWM-modulet består af to reguleringssløjfer, der regulerer udgangen efter både udgangsstrømmen og -spændingen. Denne regulering sker ved, at tilpasse duty-cyclen af det PWM-signal, der driver MOSFET'en. Disse funktionaliteter er inkluderet i PWM-controlleren.

På figur 3.1 ses et flowdiagram for konceptet af Universal Actuator Drive. Det giver et overblik over hvilke scenarier, og eksterne valg, der kan påvirke flowet i systemet. Her er det især valg af udgangsbelastning, og de to reguleringssløjfer, der påvirker systemets udgang.

Systemet bliver initieret ved valg af udgangsbelastning. Det indstiller reguleringssløjferne, således at de regulerer efter den ønskede udgangsbelastning. Når belastningen aktiveres, begynder selve converterens funktionalitet. Den tilpasser switch-signalets duty-cycle efter både udgangsstrøm og -spænding, således den ønskede belastning holdes. Det forstætter indtil systemet deaktiveres, og indgangsspændingen til converteren fjernes.



Figur 3.1: Flowdiagram for Universal Actuator Drive

4 Projektafgrænsning

I dette afsnit er der beskrevet en afgrænsning af projektets indhold. Her er der taget udgangspunkt i den ønskede funktionalitet af produktet. Den sammenholdes med den egentlige opnåede funktionalitet. Elementer af projektet, der er specificeret men ikke implementeret, er angivet i dette afsnit og uddybet i afsnit 11.

Produktets kernefunktionaliteter er prioriteret under udviklingen. Her er især prioritert efter elementer, som kræves funktionsdygtige, før andre elementer kan udvikles. Her er udviklet en base for produktet, hvorpå flere krav og funktionaliteter skal kunne påføres.

Der blev valgt, at tage udgangspunkt i en converter med en statisk udgang. Det ville skabe et udgangspunkt og erfaringer, som ville give base for en videreudvikling til en dynamisk udgang af converteren.

Det er valgt, at vikling af transformatoren sker af gruppen selv. Det vil give en erfaring inden for området, som giver indsigt i, hvad der er realistisk at designe efter. Derudover vil det også give et indblik i problematikkerne i vikling af en transformator.

Converteren er designet efter de termiske krav, ved løbende vurdering og optimering af effekttabet i komponenterne.

Ved udvikling af elektroniske produkter til rumfart, kræves det udviklet med EEE-komponenter. Disse er meget omkostningsfulde, og er derfor ikke blevet brugt i projektet. Til gengæld er der brugt Terma-godkendte komponenter. Med disse har Terma erfaring med omsætning til EEE-komponenter.

For at sikre en stabil indgangsspænding på converteren, er det nødvendigt at implementere et indgangsfilter. Filteret er blevet stillet tilrådighed af Terma, da det blev besluttet at fokusere andetsteds. Filteret vil ikke blive beskrevet i denne rapport, men funktionaliteten er beskrevet i dokumentationen.

For at sikre converteren kun vil være afhængig af indgangsspændingen til powermodulet, skal der udvikles en regulator til forsyning af PWM-controlleren. I projektet bliver denne forsyningsspænding dog realiseret ved en ekstern spændingskilde.

5 Metode og proces

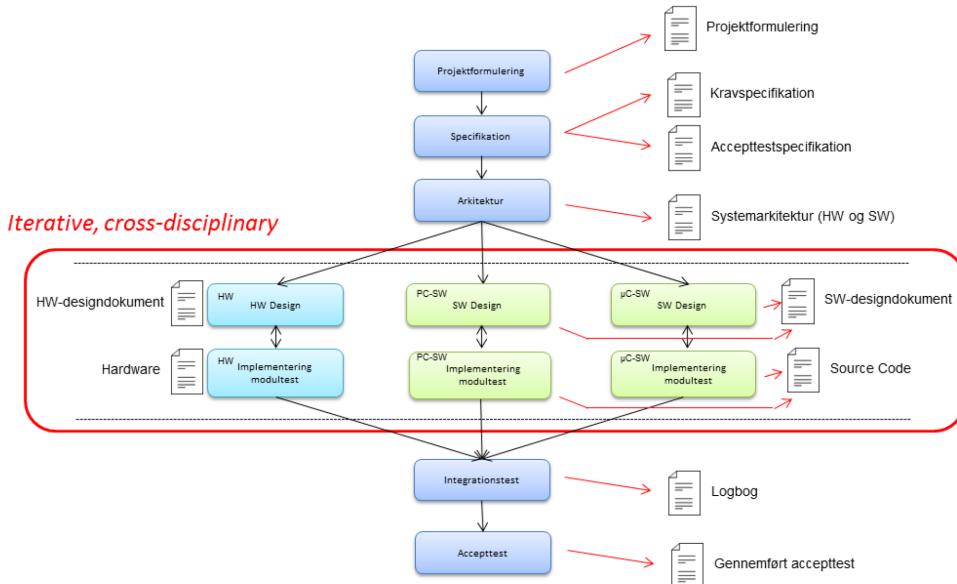
5.1 Metoder

I de følgende afsnit beskrives de anvendte udviklingsmetoder i projektforløbet.

5.1.1 ASE-modellen

Til projektet er der brugt en iterativ udviklingsproces. Det er gjort, da en iterativ proces er særligt velegnet til projekter, hvor kendskabet til domænet kan være begrænset.

Der er taget udgangspunkt i den generelle ASE udviklingsmodel [3], med den iterative proces trukket indover, hvilket ses på figur 5.1.



Figur 5.1: ASE model med fokus på iterativ proces

I begyndelsen hvor produktets krav bliver specificeret, har processen ikke været så iterativt, som de efterfølgende faser. Det skyldes, at opdraget er kommet fra Terma. De har været med til at specificere kravene, som derfor har ligget forholdsvis fast. Der har været få ændringer løbende, men det er begrænset.

Til gengæld har især design-, implementerings- og testfasen fungeret iterativt. Her er produktet blevet forbedret af flere omgange. Inden hver iteration begyndes, gøres det klart, hvad der skal laves og hvad succeskriteriet er, inden næste iteration kan påbegynnes.

5.1.2 SysML

Til at udarbejde systemarkitekturen for systemet, er der benyttet SysML. De anvendte SysML metoder for projektet har været block definitions diagrammer (BDD) og interne blok diagrammer (IBD). BDD'et er brugt til, at nedbryde systemerne i mindre blokke, som dermed skal give et bedre overblik over systemets dele. IBD'et viser den hardwaremæssige sammenhæng blokkene imellem.

Ved at bruge SysML, er det nemmere for andre udviklere, at sætte sig ind i systemet. Samtidig gør det designfasen nemmere, når systemets virkemåde er fastlagt forinden.

5.1.3 UML

Ofte benyttes UML mest til analyse og udarbejdelse af softwarearkitekturen. I dette projekt er UML-metoden *flowdiagram* istedet brugt til, at give et overblik over systemets ønskede virkemåde. Flowdiagrammer giver et overblik over de valg, systemet gennemgår, når det er aktivt.

5.1.4 MoSCoW

MoSCoW er en måde at prioritere krav på, alt efter hvor vigtige de er, for det samlede produkt. De stilles op i *must*, som er krav, der skal overholdes. Næste prioritering er *should*, som er krav, der bør overholdt. *Could* er krav, der ville være gode til produktet, men som der ikke forventes, at være til at implementere. Sidste prioritering er *won't*, hvilket er krav, som produktet ikke vil have. Med prioriteringen bør *must* kravene være opfyldt, inden der kigges på *should* kravene osv.

5.2 Proces

Som beskrevet tidligere har udviklingsprocessen fungeret iterativt. Til at implementere udviklingsmodellen, er der brugt Scrum [4]. Det er valgt, da det er et projektsstyringsværktøj, som begge medlemmer har haft succes med tidligere. Med en gruppe på to, er det ikke alle dele fra Scrum, som giver mening at bruge. Til dette projekt har det især været benyttet i forbindelse med daglige Scrum møder, og taskboards med backlog items.

Til de daglige møder tages arbejdet fra dagen før op. Her forklares det, om man har været i stand til at udføre sine opgaver, og hvis ikke, hvilke problematikker det skyldes. Yderligere planlægges det, hvad der skal ske til næste gang. De daglige møder sørger for, at der bliver reflekteret over arbejdet løbende, hvilket sikrer, at valgene der tages er gennemtænkt.

Hver fase fra ASE modellen er blevet anset som iterationer, og tildelt et taskboard hver. Hver iteration er delt op i mindre opgaver, der er lagt ind som backlog items på deres respektive taskboards. Design-, implementerings- og testiterationen er yderligere delt op i tre iterationer for at bevare overblikket. På figur 5.2 ses et øjebliksbillede af taskboardet for 3. iteration af design, implementerings og test.

New (2)	In Progress (3)	Resolved (1)	Feedback (2)
Feature #45 Tab - 3. iteration Jesper Kloster	Feature #46 Konklusion - 3. iteration Nicolai Haugaard Fransen	Feature #43 Regulering - 3. iteration Jesper Kloster	Feature #50 Current-sense filter Jesper Kloster
Feature #42 Snubber kredsløb Nicolai Haugaard Fransen	Feature #48 Load step Jesper Kloster		Feature #47 Gate modstand - 3. iteration Nicolai Haugaard Fransen
	Feature #44 Udgangsfiltter - 3. iteration Nicolai Haugaard Fransen		

Figur 5.2: Scrum taskboard

Taskboardet sørger for, at give et overblik over hvilke opgaver, der er påbegyndt og hvilke der mangles. På den måde sikres det, at der ikke sidder to med samme opgave, eller opgaver der bliver forsømt.

Til konfigurationsstyring er der benyttet et repository over Github [5]. Det er brugt til deling af dokumenter og versionshistorik af disse. Yderligere er rapport, dokumentation og procesbeskrivelse skrevet i programmet LaTeX [6]. Kombinationen mellem LaTeX og Github, gør det nemt at merge ændringer i dokumenterne. Det giver mulighed for, at ændre i dokumenterne samtidigt, uden det skaber problemer. Samtlige dokumenter og bilag, som er vedlagt, har været administreret over Github. Den interne kommunikation i gruppen, er foregået over facebook. Det omhandler mødetidspunkter, spørgsmål og generelle informationer. Den eksterne kommunikation med vejleder og kontaktpersoner fra Terma, er foregået over mail.

Der har i projektperioden været afholdt tre forskellige slags møder. De interne daglige møder, vejledermøde og eksterne møder med kontaktpersonerne fra Terma.

Langt hen ad vejen har der været afholdt vejledermøder en gang i ugen. Her har der på forhånd været tilsendt dagsorden til vejlederen. Til møderne har der været en referent og en mødeleder, der sikrer, at dagsordenen overholdes. Disse roller er gået på skift fra møde til møde. Møderne har været brugt til, at diskutere arbejdet fra den forgangne uge og eventuelle opståede problemer. Derudover en forventning om opgaver, der skal udføres inden næste møde. De omdiskuterede problemer har både været faglige- og rapportmæssige.

Der har været afholdt møder med kontaktpersonerne fra Terma næsten hver uge. Igen har der været sendt information til kontaktpersonerne forinden, for at give et overblik over, hvad der skal diskuteres. Møderne har været en god mulighed for, at diskutere de fagligt opståede udfordringer undervejs. Det er også her eventuelle ændringer af krav til produktet, har været diskuteret. Under design-, implementerings- og testiterationerne har der dagligt været faglige diskussioner. Det har været yderst produktivt, at kunne løse et eventuelt problem med det samme.

For yderligere information om den procesmæssige del af projektet, henvises til dokumentet "Procesbeskrivelse" i bilagsmappen.

6 Analyse

I dette afsnit beskrives de betragtninger og valg, der er foretaget i løbet af produktudviklingen. Der er vurderet på hvilke elementer, der er nødvendige for realisering af produktet. For hvert af elementerne, er der foretaget en vurdering af hvilke muligheder og alternativer de har. Ved teknologierne, som er undersøgt, vurderes fordele og ulemper. Ud fra vurderingerne er valget af de brugte teknologier foretaget.

6.1 Converter topologi

Converter topologien er en essentiel del af converterens endelige funktionalitet. Derfor er der undersøgt fordele og ulemper ved flere forskellige typologier. Converteren skal kunne konvertere indgangsspændingen til en mindre udgangsspænding. Derfor er der udelukkende undersøgt topologier med denne funktionalitet. De undersøgte topologier er buck converteren, push-pull converteren og flyback converteren. Disse convertere er yderligere beskrevet i dokumentationens afsnit 4.

6.1.1 Buck converter

Buck converteren er en af de mere simple converter topologier, da den består af relativt få komponenter. Udover det er en af fordelene ved en buck converter, at der altid vil løbe en strøm i spolen. Det vil generere en minimal ripple-spænding på udganen, og derfor også et lille tab i udgangsfilteret.

En stor ulempe ved buck converteren er, at switch-komponenten er placeret i den positive forsyningslinje. Det giver komplikationer ift. at drive for eksempel en MOSFET. Det vil kræve flere komponenter, og derfor også et mere kompliceret kredsløb. Af denne grund er buck converteren blevet fravalgt[7].

6.1.2 Push-pull converter

Push-pull converteren er en mere avanceret converter topologi. Det er en transformator baseret converter, som giver en ekstra mulighed for effektoverførsel. Transformatoren giver desuden muligheden for sikre galvanisk adskillelse mellem indgangen og udganen. Push-pull converteren består af to switch-grene på både primær- og sekundærsiden af transformatoren. Det vil sige, den har to primære- og to sekundære viklinger, samt to switch-elementer og to dioder. Den kræver derfor flere komponenter end andre topologier.

En ulempe ved, at have to switch-grene er uligheder i dem. Tolerancer i komponenterne vil få kernematerialet til at drive mod mætning, hvis der ikke tages højde for det i reguleringen. Derfor er det utilstrækkeligt, udelukkende at regulere efter spændingen i en push-pull converter. En anden konsekvens ved brug af to switch-grene, er død-tid i

transformatoren. Dette skal indføres for at sikre, der ikke sker en kortslutning af primærviklingen, hvis begge switch-elementer er ON på samme tid. Desuden skal den valgte PWM-controller understøtte switching af to switch-elementer.

En fordel ved push-pull converteren er en bedre udnyttelse af kernematerialet, da det vil blive drevet i både 1. og 3. kvadrant af hysteresekurven.

På grund af kompleksiteten, og mængden af komponenter, er push-pull converteren blevet fravalgt.

6.1.3 Flyback converter

Flyback converteren er en videreudvikling af buck converteren. Det er også en transformator baseret typologi. Transformatoren erstatter spolen i buck converteren og derfor består de af det samme antal komponenter.

En ulempe ved flyback converteren er en diskontinuert strømform i transformatoren, da der ikke løber strøm i primær- og sekundærviklingen på samme tid. Det vil skabe større ripple- og RMS-strømme, og derved også generere et større tab i komponenterne[8].

En flyback converter kan drives på to overordnede måder - CCM og DCM. De to metoder bidrager yderligere med hver deres fordele og ulemper, som også vil blive beskrevet.

Forskellen på de to metoder ligger i kurveformen for strømmen, der løber i transformatorviklingerne. Ved CCM vil der altid løbe en strøm i enten den ene, eller den anden viking. Ved DCM vil strømmen have en dødtid i løbet af en switch-periode. For at DCM skal kunne opretholde den samme udgangsstrøm som CCM, vil det betyde, at peak- og RMS-strømmene bliver større. Det giver derved anledning til et større effektab.

Fordelen ved at operere i DCM er primært en simplificering af reguleringssløjfen. CCM indeholder et dominerende nulpunkt langt nede i frekvens, der kan gøre systemet ustabilt, hvis der ikke tages højde for det. Nulpunktet begrænser båndbredden, og dermed også systemets responstid.

Ud fra disse undersøgelser er blevet valgt, at arbejde videre med en flyback converter opererende i CCM. Det vil sikre en converter, hvor det er muligt, at holde effektabet og kompleksiteten på et acceptabelt niveau.

6.2 Reguleringsmetode

Der er to overordnede reguleringsmetoder, der bruges til regulering i en DC/DC converter - Spændingsregulering og strømregulering. Ved spændingsregulering vil reguleringen udelukkende ske, på baggrund af et spændingsfeedback til reguleringssløjfen. Ved strømregulering reguleres der både efter strømmen og spændingen på udgangen. Det sikrer en overstrømsbeskyttelse for converteren.

Derfor vælges det, at implementere en strømregulering i converteren.

6.3 PWM-controller

PWM-controlleren er en central del af en DC/DC converter. Det er controlleren, der står for, at generere switch-signalen til converterens switch-element. Af denne grund er der mange krav, PWM-controlleren skal leve op til. Den skal først og fremmest understøtte den valgte reguleringsmetode. Desuden skal den kunne generere den maksimale duty-cycle, som vil kunne fremstå i converterens switch-signal. Den skal kunne opretholde den valgte switch-frekvens. Derudover skal den kunne generere et switch-signal med en amplitude der er høj nok til, at drive den valgte MOSFET.

Ud fra kravene, er det valgt at bruge en PWM-controller af typen UCC1801[9]. Controlleren lever op til de fornævnte krav, og desuden understøtter den peak-current regulering. Den har indbyggede reguleringssløjfer, således nødvendigheden for eksterne komponenter mindskes. Derudover indeholder den flere sikkerhedsfunktioner ved opstart. Det er samtidig en controller Terma har erfaringer med, og kan omsætte til en EEE-komponent.

6.4 Transformatør

Størrelsen på transformatoren betyder meget i f. t. temperaturstigningen i den. Det især den termiske modstand i transformatoren, som er afhængig af størrelsen[10]. Derfor er det valgt at bruge en RM8[11] kerne, som er den største, der overholder kravene for dimensionerne. Desuden er kernetypen RM blevet anbefalet af Terma, der har haft god erfaring med brug af disse i lignende konfigurationer. Det er valgt at bruge kernematerialet 3f3[12], da Terma har mere præcise målinger af materialets specifikationer, i f. t. databladets tolerancer.

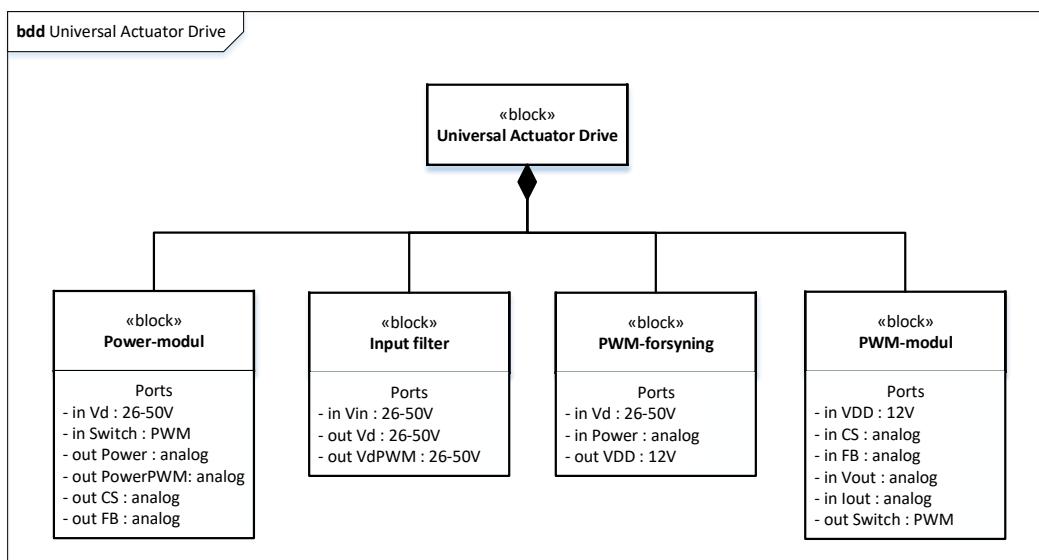
7 Systemarkitektur

I det følgende afsnit beskrives systemarkitekturen, der er blevet udarbejdet i løbet af projektet. Projektet indeholder udelukkende hardware, derfor er der kun blevet udarbejdet arkitektur for dette. Arkitekturen ligger grundlag for designprocessen i det videre projektforløb. Systemarkitekturen er overordnet beskrevet i det følgende afsnit, og uddybet i dokumentationens afsnit 3.

Hardwarearkitekturen er blevet beskrevet ved SysML's BDD og IBD. Der er blevet udarbejdet overordnede diagrammer for systemet, der skal give et overblik over det samlede system.

7.1 Block Definition Diagram

Figur 7.1 viser et BDD for det samlede system. Det giver et overblik over de dele systemet indeholder, og hvilke forbindelser hver blok skal indeholde.



Figur 7.1: BDD for det overordnede system

Universal Actuator Drive består af fire overordnede blokke - et Power-modul, et Input-filter, en PWM-forsyning og et PWM-modul. Power-modulet indebærer selve effektoverførelsen fra indgang til udgang. Det er i dette modul de dominerende effektafsættelser sker, og derfor også her det termiske design skal optimeres.

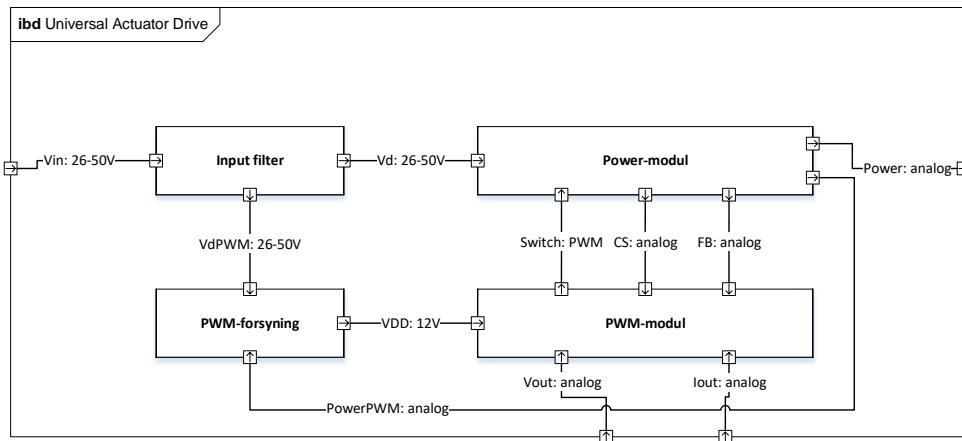
Input-filteret indebærer det filter, der sikrer en stabil indgangsspænding til Power-modulet. Derudover skal det fjerne højfrekvente ripple-spændinger fra indgangssignalet.

PWM-forsyningen indebærer en regulator til regulering af PWM-modulets forsyningsspænding. Her vil der udvikles en metode, der forsyner regulatoren fra indgangskilden under opstart, og udgangen når denne er stabil.

PWM-modulet indebærer PWM-controlleren, der skal regulere udgangen til den ønskede belastning. Det sker ved tilpasning af switch-signalet, samt strøm- og spændingsregulering af udgangen.

7.2 Internal Block Diagram

Figur 7.2 viser et IBD for det samlede system. Det er udarbejdet ud fra systemets BDD. IBD'et giver et overblik over forbindelserne internt i systemet. Det viser også, hvilke forbindelser systemet modtager fra andre systemer. Det vil sige grænsefladerne til omverdenen. Kravene for forbindelserne er nærmere beskrevet i dokumentationen, afsnit 3.2.



Figur 7.2: IBD for det overordnede system

8 Design, implementering og test

I det følgende afsnit vil der blive redegjort for design, implementerings- og testfasen i projektforløbet. Her vil de mest essentielle dele for produktet blive beskrevet, mens en yderligere beskrivelse kan findes i dokumentationen, afsnit 4-6.

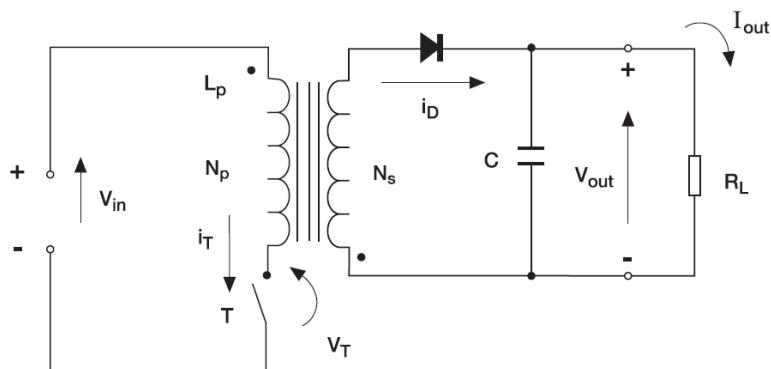
Processen er delt op i tre overordnede iterationer. I det følgende afsnit vil det derfor tydeliggøres, hvad der blev designet i hver iteration.

8.1 Første iteration

Målet med 1. iteration var undersøgelse og valg af converter topologi. Herefter blev der opstillet en ideel simuleringssmodel for converteren, således analyse og simulering kunne sammenholdes. Kravet for at gå videre til 2. iteration, var opnåelse af en simulering, der stemte overens med teorien.

8.1.1 Flyback converter - CCM

Der blev valgt en flyback converter opererende i CCM, som converter topologi i projektet. En sådan converter deles op i en primær- og en sekundær side. Primærsiden består af transformatorens primærvikling og et switch-element, der typisk er en MOSFET. Sekundærsiden består af transformatorens sekundærvikling, en diode, en kondensator og udgangsbelastningen. En oversigt over den ideelle flyback converter er vist på figur 8.1.



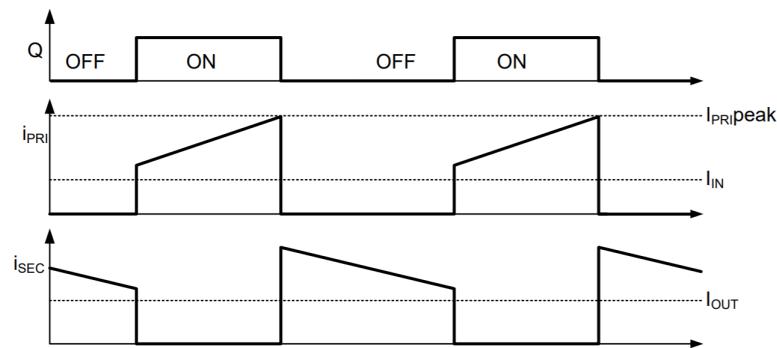
Figur 8.1: Ideelt diagram for flyback converteren [8]

Når MOSFET'en er ON, vil der være en positiv spænding over primærviklingen ved prik-enden af viklingen, der er lig indgangsspændingen. Da denne spænding er positiv, vil det få strømmen i viklingen til, at stige lineært over den tid MOSFET'en er ON. Strømændringen er bestemt ud fra formlen:

$$V = L \cdot \frac{di}{dt} \quad (8.1)$$

Da polariteten af sekundærviklingen er modsat primærviklingen, vil dioden være forspændt i spærretretningen. Det sker fordi kondensatoren vil oprettholde udgangsspændingen over belastningen. Når dioden ikke kan lede strømmen fra sekundærviklingen, vil transformatoren oplagre energi i kernen, mens MOSFET'en er ON. Når MOSFET'en går OFF, vil polariteten af transformatoren skifte. Det giver en positiv spænding ved diode-enden af sekundærviklingen. Nu vil dioden være forspændt i ledertretningen, og derfor lede den energi, der er blevet oplagt i kernen, i form af en strøm. Den strøm vil holde den ønskede udgang, men også oplade kondensatoren, således den kan oprettholde udgangsspændingen i næste ON-periode. Nu vil der være en negativ spænding over sekundærviklingen ift. prikenden. Her vil strømmen i viklingen aftage i løbet af MOSFET'ens OFF periode på baggrund af den fornævnte formel.

Kurveformen for strømmene i en flyback transformator er vist på figur 8.2. Her ses det, der blev forklaret før. Når MOSFET'en er ON, vil strømmen i primærviklingen rampe op, mens strømmen i sekundærviklingen er 0. Når MOSFET'en går off vil det omvendte være tilfældet. Niveau-forholdet mellem strømmene i viklingerne, vil blive bestemt af viklingsforholdet i transformatoren. Skal converteren bruges til omsætning af store spændingsændringer fra indgang til udgang, kan dette bruges for at mindske tabet.



Figur 8.2: CCM transformator strømme

Selvom transformatoren i helhed opererer i CCM, vil strømmene individuelt i viklingerne være diskontinuerte. Det betyder peak-strømmene i viklingerne bliver større for, at kunne oprettholde den ønskede udgangsstrøm.

Overføringsfunktionen for flyback converteren i CCM er[13]:

$$V_{out} = \frac{N_s}{N_p} \cdot \frac{D}{1-D} \cdot V_{in}$$

Den mindste indgangsspænding og største udgangsspænding converteren skal designes efter, er næsten ens. Derfor vælges det at tage udgangspunkt i en transformator med et viklingsforhold på 1. Med en indgangsspændingen på 26 – 50V, kan den maksimale duty-cycle regnes til $D_{maks} = 0.447$ eller 44.7%, og den minimale duty-cycle til 0.296 eller 29.6%.

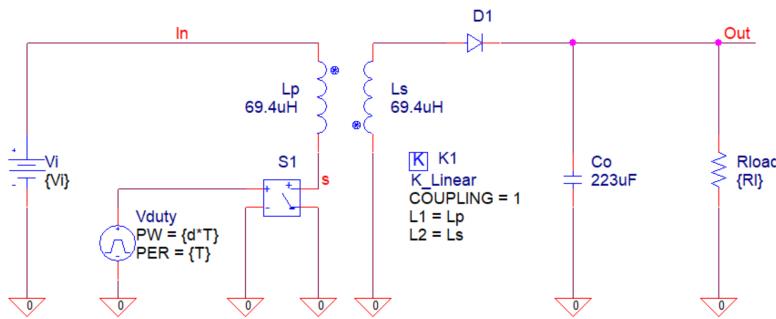
Selvinduktionen i transformatorviklingerne bestemmes ud fra den ønskede ripplestrøm i transformatoren og den valgte switch-frekvens. Det er valgt, at tage udgangspunkt i en switch-frekvens på 100kHz. Med et omsætningsforhold på 1, vil selvinduktionen være gældende for begge viklinger. Selvinduktionen i transformatoren kan designes

ud fra følgende formel[14]:

$$L = \frac{V_{in\min} \cdot D_{\min}}{I_{ripple} \cdot f_s} \quad (8.2)$$

RMS-strømmene i viklingerne har stor betydning for det endelige tab i converteren. Derfor estimeres de i den indledende fase, for at vurdere betydningen af dette. RMS-strømmen i primærviklingen regnes til 3.02A, og RMS-strømmen i sekundærviklingen regnes til 3.36A. Begge er udregnet ved en indgangsspænding på 26V.

Den ideelle converter er simuleret, for kontrol af dens funktionalitet. Figur 8.3 viser diagrammet for den ideelle converter. Her er der udelukkende fokuseret på transformatoren. Desuden er der indsat en kondensator på 223 μ F, for at mindske ripple-spændingen på udgangen.



Figur 8.3: Simulering af ideel flyback converter

De præcise beregninger og simuleringer er beskrevet i dokumentationens afsnit 4.4.

8.2 Anden iteration

Målet for 2. iteration var, at indsætte ikke-ideelle komponenter ind i modellen fra 1. iteration. Herudover skulle modellen implementeres for første gang. Kravet for at gå videre til 3. iteration var en funktionsdygtig converter. I dette afsnit beskrives hvordan nøglekomponenterne i konverteren er designet, og første implementering af converteren.

8.2.1 Transformatør

I flyback converteren fungerer transformatoren lidt anderledes, i forhold til mange andre konstruktioner. Normalt vil der løbe en strøm i både den primære og sekundære viking på samme tid. På den måde kan energien i transformatoren, transformeres direkte fra den primære viking til den sekundære viking. Det er ikke muligt i denne converter typologi, da der kun vil løbe strøm i én viking ad gangen. Den energi, der skabes i den primære viking, skal derfor kunne opbevares, indtil der begynder at løbe en strøm i sekundærviklingen. Sker det ikke, går kernen i mætning. Det vil sige, at der ikke er en lineær sammenhæng imellem transformatorens H- og B-felt. Det sikres ved, at indsætte et luftgab i kernen, som øger den magnetiske modstand. Det gør, at kernen kan opbevare en større mængde energi.

I 1. iteration blev det valgt at tage udgangspunkt i en 1:1 transformator. Desuden er det i 2. iteration vigtigst, at få en velfungerende transformator. Derefter kan der senere optimeres på et mere optimalt viklingsforhold, hvis det vurderes nødvendigt.

Med den estimerede nødvendige induktans beregnet i 1. iteration til $69.43\mu\text{H}$, blev energien, der induceres i primærviklingen udregnet til

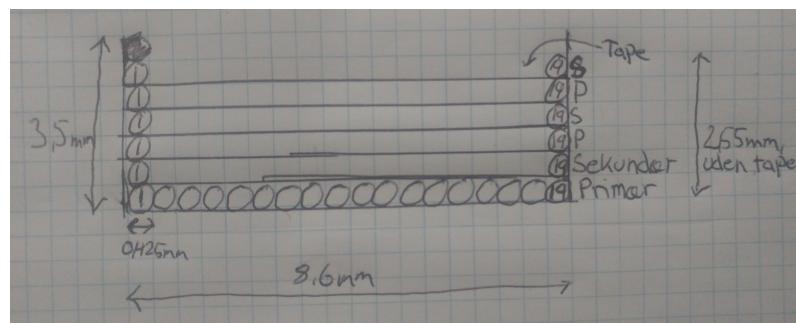
$$E = \frac{1}{2} \cdot L \cdot I_{pk}^2 = 0.996\text{mJ} \quad (8.3)$$

Energien skal kunne opbevares i kernen, for at undgå den føromtalte mætning. Hvor når en specifik transformator går i mætning, afhænger af selve kernen og dets materiale. Her faldt valget på en RM8 kerne og materialet 3f3, hvilket der er argumenteret for i sektion 6.4. På baggrund af databladet for 3f3, blev luftgabet designet efter at have et maksimalt B felt på 250mT. Det gav et nødvendigt luftgap på:

$$l_g = \frac{L \cdot I_{pk}^2 \cdot \mu_0}{B^2 \cdot A_0} = 635.6\mu\text{m} \quad (8.4)$$

Det gav en fornyet induktans på $53.31\mu\text{H}$. Herefter bruges A_L for 3f3 materialet og induktansen til, at beregne vindingstallet, som blev udregnet og afrundet til 18 vindinger. Analysen er herefter holdt op imod simuleringen i p-spice, for at sikre analyse og simulering stemmer overens.

Viklingen af transformatoren er sket med en kobbertråd, med en diameter på 0.425mm. Det er en tyndere tråd end analyseret. Det kommer af, at der med den forventede tråddykkelse på 0.45mm, ikke i praksis kunne vikles 18 vindinger. Det har samtidig øget vindingstallet til 19, for stadig at udnytte kernens bredde bedst muligt. Ingen for at fyldе kernen ud, er der for både primær- og sekundærsiden viklet 3 viklinger i parallel, for at udnytte højden af kernen. Det giver samlet den tredobbelte højde med 6 viklinger i alt, hvilket ender på 2.55mm. Viklingen er udført ved skiftevis, at vikle en primærvikling og en sekundærvikling. På den måde optimeres koblingen i transformatoren. Imellem viklingerne indsættes tape, for at sikre det holdes fast. På figur 8.4 vises et overblik over viklingerne og dimensionerne.



Figur 8.4: Overblik over viklingsantal og tykkelse

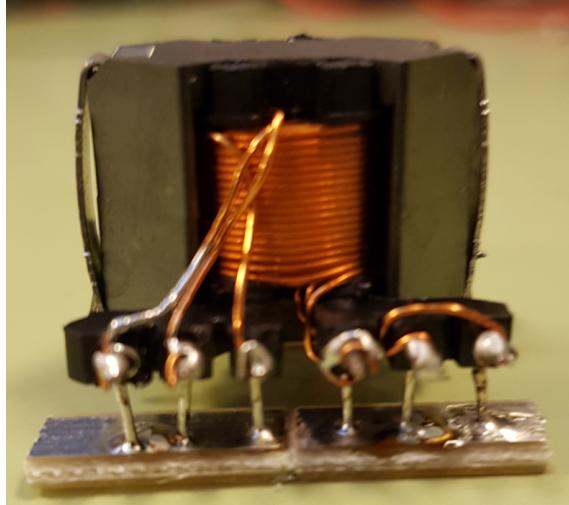
Med vindingstallet på 19 istedet for 18, er selvinduktionen og dermed strømmene i transformatoren igen korrigteret. Herunder ses den endelig analyserede selvinduktion, ripplestrøm og peakstrøm for den viklede transformator.

$$L_2 = N^2 \cdot A_L = 57.76\mu\text{H} \quad (8.5)$$

$$I_{\text{ripple}} = \frac{V_{\text{inmin}} \cdot D_{\text{max}}}{L_2 \cdot f_s} = 2.01\text{A} \quad (8.6)$$

$$I_{\text{pk}} = \frac{V_{\text{out}} \cdot I_{\text{out}}}{V_{\text{inmin}} \cdot D_{\text{maks}}} + \frac{I_{\text{ripple}}}{2} = 5.53\text{A} \quad (8.7)$$

Den implementerede transformator ses på figur 8.5



Figur 8.5: Viklet transformator

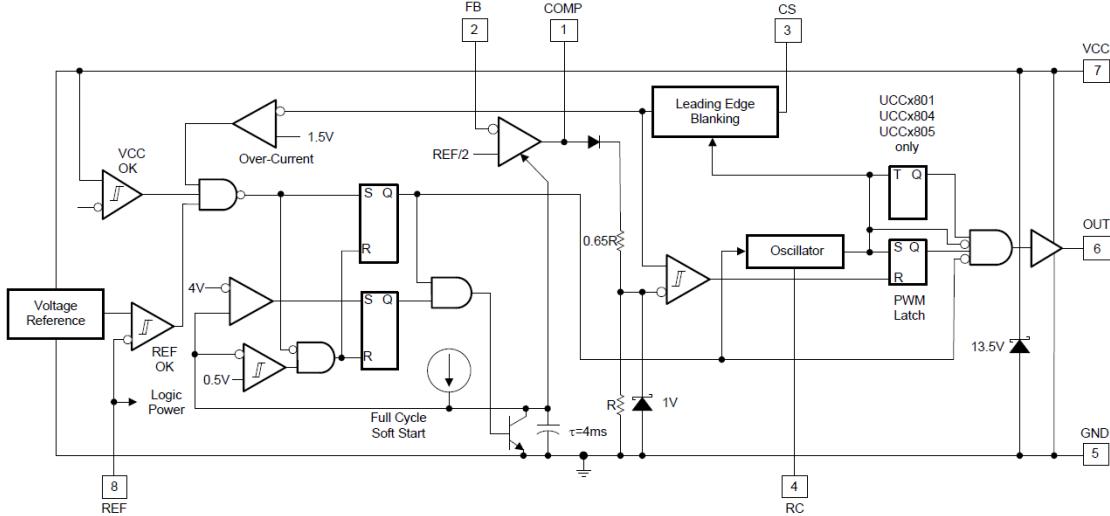
Testen af transformatoren er udført ved, at måle selvinduktionen i primær- og sekundærviklingerne samt spredningsselvinduktionen. Det er gjort med en impedansmåler. Her er der benyttet så korte ledninger som muligt samt 4-wire teknikken, for at undgå ekstra induktans fra ledningerne.

Selvinduktionen i primærviklingen måles henover primærviklingens to sider, mens sekundærviklingen holdes åben. Her laves et frekvenssweep fra 100Hz til 1MHz. Samme fremgangsmåde for sekundærviklingen kan benyttes, men da transformatoren er 1:1, bør det være det samme. Spredningsselvinduktionen måles samme sted, henover primærviklingen, hvor sekundærviklingen er kortsluttet. En ideel transformator vil give 0 i sådan en måling. Det betyder, at induktansen målt her, svarer til spredningsselvinduktionen.

For yderligere forklaring af design, implementering og test af transformatoren henvises til dokumentationen afsnit 5.1, hvor dette er uddybet.

8.2.2 PWM-controller

Den valgte PWM-controller er en UCC1801[9]. Fordelen ved at bruge denne controller er, at den indeholder flere funktionaliteter, som ellers skulle implementeres på anden vis. Figur 8.6 viser et blokdiagram for den interne kreds i UCC1801.



Figur 8.6: Block diagram UCC1801

UCC1801 understøtter peak-current regulering, ved at indeholde to reguleringssløjfer i form af en fejlförstærker og en komparator. Fejlförstærkeren regulerer efter udgangsspændingen, mens komparatoren regulerer efter peak-strømmen i transformatorens primærvikling. Udgangen fra fejlförstærkeren sætter referenceværdien til komparatoren. Den bestemmer hvor langt strømmen vil rampe op, før komparatoren inverterer udgangssignalet. Når længden af switch-perioden er opnået, vil et oscillatorkredsløb i controlleren invertere udgangssignalet igen, hvorved det variable PWM-signal opnås.

En anden fordel ved denne controller er, at den indeholder en soft-start funktion, kaldet UVLO. Dette beskytter converteren, hvis forsyningen på PWM-controlleren er for lav til at drive MOSFET'en. UCC1801 tvinger UVLO udgangen lav, hvis forsyningsspændingen er mindre end 9.4V.

PWM-signalets switch-frekvens sættes ved tidskonstanten for et eksternt RC-netværk. Det genererer en stigende spænding, da kondensatoren oplades. Spændingen er forbundet til et komparatorkredsløb internt i controlleren. Det aflader kondensatoren gennem en transistor, når komparatorens maksimale spænding er opnået. På grund af en hurtigere afladnings- end opladningstid i kondensatoren, vil det generere en savtandspænding. Frekvensen af dette signal, skal være den dobbelte af den ønskede switch-frekvens. Derfor kan modstanden beregnes til $R_T = 37.5\text{k}\Omega$, når kondensatoren er valgt til 200pF . Modstanden er senere tilpasset til $33.2\text{k}\Omega$, for at opnå en mere præcis switch-frekvens. Modstanden er udregnet ved formlen:

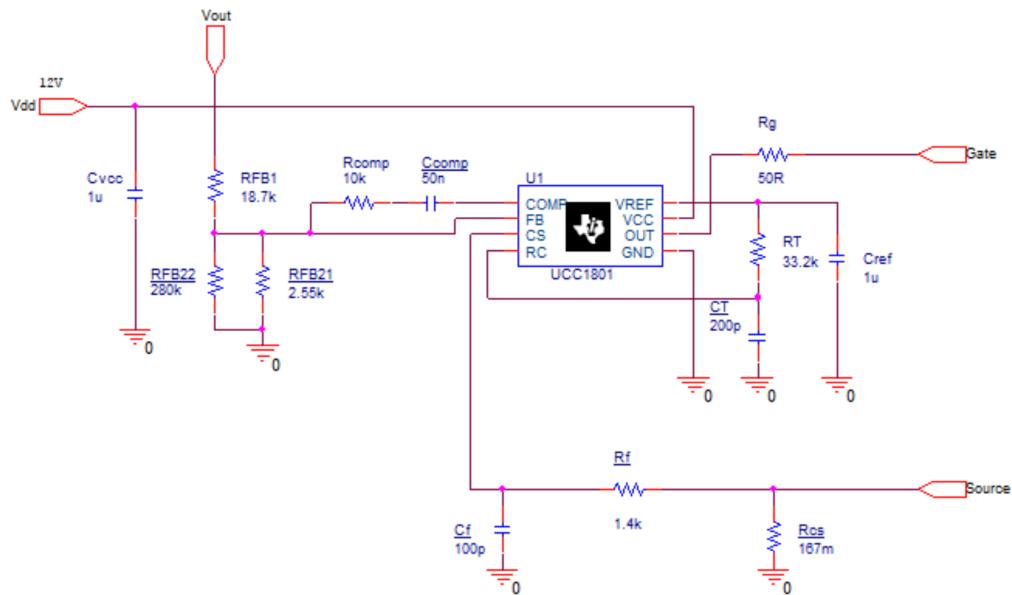
$$R_T = \frac{1.5}{f_{osc} \cdot C_T} \quad (8.8)$$

Komparatoren, der skal skifte på current-sense signalet, inverterer udgangen ved en peak-spænding på 1V. Derfor skal der bruges en modstand, til at omsætte strømmen i primærviklingen til en spænding. Da komparatoren skifter ved en peak-spænding på 1V, skal dette niveau svare til den ønskede peak-strøm i primærviklingen. Her bruges Ohm's lov til, at beregne impedansen på $R_{cs} = 0.181\Omega$. Modstanden er realiseret ved $6 \cdot 1\Omega$ i parallel, og derfor afrundet til 0.167Ω . Det vil øge peak-strømmen i viklingerne ved simulering og realisering en smule ift. analysen.

Switching-spikes i MOSFET'en, kan få komparatoren til at skifte uønsket. Det sker hvis disse spikes opnår en spænding, der over modstanden er større end 1V. Derfor er der blevet designet et RC-filter, til begrænsning af current-sense signalets stigetid. I controlleren er der integreret et digitalt filter, som filtrerer de første 100ns. Derfor blev det eksterne filter designet til en stigetid på 300ns.

Fejlførstærkeren er forbundet til en referencespænding på 2.5V. Derfor blev der designet en spændingsdeler, for at dele udgangsspændingen ned. Her blev R_{FB1} regnet til $18.7\text{k}\Omega$, og R_{FB2} blev regnet til en parallelforbindelse mellem $2.55\text{k}\Omega$ og $280\text{k}\Omega$.

For at kunne simulere PWM-controllerens funktionaliteter, blev der hentet en p-spice model for denne, ved Texas Instruments[15]. Det samlede kredsløb for PWM-controlleren er vist på figur 8.7.

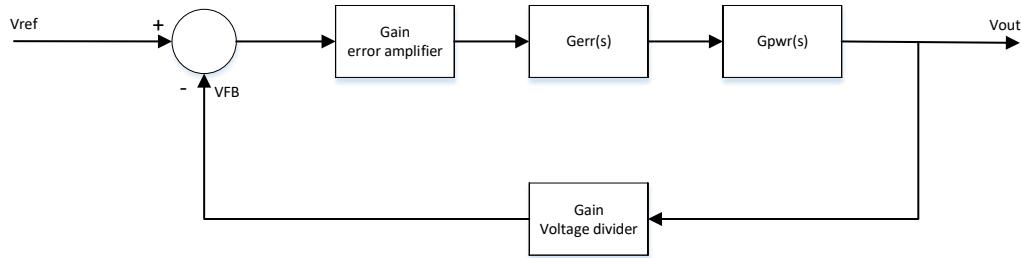


Figur 8.7: Diagram for PWM-kredsløb

En mere detaljeret gennemgang af PWM-controllerens funktionaliteter og design af disse, er beskrevet i dokumentationens afsnit 5.2.

8.2.3 Regulering

Figur 8.8 viser et blokdiagram for det samlede spændingsreguleringsloop. Det viser overføringsfunktionerne samt de to forstærkningsled, der påvirker det samlede system.

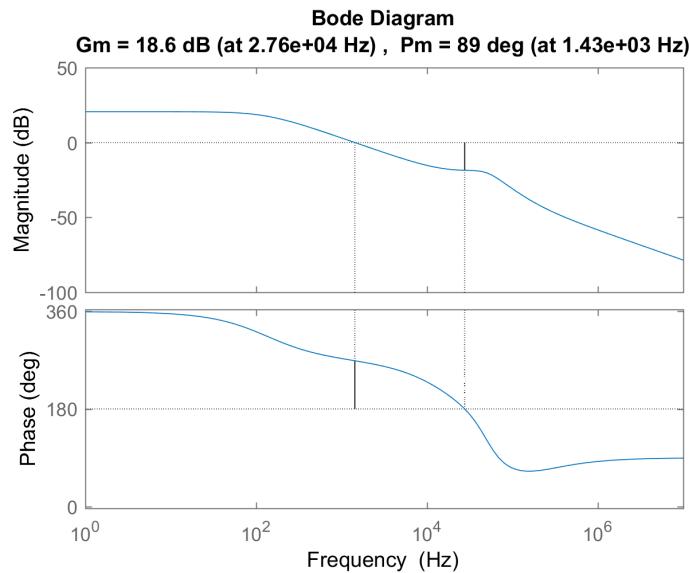


Figur 8.8: Blokdiagram for spændingsreguleringsloop

Der blev først opstillet en overføringsfunktion for power-modulet[9]. Den indeholder en DC-forstærkning, et nulpunkt fra kondensatorens ESR-modstand og converterens højre halv-plans nulpunkt. Derudover en pol for belastningen og for switch-frekvensen.

$$G_{pwr}(s) = G_0 \cdot \frac{\left(1 + \frac{s}{2\pi \cdot f_{ESRz}}\right) \cdot \left(1 - \frac{s}{2\pi \cdot f_{RHPz}}\right)}{1 + \frac{s}{2\pi \cdot f_{p1}}} \cdot \frac{1}{1 + \frac{s}{2\pi \cdot f_{p2}} + \frac{s^2}{(2\pi \cdot f_{p2})^2}} \quad (8.9)$$

De to kritiske dele af overføringsfunktionen er de to nulpunkter. Den dominerende af de to, vil begrænse den endelige båndbredde af systemet. Converterens højre halvplans nulpunkt er især kritisk, da det trækker fasen ned, samtidig med forstærkningen trækkes op. Formålet med reguleringsløkken er derfor, at sikre en tilpas stor dæmpning ved gain-margin frekvensen. Af denne grund designes der i 2. iteration, en converter med en meget lav båndbredde, for derved at sikre dens stabilitet.



Figur 8.9: Bode plot for power-modulet

Der blev genereret et bode plot ud fra overføringsfunktionen, som ses på figur 8.9. Det lagde til grund for design af fejlförstærkerens kompensationsnetværk. Det blev besluttet, at det skulle bidrage med en forstærkning på -5.4 dB med en knækfrekvens på ca. 300 Hz ,

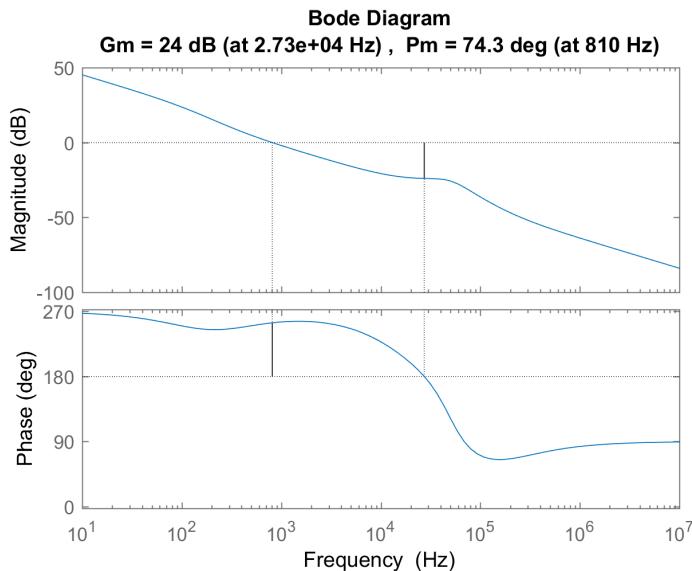
for at sikre en stabil converter. Med dette ville der opnås en gain-margin på 24dB, en fasemargin på 74.3° , og en båndbredde på 810Hz.

Det blev implementeret med en integrator, der bidrager med en stor DC-forstærkning, og en konstant forstærkning ved frekvenser over knækfrekvensen.

Overføringsfunktionen for fejlförstærkeren er opstillet, ud fra den ønskede knækfrekvens og samlede forstærkning for tilbagekoblingen. Denne forstærkning er et produkt mellem forstærkningen i spændingsdelen og fejlförstærkeren.

$$G_{err}(s) = \left(\frac{f_0 \cdot 2 \cdot \pi}{s} + 1 \right) \cdot g_{tot} \quad (8.10)$$

Efter indførelse af kompenseringsnetværket, vises bode plottet for det samlede kredsløb på figur 8.10. Det viser den forventede gain-fase respons for systemet. Her er der opnået den ønskede funktionalitet, med en stor margin til ustabilitet.



Figur 8.10: Bode plot for det samlede system

Det er testet ved en integrationstest, der er forklaret i afsnit 8.3.

For en mere detaljeret gennemgang af overføringsfunktionernes indhold, og deres bode plots, henvises til dokumentationens afsnit 5.2 og 5.9.4.

8.2.4 MOSFET, diode og udgangskondensator

I dette afsnit beskrives design og test af MOSFET, diode og udgangskondensator, samt komponentvalg.

8.2.4.1 MOSFET

Ved MOSFET'en stilles der krav til den maksimale drain-source spænding, den skal kunne holde til. Ideelt set er det den maksimale indgangsspænding plus udgangsspændingen. Udgangsspændingen, da det er den spænding, der reflekteres tilbage til primærvik-

lingen fra sekundærviklingen, når MOSFET'en skifter. Som en sikkerhedsmargin er der indlagt 30% oveni spændingen. På den måde tages der højde for peakspændinger ved switching. Det er peaks, der ikke kan undgås, og kommer som en kombination af spredningsselvinduktionen og kapaciteterne i MOSFET'en. Der er en kapacitet i koblingen for transformatoren, men typisk er MOSFET'ens dominerende.

Udover spændingskravet, er der krav til at MOSFET'en skal kunne holde til den udregnede RMS- og peakstrøm. Med kravene in mente er valget faldet på MOSFET'en IR-FB23N15[16] til 2. iteration. Denne kommer med en $R_{ds(on)}$ modstand på ca. $113\text{m}\Omega$ ved 50°C .

Switch-tiden for MOSFET'en afhænger af strømmen, der løber i den. For en specifik MOSFET er især Miller kapaciteten vigtig, at tage højde for. Den påvirker opladningen af gate-drain og bestemmer hvor hurtigt MOSFET'en kan skifte fra OFF til ON. Grundet dette, kan en MOSFET ikke skifte momentant og der opstår switchtab. Switch-tiden er et tradeoff mellem at opnå et lille tab, og ikke få for høje peakspændinger. Til 2. iteration er der valgt en forholdsvis langsom switchtid på 138.7ns , for at sikre peak-spændinger ikke bliver et problem. Det er gjort med en gate modstand på 51.1Ω . Modstanden er udregnet ved at løse følgende formel:

$$T_{ch} = \frac{Q_{gd} \cdot R_g}{V_{DD} - V_{gs}} \quad (8.11)$$

8.2.4.2 Diode

Dioden kan hurtigt give anledning til store tab. Derfor er der ved udvælgelsen, fokuseret på at finde en diode med et lille spændingsfald. Af den grund er en Schottky diode valgt, da denne type, har et lavt spændingsfald. Desuden har de ikke et switch-tab grundet reverse recovery. Diodens breakdown voltage skal være høj nok til, at holde til spændingen, der ligger over den i MOSFET'ens ON periode. Det indebærer den maksimale indgangsspænding plus udgangsspændingen. Igen er der designet efter en sikkerhedsmargin på 30%, for at tage højde for spændingspeaks. Dioden skal samtidig kunne holde til den udregnede RMS- og peakstrøm, der vil løbe i den. Her er Schottky dioden NTSV30120CT[17] valgt. Spændingsfaldet er aflæst til 0.45V ved 125°C og 2.5A .

8.2.4.3 Udgangskondensator

Som udgangskondensatorer er der valgt 4 parallelle film kondensatorer på $56\mu\text{F}$ hver, af typen PET B32526[18]. Det blev gjort for, at opnå den ønskede kapacitet på $223\mu\text{F}$. Film kondensatorere er valgt, da de typisk kommer med præcise kapaciteter, og en lav ESR modstand. Både ESR modstand og ESL induktans er målt, ved hjælp af en impedansmåler. Her er der testet med korte ledninger samt en 4-wire teknik, for at undgå måleparasitter.

For yderligere forklaring af MOSFET, diode og udgangskondensator henvises til dokumentation afsnittene 5.2, 5.3 og 5.4, hvor dette er uddybet.

8.2.5 Tab

Dette afsnit omhandler de overvejelser, der er gjort omkring tab i 2. iteration. Her om-tales bidragene, der er taget højde for, til udregning af tab for de enkelte komponenter. Udregningerne og yderligere forklaring af disse, kan findes i dokumentationen afsnit 5.7.

8.2.5.1 Transformator

Tabet i transformatoren er set som to dele. Et kernetab og et kobbertab. Kernetabet afhænger af kernematerialet, selvinduktionen og strømmen i viklingerne. Disse bruges til, at udregne fluxen i kernen. Med denne værdi og databladskurven for det specifikke tab, er kernetabet blevet estimeret.

Kobbertabet kommer af modstanden i kobbertrådene, som er viklet om kernen. Det indebærer både bidrag fra en DC modstand og en AC modstand. DC modstanden er udregnet ud fra længden og tykkelsen af kobbertrådene. AC modstanden opstår på grund af magnetfeltet kobbertrådene ligger i. AC modstandens bidrag til kobbertabet, er der ikke taget højde for i dette projekt.

8.2.5.2 MOSFET

MOSFET'ens tab kan ligeledes deles op i to centrale bidrag - conduction tab og switch-tab. Conduction tabet kommer af RMS-strømmen, der løber i MOSFET'ens ON modstand.

Switch-tabet kommer som konsekvens af effekttrekanterne, der opstår, imellem MOSFET'ens ON og OFF perioder. Effekttrekanterne er i dette projekt estimeret ved, at udregne dem som arealet af to lige store trekantre. Højden på trekanterne er peakaverage strømmen ganget med den maksimale spænding, der vil ligge over MOSFET'en. Længden af trekanten fås af den samlede switch-tid i forhold til den samlede switch periode.

8.2.5.3 Diode

Tabet i dioden er udregnet ved, at kigge på spændingsfaldet over dioden ganget udgangsstrømmen. Som nævnt benyttes en schottky diode, og der har derfor ikke været behov for betragtninger af switch-tabet i dioden.

8.2.5.4 Kondensator

Med en kendt ESR modstand for kondensatoren, har det været muligt at beregne tabet i denne. Da modstanden er så lille, er tabet dog uden betydning for det samlede tab.

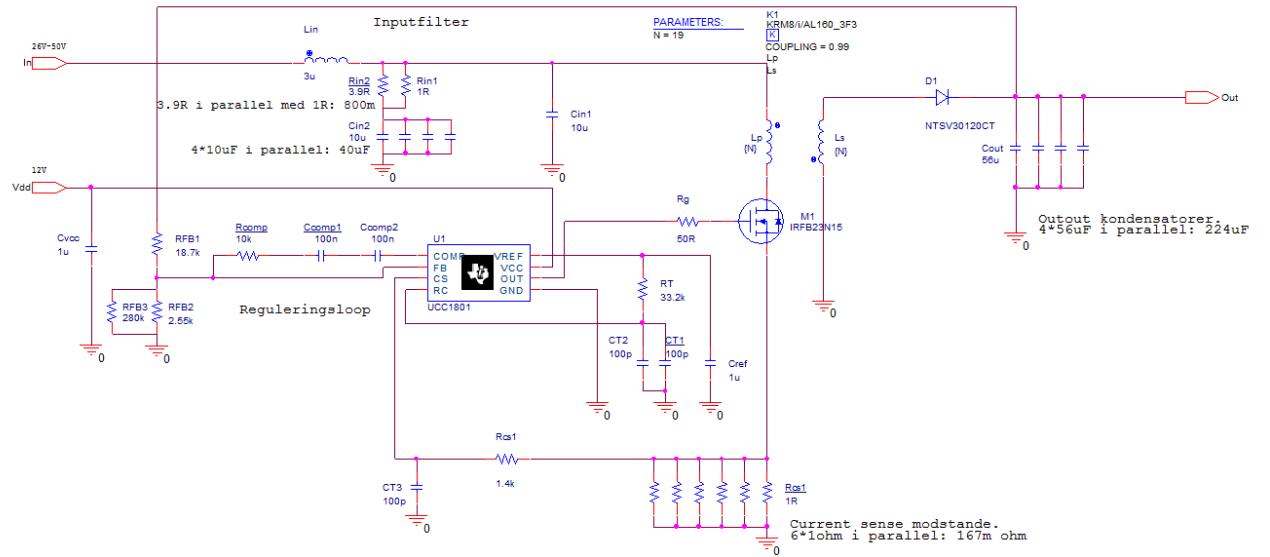
8.2.5.5 Current-sense tab

Tabet i current-sense modstanden er udregnet, ved modstandsverdien ganget med RMS strømmen kvadreret. Strømmen i igennem modstanden er den samme, som løber i den primære viking.

8.3 Integrationstest

Der er lavet tre forskellige test af det samlede system, til at teste de essentielle funktioner af converteren. Det drejer sig om constant-load, gain-fase måling og load-step. For nærmere beskrivelse af hver enkelt test, henvises til dokumentationen afsnit 5.9.

På figur 8.11 ses et schematic for det samlede implementerede kredsløb for 2. iteration.



Figur 8.11: Schematic overblik for 2. iteration

8.3.1 Constant-load

Ved testen constant-load måles interessante steder i systemet, hvor en konstant belastning bruges. Her er en belastning på 8.4Ω benyttet, med en indgangsspænding på 26V, med mindre andet er opgivet.

Ved testen er spændingen over outputtet, MOSFET'en og dioden målt. Desuden er der lavet målinger på de centrale dele af PWM-controlleren. Det indebærer målinger af switch-frekvensen, switch-tiden og stigetiden på filtret til current-sense signalet. Ved testen er converterens tab samtidig fundet. Tabet for transformator, MOSFET og diode er fået ved at mæle temperaturen af den enkelte komponent, efter converteren har været kørende i længere tid. Temperaturstigningen er sammen med kølepladernes kølekoefficienter, og transformatorens termiske modstand, brugt til beregning af tab. Det samlede tab for converteren i 2. iteration, er i analyse og simulering fundet ved, at lægge de fundne tab sammen. I testen er der set på den effekt, der sendes ind i converteren og trukket udgangseffekten fra denne.

8.3.2 Gain-fase måling

Til gain-fase måling af converteren er Network Analyzeren HP4194A[19] benyttet. Her laves en måling af overføringsfunktionen for power-modul, fejforstærker og for det samlede system. Det er gjort, ved at indføre et fejsignal i tilbagekoblingen, og måle hvordan

udgangen ændrer sig. Fejlsignalet blev indført med en amplitude på 30mV. Dette er der lavet et frekvens-sweep på fra, 10Hz til 100kHz. Målingerne fra Network Analyzeren overføres til et Excel ark, hvor et bode plot er udarbejdet ud fra testmålingerne.

8.3.3 Load-step

For at lave load-step testen, er der som udgangsbelastning brugt to 20Ω modstande i parallel. Den ene koblet til en switch, så den kan kobles til eller fra. Det gør, at når switchen er OFF, består belastningen af en 20Ω modstand. Når switchen er ON, består den i stedet af en 10Ω modstand. Switchen var indstillet til at sende en puls på 10ms.

Ved denne test er det spændingsændringen på outputtet der er målt.

8.4 Tredje iteration

Målet for 3. iteration var, at optimere på converterens effekttab, båndbredde og udgangens switching-spikes. Desuden blev det prioriteret, at fjerne ringninger på drain- og anode spændinger, ifm. switching. Disse optimeringer er foretaget på baggrund af de diskuterede resultater fra 2. iteration i afsnit 10. Kravet for at gå videre til 4. iteration, var opnåelse af et tilfredsstillende resultat ifm. disse optimeringer.

8.4.1 Switch-tid

Efter 2. iteration blev det besluttet, at optimere effekttabet i converteren. Ud fra tabsmålingerne kunne det ses, at switch-tabet i MOSFET'en, var den dominerende faktor i det samlede effekttab. Det blev valgt, at mindske switch-tiden til lidt under en tredjedel af udgangspunktet fra 2. iteration. Det ville mindske switch-tabet betydeligt. Samtidig vil peak-spændingerne over MOSFET'en stadig overholde dens specifikationer.

Modstanden, der skulle sikre den hurtigere switch-tid, blev designet efter samme formel som i 2. iteration. Den blev regnet til 13.7Ω , hvilket gav en switch-tid på ca. 37.2ns .

En nærmere beskrivelse af konsekvenser og designmetode, er beskrevet i dokumentationen, afsnit 6.1.

8.4.2 Current-sense filter

Efter 2. iteration blev det valgt, at optimere stigetiden i current-sense filteret. Det blev gjort for, at fjerne fejlmålinger af strømmen i primærviklingen, og dermed forbedre converterens I/V-karakteristik.

Ved aflæsning af bredden på spikes på current-sense signalet, blev det valgt, at designe filteret til en stigetid på 100ns . Ved at fastholde kondensatoren i filteret på 100pF , blev den nye modstand regnet til 464Ω .

En nærmere begrundelse for designvalg og -metode er beskrevet i dokumentationens afsnit 6.2.

8.4.3 Snubber-kredsløb

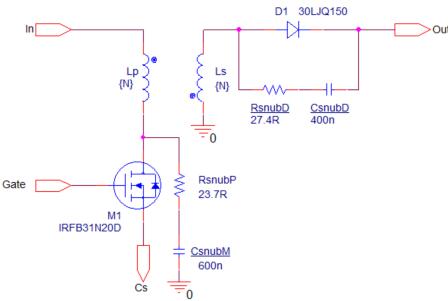
Der blev designet to snubber-kredsløb for, at fjerne ringninger på spændingen over både MOSFET og diode. De blev anslået som en konsekvens af, at spredningsselvinduktionen fremstår som en serieforbindelse med kapaciteterne over henholdsvis MOSFET'en, dioden og den kapacitive kobling mellem transformatorens viklinger.

Det blev valgt, at implementere RC-snubbere til både primær- og sekundærsiden. De består af en modstand i serie med en kondensator, som skal placeres over henholdsvis MOSFET og diode.

Med kendskab til ringningernes frekvens på primærsiden og transformatorens spredningsselvinduktion, blev den resulterende kapacitet regnet til 266.6pF . Kondensatoren i snubber-kredsløbet blev valgt til en faktor 2 større, end den resulterende kapacitet, for optimal funktionalitet[20]. Modstanden blev designet således, at dens impedansen var

lig impedansen af spredningsselvinduktionen ved ringningsfrekvensen. Hermed blev snubber-kredsløbet designet til $C_{snubM} = 600\text{pF}$ og $R_{snubM} = 23.7\Omega$.

Figur 8.12 viser implementeringen af de to snubber-kredsløb. Her vises de specifikke komponentværdier og placeringen af de to kredsløbene.

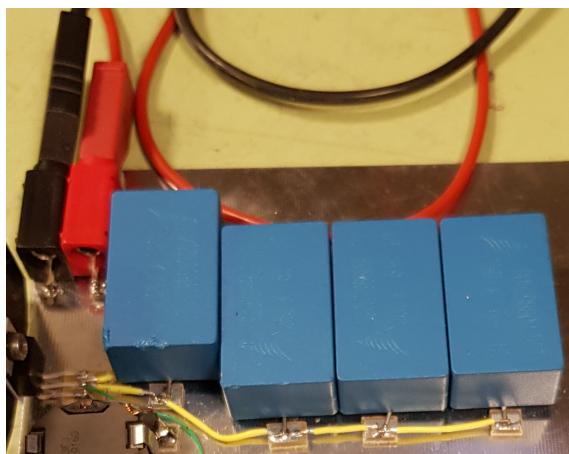


Figur 8.12: P-spice diagram for snubber-kredsløb

Designmetoden for snubber-kredsløbet på sekundærskitse er den samme. Der findes en detaljeret gennemgang af designproceduren og en argumentation for valg af snubber-type i dokumentationen, afsnit 6.3.

8.4.4 UdgangsfILTER

I 2. iteration blev der observeret store switching-spikes på udgangssignalet. Derfor blev det besluttet, at tilføre filtrering af disse spikes i 3. iteration. Den nødvendige kapacitet for udgangskondensatoren, blev realiseret ved fire kondensatorer i parallel. Kondensatorerne blev forbundet med ledninger på ca. 30mm, som det ses på figur 8.13. Med en tommelfingerregel, der siger, man har selvinduktion på $1\text{nH}/\text{mm}$ [21], vil ledningerne og kondensatorerne derfor skabe fire LC-filtre i serie. Ved at placere udgangen efter disse filtre, blev der opnået en filtrering af spikes'ne uden yderligere tilføjelse af komponenter.



Figur 8.13: Realisering af udgangsfILTER efter 2. iteration

En nærmere analyse af udgangsfILTERet er beskrevet i dokumentationens afsnit 6.4.

8.4.5 Regulering

Efter 2. iteration blev det besluttet at optimere converterens båndbredde, da der var en stor margin til kravene for både gain- og fasemargin. Med en større båndbredde, ville der samtidig opnås en hurtigere responstid i systemet.

For design af det nye kompensationsnetværk, blev der taget udgangspunkt i bode plottet for power-modulet. Ud fra kravene for converterens stabilitet, kunne det ses, at der kunne tilføres en forstærkning på 8.6dB. Det overholder stadig kravene for gain- og fasemargin. Samtidig blev knækfrekvensen for fejlforsærkeren flyttet til 132.8Hz, da den dominerende pol for converteren lå her. Det vil få pol og nulpunkt til at udligne hinanden, og dermed holde fasen konstant.

For at opnå den ønskede forstærkning på 8.6dB, eller 2.66gg, regnes modstanden i kompensationsnetværket til $R_{comp} = 49.8\text{k}\Omega$. For at opnå den valgte knækfrekvens, udregnes kondensatoren til 24.2nF .

For en mere detaljeret gennemgang af overføringsfunktionernes indhold, og deres bode plots, henvises til dokumentationen, afsnit 6.5 og 6.8.5.

8.4.6 Tab

Dette afsnit omhandler de overvejelser, der er blevet gjort i forbindelse med tab efter 3. iteration. Her blev der fokuseret på det nye og ændrede kredsløb ift. 2. iteration. En yderligere beskrivelse for tabene, er foretaget i dokumentationen, afsnit 6.6.

8.4.6.1 MOSFET

Tabet i MOSFET'en er forsøgt mindsket ved, at benytte en hurtigere switch-tid. Switch-tidens betydning for tabet er forklaret i afsnit 8.2.5.

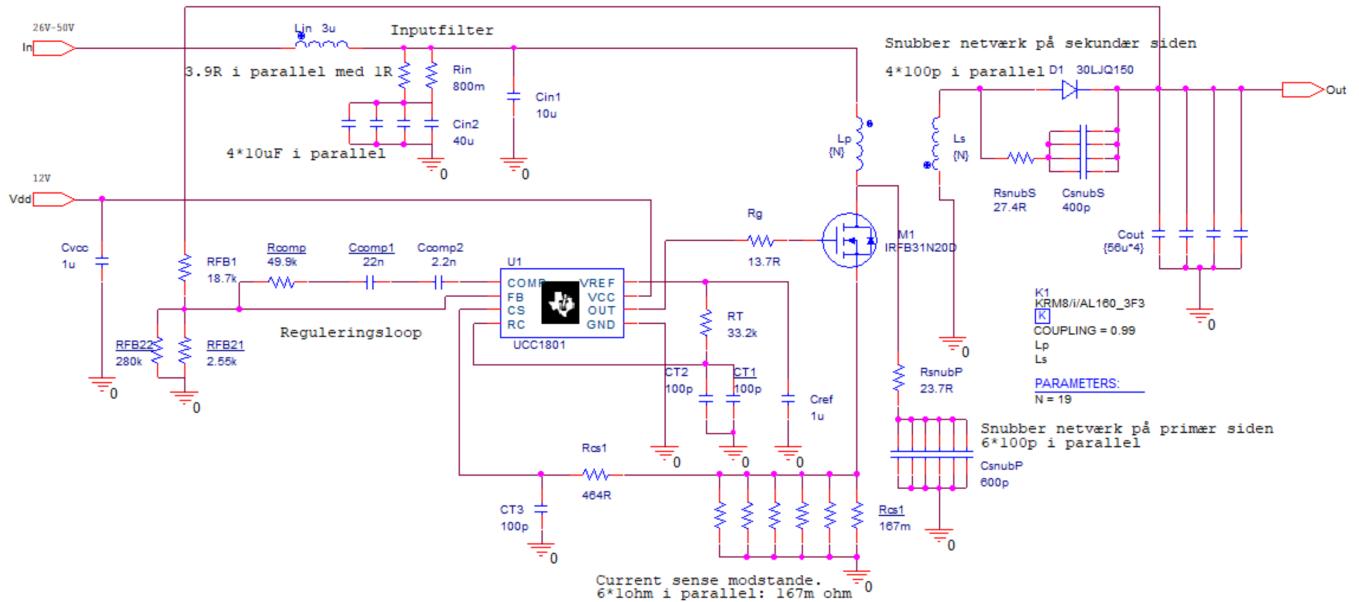
8.4.6.2 Snubber-kredsløb

Snubber-kredsløbenes funktionalitet er overordnet, at fjerne den effekt, der ligger i de anslæde ringninger. Effekten vil blive afsat i modstanden, som derfor vil medføre et ekstra tabsbidrag.

8.4.7 Integrationstest

Integrationstesten er udført på samme måde som i 2. iteration afsnit 8.3. Igen er constant-load, gain-fase måling og load-step alle benyttet som testopstillinger.

På figur 8.14 ses et schematic for det samlede implementerede kredsløb for 3. iteration.



Figur 8.14: Schematic overblik for 3. iteration

9 Resultater

I dette kapitel er de vigtigste resultater for hver af iterationerne vist. Detaljeret dokumentation af resultaterne kan findes i dokumentationen i afsnit 4, 5 og 6.

9.1 Første iteration

Tabel 9.1 viser de vigtigste beregnede og simulerede strømme for den ideelle converter med indgangsspændinger på 26V og 50V. Tabellen bruges til, at sammenligne hvor godt de brugte udregninger stemmer overens med simuleringen. Simuleringsresultater kan findes i dokumentation, afsnit 4.6.

Indgangs-spænding	Ripple-strøm		Peak-strøm		RMS-strøm i primær		RMS-strøm i sekundær	
	A	S	A	S	A	S	A	S
26V	1.67A	1.66A	5.36A	5.35A	3.02A	3.08A	3.36A	3.33A
50V	2.13A	2.11A	4.62A	4.61A	1.93A	1.98A	2.98A	3.01A

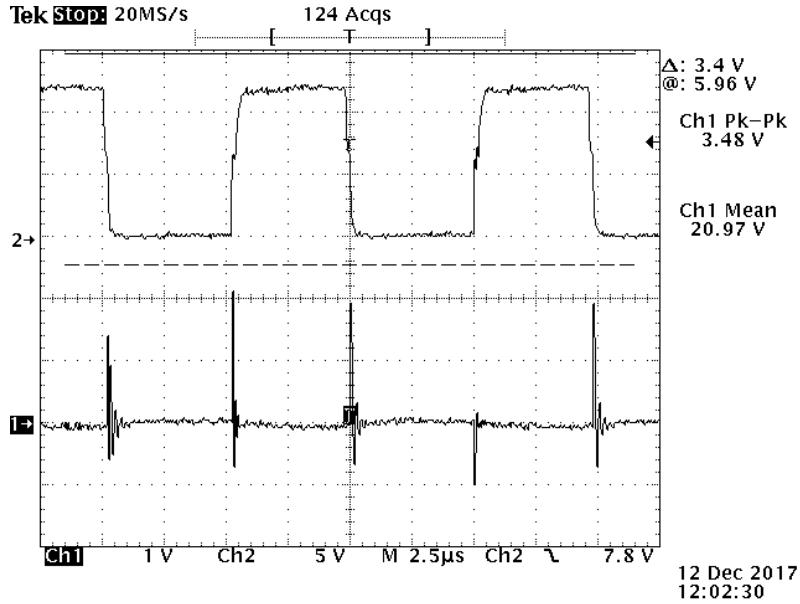
Tabel 9.1: Resultater for analyse og simulering af ideel flyback converter

9.2 Anden iteration

9.2.1 Integrationstest - Constant-load

9.2.1.1 Udgang

Figur 9.1 viser det realiserede spændingsoutput ved 26V. Kanal et viser spændingsoutputtet, mens kanal to viser gate spændingen for MOSFET'en. Kanal to er brugt til at trigge på, ved alle constant-load målingerne.

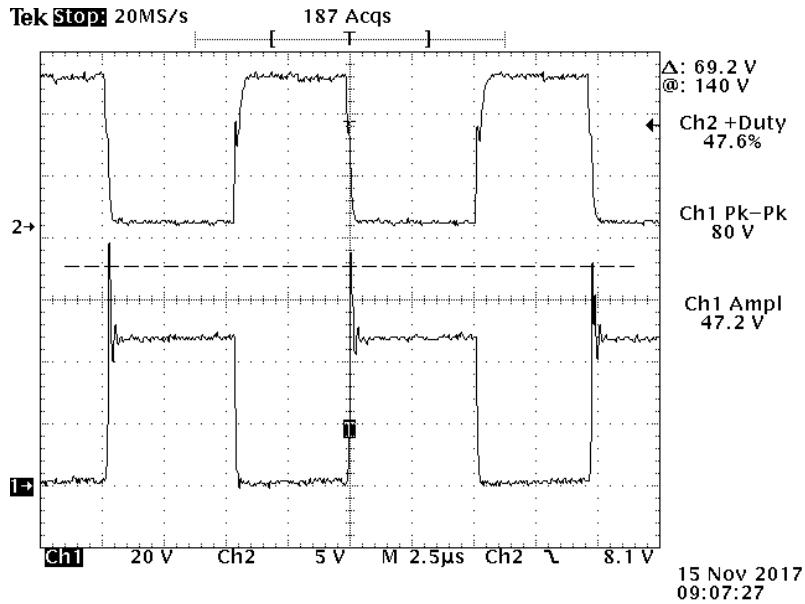


Figur 9.1: Spændingsoutput ved 26V

Spændingen aflæses til at ligge på 20.97V. Yderligere observeres det, at der er swithing-spikes på omkring 3.48V pk-pk.

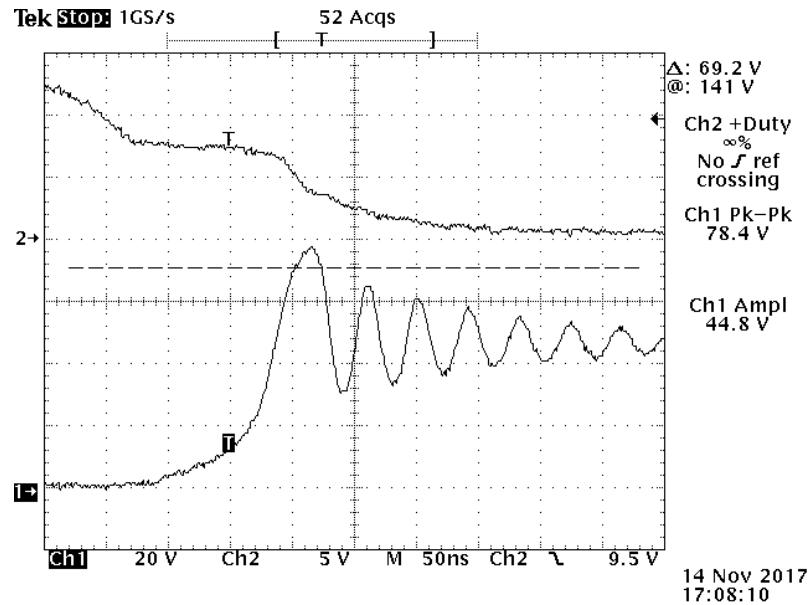
9.2.1.2 MOSFET og diode

Figur 9.2 viser drain spændingen for MOSFET'en på kanal et, som også svarer til spændingen over den primære vikling i transformatoren.



Figur 9.2: Primær spænding

Spændingen over den primære vikling aflæses til en peak på 80V. Derudover aflæses den stationære spænding til, at ligge på 47V. På figur 9.3 er der zoomet ind på svingningerne omkring peakspændingen, som observeres ovenfor.



Figur 9.3: Zoomet på primær peak

Svingningen for en periode aflæses til 40ns. Det svarer til en frekvens på 25MHz. Samme fremgangsmetode er benyttet ved dioden, og mælingerne herfra kan ses i dokumentationen, afsnit 5.9.1.

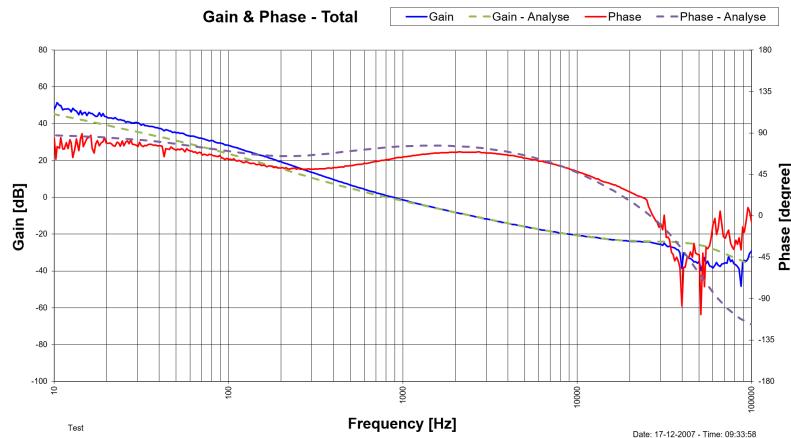
I tabel 9.2 ses sammenhængen mellem simulering og realisering for dioden og MOSFET'en.

	Simulering		Realisering	
	MOSFET	Diode	MOSFET	Diode
Stationær spænding	48V	46V	47V	45V
Peakspænding	93V	80V	80V	60V
Svingningsfrekvens	29.41MHz	33.33MHz	25.00MHz	28.57MHz

Tabel 9.2: Simulering og realisering af spændinger over MOSFET og diode

9.2.2 Integrationstest - Gain-fase måling

Figur 9.4 viser et bode plot af den realiserede gain-fase for hele systemet sammen med det analyserede.

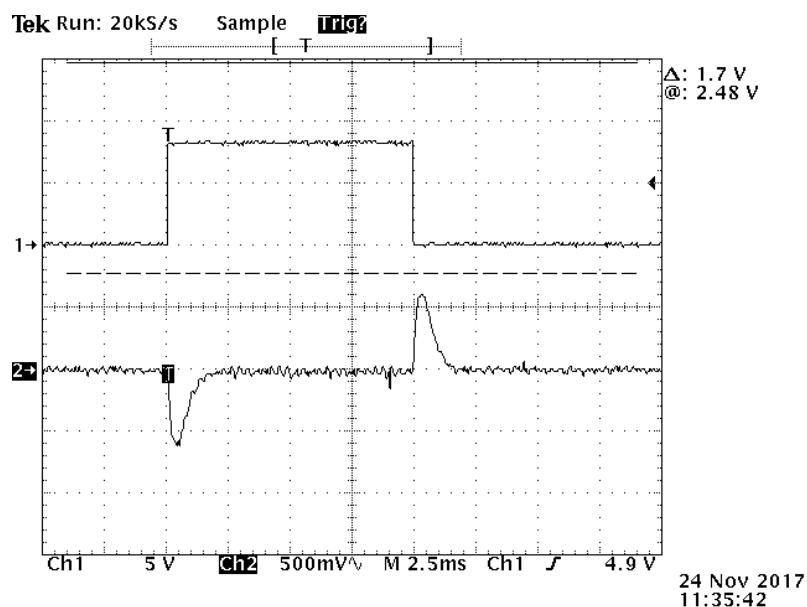


Figur 9.4: Realiseret og analytisk gain-fase for hele systemet

Den blå linje er fasen for det realiserede, mens gain er den røde linje. Den grønne stippled linje stammer fra den analyserede fase og den lila stippled er det analyserede gain. Båndbredden for både analyse og fase aflæses til ca. 900Hz. For det realiserede aflæses fase-marginen til ca. 62° og gain-marginen til ca. 24dB. Den analyserede fase-margin kan aflæses til 74.3° med samme gain-margin, som det realiserede.

9.2.3 Load-step

Figur 9.5 viser det realiserede load-step.



Figur 9.5: Realisering af load-step

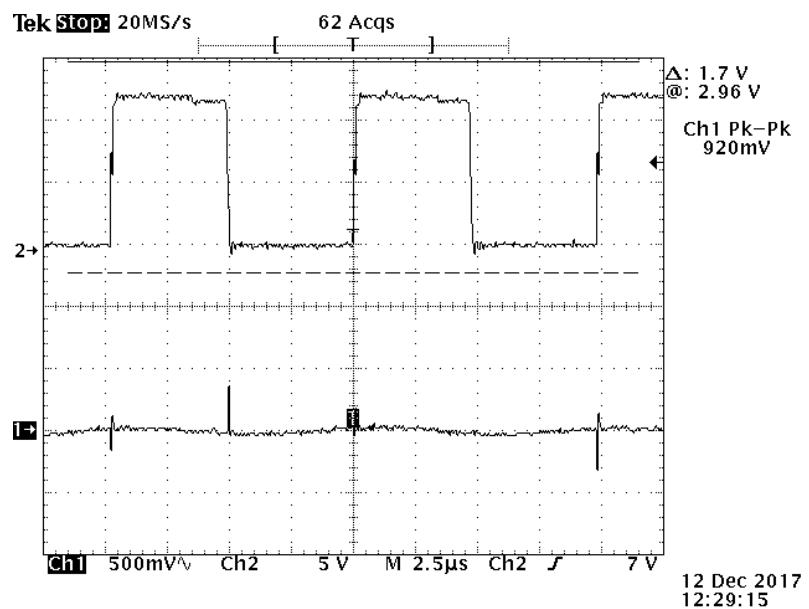
Det aflæses at spændingen falder med ca. 700mV ved overgangen til 10Ω . Det tager ca. 1.5ms at regulere ind til den stationære værdi. Ved overgangen tilbage til 20Ω stiger spændingen ca. 600mV, og bruger igen 1.5ms på at regulere ind.

9.3 Tredje iteration

9.3.1 Integrationstest - Constant load

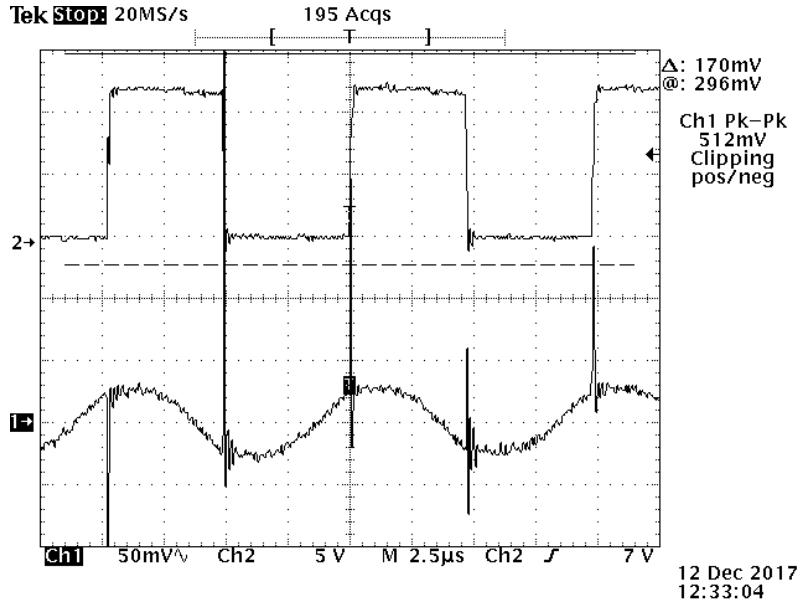
9.3.1.1 Udgang

På figur 9.6 ses udgangen efter den er flyttet efter filtrene kondensatorerne danner.



Figur 9.6: Udgangssignal efter filter - 3. iteration

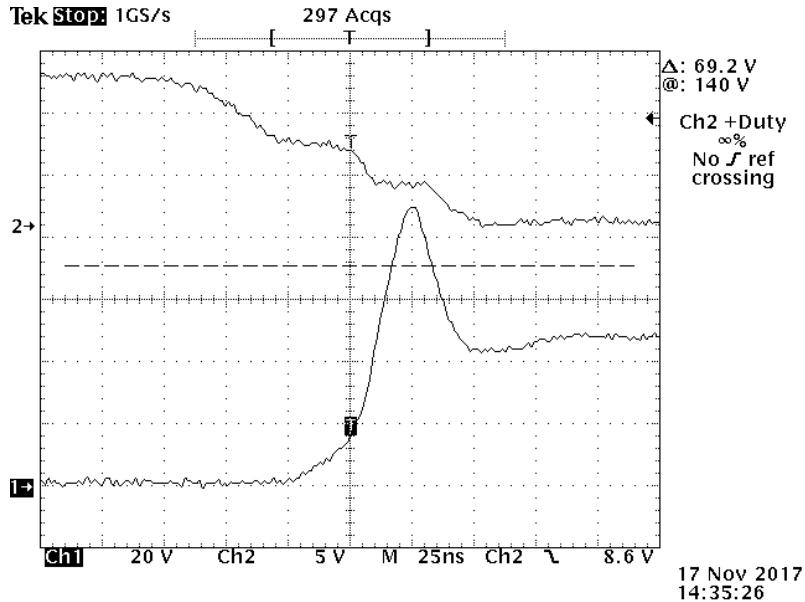
Switching spikes aflæses til at være ca. 920mV pk-pk. Der er zoomet ind på udgangssignalet på figur 9.7, hvor spændingsrippen kan aflæses til ca. 50mV pk-pk



Figur 9.7: Udgangsripple - 3. iteration

9.3.1.2 MOSFET

Efter snubber-kredsløbene er indsat, kan den nye realiserede drain spænding ses på figur 9.8



Figur 9.8: Drain spænding efter snubber er tilføjet

Der observeres ingen svingninger efter peaken.

9.3.2 Tab

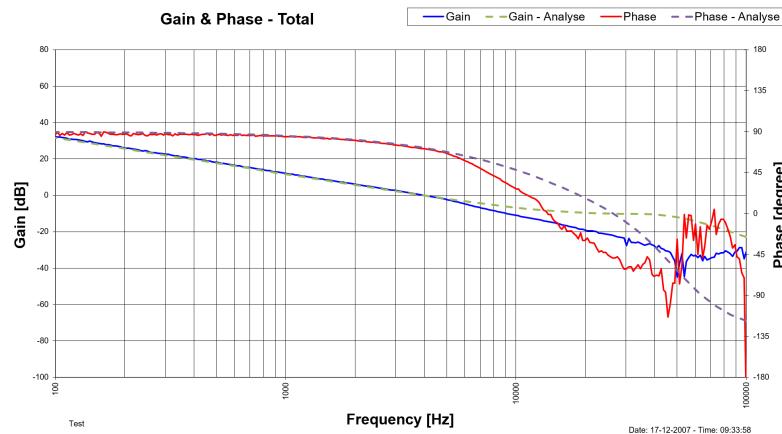
Tabel 9.3 giver et overblik over sammenhængen imellem det analyserede, simulerede og realiserede tab for 3. iteration.

Komponent	Tab		
	A	S	R
Transformator samlet	1.46W	1.62W	0.8W
Kernetab	366mW	311mW	
Kobbertab	1.09W	1.31W	
MOSFET samlet	2.54W	3.2W	2.29W
Conduction-tab	1.06W		
Switch-tab	1.48W		
Diode	1.13W	1.47W	1.77W
CS modstands tab	1.52W	2.03W	
Snubber-kredsløb	220.9mW	308mW	
Primær snubber	132.5mW	234mW	
Sekundær snubber	88.4mW	74mW	
Total tab	6.87W	8.63W	5.9W

Tabel 9.3: Oversigt over analyseret, simuleret og realiseret tab

9.3.3 Integrationstest - Gain-fase måling

Med det ændrede kompenseringsnetværk bliver den realiserede gain-fase måling af det samlede system, som vist på figur 9.9. Igne med det analyserede for at sammenligne.

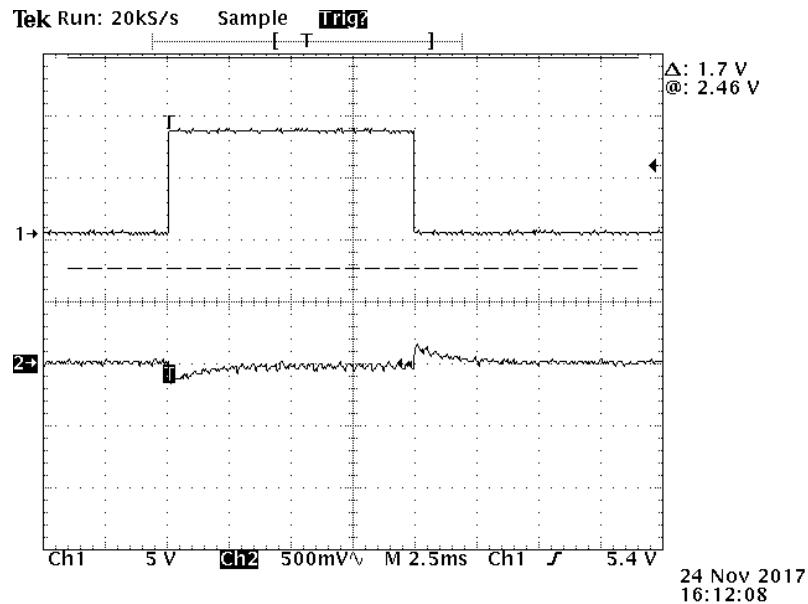


Figur 9.9: Gain-fase måling af det samlede system

Her aflæses den realiserede gain-margin til 14.5dB. Fase-margin og båndbredde aflæses til hhv. 69.8° og 3.86kHz. Den analyserede gain-margin aflæses til 10dB med samme båndbredde og fase-margin som det realiserede.

9.3.4 Load-step

På figur 9.10 ses det realiserede load-step for 3. iteration.



Figur 9.10: Realiseret load-step

Ved skiftet til 10Ω falder spændingen med ca. 300mV , og bruger 2ms på at regulere ind igen. Når loaden skifter tilbage til 20Ω stiger spændingen med ca. 200mV og bruger 2ms på at regulere ind.

10 Diskussion af resultater

I dette afsnit diskutes projektets vigtigste resultater. Samtlige resultater kan findes i dokumentationen, afsnit 4.6, 5.9 og 6.8. Resultaterne vil blive henvist til løbende, hvis de ikke fremgår i kapitel 9.

Afsnittet deles ind i de tre iterationer, design-, implementerings, og testfasen blev opdelt i. Der vil i hvert afsnit, blive lagt vægt på de essentielle dele i den gældende iteration.

10.1 Første iteration

I 1. iteration blev der opstillet en P-spice model for en ideel flyback converter. Modellen fungerede som forventet, med kurveformer for strømmen i transformatorviklingerne, der lignede de teoretiske (Dokumentationen afsnit 4.6, figur: 4.10 og 4.11). Herudover blev der aflæst strømværdier i simuleringen, med en meget lille afvigelse ift. det analyserede. Desuden kunne modellen opretholde den ønskede udgangsbelastning.

10.2 Anden iteration

I 2. iteration blev den første version af converteren implementeret.

Der blev viklet en transformator med en selvinduktion på $57.7\mu\text{H}$, hvor der blev designet efter en induktion på $57.76\mu\text{H}$. Denne afvigelse vurderes ubetydelig, og derfor godtages dette. Yderligere blev spredningsselvinduktionen målt til 152nH . Det giver en kobling i transformatoren på 99.73%. Koblingen vurderes tilfredsstillende, og derfor vurderes transformatoren samlet som godkendt (Dokumentationen afsnit 5.1.5, figur: 5.12 og 5.13).

På udgangen af converteren blev en DC-spænding på 20.97V målt. Det er indenfor kravet for en afvigelse på $21\text{V} \pm 2\%$, derfor godkendes dette. Der blev tilgengæld målt switching-spikes på udgangen, på omkring 3.5V pk-pk. Det opfylder ikke kravet på 100mV pk-pk, og derfor blev dette optimeret i 3. iteration.

Den stationære drain-spænding over MOSFET'en blev målt til lidt over 47V. Med en indgangsspænding på 26V og en udgangsspænding på 21V, var dette som analyseret. Desuden blev der målt peak-spændinger op mod 80V. For at tage højde for disse spikes blev der valgt en MOSFET, med en breakdown spænding på 150V. Samme måling blev foretaget for dioden. Her blev der målt en stationær spænding over den på 45V, med spikes op mod 67V. Her blev der valgt en diode med en breakdown spænding på 120V (Dokumentationen, afsnit 5.9.1, figur: 5.64). Da der ved begge komponenter er en stor margin, til de respektive breakdown spændinger, godtages disse komponentvalg.

Der blev dog observeret, at der blev anslået svingninger på spændingerne over MOSFET og diode (Dokumentationen, afsnit 5.9.1, figur: 5.65). Derfor blev det valgt, at udvikle snubber-kredsløb, til dæmpning af disse svingninger.

Switch-frekvensen i PWM-controlleren blev målt til 95.8kHz, og blev designet efter

100kHz. Ved tolerancer i komponenter og controller, godtages denne afvigelse. Switch-tiden i MOSFET'en blev målt til 120ns, og blev designet efter 138.7ns. Stigetiden i current-sense filteret blev målt til 350ns, som blev designet efter 300ns. Switch-tiden og stigetiden blev designet langsomt, således der blev sikret en stabil funktionalitet, og derfor blev det valgt, at optimere disse i 3. iteration (Dokumentationen, afsnit 5.9.2).

Båndbredden i controlleren blev målt til 900Hz, ved en gain-margin på 24dB og en fasemargin på 74.3° . Båndbredden blev designet lav, for at sikre en stabil funktionalitet. Der blev opnået en stor margin til reguleringskravene, derfor blev det valgt, at optimere båndbredden til 3. iteration.

Ved et load-step på converterens udgang, blev der målt et udfald på udgangsspændingen på op til 700mV, før den blev reguleret tilbage til udgangspunktet. Formålet med optimeringen af båndbredden, var også at mindske dette udfald. Desuden blev tiden før spændingen var indreguleret igen, målt til 1.5ms.

Det samlede tab i converteren blev målt til 8.6W. Det var større end kravet på et maksimalt effektab på 5W. Det samlede MOSFET tab blev målt til 5W, og derfor blev det valgt at optimere dette tab i 3. iteration (Dokumentationen, afsnit 5.9.5, tabel 5.11).

10.3 Tredje iteration

I 3. iteration blev den anden version af converteren implementeret. Her blev der især lagt vægt på manglerne fundet i 2. iteration.

Efter udgangen blev flyttet, blev der målt switching-spikes på udgangssignalet op mod 920mV pk-pk. Det er stadig større end kravet på 100mV pk-pk, og det skal derfor optimeres yderligere i en senere iteration. Ripple-spændingen på udgangssignalet blev målt til 50mV pk-pk, hvilket overholder kravet, og derfor godtages.

Efter tilføjelse af snubber-kredsløb, blev det observeret at svingningerne efter spændingspeaken er blevet fjernet. Desuden blev tabet i de to kredsløb vurderet minimalt ift. de dominerende tab. Derfor blev de implementerede snubbere godtaget (Dokumentationen, afsnit 6.8.3, figur: 6.32).

Switch-tiden i MOSFET'en blev målt til 40ns, hvor der var designet efter 37.2ns. Denne switch tid medførte et nyt samlet tab i MOSFET'en på 2.3W. Det er stadig en stor del af det samlede tab, og der skal derfor overvejes andre muligheder fremadrettet (Dokumentationen, afsnit 6.8.1, tabel: 6.3). Stigetiden i current-sense filteret blev målt til 100ns, hvilket der også blev designet efter. Den hurtigere stigetid medførte hurtige flanker på current-sense signalet, som kan godkendes (Dokumentationen, afsnit 6.8.2, tabel: 6.4).

Converterens båndbredde blev målt til 3.86kHz, ved en gain-margin på 14.5dB og en fasemargin på 69.8° . Dette er stadig med en margin til de opstillede krav, men det blev valgt, at der ikke vil blive optimeret yderligere på båndbredden.

Ved et load-step på converterens udgang, blev der målt et udfald på udgangsspændingen på op til 300mV, før den blev reguleret tilbage til udgangspunktet. Her er der opnået en hurtigere responsid i reguleringen. Den samlede reguleringstid blev målt til 2ms, hvilket er lidt langsmmere ift. 2. iteration.

Det samlede tab i converteren blev målt til 5.9W. Det var stadig større end kravet på

et maksimalt effekttab på 5W. Derfor blev det valgt, at undersøge yderligere metoder til optimering af effekttabet, for opnåelse af kravet.

Desuden er der blevet opstillet en tilfredsstillende p-spice model for converteren. Denne model kan bruges til en præcis efterligning af den endelige converters funktionalitet. Der er dog nogle simuleringsresultater, der ikke er som forventet, da der ikke kunne skaffes en model for den ønskede MOSFET.

11 Fremtidig arbejde

Dette afsnit beskriver, hvordan det er tænkt, at løse de krav fra MoSCoW'en, som endnu ikke er implementeret. Rækkefølgen punkterne i det fremtidige arbejde forventes, at blive udført, sker efter MoSCoW'en. Først vil kravene fra *should* blive færdiggjort og herefter kravene i *could*.

Der er lavet overstrømsbeskyttelse i converteren. Det skal dog vurderes, om beskyttelsen er god nok, eller om strømmen kan blive for høj inden beskyttelsen indtræffer. Det kommer an på hvilken strøm, de resterende komponenter kan holde til. Det vedrører også kravet om, ikke at påvirke andre moduler ved fejl. Bliver strømmen høj før overstrømsbeskyttelsen tager over, kan andre moduler blive påvirket af dette. Det krav er der til dels taget højde for. Designet af converteren bruger udelukkende komponenter, der kan håndtere, at blive sendt ud i rummet. Det betyder foreksempel, at elektrolytter har været udelukket, da disse vil eksplodere under rumfart. Det ville udover at ødelægge converteren, samtidig påvirke de resterende moduler.

I 4. iteration er det meningen, at kravet til en ekstra belastningstype skal implementeres. Måden det er tænkt at gøre det på, er at tilføre et ekstra reguleringsloop til kredsløbet. Det vil blive forsøgt implementeret med en ekstra current-sense modstand på sekundærsiden, til at måle strømmen her. Strømmålingen skal kobles ind, som en del af det eksisterende feedback loop.

Om det termiske design er kompatibelt med vakuum, er endnu ikke testet. Det sker, når det samlede tab er reduceret til maksimalt 5W. Her vil converteren blive testet i et vakuumrum. For at reducere tabet yderligere, end det er tilfældet i 3. iteration, er der tænkt i flere optimeringspunkter. Det er muligt, at finde en MOSFET og diode, med mindre ON modstand og spændingsfald, for at optimere disse tab til det yderste. Fra overblikket over det samlede tab efter 3. iteration, kan det ses, at tabet i current-sense modstanden, fylder en stor del af det samlede tab. Tabet vil stort set kunne fjernes, hvis der implementeres en strøm-transformator i stedet. Her vil strømmen, som løber i modstanden på nuværende tidspunkt, kunne transformeres ned, med et omsætningsforhold. Ved at indsætte en current-sense modstand på sekundærviklingen af strømtransformatoren, vil tabet kunne mindskes med omsætningsforholdet.

Udover det ovenstående er der to punkter i accepttesten, som endnu ikke er udført. Det indebærer temperaturintervallet, som converteren skal operere indenfor, samt converterens samlede dimensioner. Begge dele er krav, der i løbet af designet er taget højde for. Da det ikke er et færdigt layout, men en prototype, kan testenene endnu ikke foretages. Med hensyn til temperaturen, er der brugt komponenter, som i følge databladene bør overholde temperaturkravene. Ved komponenternes størrelser, er det sikret, at finde komponenter, der ikke er højere end det tilladte.

Indtil nu har PWM-controlleren været forsynet af en ekstern 12V spænding. Inden printet skal lægges endeligt ud, skal dette laves om. Der vil blive lavet en preregulator, som sikrer, at PWM-controlleren forsynes. Når converteren er oppe at køre, vil PWM-controlleren få sin forsyning fra udgangen. Det kan ikke lade sig gøre under opstart.

Derfor skal det implementeres sådan, at controlleren i begyndelsen får sin VCC fra indgangsspændingen, og herefter fra udgangen.

12 Konklusion

Målet med projektet var, at udvikle en DC/DC converter, som skal kunne indgå i et universelt aktiveringskredsløb. Her skulle det være muligt, at tilpasse converteren til to forskellige belastningstyper.

Der er blevet implementeret en funktionsdygtig converter, med en statisk udgang. Desuden opfylder converteren de fleste krav for den valgte udgangsbelastning. Samtidig er der blevet lagt et grundlag, og gjort nogle overvejelser, for videreudviklingen af converterens udgangstrin.

Der er udviklet en converter med hurtig og stabil regulering. Reguleringen overholder kravene til gain- og fasemargin for den valgte belastning, inden for hele indgangsspændingsintervallet. Desuden overholder den præcisionskravene for både udgangsstrøm og -spænding, ved den valgte belastning.

Der er blevet gjort overvejelser ift. et optimalt termisk design. Der er løbende i projektet blevet optimeret på dette punkt, men det endelige resultat er ikke tilfredsstillende. Desuden vil dette tab blive større hvis udgangsbelastningen øges. Derfor er der blevet gjort nogle overvejelser for, hvordan kravet vil blive overholdt.

Der er opstillet en funktionel P-spice model, der giver et præcist indblik i converterns funktionalitet. Modellen er så tilfredsstillende, at stort set samtlige funktionaliteter kan eftervises. Der er dog mindre afvigelser, da modellen for den ønskede MOSFET ikke kunne skaffes.

Litteraturliste

- [1] Hans Jensen. "Universal Actuator Drive.pdf". I: (2017).
- [2] DSDM. *MoSCoW Prioritisation*. 25. maj 2016. URL: <https://www.dsdm.org/content/moscow-prioritisation>.
- [3] Peter Høgh Mikkelsen. *Vejledning-til-udviklingsprocessen-for-semesterprojekt-3-V1-10.pdf*. 2015.
- [4] Wikipedia. "Scrum". I: (). URL: https://en.wikipedia.org/wiki/Scrum_%28software_development%29 (sidst set 12.13.2017).
- [5] Wikipedia. "Github". I: (). URL: <https://en.wikipedia.org/wiki/GitHub> (sidst set 12.01.2017).
- [6] Wikipedia. "LaTeX". I: (). URL: <https://da.wikipedia.org/wiki/LaTeX> (sidst set 12.05.2017).
- [7] Editorial Team. "Discontinuous Conduction Mode of Simple Converters". I: *All About Circuits* (11. jun. 2015). URL: <https://www.allaboutcircuits.com/technical-articles/discontinuous-conduction-mode-of-simple-converters/> (sidst set 19.11.2017).
- [8] L. Wuidart. *Topologies for Switch Mode Power Supplies.pdf*. (Sidst set 18.10.2017).
- [9] Texas Instruments. *ucc1801.pdf*. 2016.
- [10] EPCOS. *EPCOS kerner.pdf*. 2006.
- [11] Ferroxcube. *rm8i.pdf*. 2008.
- [12] Ferroxcube. *3f3.pdf*. 2008.
- [13] Microchip Technology. *Switch Mode Power Supplies(SMPS) Topologies.pdf*. 2007.
- [14] Texas Instruments. *Isolated Continuous Conduction Mode Flyback.pdf*. 2013.
- [15] Texas Instruments. "UCCx801 and UCCx813-1 Unencrypted PSpice Transient Model". I: (). URL: <http://www.ti.com/product/UCC1801/toolssoftware> (sidst set 10.12.2017).
- [16] International Rectifier. *IRFB23N15.pdf*. 2000.
- [17] ON Semiconductor. *NTSV30120CT-D.pdf*. 2014.
- [18] TDK. *PET-B32526-56uF.pdf*. 2015.
- [19] Hewlett Packard. *HP4194A-Manual.pdf*. 1996.
- [20] ON Semiconductor. "Design Guideline for Flyback Charger Using FAN104WMX.pdf". I: (2012).
- [21] William J. Dally og John W. Poulton. *Digital Systems Engineering*. 1998.