

AARHUS SCHOOL OF ENGINEERING

ELECTRONIC ENGINEERING

E4PRJ

---

# Detaljeret Hardware Design

---

*Author:*

Nicolai GLUD

Johnny KRISTENSEN

Rasmus LUND-JENSEN

Mick HOLMARK

Jacob ROESEN



6. december 2012

# Indholdsfortegnelse

---

<b>Kapitel 1</b>	<b>Indledning</b>	<b>3</b>
1.0.1	Formål . . . . .	3
1.0.2	Reference dokumentation . . . . .	3
<b>Kapitel 2</b>	<b>RS232</b>	<b>4</b>
<b>Kapitel 3</b>	<b>Strømforsyning</b>	<b>5</b>
3.1	Overordnet design . . . . .	5
<b>Kapitel 4</b>	<b>VBTE</b>	<b>6</b>
4.1	Overordnet design . . . . .	6
4.1.1	Blokke . . . . .	6
4.2	Nedbrydning af blokke . . . . .	8
4.2.1	PSoC5 . . . . .	8
4.2.2	Transmitter kreds . . . . .	10
4.2.3	Ventil Kreds . . . . .	11
4.3	Opbygning af design . . . . .	12
4.3.1	PSoC5 design opbygning . . . . .	12
4.3.2	Transmitterkreds . . . . .	15
4.3.3	Ventilkreds . . . . .	15
<b>Kapitel 5</b>	<b>SM</b>	<b>17</b>
5.1	Overordnet design . . . . .	17
5.1.1	Blokke . . . . .	17
5.2	Nedbrydning af blokke . . . . .	18
5.2.1	PSoC5 . . . . .	18
5.2.2	UART Block . . . . .	19
5.3	Opbygning af design . . . . .	20
5.3.1	PSoC5 design opbygning . . . . .	20
5.3.2	UART Block design opbygning . . . . .	22

# Indledning 1

---

Dette dokument beskriver det detaljerede HW-design for BROS, som er fastlagt ud fra dokumenterne kravspecifikation og systemarkitektur.

## 1.0.1 Formål

Formålet med dokumentet er:

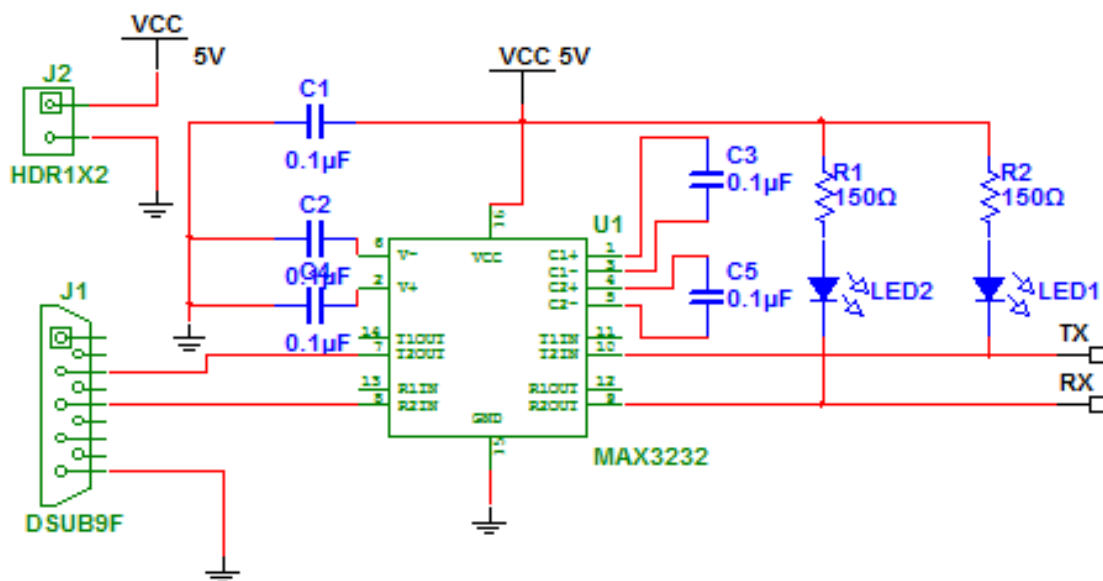
- At fastlægge systemets detaljerede hardwarestruktur ud fra kravene specificeret i kravspecifikationen. Derudover beskrivelsen af hardwarekomponenterne og deres grænseflader beskrevet i systemarkitektur-dokumentet.
- At fastlægge systemets hardwareblokke og deres indbyrdes interaktioner.
- At beskrive de enkelte hardwareblokkes funktion og opbygning.

## 1.0.2 Reference dokumentation

- Kravspecifikation for projektet.
- Systemarkitektur-dokument.

# RS232 2

det er en hest der bruger rs232:



*Figur 2.1.* Realisering for UART Block

# Strømforsyning 3

---

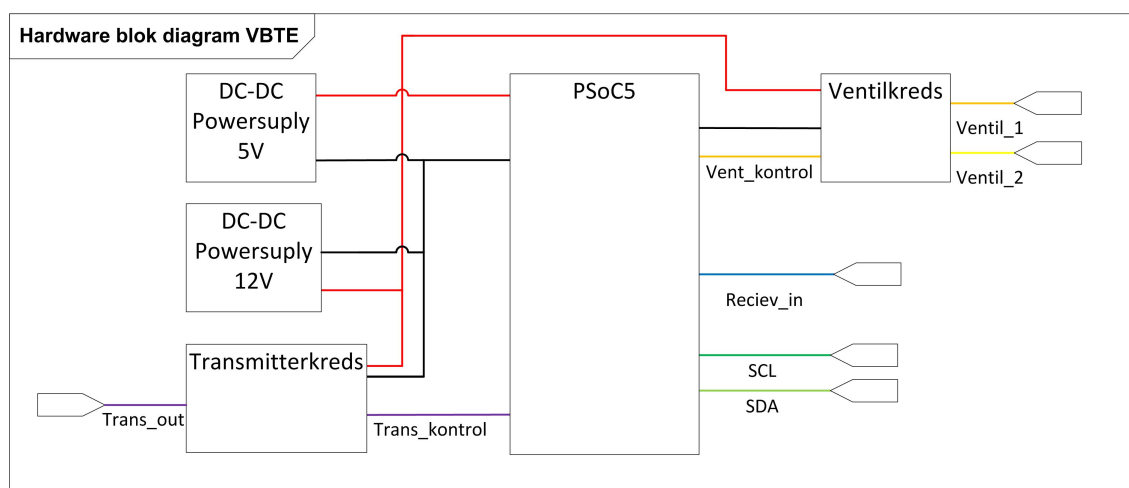
Strømforsyningen er opbygget som en uniserval forsyning der leverer 12V 1A og / eller 5V 0.5A. Strømforsyningen bruges af delmodulerne: SM og VBTE

## 3.1 Overordnet design

Følgende afsnit beskriver VBTE'ens hardware i de enkelte blokke, grænsefladerne derimellem samt funktionen af blokkene. Derudover er der implementeret et testdisplay samt mulighed for manuelt at indstille I2C adressen. Disse er kun ment til test og er derfor ikke dokumenteret.

## 4.1 Overordnet design

Nedenfor ses det overordnede hardware blokdiagram. Herefter følger en beskrivelse af de forskellige blokke samt signaler.



**Figur 4.1.** Overordnet blokdiagram for VBTE hardware

### 4.1.1 Blokke

Nedenfor beskrives de enkelte blokke illustreret på *Figur 4.1*

#### PSoC5

PSoC'en er den centrale del af VBTE'en og står for styringen af hele VBTE'en. Den består af:

- MicroController
- PGA
- Mixer
- Timer

- Clocks
- I2C
- Delta-Sigma ADC
- Kontrolregister

PSoC'en er et færdigkøbt produkt og for detaljer om de enkelte blokke heri henvises der til databladet for PSoC5.

### **DC-DC powersupply 5V**

Se powersupply afsnittet.

### **DC-DC powersupply 12V**

Se powersupply afsnittet.

### **Transmitterkreds**

Transmitterkredsen består af en MOSFET samt en keramisk ultralyds transmitter(Model: 400ST). Kredsen bliver drevet af 12V powersupply. <sup>1</sup>

### **Reciverkreds**

Recierkredsen består af en keramisk ultralyds reciver(Model: 400SR).

### **Ventilkreds**

Ventilkredsen består af en MOSFET samt en ventil(Model: EV210A-1.2 og EV210A-4.5)

---

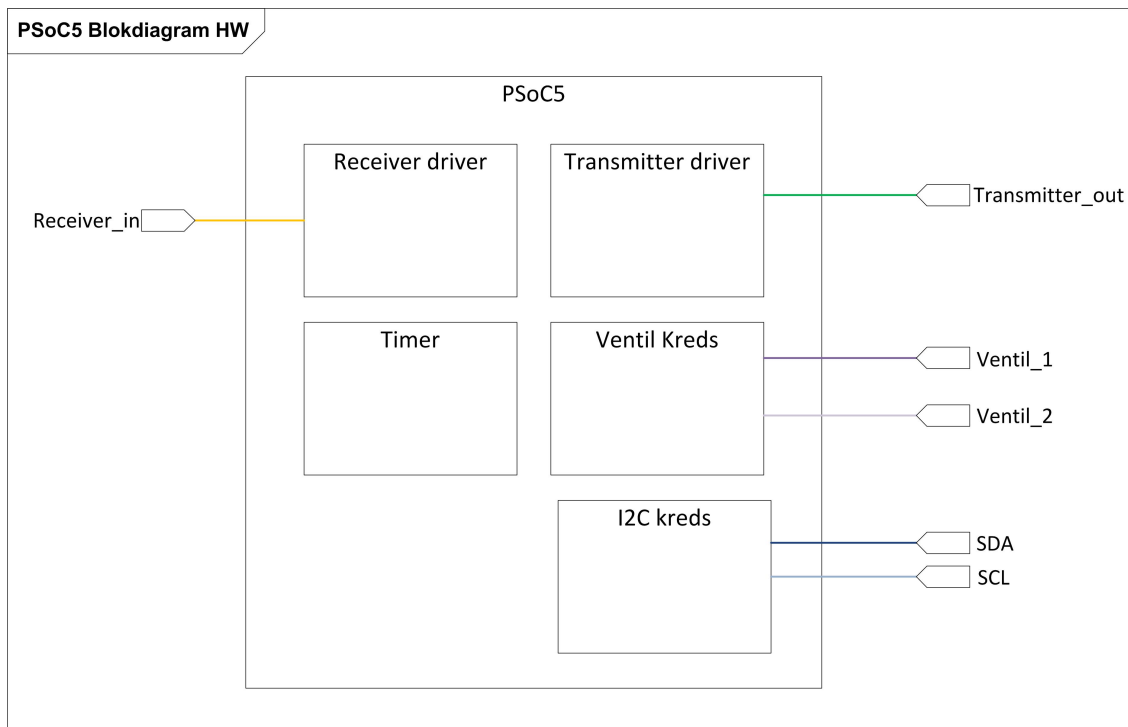
<sup>1</sup>FiXme Note: Skal ligge i opbygningen af blokken i stedet for her

## 4.2 Nedbrydning af blokke

Nedenfor følger nedbrydningen af de enkelte blokke med henblik på at designe de enkelte dele til systemet. Nedbrydningen sker for at gøre designet nemmere og mere overskueligt.

### 4.2.1 PSoC5

På *Figur 4.2* ses HW-designet internt på PSoC'en. De enkelte blokke bliver beskrevet efterfølgende.



**Figur 4.2.** PSoC5 blokdiagram

#### Signalbeskrivelser:

For signalbeskrivelser se *tabel 4.1*.<sup>2</sup>

<sup>2</sup>FiXme Note: OPDATER TABELLEN!!!!



Signal navn	Type	Spænding	Beskrivelse
Receiver_in	Analog (AC = 40kHz)	Ligger fra ca 0.01V til 0.3V	Spænding genereret i ultralydsreceiveren.
Transmitter_out	Analogt (AC = 40kHz)	0V til 5V	Signal der skal styre ultralydstransmitteren
Vent_1	Digitalt	0V til 5V	Signal der skal styre ventilen til at lukke vand ind med.
Vent_2	Digitalt	0V til 5V	Signal der skal styre ventilen til at lukke vand ud med.
SDA	Digitalt	0V til 5V	Et digitalt signal mellem VBTE og SM hvor I2C data læses fra.
SCL	Digitalt	0V til 5V	Digitalt clocksignal til I2C.
Add_set	Digitalt	0V til 5V	Digitalt signal til at sætte I2C adressen.
Add_LSB	Digitalt	0V til 5V	Digitalt signal til at sætte LSB i I2C adressen.
Add_LSB+1	Digitalt	0V til 5V	Digitalt signal til at sætte LSB i I2C adressen.

**Tabel 4.1.** Tabel over signaler i PSoC blokken**Blokbeskrivelser:****Timer**

Timeren skal holde øje med tiden. Dette skal ske ved at timeren skal køre hele tiden. Der bliver læst timerværdien når et burst bliver sendt og når et burst bliver modtaget. Timeren skal derfor have en forholdsvis hurtig clock for at kunne gøre afstandsmålingen hurtig nok.

**I2C kreds**

I2C kredsen skal stå for I2C interfacet mellem SM og KI. I2C protokollen kører 5V og med pull-up modstande. Denne del håndteres dog på SM. I2C'en benytter standard I2C protokol, og for yderligere info om data henvises der til *Systemarkitektur/protokoller/I2C*.

**Receiver Driver**

Receiver driveren modtager signalet fra ultralydsreceiveren. Signalet skal, når det modtages, løftes op til 2.5V for at det kan anvendes på PSoC'en samt forstærkes. Det er vigtigt at signalet bliver tydeligt nok til at man kan være sikker på at man har modtaget en detektion.

## Transmitter Driver

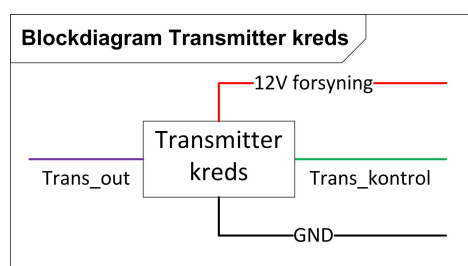
Det er vigtigt ved transmitteren at frekvensen ligger ret præcist da den dæmper rigtigt meget ikke ret langt væk fra 40kHz. For at timingen skal virke skal der også laves så der kan stoppes når der er sendt 10 perioder.

## Ventil Driver

Ventil driveren er den mest simple driver. Denne skal blot bære et digitalt signal til ON og OFF på hhv. ventilen til at lukke vand ind og ventilen til at lukke vand ud.

### 4.2.2 Transmitter kreds

På *figuren 4.3* ses nedbrydningen af Transmitter kreds-blokken. Transmitterkredsen omsætter et kontrolsignal fra PSoC'en til et ultralyds signal.



**Figur 4.3.** På figuren ses transmitter blokken nedbrudt

## Signalbeskrivelser

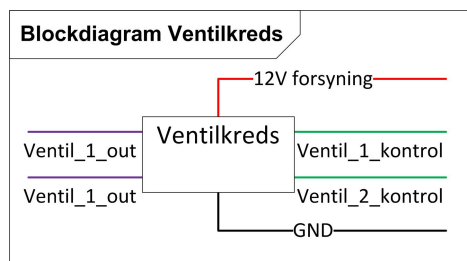
Signalerne internt i transmitter kredsen ses i *tabel 4.2*

Signal navn	Type	Spænding	Beskrivelse
Trans_kontrol	Digitalt	0V - 5V	Modtages fra PSoC'en og skal omsættes til en større spænding over ultralydstransmitteren.
Trans_out	Analogt (lyd)	120dB	Dette signal er lyden fra ultralydstransmitteren der sendes mod vandet og reflekteres tilbage til receiveren.
12V forsyning	Analogt DC	12V±0.1V	12V forsyning der leveres for powersupplyen beskrevet under powersupply.
GND	Ground	0V	Ground i systemet

**Tabel 4.2.** Tabel over signaler i Transmitterblokken

### 4.2.3 Ventil Kreds

Ventil kredsen får to kontrolsignaler fra PSoC'en der skal åbne for hver sin ventil. Kredsen skal sørge for at ventilerne kan få lov til at trække den strøm der er nødvendig for at drive dem. På *figur 4.4* ses blokdiagrammet for ventilkredsen. Signalerne på blokdiagrammet er beskrevet i *tabel 4.3*



**Figur 4.4.** På figuren ses ventilblokken nedbrudt

Signal navn	Type	Spænding	Beskrivelse
Ventil_1_kontrol	Digitalt	0V - 5V	Modtages fra PSoC'en og skal omsættes til en større spænding over ventilen.
Ventil_2_kontrol	Digitalt	0V - 5V	Modtages fra PSoC'en og skal omsættes til en større spænding over ventilen.
Ventil_1_out	Digitalt	0V - 12V	Udgangsspænding til ventilen.
Ventil_2_out	Digitalt	0V - 12V	Udgangsspænding til ventilen.
12V forsyning	Analogt DC	12V±0.1V	12V forsyning der leveres for powersupplyen beskrevet under powersupply.
GND	Ground	0V	Ground i systemet

**Tabel 4.3.** Tabel over signaler i Transmitterblokken

### 4.3 Opbygning af design

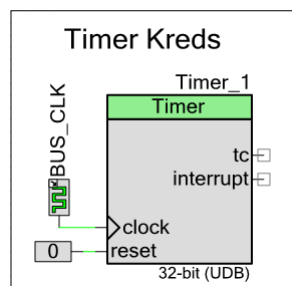
Nedenfor følger opbygningen af designet for de forskellige kredse. Dette vil blive beskrevet med Multisim designs, PSoC designs og udregninger. Afsnittet vil starte med at beskrive PSoC designet, da dette er den mest centrale del af VBTE modulet.

#### 4.3.1 PSoC5 design opbygning

I afsnittet om PSoC'en vil følge 5 underpunkter der beskriver hver blok som illustreret på figur 4.2.

##### Timer

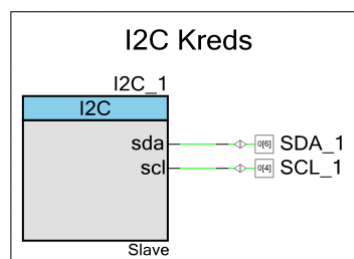
Timeren er en indbygget timerblok i PSoC miljøet. Der er påkoblet en bus clock med en frekvens på 24MHz. Dette giver en opløsning på  $\frac{1}{24MHz} * 344\frac{m}{s} = 0.014mm^3$ . Timeren er sat op med 32bit som giver en wraparound tid på 3min for at der ikke skal bruges ekstra operationer i timingen på at tjekke efter wraparound. Nedenfor ses timerkredsen.



Figur 4.5. PSoC timerkreds.

##### I2Ckreds

I2Ckredsen er en indbygget I2Cblok i PSoC miljøet. Den er sat som slave så SM modulet kan skrive til den og læse fra den. datahastigheden er sat til at køre 100kbps. Blokken har 2 udgange som er direkte forbundet til ben på PSoC'en. Disse er videre forbundet til et minijack hunstik der så den nemt kan kobles sammen med resten af systemet. Derudover er adressen sat i softwaren. Det er dog muligt at sætte LSB og LSB+1 i adressen i testdesignet. I den endelige system er det tænkt at de skal være sat op med en bestemt adresse fra start. På figur 4.6 ses blokken.



Figur 4.6. PSoC I2Ckreds.

<sup>3</sup>Dette er omtrent ved stuetemperatur (20°)

## Receiver Driver

Receiverdriveren består af en række indbyggede blokke i PSoC'en. Udover designet opbygget i PSoC miljøet er der en kondensator på 1 $\mu$ F, for at fjerne DC på ultralydsreceiveren, og en modstand der forbinder Opamp'en og PGA'en. Opamp'en er indsat for at løfte signalet op til 2,5V da PSoC'en ikke kan arbejde med negative spændinger. PGA'en forstærker herefter signalet op fra receiveren. Under teknologiundersøgelsen viste det sig at der blev modtaget en maks p-p værdi på 300mV på ultralydsreceiveren. Ud fra denne værdi blev en forstærkning beregnet for at være inden for PSoC'ens arbejdsområde

$A_{maks} * 300mV + 2.5V < 5V$ . Anvendes en forstærkning på 8 fås et maks udsving på  $300mV * 8 + 2.5V = 4.9V$ .

Dette er dog kun hvis der modtages et meget klart signal og det er derfor en forstærkning på 8 godt kan anvendes. Signalet mixes herefter sammen med et 40kHz signal<sup>4</sup> for at få en DC ind på filteret i Delta-sigma AD konverteren. Den forventede spænding på ADC'en vil matematisk regnes til:

$$U_{mixer} = \frac{1}{2} * A_{signal} * A_{clock} * A_{filter} = 2.5V * \frac{1}{2} = 1.25V^5$$

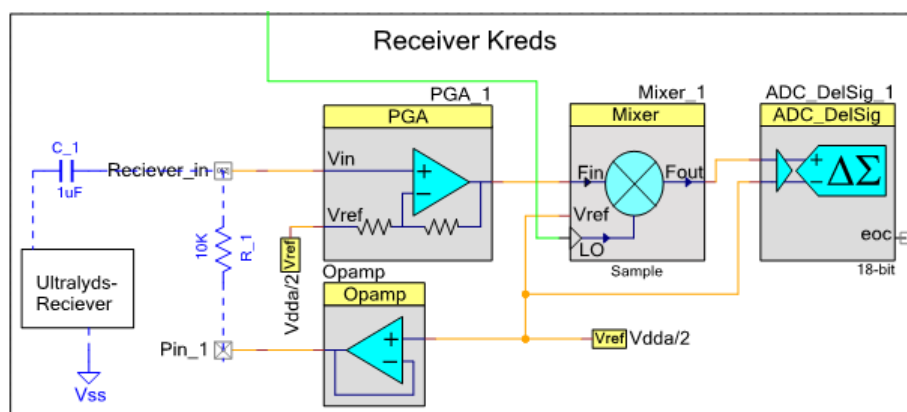
Filteret i delta-sigma AD konverteren er designet i PSoC'en som et 3 ordens filter hvis første tap ligger ved samplingsfrekvensen. Samplingsfrekvensen er udregnet til at give filteret en opladningstid i 3dB punktet på 1/4ms. Dette skyldes at de 10 perioder der bliver sendt varer 1/4ms. Derved må der konstateres en detektion når filteret er opladet til 63%. Delta-sigmaens dynamikområde er sat til  $V_{dda}/2 \pm 1.25V$ .

Udregning af samplefrekvens:

$$\frac{1}{a} = \tau, \tau = 250\mu s \text{ derved er } a = \frac{4000 \frac{rad}{s}}{2 * \pi} = 637Hz.$$

Dette giver en samplefrekvens på:  $sps = 3 * 637Hz = 1910Hz$ .

Nedenfor ses det endelige receiverdriver PSoC design. De forskellige parametre beregnet ovenfor er indsat i de forskellige blokke.



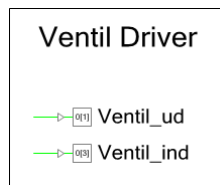
Figur 4.7. PSoC receiverkreds

<sup>4</sup>Den grønne streg er en forbindelse til den 40kHz clock der også anvendes i transmitterdriveren

<sup>5</sup>Bemærk at dette er ved maksimalt udsving. Efterfølgende viste det sig at en lavere spænding også var detekteringer og grænset blev sat ved 0.3V

## Ventildriver

Ventil driveren består af to software styrede output pins. Disse anvendes som kontrolsignal til Ventil Kredsen. Pinsne kan maks trække en strøm på 4mA. Nedenfor ses den endelige ventildriver på PSoC'en.

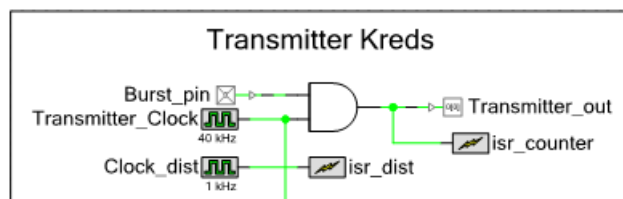


*Figur 4.8.* PSoC ventildriver

## Transmitterdriver

Transmitterdriveren består af en output pin til kontrol af transmitterkredsen, en interruptrutine til at tælle antallet af perioder der bliver sendt, en interruptrutine til at hjælpe med et nonblocking delay, en 40kHz og en 1kHz clock samt en softwarestyret kontrol pin (Burst\_pin). Når kontrolpinden bliver sat ryger clocken igennem ud til interruptrutinen samt kontrolpinden.

Nedenfor ses det endelige PSoC design for transmitterdriveren.



*Figur 4.9.* PSoC transmitterdriver

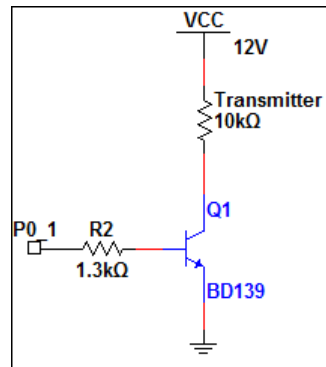
### 4.3.2 Transmitterkreds

Transmitterkredsen skal, som beskrevet ovenfor, modtage et kontrol signal og omsætte det signal til en større spænding over den keramiske ultralydstransmitter. Dette er realiseret ved at anvende en transistor (BD139). I databladet aflæses impedansen af transmitteren til  $\sim 10k\Omega$  ved 40kHz. Med en forsyning på 12V trækker den derved en strøm på:

$$I_{transmitter} = \frac{12V}{10k\Omega} = 1.2mA$$

Derved kan transistoren sagtens trække transmitteren og den er tilgængelig i lab.

På figur 4.10 ses transmitterkredsen opbygget i multisim.



Figur 4.10. Transmitterkreds i multisim

### 4.3.3 Ventilkreds

Ventilkredsen skal, som beskrevet i punkt 4.2.3 Ventilkreds, omsætte 2 kontrolsignaler til 2 outputs med en 12V spænding. Ventilerne er af typen EV210-1.2 og EV210A-4.5 fra danfoss og drives ved 12V 0.4A. Der er anvendt en darlington kobling af to transistorer for at trække en lille strøm fra PSoC'ens udgange. I koblingen er der anvendt en BC547B og en BD139. BD139 har en forstærkning på 40 - 160 (der regnes med 100) ifølge databladet. Derved skal der ligge en strøm på:

$$I_B = \frac{0.4A}{100} = 4mA.$$

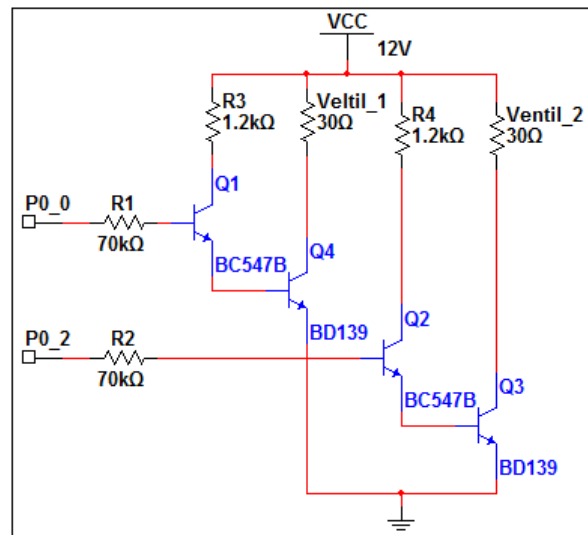
Ved en forsyning på 12V giver det en modstand på  $R3 = \frac{12V}{4mA} = 3k\Omega$  men for at være sikre på at der bliver åbnet nok vælges en modstand på  $1.2k\Omega$ . Dernæst skal der ligge en strøm på basen af den første transmitter på (forstærkningen i BC547B er på 200):

$$I_{B2} = \frac{10mA}{200} = 50\mu A$$

Dette giver en modstand fra PSoC'en til basen på:

$$R1 = \frac{5V-1.4V}{50\mu A} = 72k\Omega$$

Denne afrundes til  $70k\Omega$ . På figur 4.11 ses opbygningen af designet i multisim.



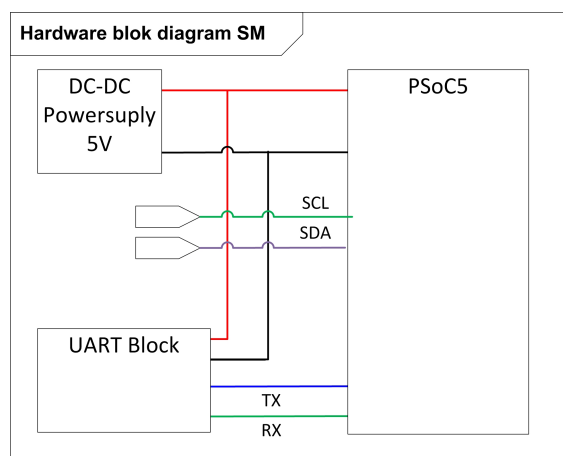
*Figur 4.11.* Ventilkreds i multisim



Følgende afsnit beskriver SM'ens hardware i de enkelte blokke, grænsefladerne derimellem samt funktionen af blokkene.

## 5.1 Overordnet design

Nedenfor ses det overordnede hardware blokdiagram. Herefter følger en beskrivelse af de forskellige blokke samt signaler.



**Figur 5.1.** Overordnet blokdiagram for SM hardware

### 5.1.1 Blokke

Nedenfor beskrives de enkelte blokke illustreret på *Figur 5.1*.

#### PSoC5

PSoC'en er den centrale del af VBTE'en og står for styringen af hele VBTE'en. Den består af:

- MicroController
- I2C
- Delta-Sigma ADC
- Accelerometer kontrolregister
- UART

PSoC'en er et færdigkøbt produkt og for detaljer om de enkelte blokke heri henvises der til databladet for PSoC5.

## DC-DC powersupply 5V

Se powersupply afsnittet.

## UART

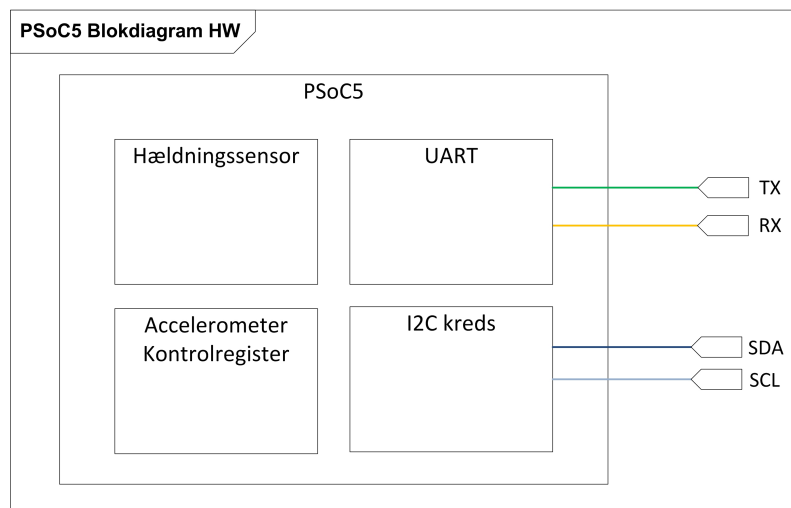
UART-blokken består af en levelkonverter forbundet til et DB9 stik. Levelkonverteren er af typen ST3232.

## 5.2 Nedbrydning af blokke

Nedenfor følger nedbrydningen af de enkelte blokke med henblik på at designe de enkelte dele til systemet. Nedbrydningen sker for at gøre designet nemmere og mere overskueligt.

### 5.2.1 PSoC5

På *Figur 5.2* ses HW-designet internt på PSoC'en. De enkelte blokke bliver beskrevet efterfølgende.



**Figur 5.2.** PSoC5 blokdigram

### Signalbeskrivelser:

For signalbeskrivelser se *tabel 5.1*

Signal navn	Type	Spænding	Beskrivelse
TX	Analog	~0V til ~5V	TX ud til UARTblokken.
RX	Analog	~0V til ~5V	RX ud til UARTblokken
SDA	Digitalt	~0V til ~5V	Et digitalt signal mellem VBTE og SM hvor I2C data læses fra.
SCL	Digitalt	~0V til ~5V	Digitalt clocksignal til I2C.

**Tabel 5.1.** Tabel over signaler i PSoC blokken

**Blokbeskrivelser:****Hældningssensor**

Hældningssensorblokken står for at modtage og konvertere værdier fra hældningssensoren til en integer der er forståelig for vores digitale elektronik. Konverteringen skal se med en A/D konverter med en høj nok opløsning til at måle det udsving angivet i kravspecifikationen.

**UART**

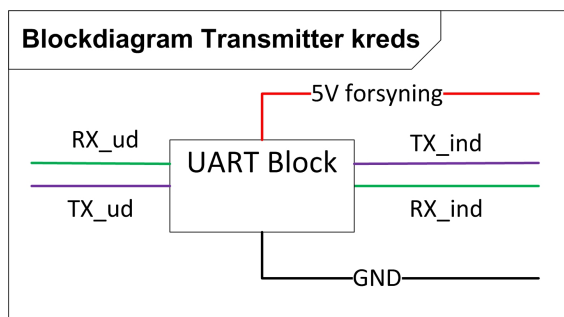
UART kredsen står for at sende og modtage data fra KI. UART operere mellem 0 og 5 volt, og med indstilling sat ud fra *Systemarkitektur/protokoller/UART*. Blocken har 2 signaler der går videre til UART Block, der beskrives senere i dette dokument.

**Accelerometer Kontrolregister**

Kontrolregisteret står for at sætte indstillinger i vores hældningssensor.

**I2C kreds**

I2C kredsen skal stå for I2C interfacet mellem SM og VBTE. I2C protokollen kører 5V og med pull-up modstande. I2C'en benytter standard I2C protokol, og for yderligere info om data henvises der til *Systemarkitektur/protokoller/I2C*.

**5.2.2 UART Block**

*Figur 5.3.* Blokdiagram for Uart Block

**Signalbeskrivelser:**

For signalbeskrivelser se *tabel 5.2*

Signal navn	Type	Spænding	Beskrivelse
TX_ud	Analog	$\sim 0V$ til $\sim 5V$	TX fra PSoC blokken.
RX_ud	Analog	$\sim 0V$ til $\sim 5V$	RX fra PSoC blokken.
TX_ind	Analog	$\sim 0V$ til $\sim 5V$	TX fra KI modulet.
RX_ind	Analog	$\sim 0V$ til $\sim 5V$	RX fra KI modulet.
5V forsyning	Analog DC	$5V \pm 0.1V$	5V forsyning der leveres fra powersupplyen beskrevet under powersupply.
GND	Ground	0V	Ground i systemet

**Tabel 5.2.** Tabel over signaler i PSoC blokken

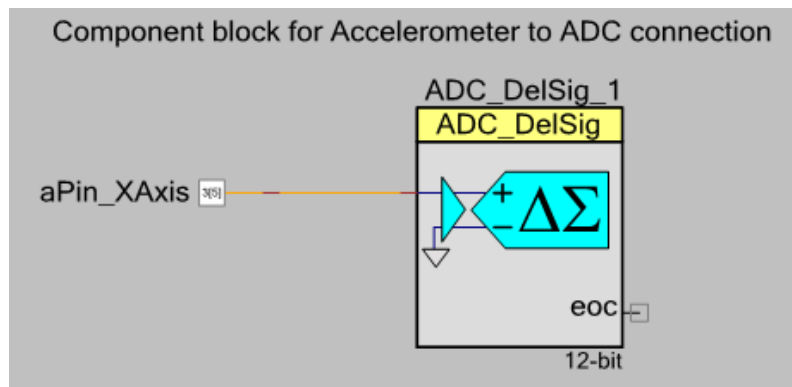
### 5.3 Opbygning af design

Nedenfor følger opbygningen af designet for de forskellige kredse. Dette vil blive beskrevet med Multisim designs, PSoC designs og udregninger. Afsnittet vil starte med at beskrive PSoC designet, da dette er den mest centrale del af SM modulet.

#### 5.3.1 PSoC5 design opbygning

I afsnittet om PSoC'en vil følge 4 underpunkter der beskriver hver blok som illustreret på *Figur 5.2*.

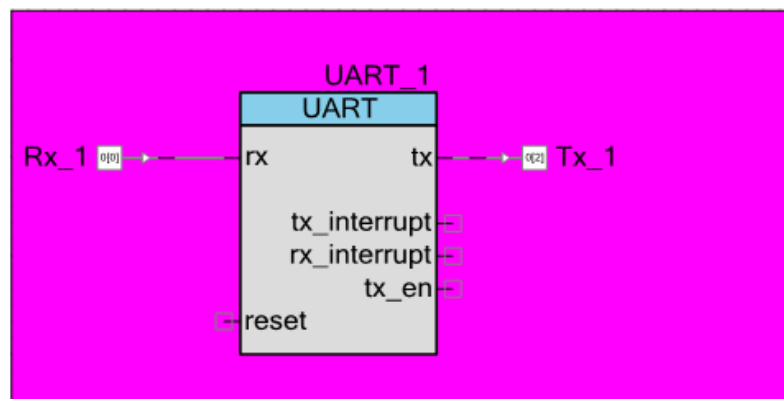
#### Hældningssensor



**Figur 5.4.** Realisering for Hældningssensor

Hældningssensorblokken implementeres med en Delta Sigma ADC sat til 12 bit mode, med en samplingsfrekvens på 8000 Samples per sekundt. Input mode er sat til Single gående fra  $V_{ssa}(0V)$  til  $2 \cdot V_{ref}(2.048V)$  og et gain på 1. På indputtet er til X-output fra vores accelerometer. Værdien fra accelerometer bliver efterfølgende gemt i vores struct "smflags" beskrevet i *Detaljeret software design*.

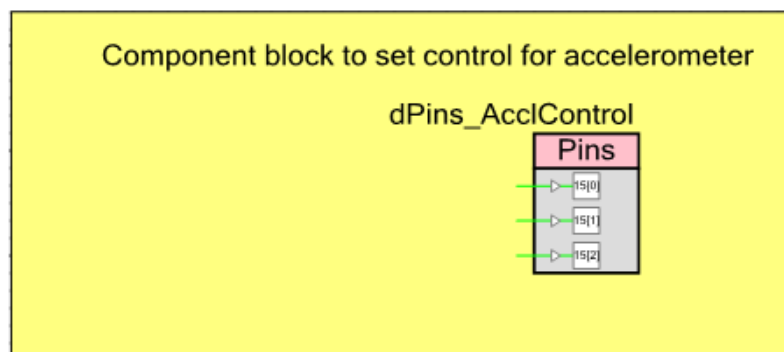
## UART



**Figur 5.5.** Realisering for UART i PSoC

UART implementeres ud fra vores arkitektur med indstillingerne: 57600 Bits per sekund og 8 databits. Ingen paritet eller flow kontrol samt 1 stop bit. Fra PSoC API'en anvendes UART\_GetChar til RX og UART\_PutChar til TX.

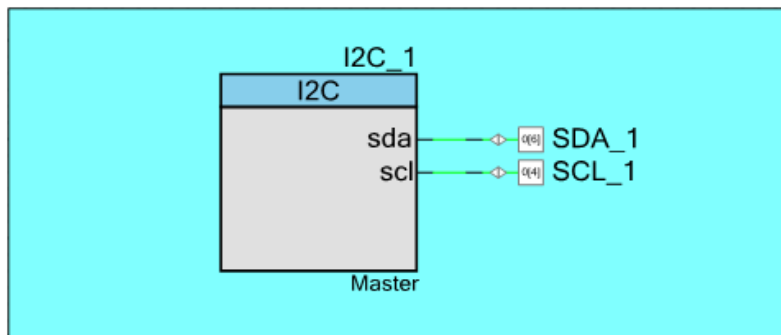
## Accelerometer Kontrolregister



**Figur 5.6.** Realisering for accelerometer kontrolregister i PSoC

Accelerometerets kontrolregister sættes ud fra databladet. Fra databladet findes at vi ønsker "ENABLE=1, MODE=1, ST/MODE=LOW". Dette gøres ved sætte registeret til 0x06 eller 0b00000110. Dette giver os den funktionalitet vi søger.

## I2C kreds



*Figur 5.7.* Realisering for i2c i PSoC

I2C realiseres med PSoC'ens indbyggede "Fixed Function" blok hvor vi kører med 100 kbps. Pins sættes via PSoC Creator og resterende funktionalitet styres med software. I softwaren anvendes MasterWriteBuf og MasterReadBuf hvori der anvendes adressen på slaveenheden og arrayet man vil sende. Samtidig er der et indbygget delay så modtageren har tid til at agere på signalet.

### 5.3.2 UART Block design opbygning

*Se RS232 Afsnittet*

**Rettelser**

Note: Skal ligge i opbygningen af blokken i stedet for her . . . . . 7

Note: OPDATER TABELLEN!!!! . . . . . 8