AARHUS SCHOOL OF ENGINEERING

ELECTRONIC ENGINEERING E4PRJ

Detaljeret Hardware Design

Author:
Nicolai GLUD
Johnny KRISTENSEN
Rasmus LUND-JENSEN
Mick HOLMARK
Jacob ROESEN



2. december 2012

Indholdsfortegnelse

Kapite	l 1 In	dledning	3
	1.0.1	Formål	3
	1.0.2	Reference dokumentation	3
Kapite	1 2 R	5232	4
Kapite	13 V	BTE	5
3.1	Overon	rdnet design	5
	3.1.1	Blokke	5
3.2	Nedbr	ydning af blokke	6
	3.2.1	PSoC5	6

Indledning

Dette dokument beskriver det detaljerede HW-design for BROS, som er fastlagt ud fra dokumenterne kravspecifikation og systemarkitektur.

1.0.1 Formål

Formålet med dokumentet er:

- At fastlægge systemets detaljerede hardwarestruktur ud fra kravene specificeret i kravsspecifikationen. Derudover beskrivelsen af hardwarekomponenterne og deres grænseflader beskrevet i systemarkitektur-dokumentet.
- At fastlægge systemets hardwareblokke og deres indbyrdes interaktioner.
- At beskrive de enkelte hardwareblokkes funktion og opbygning.

1.0.2 Reference dokumentation

- Kravspecifikation for projektet.
- Systemarkitektur-dokument.

RS232 2

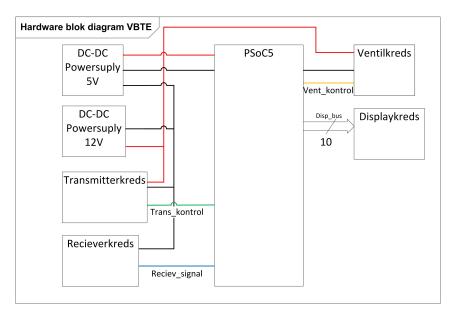
 $\det \, \operatorname{er} \, \operatorname{en} \, \operatorname{hest} \, \det \, \operatorname{bruger} \, \operatorname{rs}232$

vbte 3

Følgende afsnit beskriver VBTE'ens hardware i de enkelte blokke, grænsefladerne derimellem samt funktionen af blokkene.

3.1 Overordnet design

Nedenfor ses det overordnede hardware blokdiagram. Herefter følger en beskrivelse af de forskellige blokke samt signaler.



 ${\it Figur~3.1.}$ Overordnet blokdiagram for VBTE hardware

3.1.1 Blokke

Nedenfor beskrives de enkelte blokke illustreret på Figur 3.1

PSoC5

PSoC'en er den centrale del af VBTE'en og står for styringen af hele VBTE'en. Den består af:

- MicroController
- PGA
- Mixer
- Timer

BROS 3. VBTE

- Clock
- I2C
- Delta-Sigma ADC
- Kontrolregister

PSoC'en er et færdigkøbt produkt og for detaljer om de enkelte blokke heri henvises der til databladet for PSoC5.

DC-DC powersuply 5V

Se powersuply afsnittet.

DC-DC powersuply 12V

Se powersuply afsnittet.

Transmitterkreds

Transmitterkredsen består af en MOSFET samt en keramisk ultralyds transmitter(Model: 400ST). Kredsen bliver drevet af 12V powersuply.

Reciverkreds

Recierkredsen består af en keramisk ultralyds reciver(Model: 400SR).

Ventilkreds

Ventilkredsen består af en MOSFET samt en ventil(Model: EV210A-1.2 og EV210A-4.5)

Displaykreds

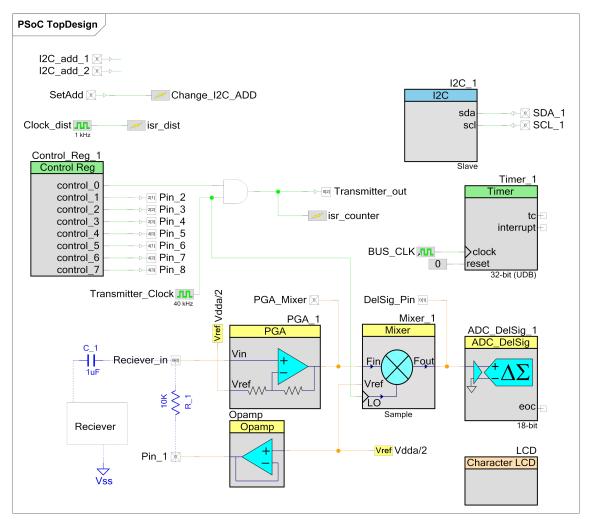
Displaykredsen består af et potmeter samt et display af typen WH1602A-YGH-CTK.

3.2 Nedbrydning af blokke

Nedenfor følger nedbrydningen af de enkelte blokke for at beskrive deres opbygning samt grænseflader.

3.2.1 PSoC5

På Figur 3.2 ses HW-designet internt på PSoC'en. De enkelte blokke bliver beskrevet efterfølgende.



Figur 3.2. PSoC5 topdesign

PGA

PGA'en er sat op til en forstærkning på 8.