

AARHUS SCHOOL OF ENGINEERING

ELECTRONIC ENGINEERING

E4PRJ

Detaljeret Hardware Design

Author:

Nicolai GLUD

Johnny KRISTENSEN

Rasmus LUND-JENSEN

Mick HOLMARK

Jacob ROESEN



2. december 2012

Indholdsfortegnelse

Kapitel 1	Indledning	3
1.0.1	Formål	3
1.0.2	Reference dokumentation	3
Kapitel 2	RS232	4
Kapitel 3	VBTE	5
3.1	Overordnet design	5
3.1.1	Blokke	5
3.2	Nedbrydning af blokke	6
3.2.1	PSoC5	6
3.2.2	Transmitter kredse	8

Indledning 1

Dette dokument beskriver det detaljerede HW-design for BROS, som er fastlagt ud fra dokumenterne kravspecifikation og systemarkitektur.

1.0.1 Formål

Formålet med dokumentet er:

- At fastlægge systemets detaljerede hardwarestruktur ud fra kravene specificeret i kravspecifikationen. Derudover beskrivelsen af hardwarekomponenterne og deres grænseflader beskrevet i systemarkitektur-dokumentet.
- At fastlægge systemets hardwareblokke og deres indbyrdes interaktioner.
- At beskrive de enkelte hardwareblokkes funktion og opbygning.

1.0.2 Reference dokumentation

- Kravspecifikation for projektet.
- Systemarkitektur-dokument.

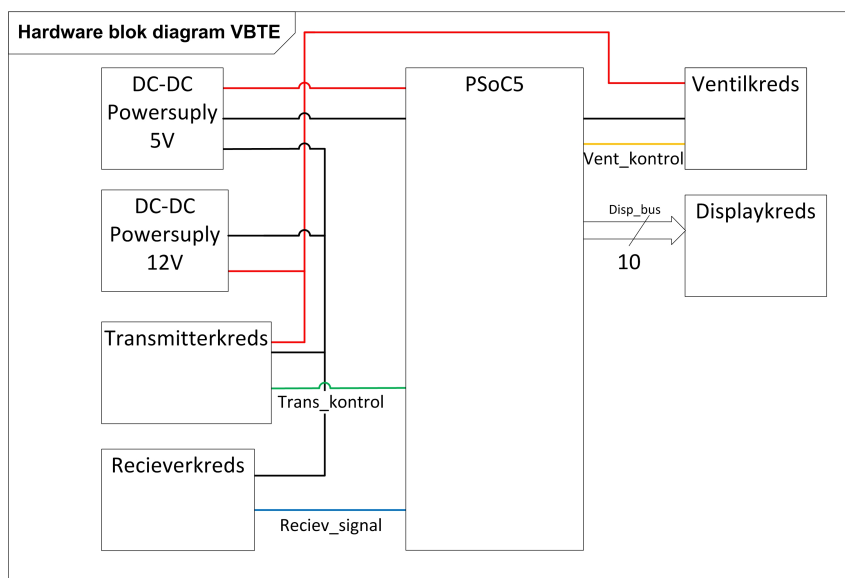
RS232 2

det er en hest der bruger rs232

Følgende afsnit beskriver VBTE'ens hardware i de enkelte blokke, grænsefladerne derimellem samt funktionen af blokkene.

3.1 Overordnet design

Nedenfor ses det overordnede hardware blokdiagram. Herefter følger en beskrivelse af de forskellige blokke samt signaler.



Figur 3.1. Overordnet blokdiagram for VBTE hardware

3.1.1 Blokke

Nedenfor beskrives de enkelte blokke illustreret på *Figur 3.1*

PSOC5

PSOC'en er den centrale del af VBTE'en og står for styringen af hele VBTE'en. Den består af:

- MicroController
- PGA
- Mixer
- Timer

- Clock
- I2C
- Delta-Sigma ADC
- Kontrolregister

PSoC'en er et færdigkøbt produkt og for detaljer om de enkelte blokke heri henvises der til databladet for PSoC5.

DC-DC powersupply 5V

Se powersupply afsnittet.

DC-DC powersupply 12V

Se powersupply afsnittet.

Transmitterkreds

Transmitterkredsen består af en MOSFET samt en keramisk ultralyds transmitter(Model: 400ST). Kredsen bliver drevet af 12V powersupply.

Reciverkreds

Recierkredsen består af en keramisk ultralyds reciver(Model: 400SR).

Ventilkreds

Ventilkredsen består af en MOSFET samt en ventil(Model: EV210A-1.2 og EV210A-4.5)

Displaykreds

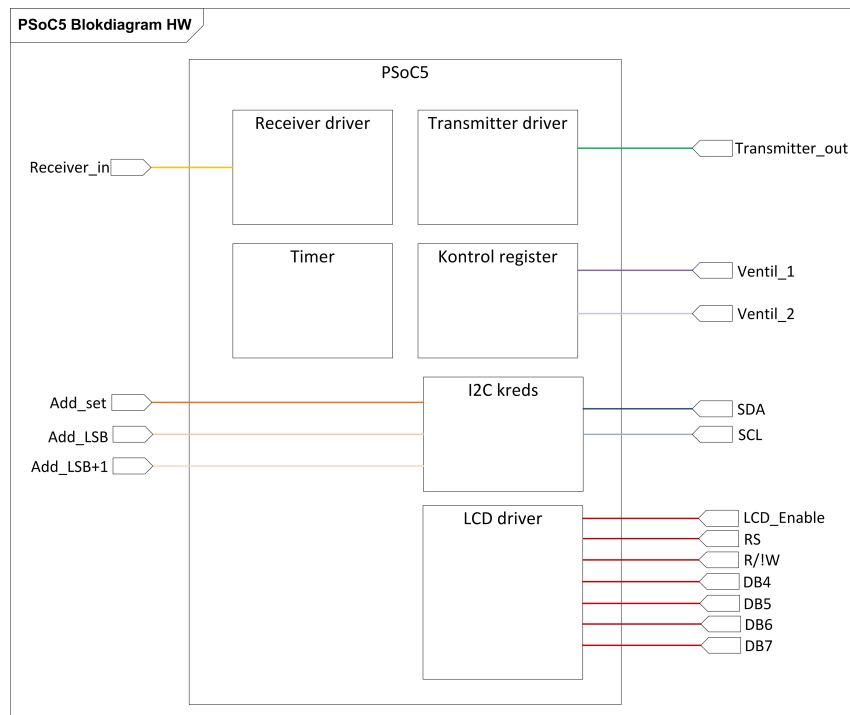
Displaykredsen består af et potmeter samt et display af typen WH1602A-YGH-CTK.

3.2 Nedbrydning af blokke

Nedenfor følger nedbrydningen af de enkelte blokke for at beskrive deres opbygning samt grænseflader.

3.2.1 PSoC5

På *Figur 3.2* ses HW-designet internt på PSoC'en. De enkelte blokke bliver beskrevet efterfølgende.



Figur 3.2. PSoC5 blokdiagram

her skal der være en tabel med signalerne og deres spændingsniveauer og hvad de bærer af data

Timer

Beskrivelse af timerblokkens opgave.

I2C kreds

Beskrivelse af I2C blokkens opgave samt dets interface.

LCD Driver

Beskrivelse af LCD driverens opgave samt dets interface

Receiver Driver

Beskrivelse af Receiver driverens opgave samt dets interface

Transmitter Driver

Beskrivelse af Transmitter driverens opgave samt dets interface

Kontrol register

Beskrivelse af Kontrol registerets opgave samt dets interface.

3.2.2 Transmitter kreds