



SPÉCIFICATION DES CIRCUITS INTÉGRÉS

TÉLÉCOM NANCY

Slaviša Jovanović et Yves Berviller

{slavisa.jovanovic,yves.berviller}@univ-lorraine.fr
<http://www.ijl.univ-lorraine.fr/>

18 janvier 2016



UNIVERSITÉ
DE LORRAINE



Institut Jean Lamour



OBJECTIFS ET CONTENU DU MODULE

- L'objectif principal de ce cours est de, à partir d'un cahier des charges initial, concevoir un circuit numérique en VHDL synthétisable et le tester sur une plate-forme FPGA
- Développer, simuler, réaliser et programmer un microcontrôleur RISC *ex-nihilo*.

Pour ce faire, vous allez apprendre :

- Les bases de la conception d'un circuit numérique (combinatoire et/ou séquentiel)
- Le langage de description de matériel VHDL
- Altera Quartus FPGA software development tools
- spécifier des composants en langage VHDL
- simuler des composants en VHDL



OBJECTIFS ET CONTENU DU MODULE

- optimiser la synthèse
- maîtriser les architecture et fonctionnement des FPGA
- prédire performances et ressources nécessaires
- produire les fichiers de configuration par synthèse automatique

Contenu du cours :

- Introduction aux circuits intégrés
- Circuits intégrés programmables : FPGA, CPLD
- Processus de développement
- Le langage de spécification de matériel VHDL.
- Spécification des composants en VHDL :
 - ▷ multiplexeur, additionneur, registres, compteur, bloc de registres ;

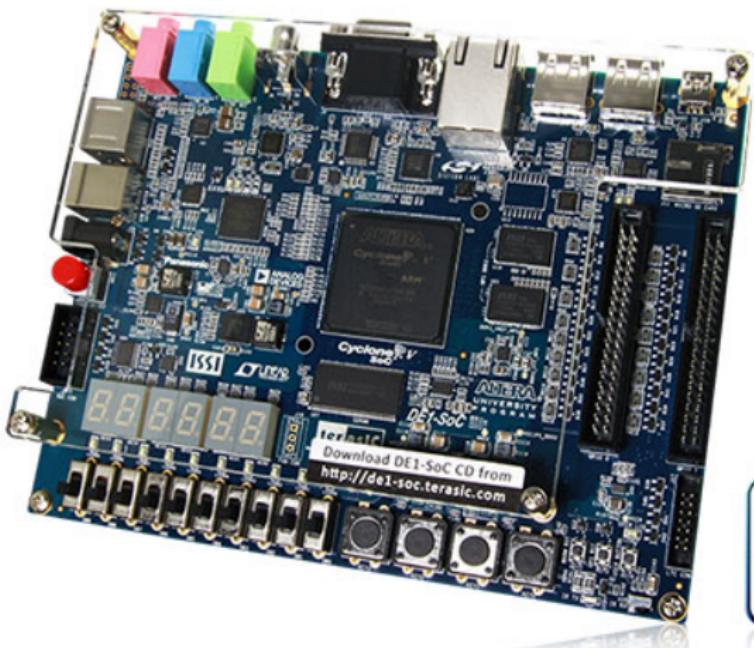


OBJECTIFS ET CONTENU DU MODULE

- L'objectif principal :
 - ▷ être capable de réaliser un circuit numérique de faible complexité en technologie FPGA et de l'optimiser par rapport aux différentes contraintes : taille (coût) et vitesse
- Prérequis :
 - ▷ Logique booléenne, électronique numérique de base

OBJECTIFS ET CONTENU DU MODULE

Plateforme de test : Altera DE1-SoC + Altera Quartus 13.0





INFORMATIONS SUR LE COURS

- Cours/TD/TP : 48h (24 séances)

- Cours/TD/TP : S. Jovanović et Y. Berviller
slavisa.jovanovic@univ-lorraine.fr
yves.berviller@univ-lorraine.fr
Institut Jean Lamour, N2EV - MAE

- Salle cours & TD : Salles Télécom

- Adresse web interne : ARCHE Spécification des Circuits Intégrés

- Manuels : les diapos du cours



RÉFÉRENCES

-  Pong P Chu, *RTL hardware design using VHDL : coding for efficiency, portability, and scalability*, John Wiley & Sons, 2006.
-  Jacques Weber and Sébastien Moutault, *Le langage VHDL : du langage au circuit, du circuit au langage-4e édition : Cours et exercices corrigés*, Dunod, 2011.

Contrôle des connaissances

- Évaluation terminale = 75%
 - Examen final, au mois de mai
- Évaluation continue = 25%
 - devoirs à rendre
- Note finale :
 - $N = N_E * 0.75 + N_D * 0.25$

SOMMAIRE

1 Introduction

- Motivations
- Histoire des semiconducteurs
- Circuits intégrés
- Conception de circuits intégrés numériques

MOTIVATIONS

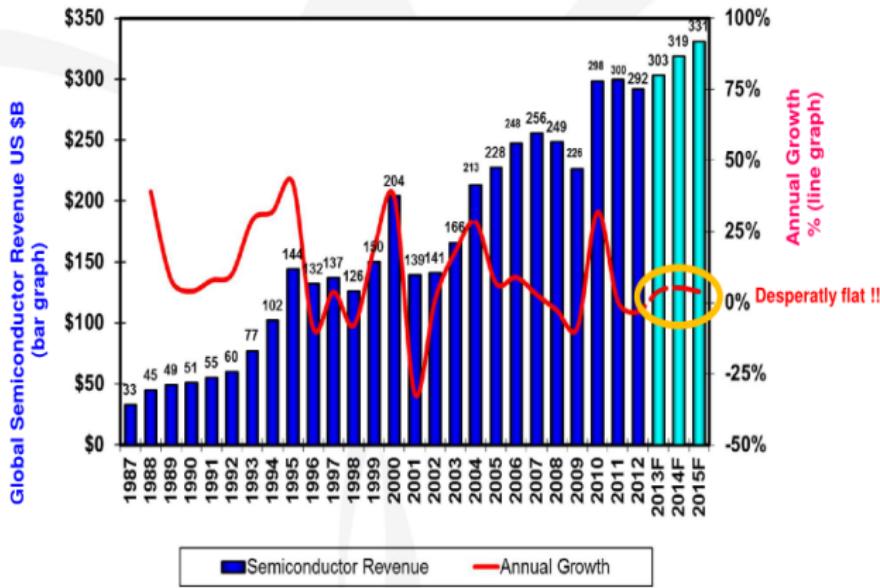
MARCHÉ MONDIAL DE L'ÉLECTRONIQUE PAR SEGMENTS



Source : DECISION March 2013 (Embedded Systems)

MOTIVATIONS

CYCLES DE L'INDUSTRIE DE SEMICONDUCTEURS



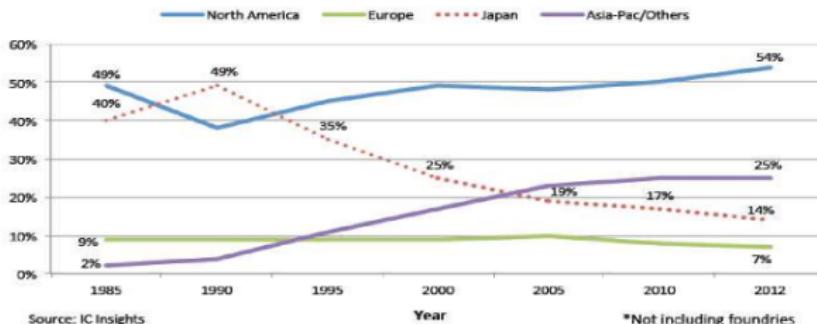
Source: SEMI 2013 : SIA/WSTS historical year end reports, WSTS

MOTIVATIONS

VENTES DE SEMICONDUCTEURS DANS LE MONDE



Worldwide IC Sales by Company Headquarters Location*



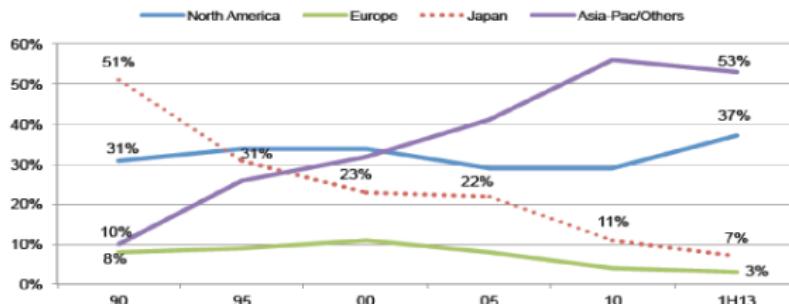
- L'Europe et le Japon en baisse

MOTIVATIONS

LA PRODUCTION DE SEMICONDUCTEURS DANS LE MONDE



Semiconductor Capital Expenditures by Region



Source: IC Insights

IC Insights

September 26, 2013

European Microelectronics Summit

- L'Europe et le Japon à la peine ...

MOTIVATIONS

CES 2014 - *chips for everything*



Infomotions



Reebok



Sports



Sony Tennis



ibitz

wearable devices



Fitbit, bitfit, fitfit ...



Instabeats



UV jewel



Interchangeable ehealth

MOTIVATIONS

CES 2014 - *Internet of things*



MOTIVATIONS

CES 2014 - other applications



Robots



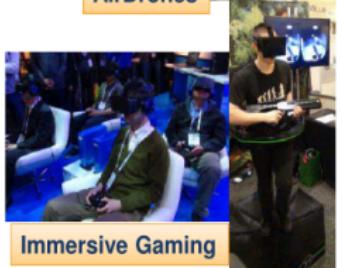
SmartKeys



Brain sensing



AirDrones



Immersive Gaming



3D scanners



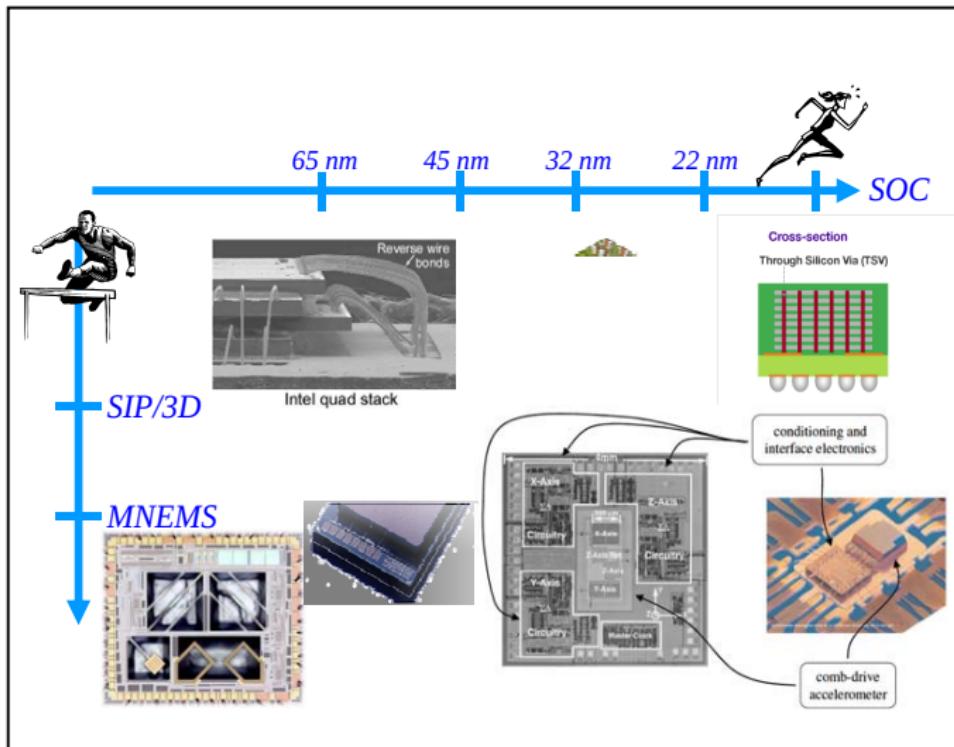
3D printers

MOTIVATIONS

DÉFIS À RELEVER

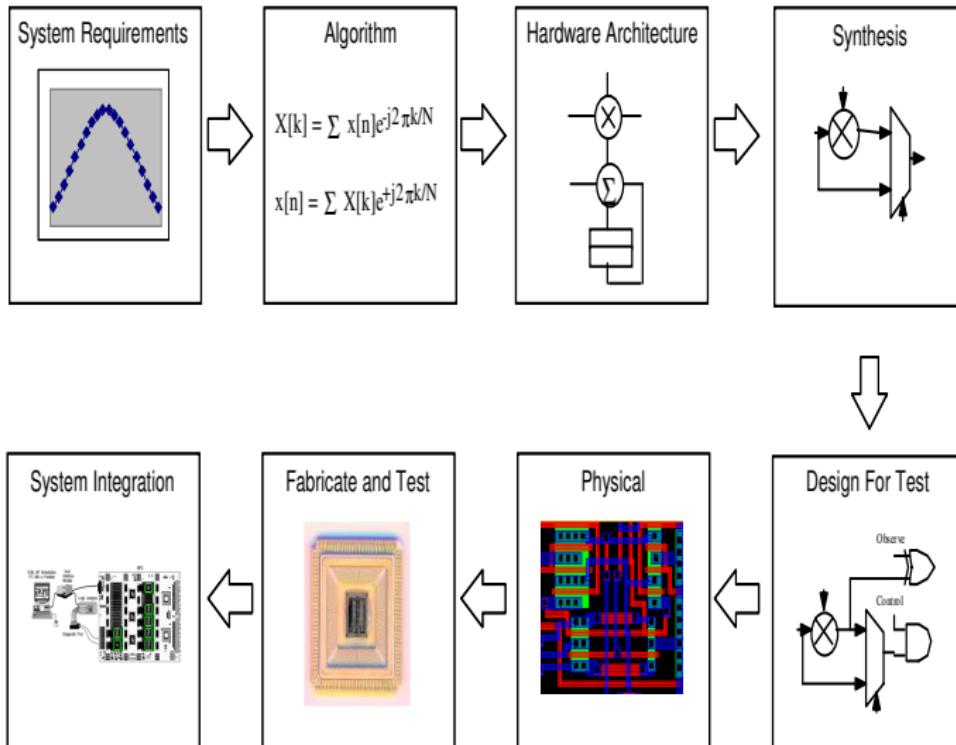
- De nouvelles puces plus performantes pour irriguer les nouveaux marchés de croissance
 - ▷ santé, sécurité, contrôle de l'énergie, objets communications, ...
- Ruptures au niveau technologique au plan système
- Technologies *More than Moore* et *More Moore*
- marché européen : analogique et MEMS, RF, capteurs, FDSOI, ...
- Les CI : plus petit, moins cher, plus mobile, plus performant, plus fonctionnel, ...
- Les CI : plus fiable et plus autonome (consommation)
→ *energy harvesting*
- Va-t-on vers des circuits auto-alimentés ?
- La réponse dans quelques années !

MOTIVATIONS



MOTIVATIONS

DU CAHIER DES CHARGES À LA PUCE



SOMMAIRE

1 Introduction

- Motivations
- Histoire des semiconducteurs
- Circuits intégrés
- Conception de circuits intégrés numériques

PREMIER ORDINATEUR

ORDINATEUR MÉCANIQUE

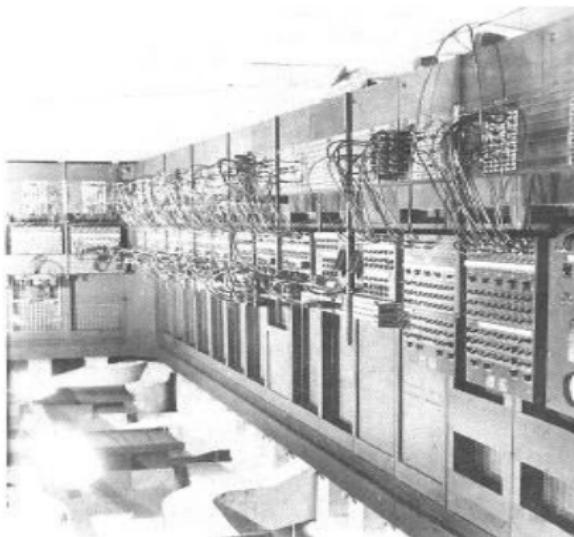


- 1832 : « *The Babbage Difference Engine* »
- 25,000 pièces
- coût 17,470 livres sterling

PREMIER ORDINATEUR

ORDINATEUR ÉLECTRONIQUE À TUBES À VIDE

- 1943 : ENIAC
 - ▷ 30 tonnes
 - ▷ 42 armoires de 3m de haut
 - ▷ $167 m^2$
 - ▷ 50 000 résistances
 - ▷ 10 000 condensateurs
 - ▷ 6 000 commutateurs
 - ▷ 17 468 tubes à vide
 - ▷ consommation : 174 KW
 - ▷ une famille/an \approx 7000 KWh
 - ▷ ENIAC en 40h de fonctionnement

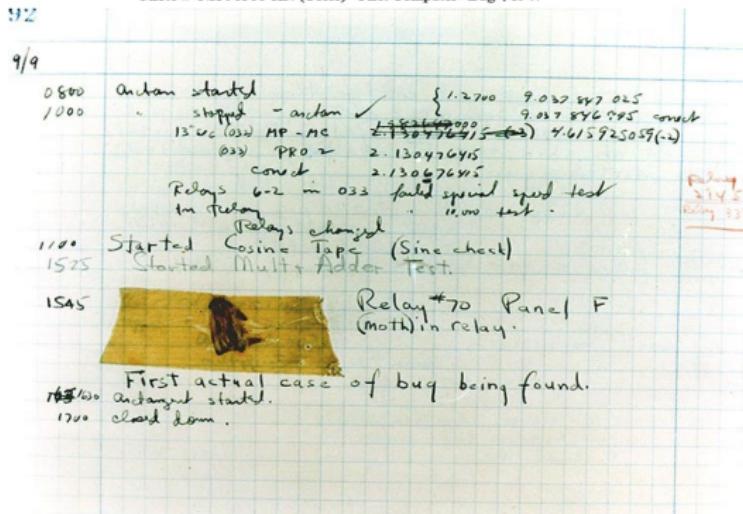


PREMIER ORDINATEUR

ORDINATEUR ÉLECTRONIQUE À L'ORIGINE DU *bug*

- 1945 : Harvard Mark II
 - ▷ Premier BUG

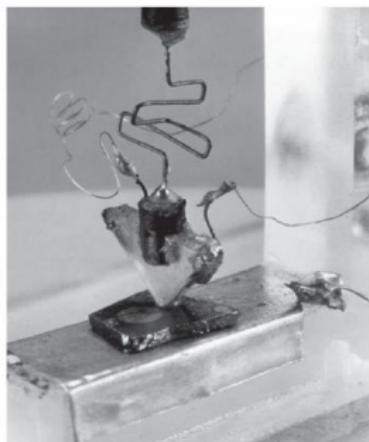
Photo # NH 96566-KN (Color) First Computer "Bug", 1947



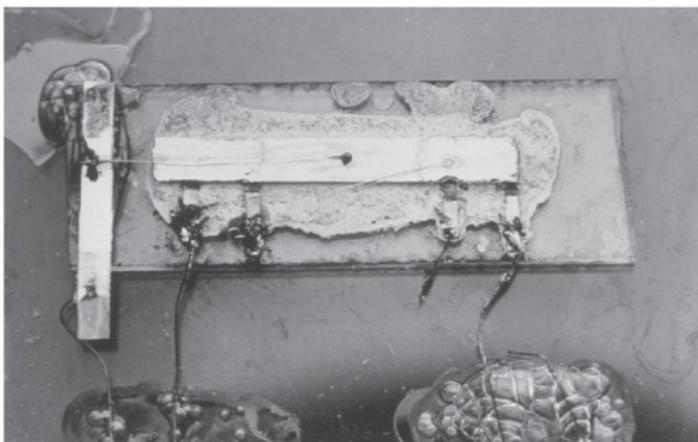
TRANSISTOR BIPOLAIRE

INTRODUCTION

- Invention du transistor en 1947 - *Bell labs*
(Bardeen, Brattain et Shockley)
 - ▷ fiable
 - ▷ moins susceptible au bruit
 - ▷ faible consommation par rapport aux tubes à vide
- Invention du premier circuit intégré (IC)



a)

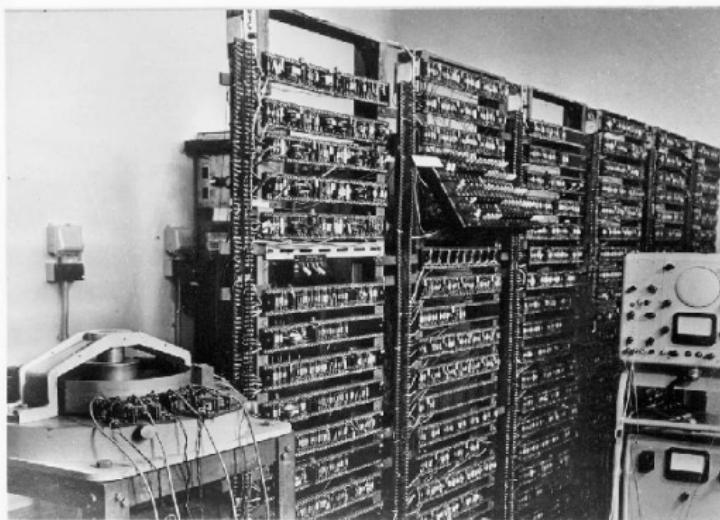


(b)

TRANSISTOR BIPOLAIRE

ORDINATEUR À TRANSISTORS BIPOLAIRES

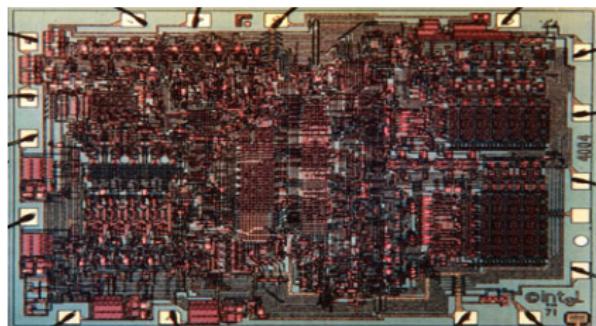
- 1953 : Ordinateur à transistors
 - ▷ 92 transistors
 - ▷ 550 diodes



TRANSISTOR À EFFET DE CHAMP

INTRODUCTION

- Réalisation du transistor à effet de champ (*MOS*) en 1963
 - ▷ moins rapide que le transistor bipolaire
 - ▷ plus efficient en consommation
- Deux types : NMOS et PMOS
- Au début PMOS était dominant, NMOS depuis 1970
- 1971 : INTEL 4004
 - ▷ Premier microprocesseur commercialisé
 - ▷ Fonctionne sur 4 bits
 - ▷ 2 250 NMOS transistors
 - ▷ technologie 10 μm
 - ▷ puissance d'un ENIAC
 - ▷ 740 KHz
 - ▷ alimentation 15V
 - ▷ 90 000 instructions / sec



TRANSISTOR CMOS

INTRODUCTION ET PROPRIÉTÉS

- CMOS (*Complementary Metal-Oxide Semiconductor*)
- MOS transistor inventé en 1935 par Oskar Heil
- Avancées technologiques permettent sa fabrication dans les années 80
- composé d'un NMOS + PMOS
- consommation statique presque 0
- consommation dynamique lors des transitions
 $0 \rightarrow 1$ et $1 \rightarrow 0$
- faible coût
- toujours moins rapide que la technologie TTL
- se prête bien à l'intégration à très grande échelle (*VLSI*)

TRANSISTOR CMOS

RÉVOLUTION MICROÉLECTRONIQUE

- Petit transistor
 - ▷ faible consommation
 - ▷ faible vitesse de propagation de signal → plus rapide
 - ▷ faible coût de fabrication
 - ▷ isolation naturelle
- coût de fabrication par cm^2
- plus le transistor est petit → plus de transistors au cm^2
→ plus le transistor est moins cher
- technologie de fabrication du processeur Intel 4004 : $10 \mu m$
- technologie actuelle $14 nm$
- $\frac{10\mu m}{14nm} = 714.28$
- conséquence : démocratisation totale des circuits VLSI et leur omniprésence dans tous les domaines d'applications

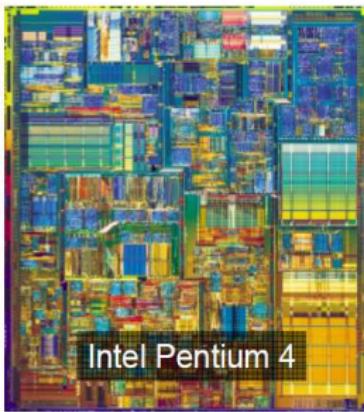
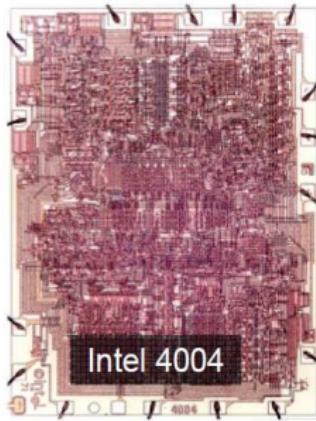
TRANSISTOR CMOS

RÉVOLUTION MICROÉLECTRONIQUE

- Intel annonçait les circuits en technologie 14nm pour le début de l'année 2014 → novembre 2014 processeur 5Y30 à base de FinFET de 2nde génération
- Chenming Hu, le co-inventeur du transistor FinFET :
« Nobody knows anymore what 16nm means or what 14nm means. »
- Certains considèrent que dernièrement ces chiffres ont été détournés à des fins commerciales
- Ces chiffres cachent les écarts au niveau des procédés technologiques des principaux fabricants de circuits
- Par exemple, pour la technologie 130nm, la longueur du canal des circuits Intel était de l'ordre de 70nm
 - ▷ *strain engineering*
 - ▷ nouveaux types d'isolants pour la réalisation de la grille
 - ▷ nouvelles structures de transistor (*FinFET, tri-gates,...*)
 - ▷ etc.

TRANSISTOR CMOS

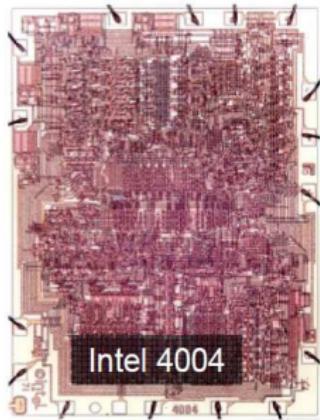
ÉVOLUTION



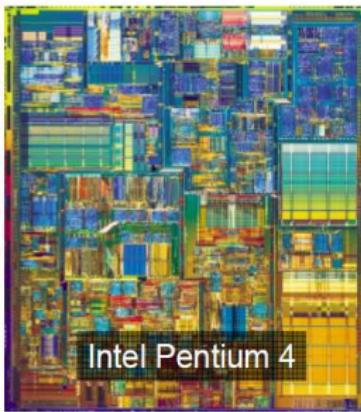
Year	1971	2001
Transistors	2,300	42,000,000
Speed (kHz)	108	2,000,000
CD (μm)	10.00	0.13

TRANSISTOR CMOS

ÉVOLUTION



Intel 4004



Intel Pentium 4

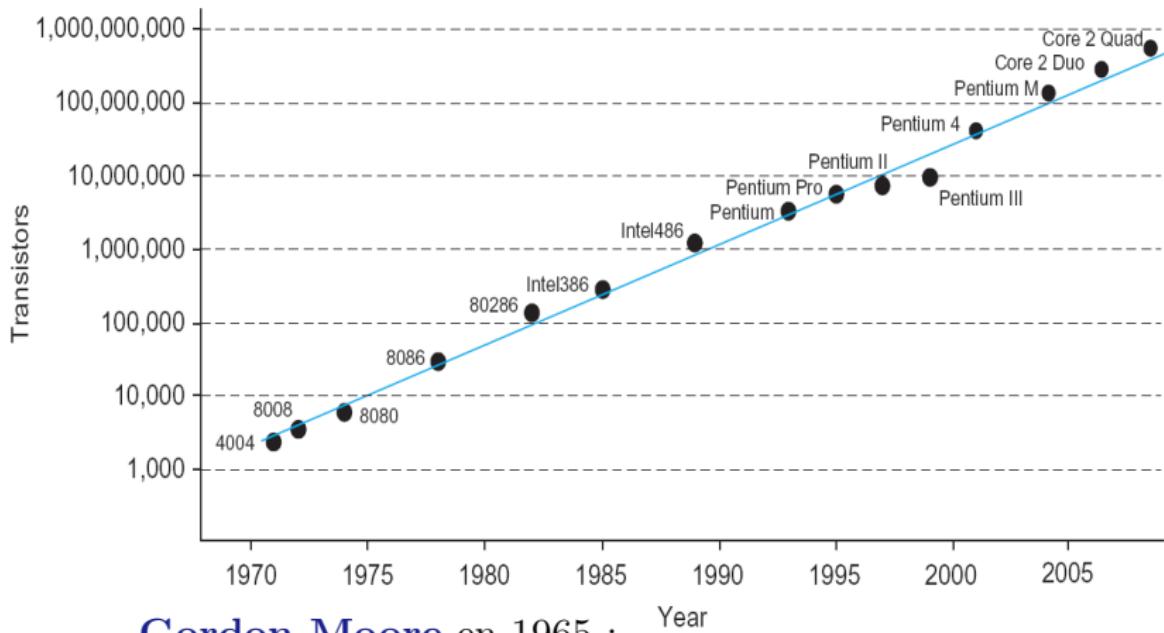
□ Intel i7 Sandy Bridge-E :

- ▷ 32 nm process technology
- ▷ 8 coeurs physiques
- ▷ 2270 million de transistors
- ▷ paru en novembre 2011

□ Intel i7 Ivy Bridge :

- ▷ 22 nm
- ▷ *Tri-gate* transistors
- ▷ courants de fuite plus faibles
→ gain en consommation

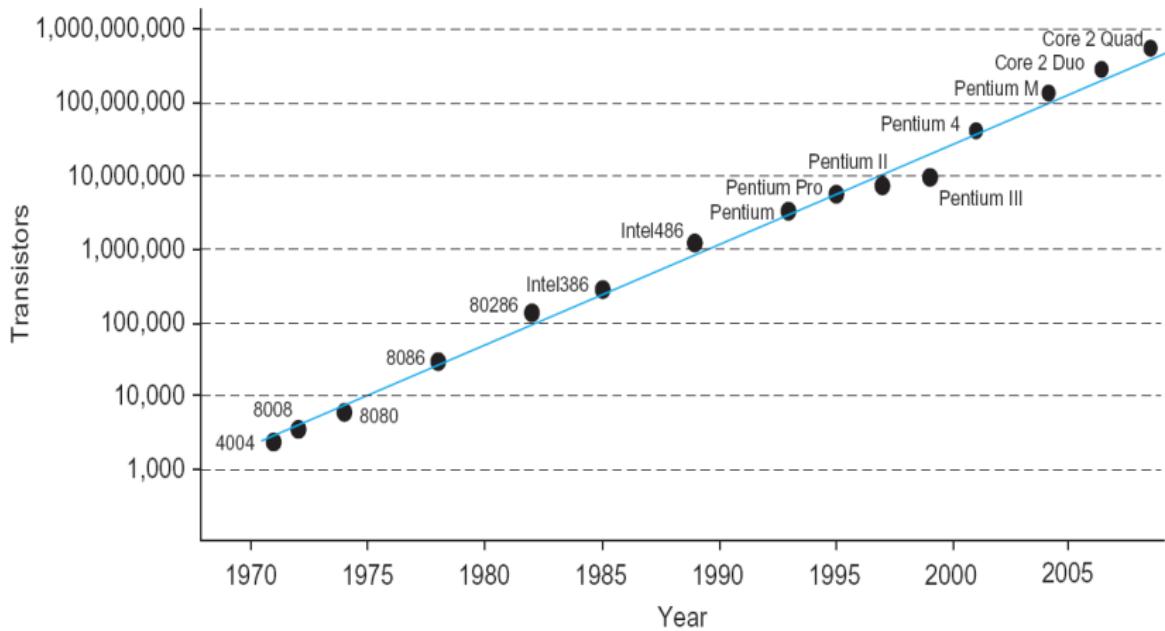
LOI DE MOORE



Gordon Moore en 1965 :

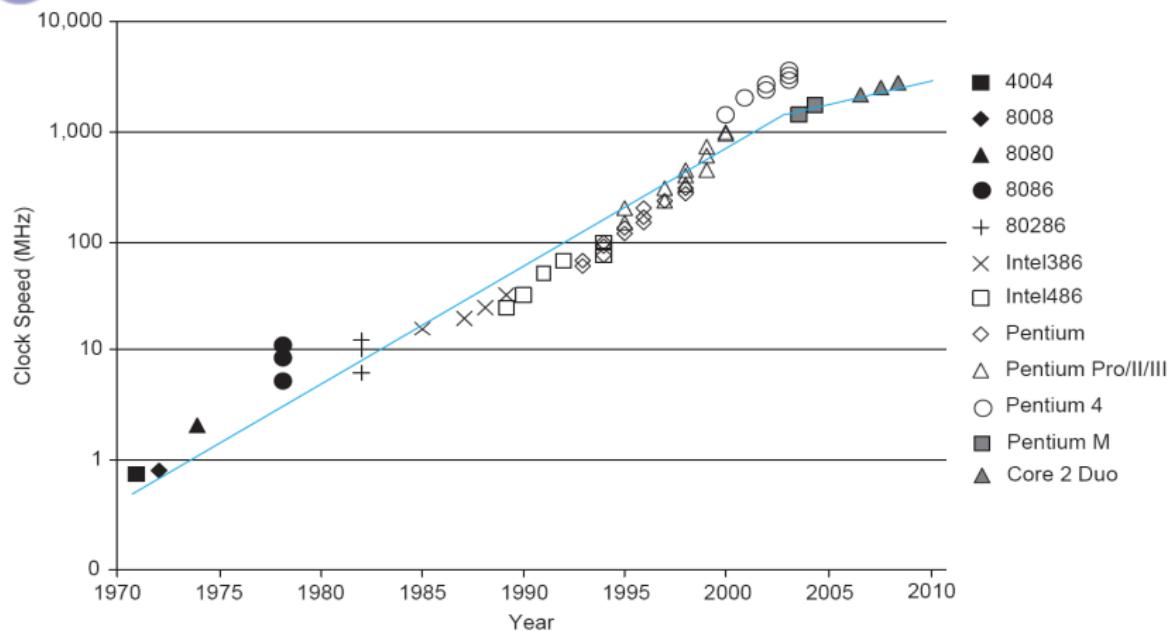
- Le nombre de transistors sur une puce double tous les 2 ans

LOI DE MOORE



- Le nombre de transistors sur des processeurs Intel double tous les 26 mois

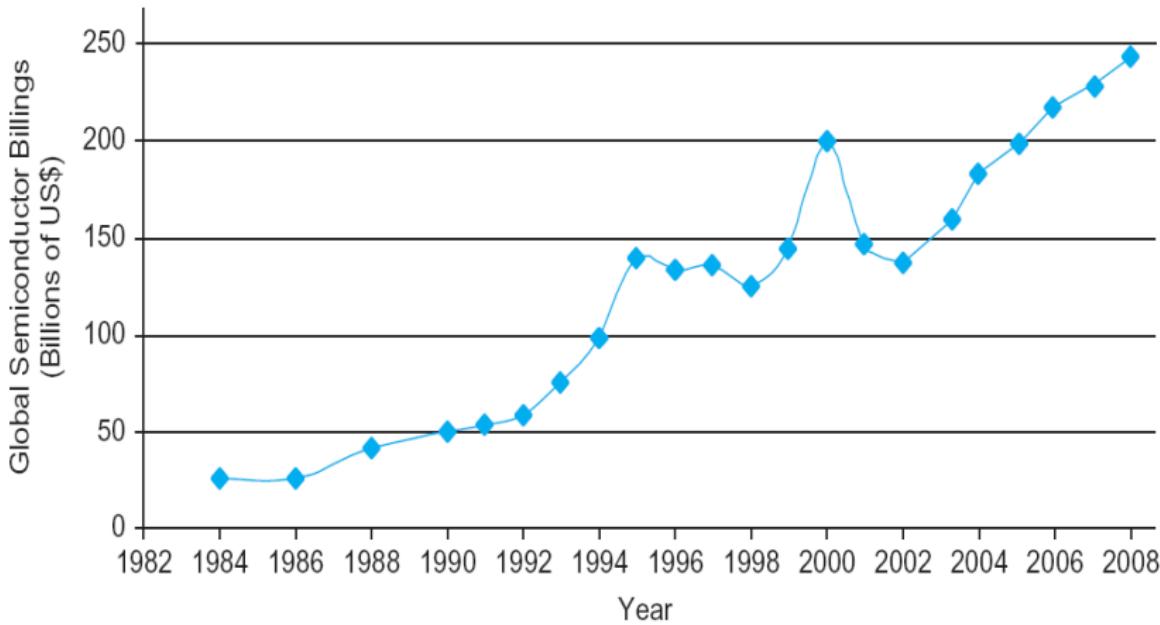
LOI DE MOORE II



- La fréquence de fonctionnement des processeurs Intel double tous les 36 mois

ENJEUX ÉCONOMIQUES

MARCHÉ DES SEMICONDUCTEURS



- un marché très volumineux
- revenu total annuel de quelques centaines de milliards

SOMMAIRE

1 Introduction

- Motivations
- Histoire des semiconducteurs
- Circuits intégrés
- Conception de circuits intégrés numériques

INTRODUCTION

DOMAINES D'APPLICATIONS

Digital

CPU,
Mémoire,
...

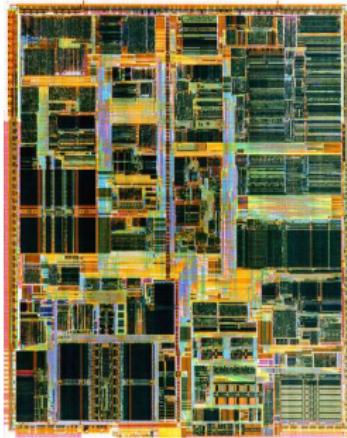
DSP

Audio/video
Mpeg
...

Application

multimédia
Communication,
Calcul ...

systèmes VLSI / SoC



MEMS

μcapteurs CCD ..
μtransformateurs
μrésonateurs ..

RF/ analogique

Filtres LNA,
mélangeurs,
VCO ...

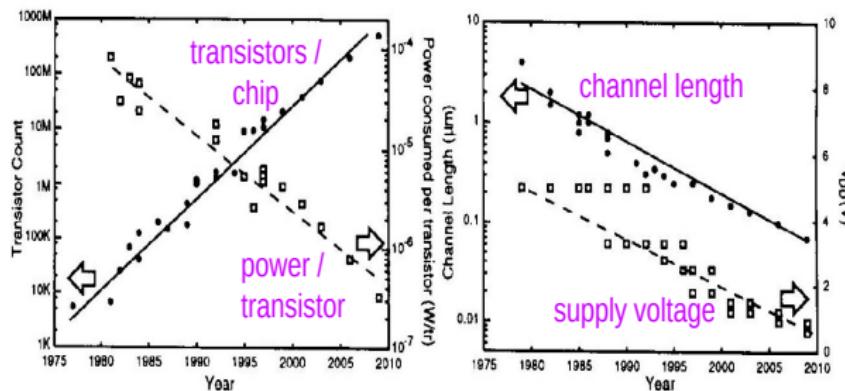
Gestion
d'énergie

Convertisseurs,
régulateurs ..

TECHNOLOGIE CMOS

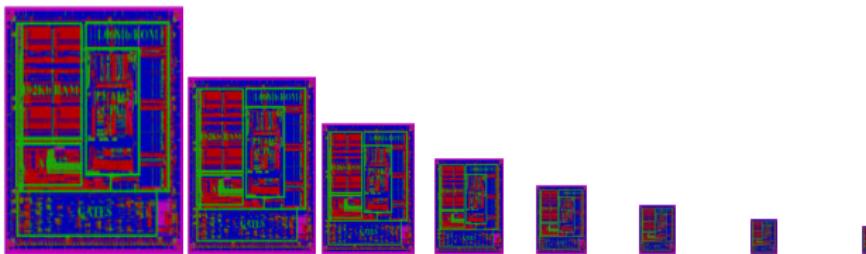
TENDANCES

- le nombre de transistors par chip en augmentation avec le temps
- puissance consommée/transistor en baisse avec le temps
- la longueur du canal diminue avec le temps
- la tension d'alimentation diminue avec le temps



TECHNOLOGIE CMOS

EXEMPLE D'ÉVOLUTION DANS LE DOMAINE DE LA TÉLÉPHONIE

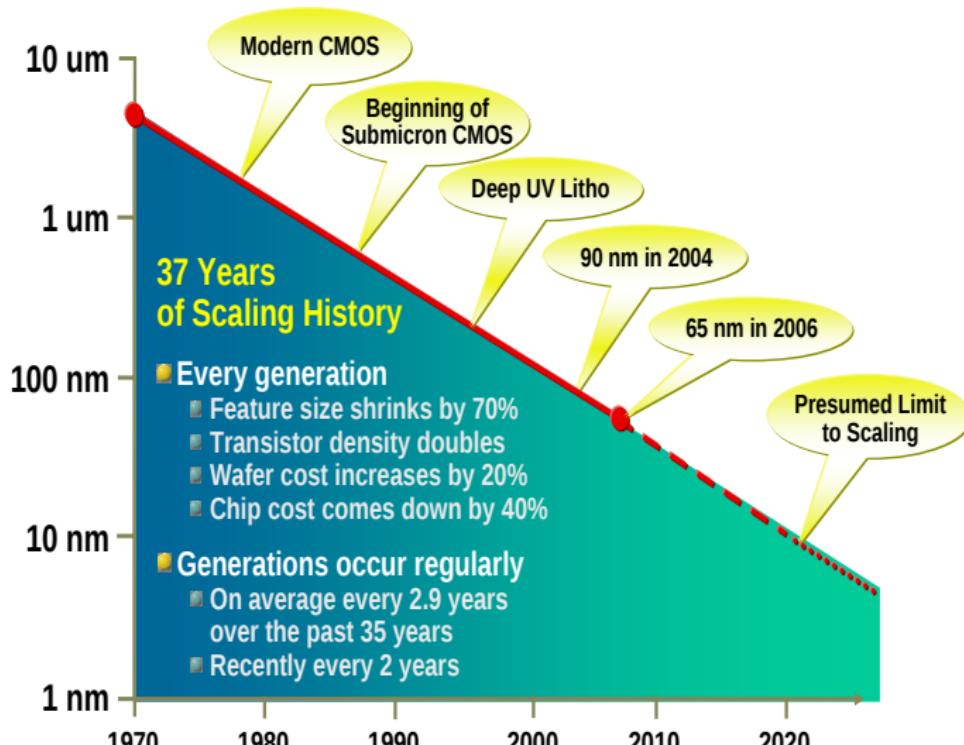


Year	1994	1997	1999	2000	2002	2004	2006	2008
Nano-meter	500nm	350nm	250nm	180nm	130nm	90nm	65nm	45nm
Wafer size	6"	8"	8"	8"	12"	12"	12"	12"
Die size (mm ²)	80.7	46.6	19.2	10.7	6.7	4.2	2.4	1.4
Dies per wafer	310	950	2550	4700	12,200	18,700	26,500	46,500

→ 150X increase in die per wafer →

TECHNOLOGIE CMOS

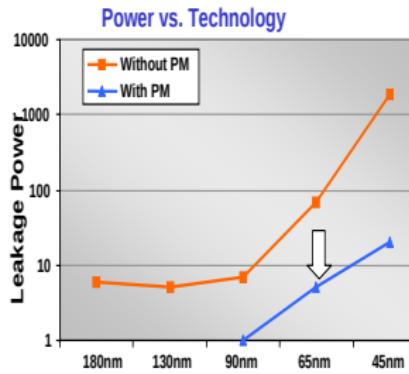
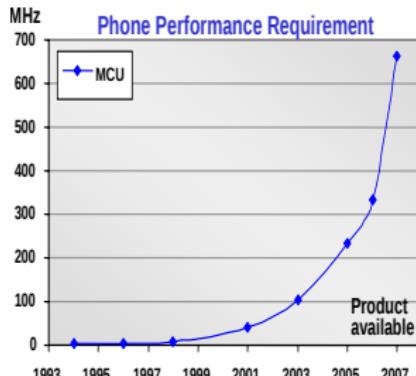
Technology Scaling



TECHNOLOGIE CMOS

CONSOMMATION

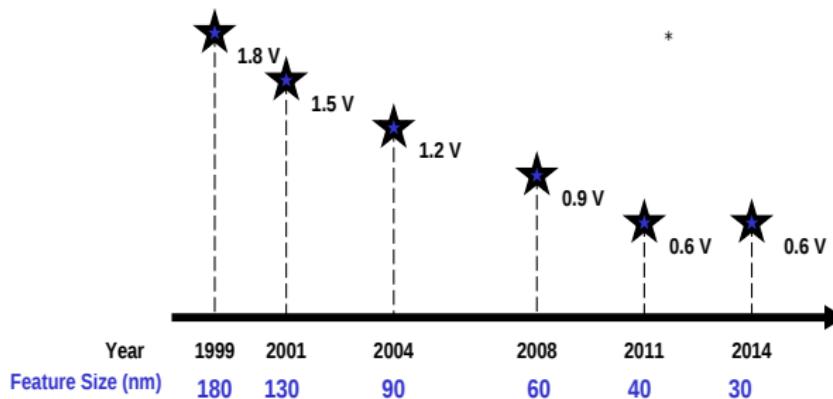
- $P = f(C, V^2, F, \text{Leakage})$
- C diminue avec les avancées technologiques
- V pratiquement constant, au niveau le plus bas possible (?)
- F augmente avec les avancées technologiques
- *Leakage* (courants de fuite) augmente avec les avancées technologiques et la température (qui augmente avec la puissance)



TECHNOLOGIE CMOS

TENSION D'ALIMENTATION

- Pronostics en 2000 par l'ITRS
- La technologie 65nm atteinte en 2006
- La technologie 45nm atteinte en 2008

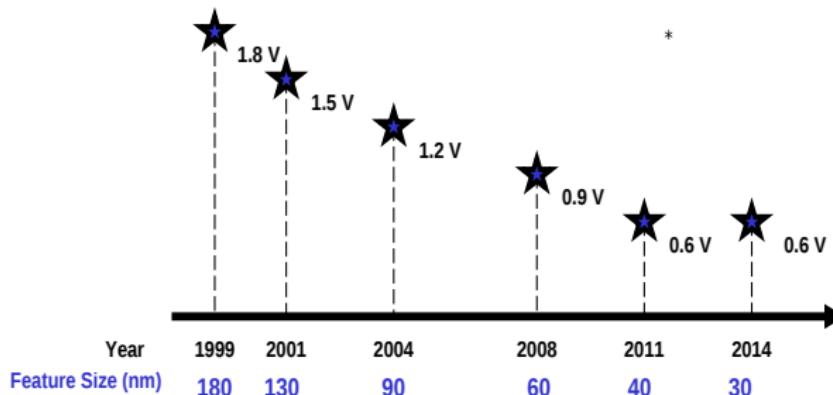


TECHNOLOGIE CMOS

TENSION D'ALIMENTATION

Robert X. Cringely

If the automobile had followed the same development cycle as the computer, a Rolls-Royce would today cost \$100, get one million miles to the gallon, and explode once a year ...



TECHNOLOGIE CMOS

TRANSISTOR

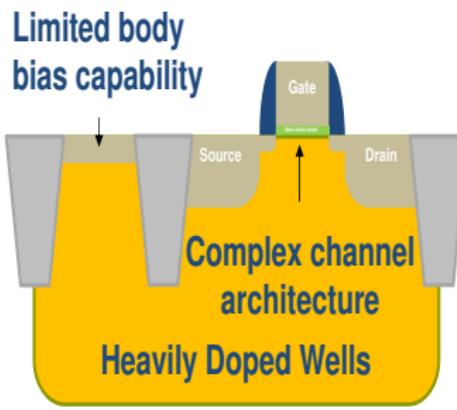
- fin du transistor MOS ?
- moins d'atomes de Si dans le canal
- beaucoup moins de porteurs de courant dans le canal
- une variabilité plus accentuée (V_{TH})
- ratio $\frac{I_{ON}}{I_{OFF}}$ dégradé

Deux solutions actuelles :

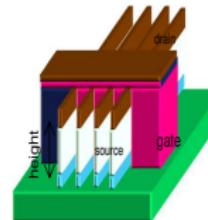
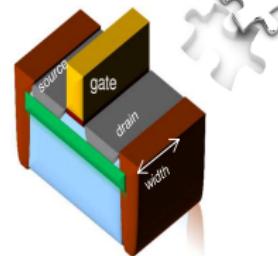
- FDSOI et
- FinFET

TECHNOLOGIE CMOS

TRANSISTOR



FD-SOI = 2D



FinFET = 3D

Source STMicroelectronics



CLASSIFICATION DE CI

TAILLE ET DENSITÉ D'INTÉGRATION

- **SSI** (*Small-Scale Integration*) < 12 portes logiques dans un boîtier
- **MSI** (*Medium-Scale Integration*) entre 13 et 99 portes logiques
- **LSI** (*Large-Scale Integration*) > 100 portes logiques
- **VLSI** (*Very Large-Scale Integration*) > 100,000 de transistors
- **ULSI** (*Ultra Large-Scale Integration*) plusieurs millions de portes logiques sur une puce

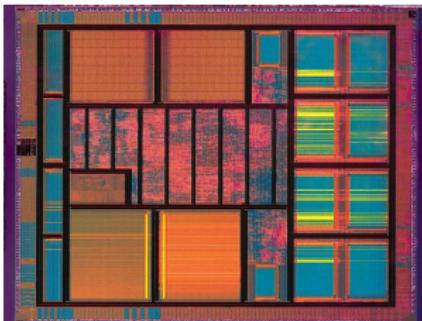
Exemple : Réalisation d'un système de comptage comprenant 3 compteurs de 4 bits

- **1963** : 36 transistors et 244 diodes
- **1966** : 13 circuits SSI en technologie RTL (*Resistor-Transistor Logic*)
- **1969** : 3 circuits LSI en technologie TTL (*Transistor-Transistor Logic*)
- **Aujourd'hui** : une cellule élémentaire d'un circuit spécifique ou programmable

CIRCUITS INTÉGRÉS VLSI

INTRODUCTION

- **VLSI** : *Very Large Scale Integration* - Intégration à Très Grande Échelle (ITGE)
La densité d'intégration > 100,000
- Réalisée pour la première fois en **1980**
- **Exemple** : un microprocesseur est un circuit VLSI
- **VLSI** désigne :
 - ▷ les puces elles-mêmes,
 - ▷ les techniques de conception,
 - ▷ la science relative aux CI à haute densité



CIRCUITS INTÉGRÉS VLSI

INNOVATIONS TECHNOLOGIQUES

- Progrès conjoint du développement VLSI et innovation technologique
 - ▷ Progrès en techniques de lithographie, métallisation, . . . → nouveaux produits
 - ▷ Forte demande du marché de produits particuliers → impact sur la recherche technologique
- Produits **VLSI** émergents :
 - ▷ Intégration de divers systèmes à technologie spécifique au sein d'une même puce (*SoC*)
- **ULSI** (*Ultra Large Scale Integration*) :
 - ▷ **SoC** : *System on a Chip*
 - ▷ **3D-IC** : *3D Integrated Circuits*
- Le procédé utilisant le Si est à l'origine de la plupart des progrès en terme de forte intégration de circuits et de systèmes

CIRCUITS INTÉGRÉS VLSI

CLASSIFICATION PAR LA NATURE DE SIGNAL D'ENTRÉE

Types de circuits VLSI :

- Analogique,
 - ▷ Circuits d'instrumentation,
 - ▷ Systèmes HF (plages de fréquence différentes et variées),
 - ▷ Circuits de puissance
 - faiblement intégrés
→ forts courants
→ hautes températures
 - technologie hybride (\sim KW)
- Numérique et
 - ▷ Composé essentiellement de circuits logiques et de mémoires
 - ▷ Peuvent contenir des parties mixtes : les interfaces avec le monde réel CAN (ADC) et CNA (DAC)
- Mixte
- Domaines d'applications :
 - + de 90 % numérique /- de 10 % analogique (interface avec monde réel)

CIRCUITS INTÉGRÉS

LES DIFFÉRENTS TYPES DE CIRCUITS INTÉGRÉS

Classification selon l'usage :

- **Circuits Standard** : fonctions produites en grande série et disponible sur catalogue
- **ASIC (*Application Specific Integrated Circuits*)** :
Circuits intégrés plus complexes et spécifiques à une application
 - ▷ regroupent sur une même puce l'équivalent de plusieurs circuits standard
 - ▷ Réduction de la taille du circuit
 - ▷ Gain en fiabilité
 - ▷ Gain en vitesse

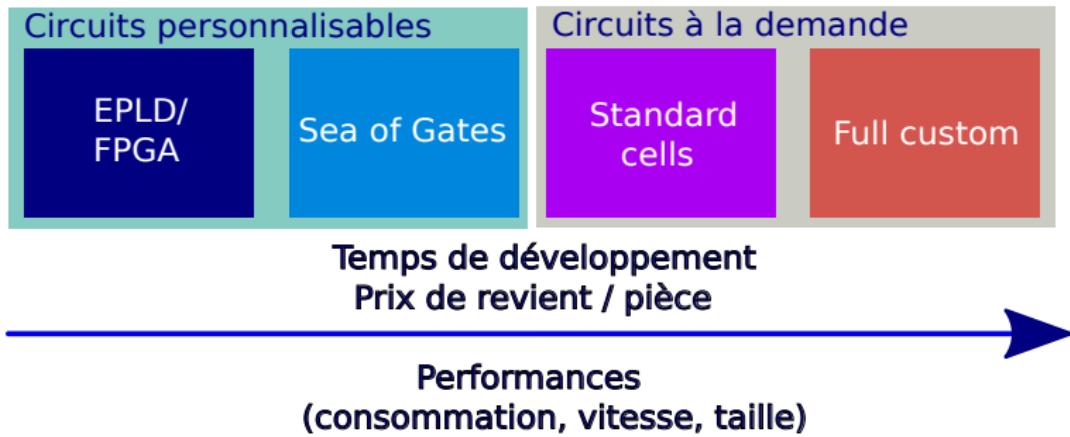
CIRCUITS INTÉGRÉS

LES DIFFÉRENTS TYPES DE CIRCUITS INTÉGRÉS

- Circuits personnalisables (semi-spécifiques) :
 - ▷ programmables : **EPLD / FPGA** - architecture figée → le concepteur active les connexions et programme la logique qui l'intéresse
 - ▷ prédiffusés : **Sea of Gates** - les niveaux d'interconnexions restent à définir et sont envoyés au fabricant
- Circuits à la demande (spécifiques) :
 - ▷ précaractérisés : **Standard Cells**
 - Le circuit est construit à partir d'éléments de bibliothèques ou *IP (Intellectual Property)* dont les caractéristiques sont connues
 - Le concepteur décide de l'architecture et contrôle l'assemblage
 - Le fabricant réalise tous les niveaux de masque (*layout*)
 - ▷ *full custom* :
 - Tous les éléments utilisés sont développés par le concepteur
 - Le fabricant réalise tous les niveaux de masque (*layout*)

CIRCUITS INTÉGRÉS

LES DIFFÉRENTS TYPES DE CIRCUITS INTÉGRÉS



- Les CI les plus couramment utilisés sont de type standard, programmable ou pré-caractérisé

CIRCUITS INTÉGRÉS

LES DIFFÉRENTS TYPES DE CIRCUITS INTÉGRÉS

- Intérêt du *Full Custom* ?
- Création de :
 - circuits standard
 - circuits programmables
 - bibliothèques de cellules standard ou d'*IP*
- Utilisation des technologies les plus récentes
- Contraintes de performances trop fortes pour les composants existants
- Conception de circuits intégrés analogiques, mixtes ou de *MEMS*
- Rentable si grande série ou pas d'autre solution