# 无穷级数求解器

赵文亮\*

#### 摘要

本文借助数字电路中触发器的原理,设计出了基于模拟器件的触发器模块,并以此为基础得到了无穷数列的递推通项发生器。进一步地,本文实现了无穷级数求解器并使用等比级数进行了仿真验证。最后,本文指出根据类似的原理可以实现无穷乘积的数值求解,并在仿真中通过求解一个特殊的无穷乘积来计算出了圆周率  $\pi$ 。

关键词: 递推通项发生器; 无穷级数; 无穷乘积

# 1 引言

无穷级数是数学中的一类重要的研究问题。对于一些收敛的无穷级数,人们常常希望能够得到求和结果的表达式。然而对于大多数的级数,其求和结果并不存在解析表达式,而只能通过计算机数值求解。事实上,由于计算机的发展已经十分成熟,大多数无穷级数的数值求解已经不成问题。但是计算机的构成十分复杂,多采用大规模或超大规模集成电路实现。

本文自底向上地给出了一种基于模拟电路的无穷级数求解器的设计。本文从级数求和的原理出发,为了解决数列递推前后项结果分离的问题设计了模拟触发器,并基于模拟触发器和运算电路实现了无穷级数求和的功能,并可以在此基础上稍加改动得到无穷乘积求解器等诸多具有复杂功能的电路。

# 2 工作原理

### 2.1 原理简述

我们首先从无穷级数求和的问题来考虑。设无穷级数的通项为  $a_n$ , 部分和为  $S_n$ , 即

$$S_n = \sum_{i=1}^n a_i \tag{1}$$

如果我们假设无穷级数的通项递推式已知,则有

$$a_{n+1} = f_1(a_n) \tag{2}$$

其中  $f_1$  为递推函数,即已知级数中的一项,可以通过递推关系式求出下一项。另一方面注意到其实  $S_n$  也有 递推式

$$S_{n+1} = S_n + a_{n+1} \triangleq f_2(S_n) \tag{3}$$

可以看出,无穷级数的和其实是两个无穷递推式的嵌套。所以只要实现递推通项发生器,即可完成无穷级数的求和。另一方面,考虑无穷乘积

$$\prod_{n=1}^{\infty} b_n \tag{4}$$

 $<sup>^*</sup>$   $\stackrel{\text{\scriptsize $4$}}{=}$  64, 2016011452, zhaowl<br/>16@mails.tsinghua.edu.cn

其部分积满足

$$P_n = \prod_{i=1}^n b_i \tag{5}$$

且有

$$P_{n+1} = P_n b_{n+1} \triangleq f_3(P_n) \tag{6}$$

可以看出,无穷乘积仍然可以使用两个递推通项发生器实现。所以,我们设计的首要环节是完成无穷数列的递推通项发生器。

### 2.2 递推通项发生器

为了实现无穷数列的递推, 直观上只需要将递推关系使用电路搭建出来即可, 如图 1 所示。其中 f 即为

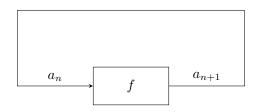


图 1: 递推通项发生器基本原理图

递推模块,完成了递推的求解,即通过  $a_n$  求得了  $a_{n+1}$ 。而  $a_{n+1}$  又作为新的  $a_n$  进行下一次的递推。然而此时我们不难发现,如果使用这个框图搭建电路,递推模块的输入输出会马上稳定在 f 的不动点。这是因为每一个  $a_{n+1}$  计算出来之后立即作为新的  $a_n$  输入,而这又会立即改变  $a_{n+1}$ 。于是我们难以在一段时间内获得数列中某一项的数值。

这时,我想到了数字电路中的 D 触发器。如果可以在递推器的回路中增加存储器件进行缓冲,或许可能实现目的。我们首先增加一个存储器,并添加控制开关。如图 2 所示。其中 B 表示用于缓冲的存储器, $S_0$  和

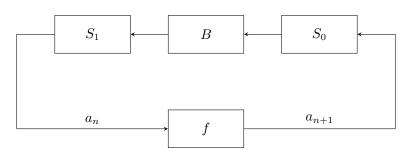


图 2: 含一个存储器的递推通项发生器原理图

 $S_1$  分别为开关。可以通过控制  $S_0$  和  $S_1$  的闭合和开启来控制信号的转移和存储,具体流程如下:

- 1.  $S_0$  断开,  $S_1$  闭合, B 中的电压值作为 f 的输入。
- 2.  $S_1$  断开,  $S_0$  闭合, f 的输出存入 B 中。

理论上来讲,上述流程已经可以实现通项发生器。但是从电路的层次考虑,上述的流程仍然存在问题。首先我们需要实现模拟电压值的存储,这就需要记忆元件来实现,例如使用电容。而电容的充放电需要一定的时间,即存储器 B 的写入需要一定的时间。另一方面,f 可以用运算电路来实现,而通常的运算电路的延时很小,其输出会随输入几乎实时地变化。现在我们考虑第二个过程中写存储器 B 时,由于  $S_1$  断开,运算电路

没有稳定的输入,则必然不会产生稳定的输出,从而无法向 B 中写入一个正确的电压值。因此,仅仅使用一个存储器件是不够的。我们需要再引入一个存储器件,如图 3 所示。新增存储器  $B_2$  后,可以设计递推器工作

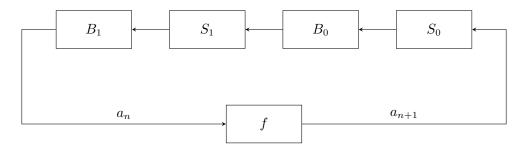


图 3: 递推通项发生器最终原理图

#### 周期如下:

- 1.  $S_1$  断开,  $S_0$  闭合, f 将递推后得到的  $a_{n+1}$  写入  $B_0$ 。
- 2.  $S_1$  断开,  $S_0$  断开,  $B_0$  和  $B_1$  中内容保持不变。
- 3.  $S_1$  闭合, $S_0$  断开, $S_0$  中的  $a_{n+1}$  写入  $S_1$ 。
- 4.  $S_1$  断开, $S_0$  断开, $B_0$  和  $B_1$  中内容保持不变。此时  $B_1$  中的内容已经作为新一轮递推的  $a_n$  输入 f 中,并在 f 的输出产生数列的下一项结果。

可以看到, $B_1$ ,  $S_1$ ,  $B_0$ ,  $S_0$  四个模块实现了与数字电路中的触发器类似的功能,我们将其称为模拟触发器。上述原理图与工作周期的设计完美地解决了之前存在的问题。其中在工作周期中设计了两个开关均断开的环节以避免读写冲突。

#### 2.3 无穷级数求解器

按照上述的工作周期设计,即可实现无穷数列递推器。下面将以无穷级数求解器的设计来具体说明各部分的电路实现。

#### 2.3.1 模拟电路部分

存储器使用电容和运放实现,如图 4 所示。

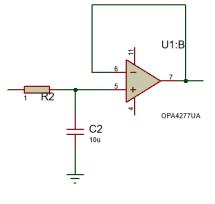


图 4: 存储器

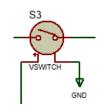


图 5: 压控开关

写入存储器时,前级的模拟电压值通过 RC 回路对电容充电,将电压保存在电容中;充电回路后级接一个跟随器,用来稳定电压值。同时,当电容电压需要稳定时,跟随器的设计可以提高回路中的时间常数,防止电容放电速度过快。图 5 所示的压控开关可以用来控制递推器的工作周期,其控制信号最终由数字电路完成。

运算电路部分则是与实际的表达式有关。这里我们不妨考虑一个简单的等比级数求和,即

$$\sum_{n=1}^{+\infty} \frac{1}{2^{n-1}} = 2 \tag{7}$$

于是递推模块 f 只需实现

$$a_{n+1} = \frac{1}{2}a_n$$

即可。如图 6 所示,使用同相比例运算电路即可实现。此外,我们还需要设计一个写入数列初值的电路,仍

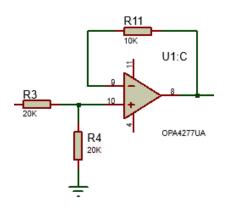


图 6: 数列递推运算模块

然使用压控开关来控制初值的写入。递推通项发生器的电路如图 7 所示。

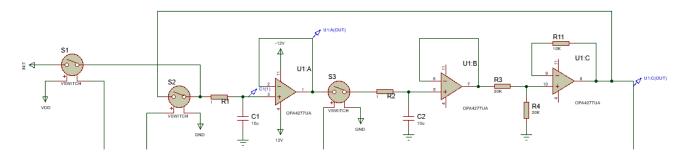


图 7: 递推通项发生器

根据第 2.1 节的叙述, 我们知道求和的过程实质上也可以看成递推。此时递推关系式为

$$S_{n+1} = S_n + a_{n+1} \tag{8}$$

于是,对无穷数列求和的模块也可以使用递推通项发生器来实现,只需将其中的递推运算模块加以修改。无穷数列求和模块如图 8 所示。其中方框中的区域即为修改后的递推运算模块,在这里采用同相比例运算电路实现。该模块完成了式(8)的运算。同样,该无穷数列求和模块也需要写入初值,很显然这个初值应该写入0。

#### 2.3.2 数字电路部分

数字电路部分主要用于产生控制递推数列发生器的工作周期的数字信号。在图 3 中,我们已经分析过工作周期中  $S_0$  和  $S_1$  的切换方式。设开关为 1 代表闭合,为 0 代表断开。使用  $Q_1Q_0$  来表示状态,则状态转换

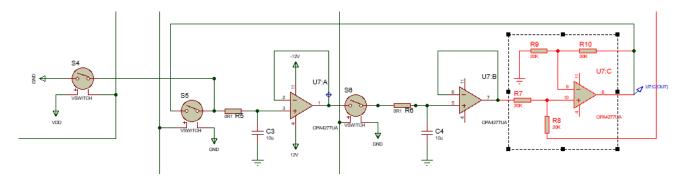


图 8: 无穷数列求和模块

表如表 1 所示。由此不难得出

表 1: 开关控制状态转换表

CLK	$Q_1Q_0$	$Q_1^*Q_0^*$	$S_1S_0$
1	00	01	10
2	01	10	00
3	10	11	01
4	11	00	00

$$\begin{cases}
S_1 = Q_1' Q_0' \\
S_0 = Q_1 Q_0'
\end{cases}$$
(9)

使用计数器 74HC161 和 3 线-8 线译码器 74HC138 来实现  $S_1S_0$  控制信号的产生,如图 10 所示。同时,使用图 9 的电路完成写入初值的控制电路,该电路具有最高的优先级。

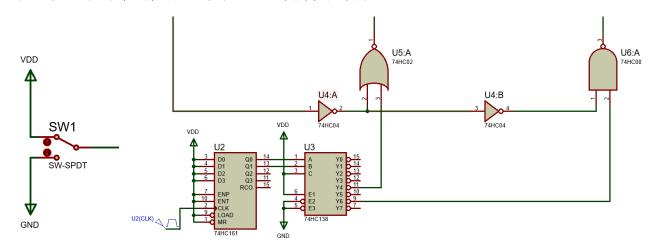


图 9: 初值控制电路

图 10: 工作周期控制电路

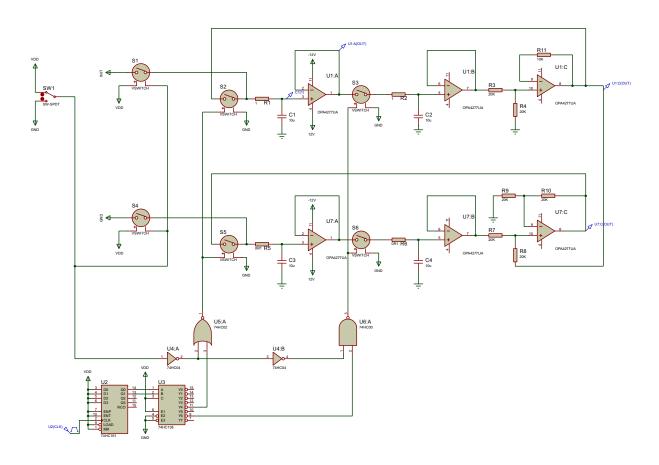


图 11: 无穷级数求解器整体电路图

# 3 电路仿真

由于电路在 Multisim 中会出现收敛问题,我使用 Proteus 进行电路的仿真。整体电路图如图 11 所示。其中使用 INIT 变量表示  $a_0$  的值,此处由于  $a_1=1$ ,故可以推算出  $a_0=2$ ,进而设定 INIT 为 2V。使用电压探针来测量输出电压值。首先将初值控制开关拨到低电平来置初值,待输出稳定后将其拨向高电平。等待求和输出端稳定后读出电压探针的数值,如图 12 所示,输出为 2.00039V,与理论值十分接近。

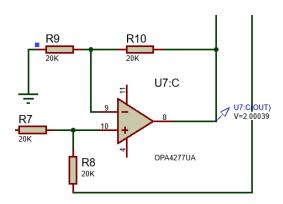


图 12: 求和电路输出结果

### 3.1 无穷乘积求值器

在第 2.1 节中我们曾总结,递推通项发生器的功能远不止实现无穷级数求和。这里我们基于递推通项发生器来实现无穷乘积的求值器。

#### 3.1.1 理论推导

这里我们选取一个特殊的无穷乘积式来进行设计。设通项满足的递推式为

$$\begin{cases}
b_{n+1} = \sqrt{\frac{1+a_b}{2}} & , n \ge 1 \\
b_1 = \frac{\sqrt{2}}{2}
\end{cases}$$
(10)

我们希望求出无穷乘积

$$P = \prod_{n=1}^{\infty} b_n \tag{11}$$

的数值。这个数列看似难以求解,但是事实上由于初值的特别之处,我们可发现其中的规律。首先不难发现

$$b_1 = \cos\frac{\pi}{4} \tag{12}$$

因而猜测有

$$b_n = \cos\frac{\pi}{2^{n+1}}\tag{13}$$

证明. 下面通过数学归纳法加以证明:

• 
$$k = 1$$
 时,  $b_k = \frac{\sqrt{2}}{2} = \cos \frac{\pi}{4}$ , 成立;

• 若 
$$b_k = \cos \frac{\pi}{2^{k+1}}$$
,则

$$b_{k+1} = \sqrt{\frac{1+b_k}{2}} = \sqrt{\frac{1+\cos\frac{\pi}{2^{k+1}}}{2}}$$
$$= \sqrt{\frac{1+2\cos^2\frac{\pi}{2^{k+2}} - 1}{2}}$$
$$= \left|\cos^2\frac{\pi}{2^{k+2}}\right|$$
$$= \cos\frac{\pi}{2^{k+2}}$$

证毕。

接下来我们来推导这个无穷乘积的结果。

$$P = \prod_{n=1}^{\infty} b_n = \lim_{n \to \infty} \prod_{i=1}^{n} \cos \frac{\pi}{2^{k+2}} = \lim_{n \to \infty} \frac{\sin \frac{\pi}{2^{n+1}} \prod_{i=1}^{n} \cos \frac{\pi}{2^{i+1}}}{\sin \frac{\pi}{2^{n+1}}}$$

$$= \lim_{n \to \infty} \frac{1}{2} \cdot \frac{\sin \frac{\pi}{2^n} \prod_{i=1}^{n-1} \cos \frac{\pi}{2^{i+1}}}{\frac{\pi}{2^{n+1}}} = \dots = \lim_{n \to \infty} \frac{1}{2^n} \cdot \frac{\sin \frac{\pi}{2}}{\sin \frac{\pi}{2^{n+1}}}$$

$$= \frac{2}{\pi}$$

$$= \frac{2}{\pi}$$
(14)

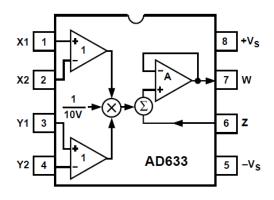


图 13: AD633 引脚图

因此, 我们可以通过对这个无穷乘积求值来计算 π 的值。

#### 3.1.2 电路设计

实现这个电路关键点部分在于递推模块的设计。使用模拟乘法器 AD633 来实现,引脚图如图 13 所示。 其输入输出关系为

$$W = \frac{(X_1 - X_2)(Y_1 - Y_2)}{10V} + Z \tag{15}$$

由此,设计递推模块如图 14 所示。该模块分两部分组成。设输入电压为  $u_{\rm I}$ ,首先将输入电压通过一个反相比

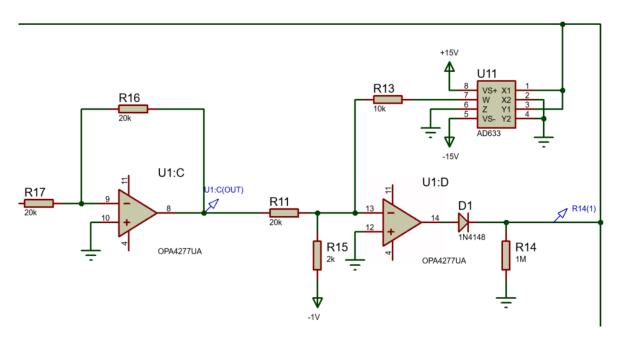


图 14: 无穷乘积通项递推模块

例运算器,目的是将输入电压改变符号后输入后级电路。第二部分的电路使用乘法器实现了递推表达式 (10) 。 假设第二级电路的输入为  $u_{O1}=-u_{I}$ ,输出为  $u_{O}$  则有

$$\frac{u_{\rm O1}}{R_{11}} + \frac{-1}{R_{15}} + \frac{u_{\rm O}^2/10}{R_{13}} = 0 \tag{16}$$

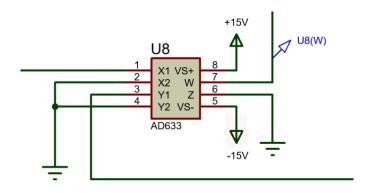


图 15: 乘积计算模块

代入具体数据,可得

$$u_{\rm O} = \sqrt{\frac{10u_{\rm I} + 100}{2}} \tag{17}$$

若  $u_{\rm I} = 10b_n$ ,则

$$u_{\rm O} = \sqrt{\frac{100b_n + 100}{2}} = 10b_{n+1} \tag{18}$$

此处这样设计是因为乘法器的精度有限,且当输入电压绝对值较小时精度尤其差。使用  $10b_n$  参与递推,可以有效提高运算精度。

乘积的计算模块如图 15 所示。直接将通项递推模块的输出和上一次的乘积结果作为无穷乘积计算模块的两个输入,有

$$P_{n+1} = \frac{10b_{n+1}P_n}{10} = b_{n+1}P_n \tag{19}$$

可见乘积的计算巧妙利用了 AD633 的输入输出关系中的系数。

#### 3.1.3 仿真结果

无穷乘积求解器的整体电路如图 16 所示。除了递推求解模块和乘积计算模块之外,其他部分与无穷级数求解器的电路基本相同。从式 (10) 可以反推出  $b_0 = 0$ ,而乘积结果的初值显然为 1,因此在赋初值时,应向两个递推通项发生器分别赋值 0 和 1。

仿真时,仍然先使用初值控制开关写入初值,然后将其拨到低电平启动无穷乘积的计算。结果如图 17 所示。可得

$$\frac{2}{\hat{\pi}} = 0.634977\tag{20}$$

而真实值

$$\frac{2}{\pi} \approx 0.636620$$
 (21)

计算相对误差

$$\delta \approx \frac{|0.634977 - 0.636620|}{0.636620} \approx 0.2\% \tag{22}$$

也可以由此推算出 π 的估计值

$$\hat{\pi} = \frac{2}{0.634977} \approx 3.149720 \tag{23}$$

虽然与实际的  $\pi$  值相比有所偏差,但是考虑到乘法器等器件的精度较低,这个结果可以接受。

4 结语 10

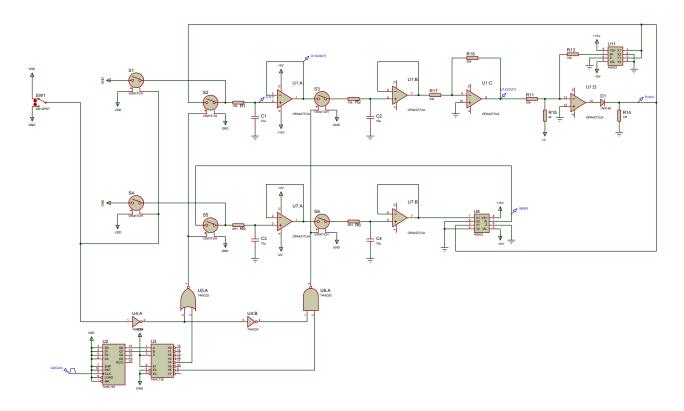


图 16: 无穷乘积求和器整体电路图

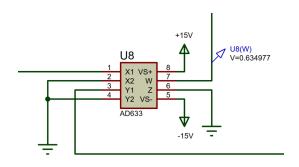


图 17: 乘积计算电路输出结果

# 4 结语

本文创新性地提出了模拟触发器的概念,并以模拟触发器为核心模块设计了递推通项发生器。进而基于 递推通项发生器完成了无穷级数和无穷乘积的求解电路的设计和仿真,得到了与理论计算较为接近的结果。本 文设计的电路可以在消耗较少的计算资源下较为准确地完成无穷递推通项、无穷级数、无穷乘积等的数值求 解。然而,本文所涉及的数列都需要已知递推关系式,在递推关系式未知或复杂的情况下的通项求解仍然是一 个值得继续研究的问题。

# 参考文献

[1] AD633 data sheet(3/8 Pages) AD | Low Cost Analog Multiplier.

http://html.alldatasheet.com/html-pdf/48101/AD/AD633/67/3/AD633.html

# 插图

1	递推通项发生器基本原理图	2
2	含一个存储器的递推通项发生器原理图	2
3	递推通项发生器最终原理图	3
4	存储器	3
5	压控开关	3
6	数列递推运算模块	4
7	递推通项发生器	4
8	无穷数列求和模块	5
9	初值控制电路	5
10	工作周期控制电路	5
11	无穷级数求解器整体电路图	6
12	求和电路输出结果	6
13	AD633 引脚图	8
14	无穷乘积通项递推模块	8
15	乘积计算模块	9
16	无穷乘积求和器整体电路图	10
17	乘积计算电路输出结果	10
	表格	
1	开关控制状态 <b>结</b> 瓶害	5

# A 研究中遇到的问题及解决方法

### A.1 Multisim 仿真收敛问题

本次研究中遇到的主要问题来源于电路的仿真。由于电路十分复杂,且综合应用了模电和数电的知识,在 Multisim 中进行仿真时常常会出现收敛问题。这个问题在之前的数电实验(脉冲波形发生电路)的仿真中我 已经遇到过。我首先考虑可能是 Multisim 版本的问题,于是我使用另一台电脑(Multisim14)进行仿真,成 功完成了递推通项发生器的仿真,然而在实现无穷级数求和的电路时仍然会报错。

于是我决定使用其他的仿真软件,找到了 Proteus 这款好评率较高的软件。我在 Proteus 里面重新搭建了电路,果然较为顺利地完成了仿真。

### A.2 模拟乘法器的使用

在完成无穷乘积求解器的递推电路时,一开始由于模拟乘法器的使用方法不正确,导致运放进入了饱和 状态。后来我重新设计,改变了输入端的极性,保证了运放处于正反馈,实现了功能。 B 部分思路来源 13

# B 部分思路来源

### B.1 模拟触发器的设计

为了实现递推通项发生器,我分析通项计算的过程,发现这个电路应该类似于数电中的时序电路,而传统的模拟电路中是不包含时序的。数电中我们使用触发器来实现时序,如 D 触发器、JK 触发器等等。我基于 D 触发器的原理设计电路结构,并针对模拟电路的特点进行改进,最终设计出了模拟触发器。

### B.2 无穷乘积算例的选取

在无穷乘积求解器部分,我试图选取一个典型的无穷乘积来加以验证,我希望这个无穷乘积具有以下几种特性:

- 通项具有简单的递推式。由于我的无穷乘积求解器也是基于递推通项发生器设计的,对应的数列也需要可以通过递推求得。
- 无穷乘积收敛于某个常见的科学常数,例如  $\pi$ , e 等,或者是含有它们的表达式。这一方面便于理论验证,另一方面能够更好体现电路的功能。

基于以上两个想法,我想到了我的女朋友<sup>1</sup>与我讨论过的一道数学分析题,原题即为求解第 3.1.1 节所述的无穷乘积。这个无穷乘积完美地符合了我的设想,于是我使用它来作为无穷乘积求解器的算例。

<sup>&</sup>lt;sup>1</sup>白露佳,上海财经大学