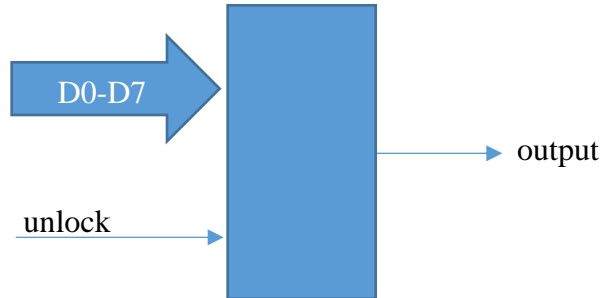


LAB 1: GIỚI THIỆU CÁC CÔNG LOGIC, THIẾT KẾ MẠCH TỔ HỢP

1. Giới thiệu phần mềm mô phỏng Logisim-evolution và cài đặt Logisim (link: <https://github.com/logisim-evolution/logisim-evolution/releases>).
2. Bạn hãy đọc user guide của Logisim trong phần help để hiểu được cách sử dụng các chức năng cơ bản của Logisim, tập trung vào beginner's tutorial và Subcircuits.
3. Làm quen với các cổng logic cơ bản AND, OR, NOT, XOR, XNOR. Thiết kế các cổng trên dùng cổng NAND 2 ngõ vào.
4. Dùng Logisim, cổng NOR 2 ngõ vào để thiết kế cổng logic cơ bản AND, OR, NOT, XOR.
5. Dùng vi mạch TTL 7400 để tạo thành 1 cổng XOR có 4 ngõ vào.
6. Dùng các cổng logic NAND 2 ngõ vào để thiết kế mạch logic gồm 4 bit ngõ vào X3(MSB), X2, X1, X0(LSB) và một ngõ ra Y. Ngõ ra Y =1 nếu giá trị ngõ vào là 0000, 1000, 0101, 1101, 0111, 1111, 0011, 1011 các trường hợp còn lại thì Y=0.
7. Dùng cổng logic cơ bản thiết kế một mạch logic mô phỏng chức năng của khóa số nhị phân 8 bit và 1 nút nhấn unlock. Khóa sẽ mở (ngõ ra lên 1) khi nhấn nút unlock và giá trị nhị phân ngõ vào đúng với 2 số cuối MSSV của bạn.



8. Parity là một phương pháp nhằm phát hiện dữ liệu nhận có bị sai so với dữ liệu gửi hay không, có 2 loại parity là parity chẵn và parity lẻ (link [tham khảo](#)). Dùng các cổng logic cơ bản để thiết kế mạch cho phép phát và kiểm tra parity cho 7 bit dữ liệu vào với loại parity theo số cuối MSSV của bạn.

File nộp lên moodle gồm **MSSV_HoVaTen.zip**{lab1.circ cho phần mô phỏng trong logisim, lab1.pdf cho phần giải thích thiết kế}

Hết