

## **Конфигурирование встроенного логического анализатора SignalTap® II**

Файл **.stp** имеет некоторые опции для конфигурирования элементов логического анализатора. Большинство настроек просты, их можно встретить в обычных внешних логических анализаторах. Другие настройки уникальны для встроенного логического анализатора SignalTap II, поскольку они требуются для конфигурации встроенного логического анализатора. Все настройки дают вам возможность сконфигурировать логический анализатор по вашему желанию, чтобы помочь в отладке вашего проекта.

Большинство настроек могут быть установлены только когда вы наблюдаете состояния триггеров во время запуска, включая состояния триггеров при включении питания. Чтобы изучить подробнее включение питания триггеров и посмотреть различные состояния триггеров, обратитесь к главе "Создание триггеров включения питания" на странице 14-49.

### **Назначение такта захвата**

Назначьте тактовый сигнал для контроля за захватом данных встроенным логическим анализатором SignalTap II. Логический анализатор получает данные на каждом положительном (нарастающем) фронте такта захвата. Логический анализатор не поддерживает получение данных на негативном (спадающем) фронте такта захвата. В качестве такта захвата вы можете

использовать любой сигнал в вашем проекте. Однако, для лучших результатов, Altera рекомендует вам использовать глобальную, не вентильную синхронизацию для тестовых сигналов захвата данных. Использование вентильных тактов в качестве такта захвата может дать в результате неожиданные данные, которые не передают в точности поведение вашего проекта. Инструмент статического анализа Quartus II показывает максимальную частоту такта захвата, на которой вы можете запускать ваш проект. Обратитесь к секции временного анализа в отчёте компилятора, чтобы найти максимальную частоту такта логического анализатора.

Чтобы назначить такт захвата, выполните следующие шаги:

1. В окне логического анализатора SignalTap II кликните на вкладку **Установка**.
2. На панели **Конфигурация сигналов** рядом с полем **Такт** кликните **Посмотреть**. Откроется диалоговое окно поиска узлов.
3. В списке **Фильтры** выберите **SignalTap II: пост-компоновка** или **SignalTap II: пре-синтез**.
4. В поле **Обозначение**, введите существующее имя узла, который вы хотите использовать в качестве такта захвата, или найдите узел, используя неполное имя и символы дикой карты.
5. Для начала поиска узлов кликните **Список**.
6. В списке **найденных узлов** выберите узел, который представлен глобальным тактовым сигналом проекта.
7. Добавьте выбранное имя узла в **Выбранные узлы**, кликнув ">" или дважды кликнув на имя узла.
8. Кликните **ОК**. Узел теперь определён в качестве такта захвата в **Редакторе SignalTap II**.

Если вы не назначаете такт захвата в редакторе SignalTap II, программа Quartus II автоматически создаёт тактовый вывод, называемый *auto\_stp\_external\_clk*.

Вы должны сделать назначения для этого вывода независимо от проекта. Проследите, чтобы тактовый сигнал в вашем проекте подводился к такту захвата.

За информацией о назначении сигналов вывода, обратитесь к главе "Менеджер I/O" в томе 2 Настольной книги Quartus II.

## Добавление сигналов в файл SignalTap II

Во время конфигурирования логического анализатора, добавьте сигналы в список узлов в **.stp** файле, чтобы выбрать, какие сигналы вашего проекта вы хотите наблюдать. Выбранные сигналы используются для определения триггеров. Вы можете назначить следующие два типа сигналов в вашем **.stp** файле:

■ **Пре-синтез** – этот сигнал появляется после выработки проекта, но до выполнения любой оптимизации синтеза. Этот набор сигналов может отражать сигналы на Уровне Переходов Регистра (RTL).

■ **Пост-компоновка** – этот сигнал появляется после оптимизации физического синтеза и размещения и разводки.

Если вы не используете инкрементную компиляцию, добавляйте только сигналы пре-синтеза в ваш **.stp** файл. Использование пре-синтеза особенно полезно, если вы хотите добавить новый узел после того, как сделали изменения в проекте. Изменения в исходном файле добавляются в **Поиск узлов** после выполнения **Анализа и Выработки**. В меню **Процессы** выберите **Старт** и кликните **Старт анализа и выработки**.

Программа Quartus II не ограничивает количество сигналов, доступных для наблюдения в окне временных диаграмм SignalTap II. Однако, количество доступных каналов прямо пропорционально количеству логических элементов (LEs) или адаптивных логических модулей (ALMs) в чипе. Поэтому, это является физическим ограничением количества каналов, доступных для наблюдения. Сигналы, показанные синим текстом – имена узлов пост-компоновки. Сигналы, показанные чёрным текстом – имена узлов пост-синтеза.

После успешного выполнения **Анализа и Выработки**, сигналы, показанные красным текстом, - это некорректные сигналы. Только если вы знаете, что эти сигналы корректные, удалите их из **.stp** файла. Индикатор состояний SignalTap II показывает, когда существует некорректное имя узла в **.stp** файле.

Главное, чтобы сигналы могли быть отведены и подключены к элементам SignalTap II, если доступны ресурсы разводки (строки или столбцы внутренних соединений). Например, сигналы, которые существуют на элементе I/O (IOE) не могут быть прямо отведены, поскольку нет прямых ресурсов разводки от сигнала на IOE до логического элемента ядра. Для входных выводов, вы можете отводить сигналы, которые ведут к блоку логического массива (LAB) от IOE, или для выходных выводов, вы можете отводить сигналы, которые ведут от LAB до IOE.

Когда вы добавляете сигналы пре-синтеза, все соединения, сделанные для встроенного логического анализатора SignalTap II делаются приоритетными для синтеза. Выделяются ресурсы логики и разводки во время перекомпиляции, чтобы сделать соединения, т.о. изменяется ваш файл проекта. По существу, имена сигналов пре-синтеза, идущие к и от IOE, совпадают с именами сигналов ассоциированных с выводом.

В случае сигналов пост-компоновки, соединения, которые вы делаете для встроенного логического анализатора SignalTap II, - это имена сигналов существующих атомов в вашем списке соединений пост-компоновки. Соединение может состояться только, если сигналы являются частью существующих в списке соединений пост-компоновки, а также существуют ресурсы разводки для соединения интересующего сигнала с встроенным логическим анализатором SignalTap II. В случае выходных сигналов пост-компоновки, отводите COMBOUT или REGOUT сигналы, ведущие от IOE блока. Для входных сигналов пост-компоновки, сигналы, идущие к ядру логики, совпадают с именами сигналов, назначенных выводу.

Если вы отводите сигнал от атома, который идёт на IOE, знайте, что сигнал может быть инвертированным, вытесненным схемой НЕ. Вы можете проверить это, локализуя сигнал либо в Редакторе свойств ресурсов, либо в Обзорщике технологической карты. Обзорщик технологической карты и Редактор свойств ресурсов также помогут вам найти имена узлов пост-компоновки.

За информацией о перекрёстных пробниках для исходного файла проекта и других окнах Quartus II, обратитесь к главе "Анализ проектов с помощью обзорщика списка соединений Quartus II" в томе 1 Настольной книги Quartus II.

За дополнительной информацией о том, как использовать инкрементную компиляцию со встроенным логическим анализатором SignalTap II, обратитесь к главе "Ускорение компиляций с помощью инкрементной компиляции Quartus II" на странице 14-53.

## Сохранение сигнала

Некоторые из RTL сигналов оптимизируются во время процесса синтеза и размещения и разводки. Имена RTL сигналов часто не добавляются к списку соединений пост-компоновки после оптимизации. Например, в процессе компиляции может добавиться тильда ("~") к цепям, которые ветвятся на выходе из узла, сложно представить, сигнал каких цепей здесь представлен. Это причина проблемы, когда вы используете процесс инкрементной компиляции со встроенным логическим анализатором SignalTap II. Поскольку только сигналы пост-компоновки могут добавляться к встроенному логическому анализатору SignalTap II в разделах типа пост-компоновка, RTL сигналы, которые вы хотите наблюдать могут быть не доступны, их использование запрещено. Чтобы избежать этой проблемы, используйте атрибуты синтеза для сохранения сигналов во время синтеза и размещения и разводки. Когда программа Quartus II встречает эти атрибуты синтеза, она не выполняет оптимизацию для определённых сигналов, давая возможность получения их в списке соединений пост-компоновки. Однако, если вы используете это, вы можете увидеть увеличение использования ресурсов и уменьшение временных характеристик. Вы можете использовать два атрибута:

- **держат** – следит за тем, чтобы комбинационные сигналы не удалялись
- **сохранять** – следит за тем, чтобы не удалялись регистры

За дополнительной информацией об использовании этих атрибутов, обратитесь к главе "Интегрированный синтез Quartus II" в томе 1 Настольной книги Quartus II.

Если вы отлаживаете IP ядро, например Nios II CPU или другое зашифрованное IP, вам необходимо сохранить узлы из ядра и сделать их доступными для отладки встроенным логическим анализатором SignalTap II. Это часто требуется, когда используется плагин для добавления групп сигналов для отдельных IP.

Для запрещения программе Quartus II оптимизации сигналов отладки IP ядер, выполните следующие шаги:

1. В **Quartus II GUI**, в меню **Назначения**, кликните **Настройки**.
2. В списке **Категории** выберите **Настройки Анализа и Синтеза**.
3. Включите **Создавать отладочные узлы для IP ядер**, чтобы сделать эти узлы доступными для встроенного логического анализатора SignalTap II.

## Назначение сигналов данных с помощью поиска узлов

Для назначения сигналов данных, выполните следующие шаги:

1. Выполните **Анализ и Выработку, Анализ и Синтез** или полную компиляцию вашего проекта.
2. В окне логического анализатора SignalTap II кликните на вкладку **Установки**.
3. Дважды кликните в любом месте в списке узлов в редакторе SignalTap II для открытия диалогового окна **Поиск узлов**.
4. В списке **Компоновщика**, выберите SignalTap II: пре-синтез или SignalTap II: пост-компоновка. В список узлов SignalTap II могут быть добавлены только сигналы, полученные в этих фильтрах. Не могут быть выбраны сигналы, выбранные в других фильтрах.

Altera рекомендует вам не смешивать сигналы пре-синтеза и пост-компоновки внутри одного раздела. За дополнительной информацией обратитесь к главе "Использование инкрементной компиляции со встроенным логическим анализатором SignalTap II" на странице 14-55.

Если вы используете процесс инкрементной компиляции со встроенным логическим анализатором SignalTap II, узлы пре-синтез не могут быть подключены ко встроенному логическому анализатору SignalTap II, если у неисправного раздела тип списка соединений пост-компоновка. Критическое предупреждение относится ко всем узлам пре-синтеза, которые не будут найдены в списке соединений пост-компоновки.

1. В поле **Имя** введите имя узла, или найдите нужный узел, вводя нужное имя узла вместе с символами дикой карты. Для начала поиска узлов нажмите **Список**.
2. В **списке найденных узлов**, выберите узел или шину, которую вы хотели бы добавить в **.stp** файл.
3. Добавьте выбранные имена узлов в **список выделенных узлов** кликнув на ">" или дважды кликнув на имена узлов.
4. Для вставки выбранных узлов в **.stp** файл кликните **ОК**. В цветах по умолчанию для встроенного логического анализатора SignalTap II отображаются сигналы пре-синтез (чёрным) и пост-компоновка (синим).

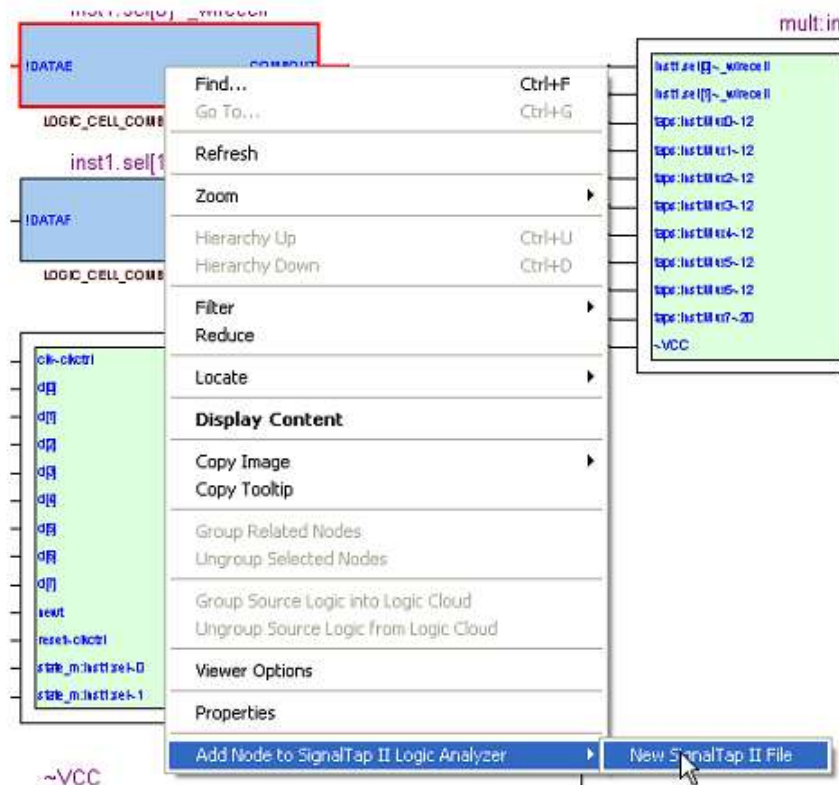
Вы можете перетаскивать сигналы из диалогового окна **Поиск узлов** в **.stp** файл.

### Назначение сигналов данных с помощью обозревателя технологической карты

Начиная с версии 8.0 программы Quartus II, вы можете проще добавлять сигналы пост-компоновки, которые вы находите в обозревателе технологической карты. Чтобы сделать это, запустите Обозреватель технологической карты (пост-компоновка) после компиляции вашего проекта. Когда вы найдёте нужный узел, скопируйте узел в открытый **.stp** файл вашего проекта или в новый **.stp** файл.

На рисунке 14-8 показано меню правым кликом для добавления узла с помощью обозревателя технологической карты.

**Figure 14–8.** Finding Data Signals Using the Technology Map Viewer



### Использование опций для сигналов из списка узлов

Когда сигналы добавляются в список узлов, вы можете выбрать опции, которые определяют как будет использоваться сигнал со встроенным логическим анализатором. Вы можете выключить способность сигналов защёлкиваться анализатором, выключив опцию **Разрешить триггер** для некоторых сигналов в списке узлов в **.stp** файле. Эта опция полезна, когда вы хотите просмотреть сигналы только захватываемых данных и вы не используете эти сигналы в качестве триггеров.

Вы можете выключить способность наблюдения данных от сигналов, выключив столбец **Разрешить данные**. Эта опция полезна, когда вы хотите защёлкнуть по сигналу, но вам не интересны данные для этого сигнала.

За дополнительной информацией об использовании сигналов в списке узлов для создания состояний для триггеров SignalTap II, обратитесь к определению триггеров на странице 14-33.

### Защищённые от захвата сигналы

Не все сигналы пост-компоновки в вашем проекте доступны для фильтра SignalTap II: пост-компоновка в диалоговом окне **Поиск узлов**. Следующие виды сигналов не могут быть захвачены:

- Выходные выводы пост-компоновки – вы не можете захватить только выходной вывод пост-компоновки. Чтобы сделать видимым выходной сигнал, захватывайте регистр или буфер ведущий к выходному выводу. Это относится и к двунаправленным выводам.

- Сигналы, которые используются в качестве цепей переноса – вы не можете захватывать выход переноса (cout0 или cout1) сигнала логического элемента. Из-за архитектурных особенностей, сигнал цепей переноса может идти только на другой логический элемент.

- JTAG сигналы – вы не можете захватывать сигналы контроля JTAG (TCK, TDI, TDO и TMS).

- ALTGXБ мегафункция – вы не можете захватить любой порт элемента ALTGXБ.

- LVDS – вы не можете захватить данные, выходящие из блока параллельно-последовательного (последовательно-параллельного) преобразователя (SERDES).

- DQ, DQS сигналы – вы не можете захватить DQ и DQS сигналы в проекте с DDR/DDR2.