

Адаптеры пакетов

Система структуры внутренних соединений предоставляет логику адаптации пакетов для согласования характеристик пакетов каждого порта системы, включая порты, которые не поддерживают трансферты пакетов. Логика адаптации пакетов состоит из конечного автомата, который транслирует последовательность сигналов адреса и контроля со сторон мастера и слейва.

Максимальная длина пакета для каждого порта определяется проектом компонента и не зависит от других портов системы. Поэтому одиночный мастер должен инициализировать более длинный пакет, чем максимально возможная длина пакета слейва. В этом случае, логика управления пакетом транслирует мастер пакет в меньший слейв пакет, или в отдельный слейв трансферты, если слейв не поддерживает пакеты. Пока мастер не завершит пакет, арбитражная логика запрещает другим мастерам обращаться к этому слейву.

Например, если мастер инициализирует пакет из 16 трансфертов к слейву, с максимальной длиной пакета – 8, логика адаптера пакета инициализирует два пакета к слейву длиной 8. Если мастер инициализирует пакет из 14, логика адаптера пакета делит трансферт пакета на пакет из 8 слов, следующий за пакетом из 6 слов, поскольку слейв может обрабатывать только пакет длиной 8. Если мастер иницирует пакет из 16 трансфертов к слейву, который не поддерживает пакеты, логика управления пакетом иницирует 16 отдельных трансфертов к слейву.

Адаптер пакетов вставляет один пустой цикл в начале каждого пакета. Пропускная способность системы увеличивается, когда используются длинные пакеты.

В случае если non-linewrap мастер подключен к слейву с установленным свойством linewrapBursts - TRUE, не всегда возможно передавать максимальный размер пакета к слейву. В этом случае, адаптер пакета не способен согласовать пару мастер – слейв. Адаптер генерируется, однако, если мастер выполняет передачу пакета к противоположному слейву, на границе пакета слейва происходит повреждение данных. Чтобы избежать функционального сбоя, вы должны проверить длину пакета одного мастер порта, пока граница мастер пакета может быть определена. Граница мастер пакета состоит из $\text{<master_data_width>} \times \text{<master_maximum_burst_length>}$.

Некоторые передачи пакетов, которые начинаются на границе мастер пакета, гарантировано не пересекаются с границей пакета слейв порта, независимо от максимальной длины пакета слейв порта. Обычно только Avalon-MM интерфейс, который поддерживает оболочку пакета, способен обрабатывать пакеты SDRAM контроллеров.

За подробной информацией о свойстве linewrapBursts, обратитесь к главе "Avalon-MM слейв интерфейс" в спецификации интерфейса Avalon.

Прерывания

В системы, где компоненты имеют интерфейс послылки запросов прерывания (IRQ), система структуры внутренних соединений включает логику контроллера прерываний. Отдельный контроллер прерываний генерируется для каждого приёмника прерываний. Контроллер прерываний собирает IRQ сигналы от всех источников прерываний и распределяет их по заданным пользователем значениям на входы приёмника.

За подробной информацией обратитесь к главе "Интерфейсы прерываний" в спецификации интерфейса Avalon.

Индивидуальная схема запроса IRQ

В индивидуальной схеме запроса IRQ, система структуры внутренних соединений пропускает IRQ прямо от источника к приёмнику, не принимая решения о приоритете IRQ. В случае, когда несколько источников последовательно передают свои IRQ, логика приёмника (предположительно контролируемая программой) определяет приоритетное IRQ.

Используя индивидуальные запросы, контроллер прерываний может обрабатывать до 32 входов IRQ. Контроллер прерываний генерирует 32-битный сигнал `irq[31:0]` для приёмника и просто назначает слейвы IRQ сигналы битам в `irq[31:0]`. Все не назначенные биты `irq[31:0]` запрещены. На рис. 2-12 показан пример контроллера прерываний, распределяющий IRQ от четырёх источников на `irq[31:0]` в приёмнике.

Figure 2–12. IRQ Mapping Using Software Priority

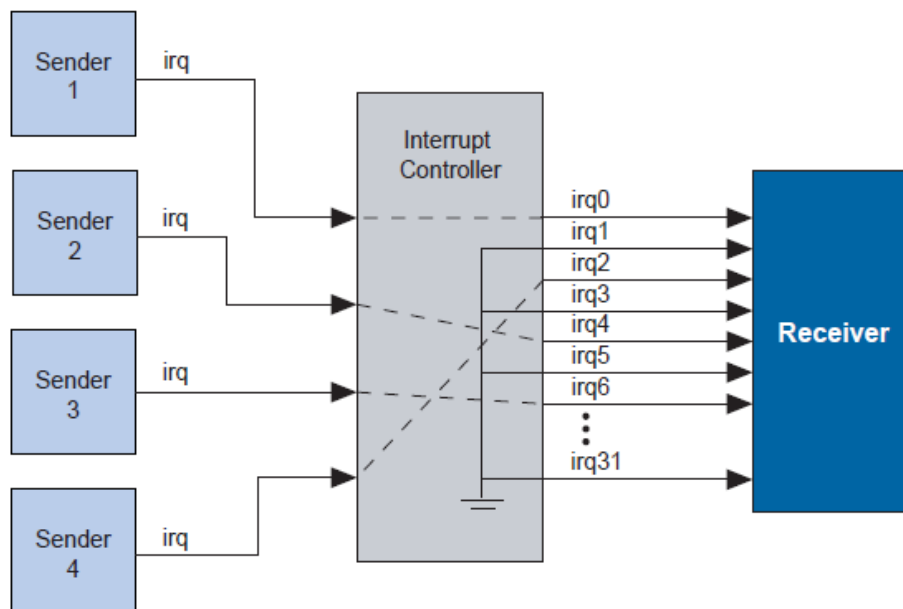
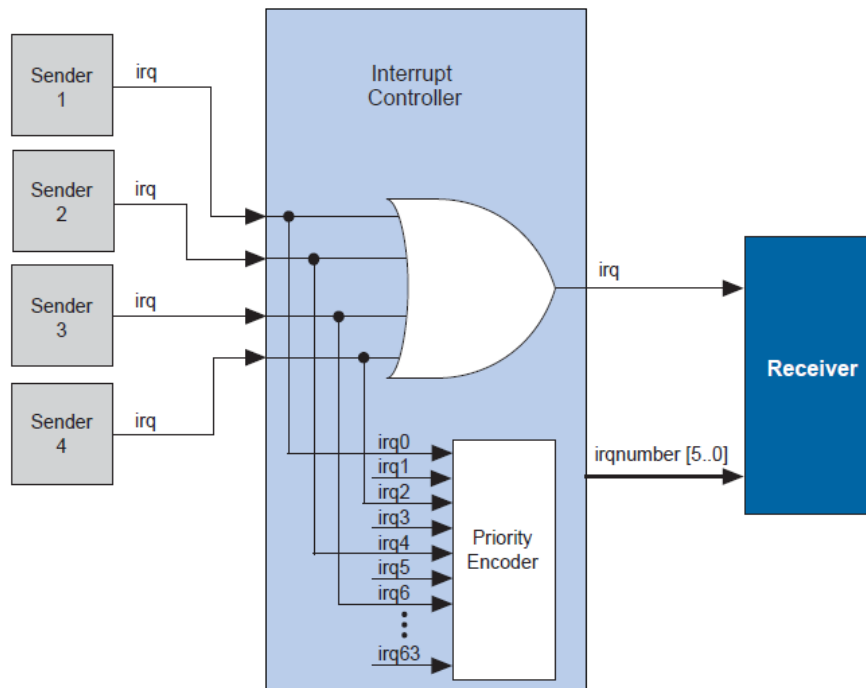


Схема приоритетного кодирования прерываний

В схеме приоритетного кодирования прерываний, в случае, когда несколько слейвов последовательно передают свои IRQ, система структуры внутренних соединений предоставляет приёмнику прерываний однобитный сигнал прерываний, и номер наивысшего по приоритету активного прерывания. IRQ с низшим приоритетом не детектируются, пока все IRQ высшего приоритета не будут обработаны.

Используя приоритетное кодирование прерываний, контроллер прерываний может обрабатывать до 64 слейв IRQ сигналов. Контроллер прерываний генерирует однобитный irq сигнал для приёмника, обозначая, что один или несколько источников сгенерировали IRQ. Контроллер также генерирует 6-битный сигнал irqnumber, в котором кодирует значение наивысшей задержки прерываний. Смотрите рис. 2-13.

Figure 2-13. IRQ Mapping Using Hardware Priority



Назначение IRQ в SOPC Builder

Вы задаёте настройки IRQ на вкладке **System Contents** в SOPC Builder. После добавления всех компонентов системы, вы делаете настройки IRQ для всех источников прерываний, по отношению к приёмнику прерываний. Для каждого слейва, вы можете задать номер IRQ или вообще не подключать его IRQ.

Распределение сброса

SOPC Builder генерирует логику, используемую в системе структуры внутренних соединений, которая подводит импульс сброса ко всей логике. Система структуры внутренних соединений размещает сигнал сброса соответствующий для каждого тактового домена. Длительность сигнала сброса – не менее одного тактового периода.

Система структуры внутренних соединений назначает системный сигнал сброса в следующих случаях:

- Назначен сигнал на входе глобального сброса системы SOPC Builder.
- Какой-нибудь компонент назначил свой сигнал resetrequest (запрос сброса).

Глобальный сброс и запрос сброса – вместе ORed. Этот сигнал синхронизирован для каждого тактового домена, ассоциированного с портом Avalon-MM, он вызывает асинхронный сброс, чтобы синхронно снять назначение.