8. Обработка исключений Перевод: Егоров А.В., 2011 г.

Направитель программных исключений

Программные исключения могут содержать нереализуемые инструкции, системное прерывание (traps) и смешанные исключения.

Обработка программных исключений зависит от опций, выбранных в BSP. Если вы разрешили эмуляцию нереализуемых инструкций, то направитель программного исключения сначала проверяет, нереализуемая ли инструкция вызвала исключение. Если так, он эмулирует инструкцию. Иначе, он обрабатывает системное прерывание и смешанные исключения.

Нереализуемые инструкции

Вы можете иметь обработчик для эмуляции нереализуемых инструкций. Архитектура процессора Nios II определяет следующие зависимые от реализации инструкции:

- mul
- muli
- mulxss
- mulxsu
- mulxuu
- div
- divu

За подробной информацией о нереализуемых инструкциях обратитесь к секции "<u>Нереализуемые (одиночные) инструкции</u>" в главе "Архитектура процессора" в настольной книге по процессору Nios II.

Нереализуемые инструкции отличаются от неверных инструкций, которые описаны в секции "Неверные инструкции" на стр. 8-33.

Когда использовать обработчик нереализуемых инструкций

Обычно вам не нужен обработчик нереализуемых инструкций, поскольку HAL содержит программную эмуляцию для нереализуемых инструкций из их рабочих библиотек, если вы компилируете их для процессора Nios II, который не поддерживает эти инструкции.

Вам нужен обработчик нереализуемых инструкций в следующих случаях:

- Вы запустили программу под Nios II, для реализации процессора Nios II, отличающейся от той, под которую вы её компилировали. Лучшим решением будет собрать программу под правильную реализацию процессора Nios II. Воспользуйтесь обработчиком нереализуемых инструкций только, если невозможно определить реализацию процессора на стадии компиляции программы.
- У вас есть код на языке ассемблер, использующий зависимые от реализации инструкции.

На рис. 8-3 показана блок-схема HAL направителя программного исключения, содержащая логику эмуляции дополнительных инструкций. Если эмуляция инструкций не разрешена, эта логика пропускается.

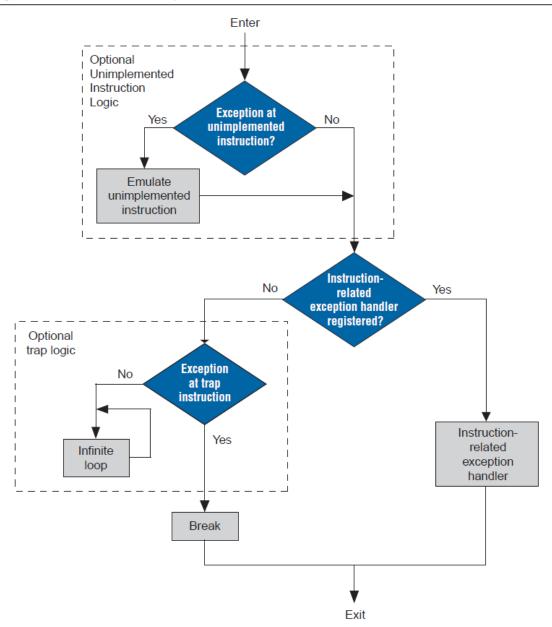
Если запрещена эмуляция нереализуемых инструкций, но процессор встретил нереализуемую инструкцию, направитель (funnel) программных исключений обслуживает это исключения как смешанное исключение. Смешанные исключения описаны в секции "Смешанные исключения" на стр. 8-33.

Использование обработчика нереализуемых инструкций

Для использования обработчика нереализуемых инструкций, включите BSP опцию hal.enable_mul_div_emulation. Программа эмуляции занимает менее ¾ килобайт (Кб) памяти.

Обработчик исключений никогда не должен исполнять нереализованную инструкцию. Система HAL обработки исключений не поддерживает вложенные программные исключения.

Figure 8–3. HAL Software Exception Funnel



Связанные с инструкцией исключения

Если причина программного исключения не является нереализуемой инструкцией, HAL направитель (funnel) исключений проверяет связанный с инструкцией обработчик исключений. Если не зарегистрирован связанный с инструкцией обработчик исключений, исключение обрабатывается так, как описано в секции "Обработка системного прерывания". Если обработчик зарегистрирован, HAL направитель программного исключения вызывает его, затем восстанавливает контекст и делает возврат. Обратитесь к секции "Связанный с инструкцией обработчик исключений" за описанием связанного с инструкцией обработчика исключений и того, как зарегистрировать его.

Обработка системного прерывания

Если не зарегистрировано связанного с инструкцией обработчика исключений, HAL направитель (funnel) программного исключения проверяет на инструкцию системного прерывания (trap). Если исключение вызвано инструкцией системного прерывания, обработчик исключения системного прерывания исполняет инструкцию break (останов). Инструкция break передаёт контроль в ядро аппаратной отладки, если оно имеется. Если исключение не вызвано инструкцией системного прерывания, оно рассматривается как смешанное исключение.

Смешанные исключения

Если причина программного исключения не является нереализуемой инструкцией или системным прерыванием (trap), то это смешанное исключение.

Если в процессоре Nios II представлено ядро отладки, то системные прерывания и смешанные исключения обрабатываются идентично, исполнением инструкции break. На рис. 8-3 показана блок-схема направителя HAL программных исключений, содержащая дополнительную логику для системного прерывания. Если ядро отладки представлено в процессоре Nios II, то логика системного прерывания пропускается.

В среде отладки процессор исполняет останов, позволяя отладчику взять контроль. В отсутствии отладочной среды, процессор зацикливается.

За подробной информацией об инструкции останова процессора Nios II, обратитесь к главам "Программная модель" и "Справка по набору инструкций" в настольной книге по процессору Nios II.

Смешанные исключения могут подходить для следующих случаев:

- Расширенные исключения элемента защиты памяти (MPU) или элемента управления памяти (MMU), реализованных в ядре процессора Nios II. Для обработки расширенных и MPU исключений, обратитесь к секции "Связанный с инструкцией обработчик исключений". Для обработки MMU исключений вам необходимо реализовать многофункциональную операционную систему, приведённую в главе "Программная модель" в настольной книге по процессору Nios II.
- Вам необходимо использовать обработчик нереализуемых инструкций, описанный в секции "Нереализуемые инструкции" на стр. 8-31.
- Периферийные устройства генерируют ложные аппаратные прерывания.
 Это является симптомом серьёзных аппаратных проблем. Периферия должна генерировать ложные аппаратные прерывания, если она сбрасывает выходы прерывания прежде, чем ISR сможет их явно обработать.

Неверные инструкции

Слово неверной инструкции содержит неверный код в поле ОР или ОРХ. В обычной реализации ядра Nios II, результат исполнения неверной инструкции не определён; поведение процессора зависит от ядра Nios II.

Поэтому, направитель (funnel) программного исключения не может детектировать или отослать запрос к неверной инструкции.

Неверные инструкции отличаются от нереализуемых инструкций, описанных в секции "Нереализуемые инструкции" на стр. 8-31.

За дополнительной информацией обратитесь к главе "<u>Подробности реализации</u> ядра Nios II" в настольной книге процессора Nios II.