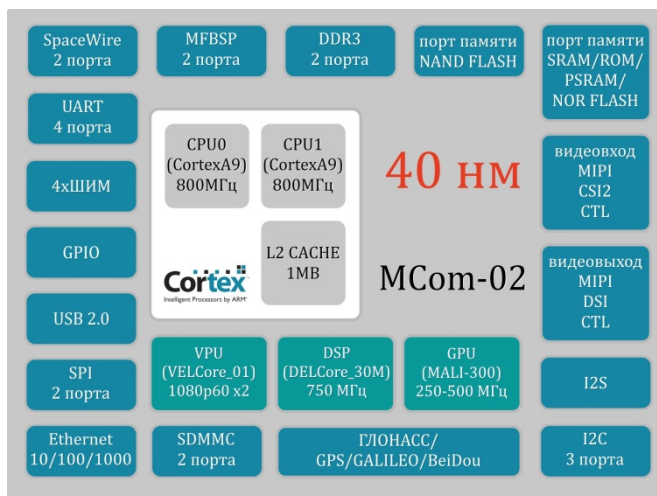


Микросхема многоядерного сигнального микропроцессора 1892BM14Я — «Мультиком-02» (MCom-02) (предварительно)

ОАО НПЦ «ЭЛВИС» (Зеленоград) разрабатывает микросхему малопотребляющего многоядерного сигнального микропроцессора нового поколения «Мультиком-02» для связных, навигационных, а также мультимедийных приложений (IP-камер).



ОСНОВНЫЕ ХАРАКТЕРИСТИКИ:

- технология изготовления — КМОП, 40LP процесс TSMC;
- площадь кристалла — 8,0 мм x 8,0 мм;
- метод проектирования: «система-на-кристалле» с использованием IP-блоков платформы «МУЛЬТИКОР» разработки ОАО НПЦ «ЭЛВИС» и покупных IP-блоков;
- максимальная рабочая частота: 1200 (CPU)/ 750 (DSP)/ 400 (VELCore) МГц при нормальных условиях;
- напряжение электропитания:
 - напряжение питания ядра: 1–1,2 В;
 - настраиваемое напряжение питания периферии: 1,8/ 2,5/ 3,3 В;
- два порта DDR3; максимальная скорость передачи данных 1066 Мбит/с на частоте 533 MHz; разрядность — 16/32;
- порт памяти NORMPORT для подключения памяти SRAM/PSRAM/ROM/NOR FLASH;
- порт памяти NANDMPORT для подключения памяти NAND FLASH;
- многоядерная гетерогенная MIMD-архитектура (до восьми процессорных ядер и ядер акселераторов) на базе стандартных процессорных и специализированных ядер:
 - стандартное управляющее процессорное двоядерное ядро — Dual CORTEX-A9 с FPU-акселератором и NEON SIMD-акселератором (ARM);
 - кластер на базе двух DSP-ядер (8/ 16/ 32/ 64 бита) с возможностью управления ресурсами микросхемы и доступом к внешней памяти, совместимых с линейкой “DELCore” с плавающей и фиксированной точкой; пиковая производительность DSP-кластера около 12 млрд. оп./с в одинарном формате с плавающей точкой (IEEE754) и 48 млрд. оп./с в 16-разрядном целочисленном формате (при частоте 750 МГц и без учета акселераторов); общий объем памяти программ и данных DSP-кластера — 320 КБайт;
 - встроенное ядро аппаратно-программного графического 2D/3D акселератора (MALI-300, ARM); поддержка OpenVG 1.1, OpenGL ES 2.0 / 1.1; поддержка разрешения до HD 1080p с 4x сглаживанием; встроенный 8 КБайт кэш второго уровня; 250 млн. пикселей/с;
 - ядро многоканального ГЛОНАСС/ GPS/ BeiDou коррелятора; 24 следящих канала ГЛОНАСС/GPS повышенной точности; 4 поисковых машины; модуль формирования секундной метки; программная обработка других навигационных сигналов (GALILEO) на DSP-ядре;
 - видеоакселератор: Full HD (1920x1080) стерео поток с частотой следования 60 кадров/с, обеспечение функций:
 - H.264: CBP Encode and Decode;
 - JPEG (MJPEG) Baseline Encode;
- аппаратная и программная поддержка аудиообработки;
- Ethernet MAC 10/100/1000 МГц;

- два SD/MMC порта с поддержкой SD3.0/MMC4.5;
- два многофункциональных порта MFBSP (LPORT, SPI, I2S, GPIO) с DMA;
- четыре универсальных асинхронных порта (UART) типа 16550A с поддержкой IrDA;
- USB2.0 (HOST+DEVICE+PHY), 480 Мбит/с;
- «интеллектуальный» многоканальный DMA контроллер;
- 64 мультиплексированных GPIO выводов; возможность ввода 32 внешних прерываний;
- три порта I2C интерфейса;
- два выделенных порта интерфейса SPI;
- выделенный порт интерфейса I2S;
- порт ввода видеоданных ITU-R BT.601/656 MIPI CSI2; разрешение до 1080p; встроенное DMA; встроенный Image Preprocessor;
- порт вывода видеоданных ITU-R BT.601/656 MIPI DSI (разрешение до 1080p), а также многофункциональный контроллер TFT-дисплеев с разрешением до 1024x768 (RGB 24 бит);
- четыре встроенных контроллера ШИМ-модуляторов;
- два порта SpaceWire (SpW) для обеспечения сетевых возможностей микросхемы; соответствуют стандарту ECSS-E-50-12C; скорость приема и передачи данных — от 2 до 400 Мбит/с; дуплексный режим работы;
- восемь универсальных 32-разрядных таймеров, интервальные/реального времени (IT/RTT) с тремя источниками входной частоты: CLK, XTI, RTCXTI;
- 32-разрядный сторожевой таймер (WDT);
- таймер реального времени (RTC); полная поддержка календаря: секунды, минуты, часы, дни, месяцы, годы; внешняя синхронизация — 32,768 кГц;
- широкие возможности по отладке и трассированию программ: архитектура отладки и трассирования ARM CoreSight; отладка по стандарту IEEE1149.1(JTAG); порт отладки DAP с доступом к внутренней памяти микросхемы; подсистема сбора программной трассы от MPU и DSP в реальном времени; вывод трассы через внешний порт;
- контроллер управления электропитанием: управление включением и выключением электропитания; охрана периметра микросхемы; формирование и хранение реального времени;
- тип корпуса: HFC FBGA 1296, 19 мм x 19 мм, шаг по выводам — 0,5 мм;
- инструментальное ПО (MCStudio 4), Си/Си++ компилятор для всех процессорных ядер;
- опытные образцы — 2014Q3.

ТЕХНИЧЕСКАЯ ПОДДЕРЖКА

тел.: (495) 913-32-51,
(499) 729-71-10, доб. 114
эл. почта: support@elvees.com

www.multicore.ru