

Μάθημα ΕΕΕ.7-2.3 & ΕΕΕ.7-3.3 «ΨΗΦΙΑΚΗ ΕΠΕΞΕΡΓΑΣΙΑ ΣΗΜΑΤΟΣ»

Εξάμηνο Μαθήματος 7

Διδάσκοντες Ηλίας Ζώης και Μαρία Ραγκούση

Συνεργάτες Εργαστηρίου Μάνος Μιχαηλίδης και Άγγελος Χαριτόπουλος

Εξάμηνο Διδασκαλίας Χειμερινό Εξάμηνο 2021-22

ΕΡΓΑΣΤΗΡΙΑΚΕΣ ΑΣΚΗΣΕΙΣ

με τον ψηφιακό επεξεργαστή TMS320C5505 της εταιρίας Texas Instruments ΓΕΝΙΚΗ ΕΙΣΑΓΩΓΗ

Το δεύτερο μέρος του Εργαστηρίου του μαθήματος «Ψηφιακή Επεξεργασία Σήματος» έχει στόχο να ασκήσει τους φοιτητές στην επεξεργασία σημάτων μέσω μιας ειδικά σχεδιασμένης κάρτας υλικού (hardware board) της εταιρίας Texas Instruments, η οποία περιέχει τον ψηφιακό επεξεργαστή (Digital Signal Processor) TMS320C5505 της ίδιας εταιρίας.

Η κάρτα συνδέεται στη θύρα USB του υπολογιστή, μέσω της οποίας και τροφοδοτείται (δεν χρειάζεται άλλη εξωτερική τροφοδοσία).

Προκειμένου για επεξεργασία ηχητικών / ακουστικών σημάτων, στην κάρτα μπορούν να συνδεθούν

- ✓ διατάξεις εισαγωγής ηχητικών σημάτων (CD player, μικρόφωνο) και
- ✓ διατάξεις εξαγωγής ηχητικών σημάτων (ακουστικά, ηχεία).

Η επικοινωνία του χειριστή με την κάρτα γίνεται μέσω ενός συνοδευτικού λογισμικού, του **Code Composer Studio (CCS)**. Στους υπολογιστές του εργαστηρίου έχει εγκατασταθεί ήδη το CCS στη version 4.

Το CCS είναι ένα «Ολοκληρωμένο Περιβάλλον Ανάπτυξης» (Integrated Development Environment – IDE), μέσα από το οποίο ο χειριστής μπορεί να προγραμματίσει και να εκτελέσει μία εφαρμογή σε C/C++, δηλαδή

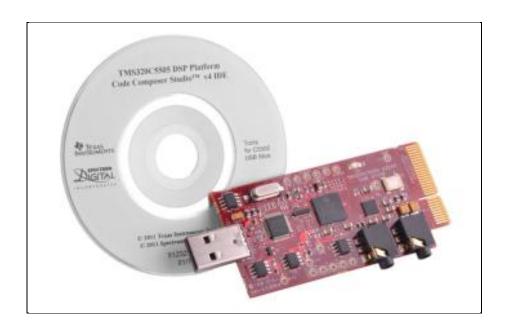
- ✓ Να «γράψει» ένα πρόγραμμα σε C/C++,
- ✓ Να «κατεβάσει» το πρόγραμμα στην κάρτα,
- ✓ Να «τρέξει» το πρόγραμμα στην κάρτα, και
- ✓ Να «ελέγξει» την ορθότητα του προγράμματος.

Για το σκοπό αυτό το CCS περιέχει τα εξής:

- ✓ C/C++ Code Compiler,
- ✓ Linker (μαζί με την έτοιμη βιβλιοθήκη ρουτινών Code Support Library (CSL) της Texas Instruments)
- ✓ Debugger,
- ✓ Builder,
- ✓ Emulator (διαθέτει τον εξομοιωτή XDS100 USB emulator της Texas Instruments).

ΕΙΣΑΓΩΓΗ ΣΤΗΝ KAPTA (board) TMS320C5505 eZDSP

Texas Instruments TMS320C5505 eZdsp(TM) USB Stick Development Tool



Περιγραφή

Το σύστημα TMDX5505-eZDSP είναι ένα αναπτυξιακό εργαλείο μικρών διαστάσεων και ιδιαίτερα χαμηλού κόστους, συνδεόμενο και τροφοδοτούμενο μέσω της θύρας USB του υπολογιστή, το οποίο περιλαμβάνει όλο το απαραίτητο υλικό και λογισμικό για την αξιοποίηση των επεξεργαστών TMS320C5504 και TMS320C5505. Πρόκειται για τους δύο Ψηφιακούς Επεξεργαστές Σήματος (Digital Signal Processors – DSPs) των 16 bits με τη χαμηλότερη κατανάλωση ηλεκτρικής ισχύος. Η θύρα USB παρέχει αρκετή ισχύ για να λειτουργήσει ο εξαιρετικά «οικονομικός» TMS320C5505 ώστε να μην απαιτείται άλλη, εξωτερική τροφοδοσία.

Αν και εξαιρετικά χαμηλού κόστους τόσο ως προς την απόκτηση όσο και ως προς την λειτουργία, το εργαλείο αυτό επιτρέπει την πλήρη αξιοποίηση των προηγμένων δυνατοτήτων των δύο επεξεργαστών που υποδέχεται και υποστηρίζει (C5504 και C5505). Φέρει ενσωματωμένο τον εξομοιωτή XDS510 ο οποίος προσφέρει πλήρη λειτουργία debugging σε επίπεδο πηγαίου κώδικα (source level). Επιπλέον υποστηρίζει το Ολοκληρωμένο Αναπτυξιακό Περιβάλλον Code Composer Studio (CCS) version 4.0 καθώς και το λογισμικό eXpressDSP $^{\text{TM}}$ το οποίο περιλαμβάνει τον πυρήνα (λειτουργικό σύστημα) DSP/BIOS $^{\text{TM}}$.

Χαρακτηριστικά

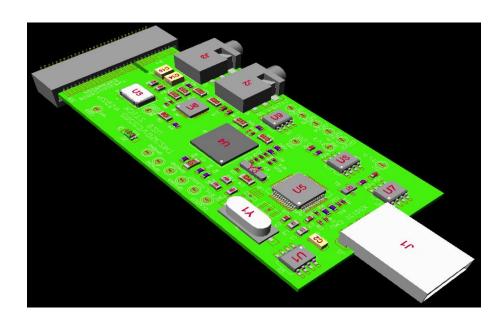
Όπως προαναφέρθηκε, οι δύο DSPs των 16 bits TMS320C5504 και TMS320C5505 είναι από τους επεξεργαστές με την χαμηλότερη κατανάλωση ισχύος της σημερινής βιομηχανίας, γεγονός που αυξάνει το χρόνο ενεργειακής αυτονομίας και ζωής της μπαταρίας του κεντρικού (φέροντος) υπολογιστικού συστήματος. Με επεξεργαστική ισχύ 200 MIPS (εκατομμύρια εκτελούμενων εντολών ανά δευτερόλεπτο), με μνήμη 320KB πάνω στο ολοκληρωμένο κύκλωμα, με υψηλότερο βαθμό ολοκλήρωσης από άλλους αντίστοιχους επεξεργαστές συγκρίσιμης τιμής και με hardware επιταχυντή για τον υπολογισμό του Ταχέως Μετασχηματισμού Fourier (Fast Fourier Transform – FFT), οι δύο αυτοί επεξεργαστές αποτελούν το

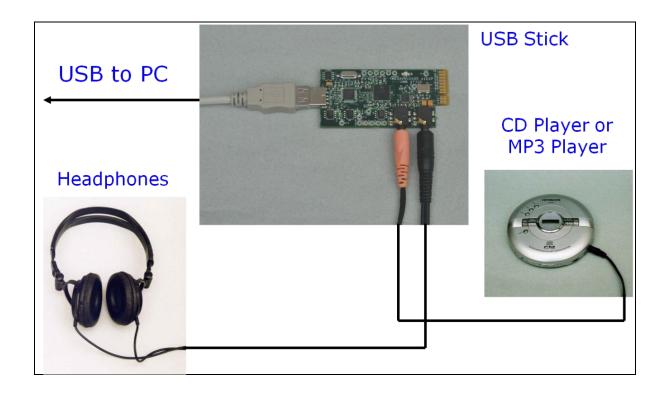
θεμέλιο για την υλοποίηση μεγάλου εύρους από εφαρμογές επεξεργασίας σημάτων, όπως είναι η καταγραφή της φωνής, τα μουσικά όργανα, οι φορητές ιατρικές συσκευές και άλλες ηλεκτρονικές διατάξεις που αφορούν το καταναλωτικό κοινό, τις βιομηχανικές εφαρμογές και τις εφαρμογές ασφαλείας.

Τα κυριότερα χαρακτηριστικά του TMDX5505-eZdsp είναι:

- Αναπτυξιακό εργαλείο DSP σε μικρές διαστάσεις για τον επεξεργαστή C5505
- Ο ίδιος ο επεξεργαστής TMS320C5505, αριθμητικής σταθερής υποδιαστολής και χαμηλής ισχύος
- Ενσωματωμένος εξομοιωτής XDS100
- Μνήμη I2C EEPROM
- Προγραμματιζόμενος στερεοφωνικός κωδικοποιητής αποκωδικοποιητής (codec) TLV320AIC3204
 στα 32-bit και με χαμηλή κατανάλωση ισχύος
- Συνδέσεις Line In, Headphone Out
- Σύνδεση επέκτασης
- Αφαιρούμενη συσκευασία USB stick
- Περιέχεται το Ολοκληρωμένο Αναπτυξιακό Περιβάλλον Code Composer Studio 4.0
- Πλήρης τεκμηρίωση στο συνοδευτικό CD-ROM
- Από πλευράς εργαλείων λογισμικού, ο σχεδιαστής μιας εφαρμογή μπορεί μέσω του εργαλείου αυτού να «μιλήσει» απευθείας στον επεξεργαστή TMS320C5504 ή 05 χάρις στην ανθεκτική και πλήρη πλατφόρμα ανάπτυξης CCS v.4.0, η οποία περιλαμβάνει
 - Ένα πλήρες αναπτυξιακό περιβάλλον, έναν αποδοτικό μεταφραστή C/C++ με βελτιστοποίηση κώδικα, ένα linker για σύνδεση ρουτινών, ένα debugger για έλεγχο και αποσφαλμάτωση, το ολοκληρωμένο εργαλείο συγγραφής κώδικα CodeWright με την τεχνολογία CodeSense για ταχύτερη παραγωγή κώδικα, δυνατότητα οπτικοποίησης των δεδομένων, έναν profiler και έναν ευέλικτο διαχειριστή projects.
 - Τον πυρήνα DSP/BIOS™ που αποτελεί λειτουργικό σύστημα πραγματικού χρόνου.
 - ο Την βιβλιοθήκη έτοιμων «ρουτινών» Chip Support Library CSL.

Σχηματικό φυσικής διάταξης των μονάδων πάνω στην κάρτα





ΕΙΣΑΓΩΓΗ ΣΤΟΝ ΕΠΕΞΕΡΓΑΣΤΗ (Processor) TMS320C5505

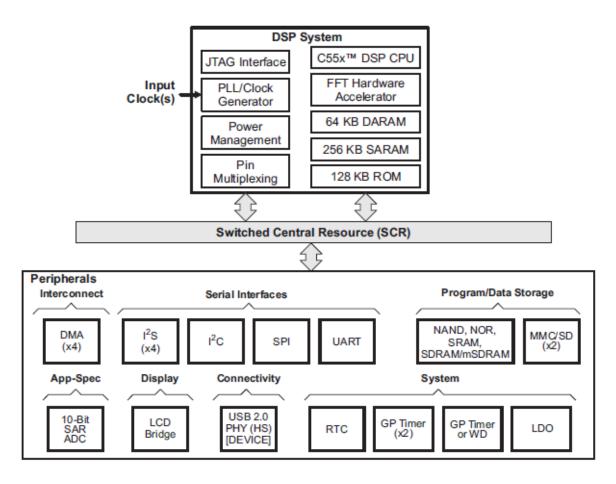
Ο επεξεργαστής TMS320C5505 χρησιμοποιείται σε πολλές εφαρμογές Ψηφιακής Επεξεργασίας Σημάτων, με κυριότερες τις εξής:

- Ασύρματες ακουστικές διατάξεις (ακουστικά κεφαλής, μικρόφωνα, σετ μικροφώνου-ακουστικών)
- Ακουστικά κεφαλής με ακύρωση ηχούς
- Εφαρμογές Επεξεργασίας Φωνής
- Φορητές Ιατρικές Συσκευές
- Βιομηχανικός Έλεγχος Διεργασιών
- Βιομετρικά Συστήματα Δακτυλικού Αποτυπώματος
- Software Radio

Στο εργαστήριο θα ασχοληθούμε κυρίως με εφαρμογές των τριών πρώτων κατηγοριών.

Ι. Διάγραμμα Βαθμίδων του Επεξεργαστή TMS320C5504 / 05

(Λειτουργική Διάταξη)

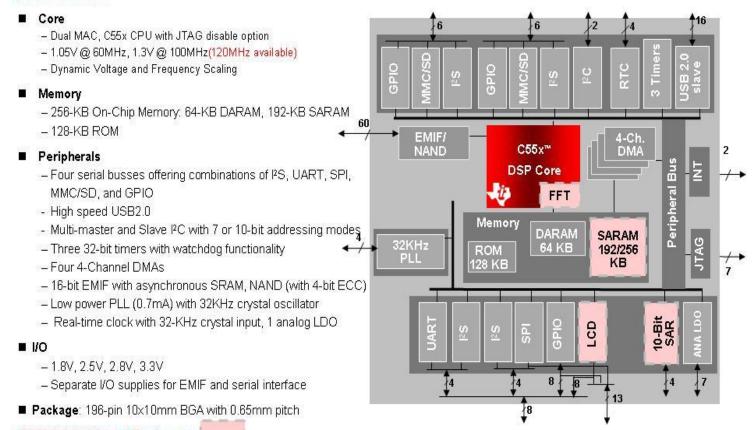


ΙΙ. Διάγραμμα Βαθμίδων του Επεξεργαστή TMS320C5504 / 05

(Φυσική Διάταξη)

TMS320C5504/5 Block Diagram and Deltas

C5504 Features



- C5505 Additional Features:
- 320-KB On-Chip Memory: 64-KB DARAM, 256-KB SARAM
- 1024-point FFT Coprocessor
- LCD Bridge muxed with I2S, SPI, UART, and GPIO
- 4ch 10-bit SAR ADC

III. Τιμές βασικών παραμέτρων του επεξεργαστή TMS320C5505 *(Συνοπτικά)*

PARAMETER	VALUES
Applications	Communications and Telecom,
	Industrial,
	Medical
Operating Systems	DSP/BIOS,
	VLX
DSP	1 C55x
DSP Instruction Type	Fixed Point
DSP MHz (Max.)	100, 120, 150
DSP Peak MMACS	200, 240, 300
TI Audio Codecs	AAC-LC,
	MP3,
	WMA
Other Hardware Acceleration	FFT Coprocessor
General Purpose Memory	1 16-bit (Async SRAM, NAND flash, NOR flash)
DRAM	SDRAM,
	mSDRAM
USB	1
MMC/SD	2
UART (SCI)	1
ADC	4-Ch 10 Bit
I2C	1
12S	4
SPI	1
DMA (Ch)	4-Ch
IO Supply (V)	1.8, 2.5, 2.8, 3.3
Operating Temperature Range	-10 to 70,
(C)	-40 to 85
Pin/Package	196NFBGA

IV. Περιγραφή λειτουργίας του επεξεργαστή TMS320C5505

Ο επεξεργαστής TMS320C5505 είναι ένα από τα μέλη της οικογένειας TMS320C5000™ Ψηφιακών Επεξεργαστών Σήματος (Digital Signal Processors – DSPs) αριθμητικής σταθερής υποδιαστολής της εταιρίας Texas Instruments. Είναι ειδικά σχεδιασμένος για εφαρμογές χαμηλής κατανάλωσης ηλεκτρικής ισχύος κατά τη λειτουργία του. Η Ψηφιακή Επεξεργασία Σήματος με αριθμητική σταθερής υποδιαστολής γίνεται στη CPU η οποία βρίσκεται στον πυρήνα των επεξεργαστών της οικογένειας TMS320C55x™. Η αρχιτεκτονική που έχει χρησιμοποιηθεί σε όλη την οικογένεια TMS320C55x™ επιτυγχάνει υψηλές επιδόσεις με ταυτόχρονη χαμηλή κατανάλωση ισχύος, χάρις στον αυξημένο παραλληλισμό εργασιών και στην απόλυτη εστίαση στην εξοικονόμηση ισχύος.

Η CPU υποστηρίζει μια εσωτερική δομή bus που αποτελείται από ένα bus προγράμματος, ένα bus ανάγνωσης δεδομένων των 32 bits και δύο bus ανάγνωσης δεδομένων των 16 bits, δύο bus εγγραφής δεδομένων των 16 bits και επιπρόσθετα bus για τα περιφερειακά και τη λειτουργία DMA (Direct Memory Access). Η δομή αυτή επιτρέπει να εκτελούνται έως και 4 κύκλοι ανάγνωσης δεδομένων των 16 bits από τη μνήμη και έως και 2 κύκλοι εγγραφής δεδομένων των 16 bits στη μνήμη, μέσα σε ένα μόνο κύκλο μηχανής. Περιλαμβάνονται επίσης 4 ελεγκτές DMA, των 4 καναλιών ο καθένας, που επιτρέπουν μετακίνηση δεδομένων από 16 ανεξάρτητους διαύλους προς τη μνήμη, χωρίς να απασχολείται η CPU. Ο κάθε ελεγκτής DMA μπορεί να εκτελεί μία μεταφορά δεδομένων των 32 bits ανά κύκλο μηχανής, παράλληλα και ανεξάρτητα από τη δραστηριότητα της CPU.

Η αρχιτεκτονική της CPU στους επεξεργαστές C55x περιλαμβάνει δύο μονάδες πολλαπλασιαστών – συσσωρευτών (Multiply-Accumulate – MAC), η καθεμία από τις οποίες είναι ικανή για ένα πολλαπλασιασμό δύο αριθμών των 17 bits και μία πρόσθεση δύο αριθμών των 32 bits ανά κύκλο μηχανής. Η κεντρική Αριθμητική – Λογική Μονάδα (Arithmetic Logic Unit – ALU) των 40 bits επικουρείται από μία πρόσθετη ALU των 16 bits. Η χρήση των ALUs γίνεται υπό καθεστώς ελέγχου του εκτελούμενου set εντολών, εξασφαλίζοντας τη δυνατότητα για βελτιστοποίηση του παραλληλισμού και της καταναλισκόμενης ισχύος. Η διαχείριση των πόρων αυτών γίνεται στη Μονάδα Διευθύνσεων (Address Unit – AU) και στη Μονάδα Δεδομένων (Data Unit – DU) της CPU.

Η CPU υποστηρίζει set εντολών μεταβλητού μήκους σε αριθμό bytes, επιτυγχάνοντας έτσι αυξημένη πυκνότητα παραγόμενου κώδικα προγράμματος. Η Μονάδα Εντολών (Instruction Unit – IU) εκτελεί ανακλήσεις εντολών του προγράμματος των 32 bits από την εσωτερική ή την εξωτερική μνήμη και διατηρεί ουρά έτοιμων προς εκτέλεση εντολών για τη Μονάδα Προγράμματος (Program Unit – PU). Η Μονάδα Προγράμματος αποκωδικοποιεί τις εντολές, αναθέτει καθήκοντα για την εκτέλεσή τους στις Μονάδες Διευθύνσεων και Δεδομένων και διαχειρίζεται αυτό το πλήρως ασφαλές pipeline. Η διατιθέμενη δυνατότητα προβλεπτικής διακλάδωσης αποφεύγει το άδειασμα του όλου pipeline όταν εκτελούνται κομμάτια κώδικα με εντολές υπό συνθήκη.

Οι λειτουργίες εισόδου και εξόδου δεδομένων γενικού σκοπού καθώς και η μονάδα αναλογο-ψηφιακής μετατροπής (ADC) ανάλυσης 10 bits και τεχνολογίας Καταχωρητού Διαδοχικών Προσεγγίσεων (Successive Approximation Register – SAR) παρέχουν επαρκή αριθμό ακροδεκτών για έλεγχο κατάστασης, έλεγχο διακοπών και είσοδο / έξοδο σε επίπεδο 1 bit, για οθόνες LCD, πληκτρολόγια και διεπαφές με λοιπές συσκευές. Η επικοινωνία με σειριακές συσκευές εξασφαλίζεται από 2 περιφερειακές μονάδες τύπου MultiMedia Card/Secure Digital (MMC/SD), 4 μονάδες τύπου InterIC Sound™ (I2S), μία μονάδα διεπαφής

σειριακής θύρας Serial Port Interface (SPI) με έως 4 chip select, μία μονάδα διεπαφής I2C (multi-master slave interface) και μία μονάδα διεπαφής Universal Asynchronous Receiver-Transmitter (UART).

Το σύνολο των περιφερειακών περιλαμβάνει μία διεπαφή εξωτερικής μνήμης (External Memory Interface – EMIF) η οποία παρέχει πρόσβαση στις μνήμες ασύγχρονης λειτουργίας, όπως οι EPROM, NOR, NAND, and SRAM, καθώς και σε μνήμες υψηλής ταχύτητας και υψηλής πυκνότητας εγγραφής όπως οι σύγχρονες DRAM (SDRAM) και οι κινητές SDRAM (mSDRAM). Επιπλέον περιφερειακά περιλαμβάνουν: μία διάταξη υψηλής ταχύτητας Universal Serial Bus (USB 2.0) και ένα ρολόϊ πραγματικού χρόνου (Real Time Clock – RTC). Η διάταξη περιλαμβάνει επίσης τρεις (3) χρονιστές γενικού σκοπού, εκ των οποίων ο ένας μπορεί να ρυθμιστεί σε λειτουργία watchdog, καθώς και μία γεννήτρια σήματος χρονισμού τεχνολογίας αναλογικού Phase Lock Loop (Analog PLL).

Επιπλέον η διάταξη περιλαμβάνει ένα ισχυρά συζευγμένο με τον κεντρικό επεξεργαστή Επιταχυντή Υλικού για FFT (FFT Hardware Accelerator). Ο επιταχυντής υποστηρίζει μετασχηματισμό FFT πραγματικών ή μιγαδικών δεδομένων ακρίβειας 16 bits, των 8 έως και των 1024 σημείων εισόδου, σε δυνάμεις του 2.

Επίσης η διάταξη περιέχει ένα ολοκληρωμένο LDO (ANA_LDO) για να παρέχει σταθεροποιημένη τροφοδοσία 1.3 V (DC) στο PLL και στον ADC. <u>Σημείωση</u>: Εξωτερική τροφοδοσία στα 1.4 V (DC) χρειάζεται να συνδεθεί για να λειτουργήσει το PLL σε συχνότητες μεγαλύτερες από 120 MHz.

Τέλος από πλευράς λογισμικού, η διάταξη υποστηρίζεται από το βραβευμένο από τη βιομηχανία λογισμικό expressDSP™, το Ολοκληρωμένο Αναπτυξιακό Περιβάλλον Code Composer Studio™ Integrated Development Environment (IDE), τον πυρήνα DSP/BIOS™, τα αλγοριθμικά πρότυπα της Texas Instruments και από ένα ευρύ δίκτυο συνεργαζόμενων εταιριών. Το αναπτυξιακό περιβάλλον CCS προσφέρει εργαλεία για ανάπτυξη κώδικα, όπως τον C compiler και linker, το RTDX™, τους οδηγούς συσκευών για εξομοίωση XDS510™, XDS560™ και μονάδες για evaluation. Επίσης υποστηρίζεται από τη βιβλιοθήκη έτοιμων ρουτινών για DSP που περιλαμβάνει περισσότερες από 50 θεμελιώδεις ρουτίνες (φίλτρα FIR, φίλτρα IIR, μετασχηματισμό FFT και διάφορες άλλες μαθηματικές συναρτήσεις) καθώς και βιβλιοθήκες για την υποστήριξη του chip.

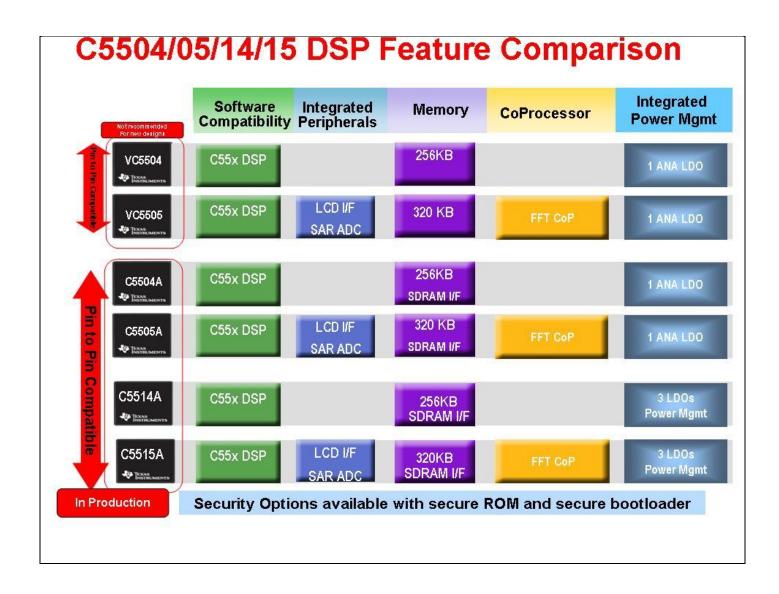
1 Fixed-Point Digital Signal Processor

1.1 Features

- High-Performance, Low-Power, TMS320C55x[™] Fixed-Point Digital Signal Processor
 - 16.67-, 13.33-, 10-, 8.33-, 6.66-ns Instruction Cycle Time
 - 60-, 75-, 100-, 120-, 150-MHz Clock Rate
 - One/Two Instructions Executed per Cycle
 - Dual Multipliers [Up to 200, 240, or 300 Million Multiply-Accumulates per Second (MMACS)]
 - Two Arithmetic/Logic Units (ALUs)
 - Three Internal Data/Operand Read Buses and Two Internal Data/Operand Write Buses
 - Software-Compatible With C55x Devices
 - Industrial Temperature Devices Available
- 320K Bytes Zero-Wait State On-Chip RAM, Composed of:
 - 64K Bytes of Dual-Access RAM (DARAM), 8 Blocks of 4K x 16-Bit
 - 256K Bytes of Single-Access RAM (SARAM),
 32 Blocks of 4K x 16-Bit
- 128K Bytes of Zero Wait-State On-Chip ROM (4 Blocks of 16K x 16-Bit)
- 4M x 16-Bit Maximum Addressable External Memory Space (SDRAM/mSDRAM)
- 16-/8-Bit External Memory Interface (EMIF) with Glueless Interface to:
 - 8-/16-Bit NAND Flash, 1- and 4-Bit ECC
 - 8-/16-Bit NOR Flash
 - Asynchronous Static RAM (SRAM)
 - 16-bit SDRAM/mSDRAM (1.8-, 2.5-, 2.75-, and 3.3-V)
- · Direct Memory Access (DMA) Controller
 - Four DMA With 4 Channels Each (16-Channels Total)
- Three 32-Bit General-Purpose Timers
 - One Selectable as a Watchdog and/or GP
- Two MultiMedia Card/Secure Digital (MMC/SD) Interfaces

- Universal Asynchronous Receiver/Transmitter (UART)
- Serial-Port Interface (SPI) With Four Chip-Selects
- Master/Slave Inter-Integrated Circuit (I²C Bus™)
- Four Inter-IC Sound (I²S Bus[™]) for Data Transport
- Device USB Port With Integrated 2.0 High-Speed PHY that Supports:
 - USB 2.0 Full- and High-Speed Device
- LCD Bridge With Asynchronous Interface
- Tightly-Coupled FFT Hardware Accelerator
- 10-Bit 4-Input Successive Approximation (SAR) ADC
- Real-Time Clock (RTC) With Crystal Input, With Separate Clock Domain and Power Supply
- Four Core Isolated Power Supply Domains: Analog, RTC, CPU and Peripherals, and USB
- Four I/O Isolated Power Supply Domains: RTC I/O, EMIF I/O, USB PHY, and DV_{DDIO}
- One integrated LDO (ANA_LDO) to power DSP PLL (V_{DDA_PLL}) and 10-bit SAR ADC (V_{DDA_ANA})
- Low-Power S/W Programmable Phase-Locked Loop (PLL) Clock Generator
- On-Chip ROM Bootloader (RBL) to Boot From NAND Flash, NOR Flash, SPI EEPROM, SPI Serial Flash or I2C EEPROM
- IEEE-1149.1 (JTAG)
 Boundary-Scan-Compatible
- Up to 26 General-Purpose I/O (GPIO) Pins (Multiplexed With Other Device Functions)
- 196-Terminal Pb-Free Plastic BGA (Ball Grid Array) (ZCH Suffix)
- 1.05-V Core (60 or 75 MHz), 1.8-V, 2.5-V, 2.75-V, or 3.3-V I/Os
- 1.3-V Core (100, 120 MHz), 1.8-V, 2.5-V, 2.75-V, or 3.3-V I/Os
- 1.4-V Core (150 MHz), 1.8-V, 2.5-V, 2.75-V or 3.3-V I/Os

V. Σύγκριση χαρακτηριστικών των επεξεργαστών TMS320C55xx



VI. Texas Instruments TMS320C5505 Block Diagram

(Digital Multimeter Bench / System)

