

ENGENHARIA ELETROTÉCNICA E DE COMPUTADORES

---

Circuitos Electrónicos

# Apontamentos sobre CEB

(Alguns tópicos 🐼)



I don't know, I just feel so bipolar these days

---

*Autores:*

**João Gonçalves** : 99995

↪ [jrazevedogoncalves@tecnico.ulisboa.pt](mailto:jrazevedogoncalves@tecnico.ulisboa.pt)

**Teresa Nogueira** : 100029

↪ [maria.teresa.ramos.nogueira@tecnico.ulisboa.pt](mailto:maria.teresa.ramos.nogueira@tecnico.ulisboa.pt)

Maio 2023

# Índice

<b>1. Semicondutores</b>	<b>1</b>
1.1 Semicondutores intrínsecos e dopados . . . . .	1
1.1.1 Princípio de funcionamento dos semicondutores . . . . .	1
1.2 Fluxo de corrente nos semicondutores . . . . .	2
1.3 Junção pn . . . . .	3
<b>2. Díodos e retificadores</b>	<b>5</b>
2.1 Díodos de junção . . . . .	5
2.1.1 Aproximação linear por troço . . . . .	6
2.1.2 Rede resistiva com um só diodo . . . . .	7
2.2 Diodo Zener . . . . .	8
2.2 Retificadores . . . . .	9
2.2.1 Retificadores de meia onda . . . . .	9
2.2.1 Retificadores de onda completa . . . . .	11
2.3 Reguladores de tensão . . . . .	13
2.4 Limitadores e Fixadores . . . . .	14
2.4.1 Limitadores . . . . .	14
2.4.2 Fixadores . . . . .	14
<b>3. Circuitos Básicos Analógicos</b>	<b>15</b>
3.1 Transistor de junção bipolar (BJT) . . . . .	15
3.1.1 Modos de operação . . . . .	16
3.1.2 Curvas características i-v . . . . .	19
3.1.3 Esquema incremental . . . . .	20
3.1.4 Polarização Estabilizada . . . . .	23
3.2 Transistor MOS (MOSFET) . . . . .	24
3.2.1 Modos de funcionamento e características i-v . . . . .	26
3.2.2 Modelo incremental . . . . .	28
<b>4. Amplificadores Operacionais</b>	<b>30</b>
<b>5. Circuitos Digitais MOS</b>	<b>31</b>
5.1 Circuitos Integrados NMOS e CMOS . . . . .	31
5.1.1 Circuito base de cada tecnologia MOS . . . . .	31
5.2 Conceitos sobre Circuitos Digitais . . . . .	33
5.3 Circuitos NMOS . . . . .	35
<b>Referências</b>	<b>36</b>

# 1. Semicondutores

Os semicondutores são materiais que possuem propriedades elétricas intermediárias entre os isolantes e os condutores, e dispõem de uma propriedade única: a sua condutividade elétrica aumenta com a temperatura, ao contrário dos metais, cuja condutividade diminui com a temperatura.

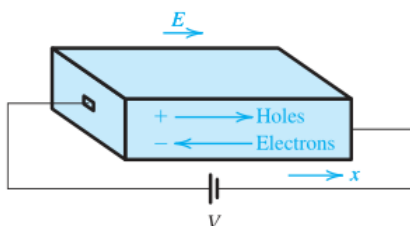
O silício (Si) e o germânio (Ge) são dois exemplos bem conhecidos de semicondutores (ambos do grupo 14 da tabela periódica).

## ↳ Semicondutores intrínsecos e dopados

- **Semicondutores intrínsecos:** Semicondutores puros, como o silício cristalino, que não possuem impurezas. A condutividade elétrica é determinada apenas pela concentração de portadores de carga intrínsecos, ou seja, elétrons e lacunas geradas pela quebra de ligações covalentes.
- **Semicondutores dopados:** Semicondutores obtidos a partir da adição intencional de impurezas (dopantes) ao material semiconductor. O processo de dopagem permite controlar as propriedades elétricas do material e aumentar a sua condutividade. Existem dois tipos principais de dopagem de semicondutores:
  - ▲ **Dopagem de tipo n:** Dopagem com impurezas que possuem mais elétrons de valência do que o material semiconductor (normalmente com elementos pentavalentes, como o fósforo no silício). Estes materiais apresentam uma maior concentração de elétrons, que são portadores de carga negativa.
  - ▲ **Dopagem de tipo p:** Dopagem com impurezas que possuem menos elétrons de valência do que o material semiconductor (comumente elementos trivalentes, como o boro no silício). Estes materiais apresentam uma maior concentração de lacunas, que são portadoras de carga positiva.

## → Princípio de funcionamento dos semicondutores

- A temperaturas extremamente baixas (próximas de 0 K), tendem para um comportamento próximo ao dos isoladores dado que todas as ligações covalentes estão intactas (não há geração de elétrons livres e lacunas para conduzir corrente).
- À temperatura ambiente, a energia térmica provoca a quebra de algumas ligações covalentes, um processo conhecido como geração térmica. Isto resulta em elétrons livres que podem conduzir corrente elétrica quando é aplicado um campo elétrico.
- Quando um elétron deixa o seu átomo de origem, cria uma carga positiva (uma lacuna) de igual magnitude. Outros elétrons podem ser atraídos para esta lacuna e mover-se para a preencher, fazendo com que a lacuna se mova efetivamente através da estrutura cristalina. As lacunas também podem conduzir corrente elétrica.



**Fig. 1:** “An electric field  $E$  established in a bar of silicon causes the holes to drift in the direction of  $E$  and the free electrons to drift in the opposite direction. Both the hole and electron drift currents are in the direction of  $E$ .”[1]

§ À medida que a temperatura aumenta, mais ligações covalentes se rompem, o que resulta em mais pares elétron-lacuna, aumentando a condutividade do silício.

## ↳ Fluxo de corrente nos semicondutores

O fluxo de corrente nos semicondutores pode ser dividido em dois componentes principais: corrente de deriva e corrente de difusão.

### • Corrente de deriva:

(?) Causada pelo movimento de portadores de carga (elétrons e lacunas) sob a influência de um campo elétrico externo.

▲ A densidade de corrente de deriva,  $J_{drift}$ , pode ser descrita pela fórmula:

$$J_{drift} = q(n\mu_n + p\mu_p)E$$

onde  $q$  é a carga elementar,  $n$  e  $p$  são as concentrações de elétrons e lacunas (respectivamente),  $\mu_n$  e  $\mu_p$  são as mobilidades dos elétrons e lacunas, e  $E$  é a intensidade do campo elétrico aplicado.

### • Corrente de difusão:

(?) Causada pelo movimento de portadores de carga devido a gradientes de concentração, ou seja, os portadores de carga movem-se de regiões de maior concentração para regiões de menor concentração.

▲ A densidade de corrente de difusão para elétrons,  $J_{n,diff}$ , e lacunas,  $J_{p,diff}$ , pode ser descrita pelas fórmulas:

$$J_{n,diff} = -qD_n \frac{dn}{dx}$$

$$J_{p,diff} = qD_p \frac{dp}{dx}$$

onde  $D_n$  e  $D_p$  são os coeficientes de difusão para elétrons e lacunas, e  $dn/dx$  e  $dp/dx$  são os gradientes de concentração para elétrons e lacunas, respectivamente.

### • Relação de Einstein:

(?) Estabelece uma ligação entre o coeficiente de difusão e a mobilidade dos portadores de carga num semicondutor.

▲ A relação para elétrons ( $D_n$ ) e lacunas ( $D_p$ ) é dada pelas fórmulas:

$$D_n = \mu_n \frac{kT}{q}$$

$$D_p = \mu_p \frac{kT}{q}$$

onde  $k$  é a constante de Boltzmann,  $T$  a temperatura absoluta em Kelvin e  $q$  o valor da carga elementar.

▲ Esta relação liga os processos de deriva e difusão dos semicondutores, uma vez que implica que o coeficiente de difusão é diretamente proporcional à mobilidade dos portadores de carga. É possível representar a relação sucintamente:

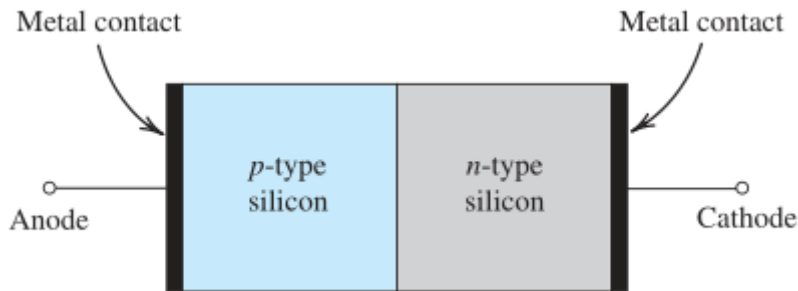
$$\boxed{\frac{D_n}{\mu_n} = \frac{D_p}{\mu_p} = V_T}$$

onde  $V_T \triangleq kT/q$ . O parâmetro  $V_T$  é conhecido como a **tensão térmica**.

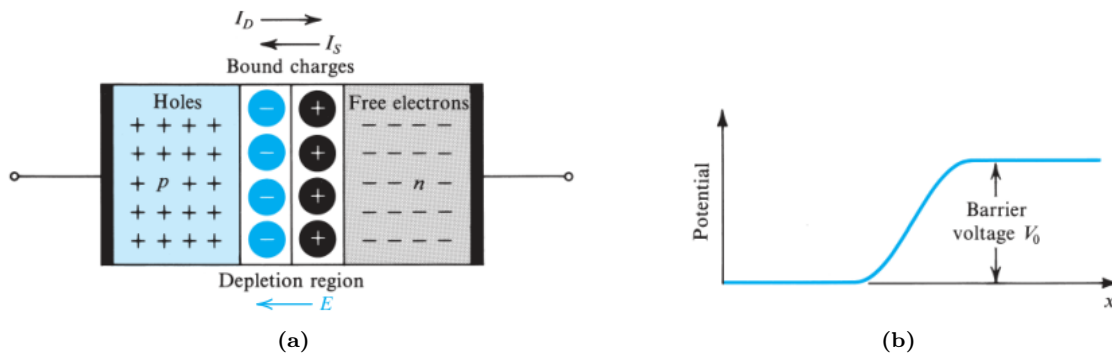
**Nota:** À temperatura ambiente,  $T \simeq 300\text{K}$  e  $V_T \simeq 25\text{ mV}$ .

## ↳ Junção pn

Uma junção pn é formada quando um semiconductor tipo p (com um excesso de lacunas) é colocado em contacto com um semiconductor tipo n (com um excesso de elétrons).



**Fig. 2:** “Simplified physical structure of the pn junction. (...)”[1]



**Fig. 3:** “(a) The pn junction with no applied voltage (open-circuited terminals). (b) The potential distribution along an axis perpendicular to the junction.”[1]

### • Corrente de Difusão ( $I_D$ ):

- Devido à alta concentração de lacunas na região p e baixa concentração na região n, as lacunas difundem-se através da junção do lado p para o lado n.
- De maneira semelhante, os elétrons difundem-se através da junção do lado n para o lado p devido à sua alta concentração na região n e baixa concentração na região p.
- Estes dois componentes da corrente juntam-se para formar a corrente de difusão  $I_D$ , que flui do lado p para o lado n.

### • Corrente de Deriva/Corrente de Saturação Inversa ( $I_S$ ):

- Além de  $I_D$ , existe uma componente da corrente proveniente da deriva de portadores minoritários (*minor carriers*) através da junção.
- As lacunas geradas termicamente na região n movem-se em direção à junção, e à beira da região de depleção, são influenciadas pelo campo elétrico, que as arrasta para o lado p.
- De maneira semelhante, os elétrons gerados termicamente na região p movem-se para a beira da região de depleção e são arrastados pelo campo elétrico para o lado n.
- Estes dois componentes da corrente—elétrons movidos por deriva de p para n e lacunas movidas por deriva de n para p—somam-se para formar a corrente de deriva  $I_S$ , que flui do lado n para o lado p da junção.
- A corrente de deriva  $I_S$  é fortemente dependente da temperatura mas independente da tensão da região de depleção  $V_0$  [que veremos em seguida].

- **Depletion region:**

- ▲ Quando uma junção pn é formada, elétrons da região do tipo n (com excesso de elétrons) difundem-se na região do tipo p (com excesso de lacunas) devido ao gradiente de concentração (rever fluxo de corrente nos semicondutores).
- ▲ Estes elétrons recombina-se com as lacunas disponíveis na região do tipo p, criando uma região em torno da junção onde os portadores de carga móveis estão reduzidos. Essa região é chamada de região de depleção ou camada de depleção.
- ▲ A região de depleção tem uma largura que depende da concentração de dopagem de ambos os materiais do tipo p e do tipo n e da tensão aplicada através da junção. Atua como uma barreira ao fluxo de portadores de carga através da junção sob polarização inversa (*reverse bias*).

- **Built-in potential:**

- ▲ À medida que os elétrons se difundem através da junção e se recombina-se com as lacunas, deixam para trás íons doadores positivamente carregados na região do tipo n e íons aceitadores negativamente carregados na região do tipo p.
- ▲ Estes átomos doadores e aceitadores, ionizados e imóveis, criam um campo elétrico que se opõe à difusão adicional dos portadores de carga, impedindo a neutralização completa das impurezas de dopagem.
- ▲ A diferença de potencial gerada por este campo elétrico é chamada de *built-in potential*. Esta tensão atua como uma barreira que deve ser superada por uma tensão externa para que os portadores de carga atravessem a junção em polarização direta (*forward bias*).

A **barrier voltage** pode ser dada por (“[with] no external voltage applied [...]”[1]):

$$V_0 = V_T \ln\left(\frac{N_A N_D}{n_i^2}\right)$$

onde  $N_A$  e  $N_D$  são as concentrações de dopagem do lado p e do lado n da junção (respetivamente); e  $n_i^2 \triangleq$  produto da concentração de lacunas e de elétrons livres.

- **Forward bias and reverse bias:**

- ▲ O comportamento de uma junção pn depende da polaridade da tensão externa aplicada. Há duas condições: polarização direta e polarização reversa.

- **Forward bias (polarização direta):**

- Na polarização direta, a região do tipo p é conectada ao terminal positivo, e a região do tipo n é conectada ao terminal negativo da fonte de tensão.
- Esta tensão externa reduz a barreira de potencial criada pelo *built-in potential*, permitindo que os portadores de carga (lacunas da região do tipo p e elétrons da região do tipo n) atravessem a junção.
- A corrente aumenta rapidamente com a tensão aplicada, resultando num fluxo de corrente unidirecional.

- **Reverse bias (polarização inversa):**

- Na polarização inversa, a região do tipo p é conectada ao terminal negativo, e a região do tipo n é conectada ao terminal positivo da fonte de tensão.
- Esta tensão externa aumenta a barreira de potencial, impedindo o fluxo de portadores de carga através da junção.
- A corrente é insignificante, tipicamente limitada a uma pequena corrente de saturação inversa devido à presença de portadores minoritários e portadores gerados termicamente.

## 2. Díodos e retificadores

O díodo é um dispositivo eletrónico de dois terminais que pode ser utilizado como elemento básico não-linear para realizar circuitos variados com especial incidência nos conversores de potência que transformam a tensão alternada da rede de distribuição de energia elétrica nas tensões contínuas necessárias para a alimentação de diversos equipamentos de cariz eletrónico.

### ↳ Díodos de junção

O díodo possui dois terminais, ânodo e cátodo, provenientes do contacto metálico entre os dois semicondutores. O sentido ilustrado é o de  $p$  para  $n$ . Designaremos por  $i_D$  a corrente e por  $v_D$  a tensão que atravessam o díodo.

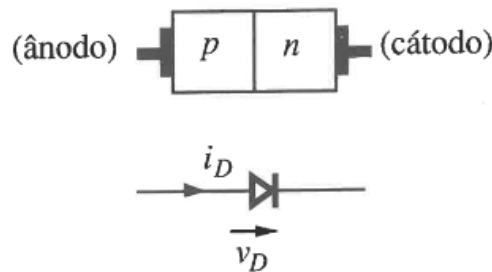


Fig. 4: Díodo de junção.

A característica do díodo, isto é, a relação entre a corrente e a tensão  $i_D(v_D)$  pode ser seccionada em 3 zonas de operação, mediante a polarização aplicada<sup>1</sup>:

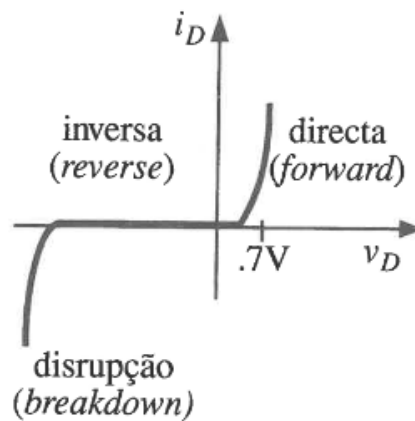


Fig. 5: Característica do díodo de junção.

- **Zona de disrupção:**  $v_D < 0$  e  $v_D$  excede um valor específico de forma a que  $i_D < 0$ . Possui um comportamento indesejável com exceção nos díodos de Zener, que operam exclusivamente nesta zona.
- **Zona inversa:**  $v_D < 0$  e  $i_D = 0$ . O circuito diz-se cortado.
- **Zona direta:**  $v_D > 0$  e  $i_D > 0$ . O circuito conduz.

<sup>1</sup>Quando  $v_D > 0$  diz-se que o díodo possui polarização direta e quando  $v_D < 0$  diz-se que possui polarização inversa.

A curva característica possui a seguinte fórmula:

$$i_D = I_s(e^{v_D/nV_T} - 1)$$

$I_s \rightarrow$  Corrente inversa de saturação. Proporcional à área de junção  $pn$ .

$V_T \rightarrow$  Tensão térmica.  $V_T = kT/q$  onde  $k$  é a constante de Boltzman,  $T$  a temperatura absoluta (tipicamente  $T = 300K$ ) e  $q$  a carga do eletrão (como definido acima).

$n \rightarrow$  Coeficiente dependente do material e dimensão do díodo.  $1 < n < 2$  onde  $n = 2$  quando o díodo é considerado como um componente discreto e  $n \simeq 1$  enquanto componente integrado.

**Nota:** Normalmente  $v_D \gg nV_T$  e portanto é considerada a seguinte aproximação:

$$i_D \simeq I_s e^{v_D/nV_T}$$

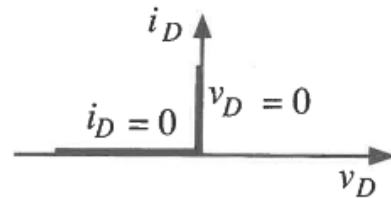
Mediante esta fórmula podemos tomar as seguintes aproximações:

- O díodo permanece cortado para  $v_D < 0.5V$ .
- O díodo conduz para  $v_D > 0.7V$ .

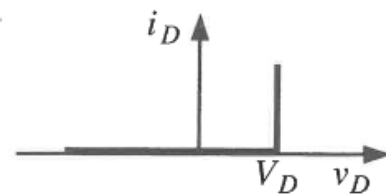
### → Aproximação linear por troço

Assim, é fácil estabelecer uma **aproximação linear por troço** da característica dos díodos. Com um grau crescente de complexidade (e, consequentemente de rigor) podem considerar-se as três formas de aproximação:

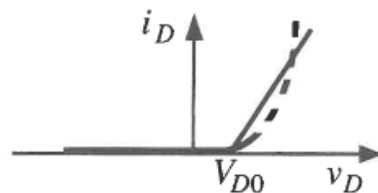
**Díodo ideal:** Num circuito em que o nível de tensões é  $\gg v_D = 0.7V$  podemos desprezar  $v_D$ . Desta forma, para  $v_D < 0$ ,  $i_D = 0$  e para  $i_D > 0$ ,  $v_D = 0$ . O díodo é equivalente a um circuito aberto na primeira instância e a um curto circuito na segunda.



**Díodo com tensão constante:** Admite-se que quando o díodo conduz  $v_D = 0.7V$ , sendo  $i_D = 0$  para  $v_D < 0$ . O díodo é representado pelo esquema equivalente da Fig. 4 (a), constituído por um díodo ideal em série com um gerador de tensão de  $V_D = 0.7V$ .



**Díodo com resistência incremental:** A característica passa a ser aproximada por dois troços de reta. O esquema equivalente (Fig. 4 (b)) passa a ser constituído por um díodo ideal em série com um gerador de tensão,  $V_{D0} \geq 0.5V$ , e com resistência incremental, correspondente ao inverso da inclinação da característica:  $\Delta v_D / \Delta i_D$ .





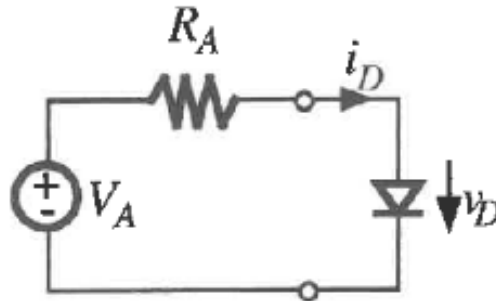


(a) Esquema equivalente para o modelo de tensão constante. (b) Esquema equivalente para o modelo de resistência.

**Fig. 6:** Esquemas equivalentes das aproximações lineares por troço.

### → Rede resistiva com um só díodo

A análise de uma rede resistiva com um só díodo, pode fazer-se com relativa facilidade se se usar o teorema de Thévenin se substituir a rede “vista” pelo díodo pelo seu esquema equivalente de aproximação linear. As variáveis  $v_D$ , e  $i_D$ , têm que satisfazer a característica do díodo e têm também que satisfazer a equação que resulta da lei das tensões aplicada ao circuito:

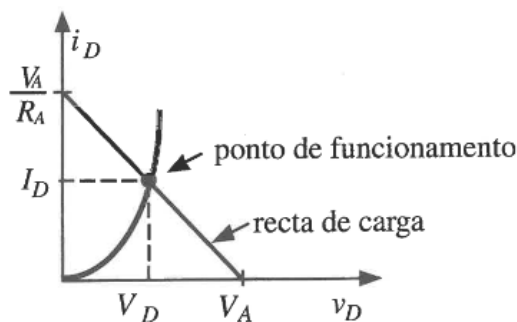


**Fig. 7:** Rede resistiva com um só díodo.

$$V_A = R_A i_D + v_D$$

### ★ Reta de carga

$V_D$  e  $I_D$  podem ser determinados fazendo uso de um **método gráfico**:



**Fig. 8:** Método gráfico: reta de carga.

A **reta de carga** pode ser facilmente traçada através da interseção com os eixos:

$$\left. \begin{array}{l} v_D = V_A \quad \text{e} \quad i_D = 0 \\ v_D = 0 \quad \text{e} \quad i_D = V_A/R_A \end{array} \right\} \begin{array}{l} \text{O } \underline{\text{ponto de funcionamento}}, \text{ oriundo da interseção da} \\ \text{reta com a curva característica do díodo, possui as} \\ \text{coordenadas de } I_D \text{ e } V_D. \end{array}$$

### ★ Método iterativo

A análise do circuito pode também ser realizada com recurso a um método iterativo. Invertendo a equação da curva característica simplificada do diodo obtemos:

$$v_D \simeq nV_T \ln(i_D/I_s)$$

Recorrendo a dois possíveis pontos de coordenadas  $(v_{DX}, i_{DX})$  e  $(v_{DY}, i_{DY})$  obtemos a seguinte relação:

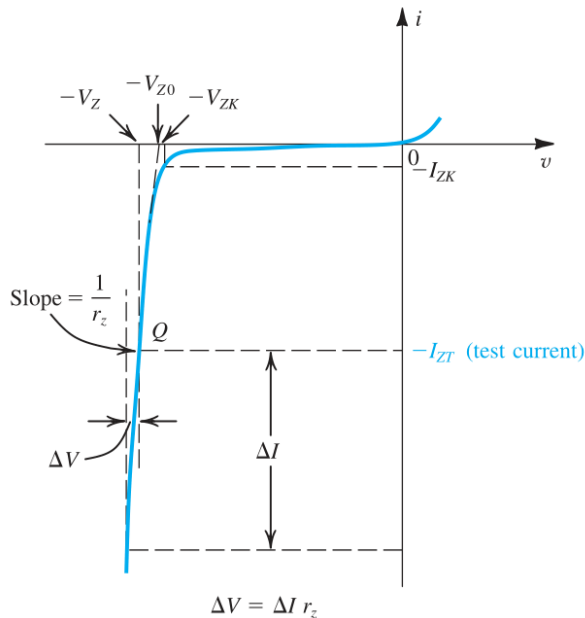
$$\begin{aligned} v_{DY} &\simeq v_{DX} + nV_T \ln(i_{DY}/i_{DX}) \\ i_{DY} &= (V_A - v_{DX})/R_A \end{aligned}$$

Para aplicar o método iterativo parte-se de uma estimativa  $i_{D0}$  e admite-se que a tensão correspondente é 0.7V. A partir daí aplica-se as duas equações supramencionadas alternadamente:

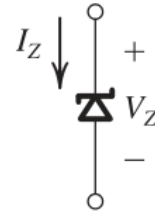
$$\begin{aligned} i_{D0} &= \text{estimativa} \\ v_{DY} &= 0.7V \\ i_{D1} &= (V_A - v_{D0})/R_A \\ v_{D1} &\simeq v_{D0} + nV_T \ln(i_{D1}/i_{D0}) \\ i_{D2} &= (V_A - v_{D1})/R_A \\ v_{D2} &\simeq v_{D1} + nV_T \ln(i_{D2}/i_{D1}) \\ &\dots \end{aligned}$$

### ↳ Díodo Zener

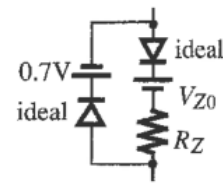
A íngreme curva  $i - v$  destes díodos na *breakdown region* (Fig. 9 (a)), indica uma queda de tensão quase constante<sup>2</sup>—algo que sugere o seu uso em reguladores de tensão.



(a) “The diode  $i-v$  characteristic (...)”[1]



(b) “Circuit symbol for a zener diode.”[1]



$$V_Z = V_{Z0} + r_Z I_Z$$

(c) “Esquema equivalente com resistência.”[2]

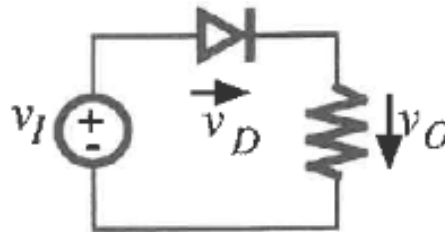
**Fig. 9:** Díodo Zener: conhecidos como díodos de rutura ou zener; normalmente têm o cátodo positivo (com a corrente a fluir para este), o que resulta em valores positivos para  $I_Z$  e  $V_Z$  na prática, como indica o esquema equivalente (c).

<sup>2</sup>Para correntes superiores à corrente de joelho (*knee current*)  $I_{ZK}$ , a característica  $i - v$  do diodo zener é quase linear. O fabricante normalmente especifica a tensão  $V_Z$  num dado  $I_{ZT}$  (a corrente de teste).

## ↳ Retificadores

Os retificadores constituem a aplicação mais simples e mais frequente dos díodos. Existem dois tipos de retificadores: os retificadores de meia onda e os retificadores de onda completa.

### → Retificadores de meia onda



**Fig. 10:** retificador de meia onda com díodo ideal

Supondo que a tensão no díodo, quando este conduz, não é desprezável, utilizamos a aproximação linear por troços, nomeadamente o modelo de resistência incremental:

- Se  $v_I < V_{D0}$ ,  $v_D < 0$  e consequentemente  $i_D = 0$ . Díodo ideal como circuito aberto.
- Se  $v_I > V_{D0}$ ,  $v_D = 0$  e consequentemente  $i_D > 0$ . Díodo ideal equivalente a um curto circuito. Operando sobre a malha do circuito  $v_o = \frac{R}{R+R_D}(v_I - V_{D0})$ . Se  $R_D \ll R$  fica a aproximação  $v_O \simeq v_I - V_{D0}$ .

No caso de  $v_I$  ser uma senoide simplesmente retificada, tem interesse determinar o seu valor médio:

$$(v_O)_{avg} = \frac{1}{T} \int_0^T v_O(t) dt = \frac{V_m}{\pi}$$

#### • Nota: Dimensionamento de um díodo

– Dois parâmetros importantes a especificar:

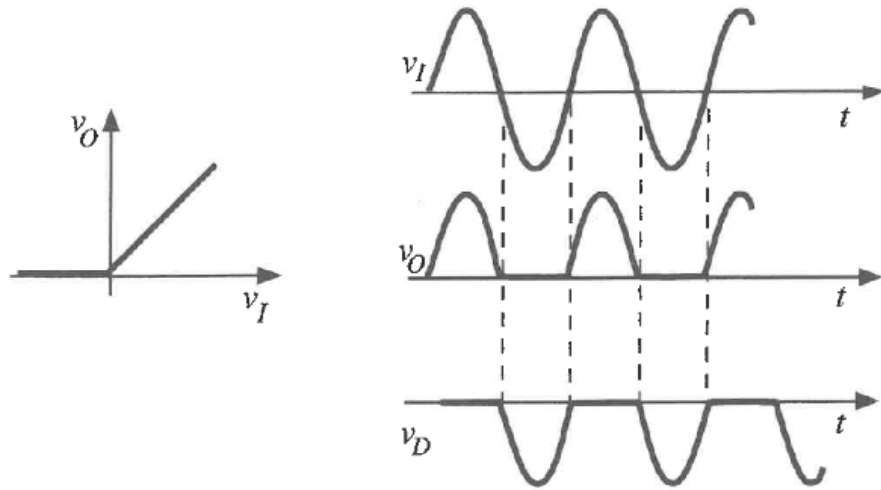
1. **Capacidade de manuseio da corrente:** determinada pela maior corrente que se espera que o díodo conduza.
2. **Tensão inversa máxima:** o díodo deve ser capaz de suportar este valor sem ocorrer disrupção (*breakdown*); determinado pela maior tensão inversa esperada no díodo.

A **capacidade de manuseio da corrente** é calculada com o díodo em **curto circuito**:

$$(i_D)_{max} = V_m/R$$

A **tensão inversa máxima** é calculada com o díodo em **circuito aberto**, para o circuito em questão é dada por:

$$(-v_D)_{max} = V_m$$



**Fig. 11:** Curva da característica  $v_O(v_I)$  e respetivo output

“Um rectificador transforma uma tensão **alternada** (com valores positivos e negativos) numa tensão **unidireccional**”[2]

Uma das aplicações dos retificadores de meia onda verifica-se na **desmodulação de amplitude**<sup>3</sup>. Um **detetor de pico/envolvente** pode ser implementado ao adicionar um condensador em paralelo com a resistência de saída.

Outra aplicação significativa do retificador com condensador é como **conversor corrente alternada/corrente contínua** (AC/DC), em **fontes de alimentação** (*power supplies*).

Na realidade, nas aplicações com condensadores, a tensão de saída apresenta uma componente variável (induzida pela carga/descarga do condensador) designada por **tremor** ou **ondulação** (*ripple*).

“Pode fazer-se uma estimativa da amplitude do tremor,  $\Delta v_O$ . A carga perdida pelo condensador durante a maior parte do período,

$$\Delta Q \approx I \Delta t = \frac{V_m}{R} T$$

é igual a carga reposta no condensador quando o diodo conduz, durante um breve intervalo de tempo, na vizinhança do máximo de  $v_I(t)$

$$\Delta Q \approx C \Delta v_O$$

Resulta que o tremor, em valor relativo, é

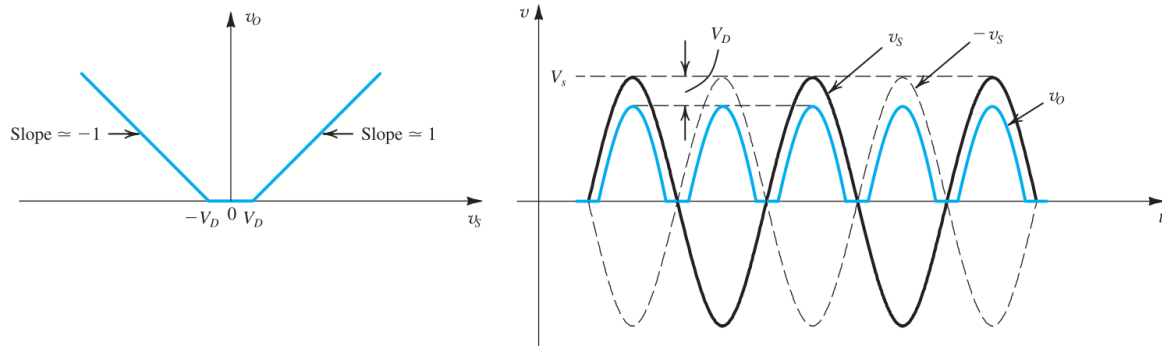
$$\frac{\Delta v_O}{V_m} \approx \frac{T}{RC}$$

Em vez de um condensador, podem usar-se filtros LC para reduzir o tremor.”[2]

<sup>3</sup>“Para tal, é necessário que a constante de tempo  $RC$  seja muito maior que o período da senoide, para que o condensador não descarregue significativamente entre uma alternância e a seguinte. Por outro lado, é necessário que  $RC$  seja menor que o período mínimo do sinal modulante para que  $v_O$ , possa acompanhar as variações da amplitude da senoide.”[2]

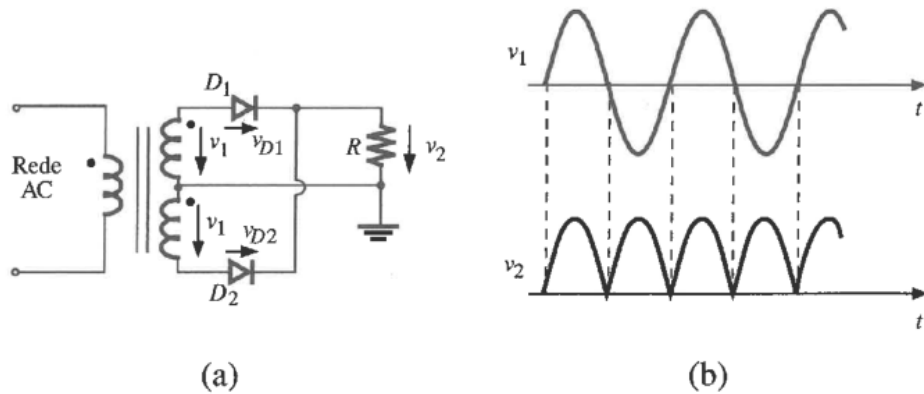
### → Retificadores de onda completa

“The full-wave rectifier utilizes both halves of the input sinusoid. To provide a unipolar output, it inverts the negative halves of the wave.”[1]



**Fig. 12:** “(left) transfer characteristic assuming a constant-voltage-drop model for the diodes; (right) input and output waveforms.”[1]

### ★ Implementação com um transformador



**Fig. 13:** “Retificador de onda completa com transformador com tomada no ponto médio do secundário.”[2]

A ação do retificador de onda completa pode ser descrita da seguinte forma:

- Se  $v_I < V_{D0}$ ,  $v_{D1} < 0$  e  $v_{D2} > 0$ ,  $D_1$  está cortado e  $D_2$  conduz.  $v_2 = -v_1 - v_D \simeq -v_1$
- Se  $v_I > V_{D0}$ ,  $v_{D1} > 0$  e  $v_{D2} < 0$ ,  $D_2$  está cortado e  $D_1$  conduz.  $v_2 = v_1 + v_D \simeq v_1$
- Logo  $v_2 \simeq |v_1|$

No caso de  $v_I$  ser uma senoide simplesmente retificada, podemos calcular novamente o seu o seu valor médio:

$$(v_2)_{avg} = \frac{1}{T} \int_0^T v_o(t) dt = \frac{2V_m}{\pi}$$

A **tensão inversa máxima** é calculada com o diodo 1 ou 2 em **circuito aberto**. Supondo  $v_I > V_{D0}$  e o diodo 2 em aberto:

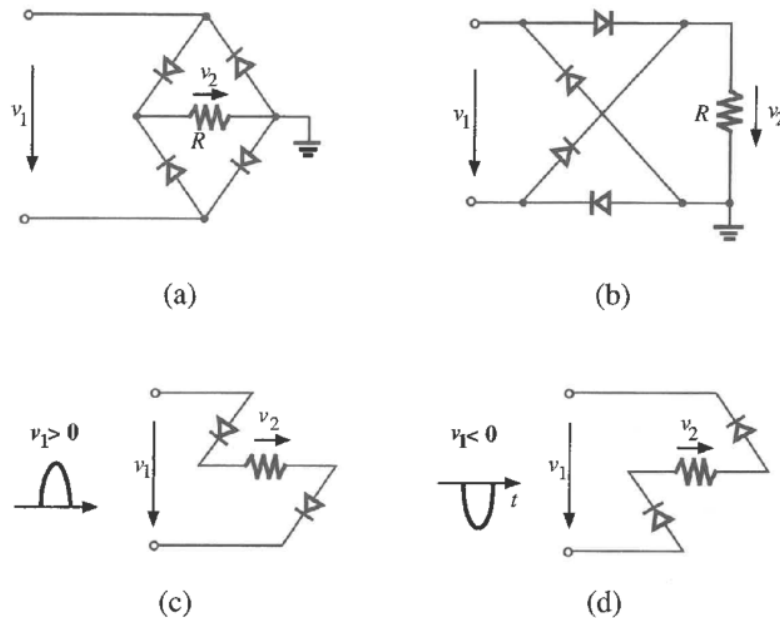
$$v_{D2} = -V_I - V_2 \longrightarrow (-v_D)_{\max} = V_I + V_2$$

$V_2$  é máximo para  $V_I - V_{D1}$ , logo:

$$(-v_D)_{\max} = 2V_m - V_{D1}$$

### ★ Implementação em ponte de Graetz (*Bridge Rectifier*)

“An alternative implementation of the full-wave rectifier is the bridge rectifier. This circuit, is known as the bridge rectifier because of the similarity of its configuration to that of the Wheatstone bridge, does not require a center-tapped transformer, a distinct advantage over the full-wave rectifier circuit”[1]



**Fig. 14:** “Rectificador em ponte de Graetz.”[2]

- Nas alternâncias positivas de  $v_i$ , apenas conduzem dois dos díodos, como se indica na Fig. 12 (c), obtendo-se:

$$v_2 = v_1 - 2V_D \simeq v_1$$

- Nas alternâncias negativas de  $v_i$ , conduzem os díodos contrários, como se indica na Fig. 12 (d), obtendo-se:

$$v_2 = -v_1 - 2V_D \simeq -v_1$$

- Logo:

$$v_2 \simeq |v_1|$$

A **tensão inversa máxima** é dada por:

$$v_{D2} = -V_D - V_2 \longrightarrow (-v_D)_{\text{máx}} = V_D + V_2$$

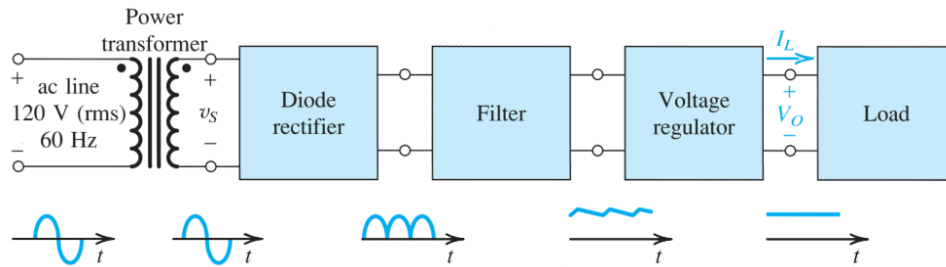
$V_2$  é máximo para  $V_m - 2V_D$ , logo:

$$(-v_D)_{\text{máx}} = V_m - V_D$$

Comparando o rectificador em ponte com o circuito anterior, pode concluir-se que o circuito em ponte emprega quatro díodos, em vez de dois, mas tem as seguintes vantagens:

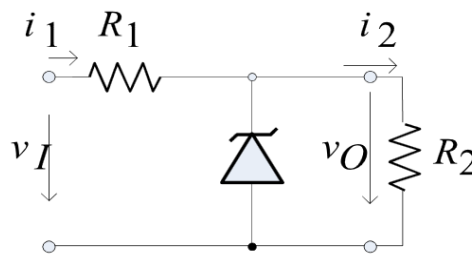
- O transformador é mais simples, uma vez que o secundário não tem tomada central e, para as mesmas tensões, tem metade do número de espiras;
- Tensão inversa máxima nos díodos é aproximadamente metade.

## ↳ Reguladores de tensão



**Fig. 15:** Exemplo com aplicações de díodos. “Block diagram of a DC power supply.”[1]

Uma **fonte de tensão** tem como objetivo produzir uma tensão  $v_O$  constante. Para tal, necessita, após do retificador e do filtro RC previamente discutido, de um **regulador de tensão** com vista a **reduzir o tremor**:



**Fig. 16:** Regulador de tensão

“**Zener Diodes** can be used to produce a stabilised voltage output with low ripple under varying load current conditions. By passing a small current through the diode from a voltage source, via a suitable current limiting resistor ( $R_1$ ), the zener diode will conduct sufficient current to maintain a voltage drop of  $V_{out}$ .”

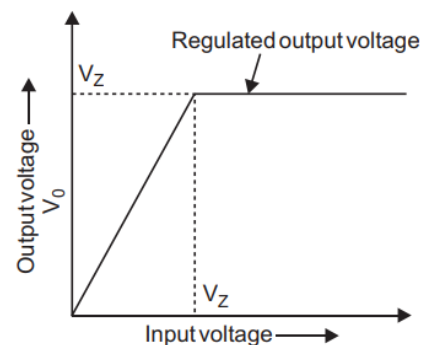
Supondo o díodo em corte:

$$v_O = \frac{R_2}{R_1 + R_2} v_I$$

Quando  $v_O$  (que se encontra dependente de  $v_I$ ) ultrapassa o threshold  $V_Z$  (isto é,  $v_I > V_Z$ ), a tensão na *load* é limitada a  $V_Z$ .

Quando  $v_O > V_Z$  o díodo entra em condução:

$$v_O = V_Z$$



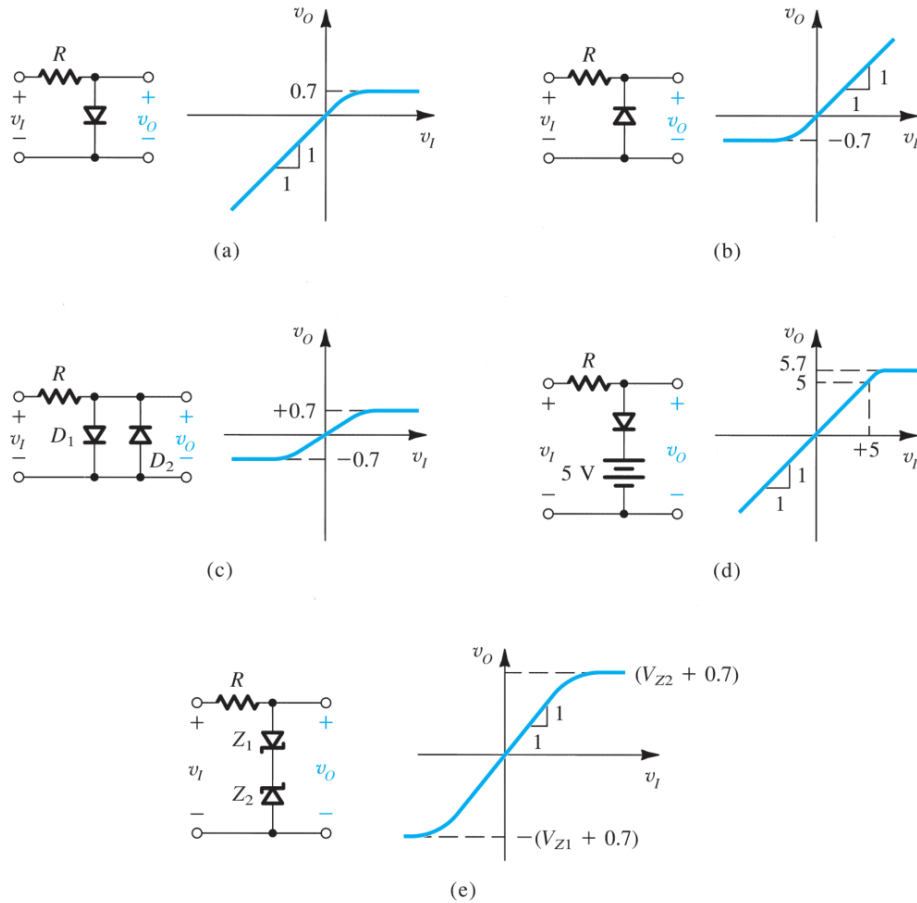
**Nota:** Usa-se para potências muito baixas, de forma a que  $i_2 \simeq 0$

§“Nas fontes de alimentação usa-se, normalmente, um transformador, de modo a baixar a amplitude da tensão alternada e, conseqüentemente, o valor da tensão contínua produzida. Isto é necessário porque a tensão da rede tem amplitude elevada ( $220\sqrt{2} = 311V$ ) e as tensões contínuas para alimentação dos circuitos electrónicos são muito menores (por exemplo, 12V). O transformador tem, além disso, a vantagem de produzir **isolamento galvânico** em relação à rede (há apenas ligação magnética entre os enrolamentos do transformador), o que é útil do ponto de vista da segurança.”[2]

## ↳ Limitadores e Fixadores

### → Limitadores

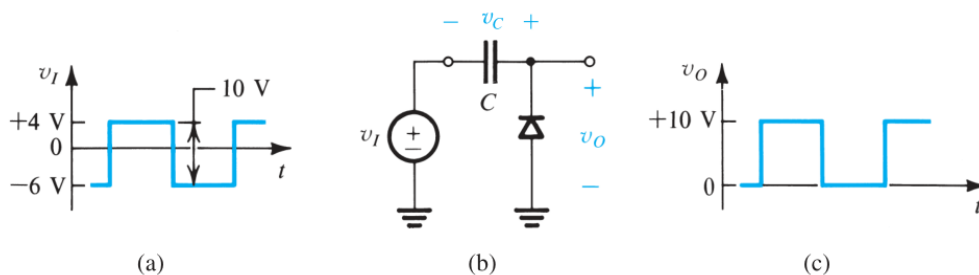
“O **limitador** (*clipper*) é um circuito cuja tensão de saída tem um limite superior, um limite inferior, ou ambos os limites, sendo proporcional à tensão de entrada enquanto estes limites não são atingidos.”[2]



**Fig. 17:** “A variety of basic limiting circuits.”[1]

### → Fixadores

“O **fixador** (*clammer*) é um circuito cuja tensão de saída tem a mesma forma que a tensão de entrada, mas em que o seu valor mínimo, ou o seu valor máximo, é fixo e independente da tensão de entrada.”[2]



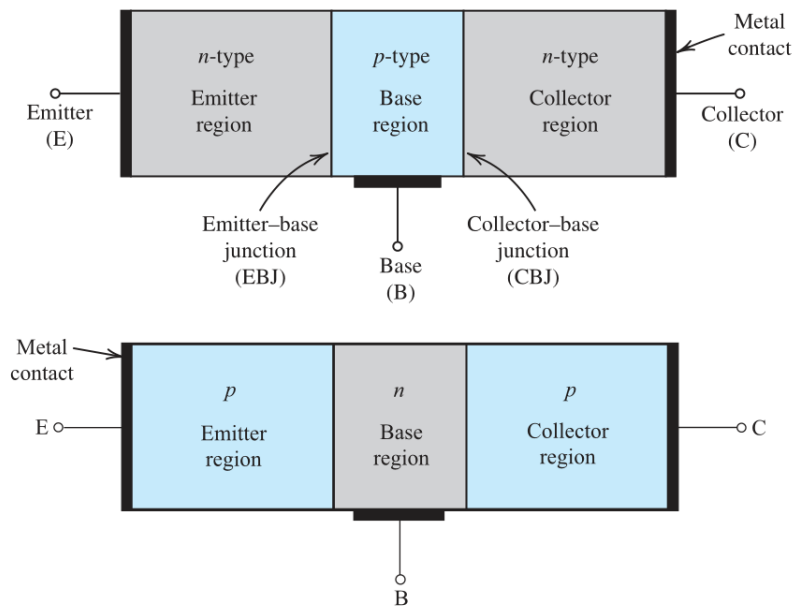
**Fig. 18:** “The **clamped capacitor** or **dc restorer** with a square-wave input and no load. Because of the polarity in which the diode is connected, the capacitor will charge to a voltage  $v_C$  with the polarity indicated and equal to the magnitude of the most negative peak of the input signal. Subsequently, the diode turns off and the capacitor retains its voltage indefinitely.”[1]



### 3. Circuitos Básicos Analógicos

#### ↳ Transístor de junção bipolar (BJT)

O **transístor de junção bipolar** ou **transístor bipolar** (BJT) pode ser visto como um dispositivo de três terminais, descrito em termos das suas correntes e tensões; a designação de "bipolar" resulta da intervenção de cargas negativas (eletrões) e positivas (lacunas) no seu funcionamento (em contraste com os MOSFET que veremos mais adiante).



**Fig. 19:** “A simplified structure of the *nnp/pnp* transistor.”[1]

- **Estrutura simplificada do BJT:** Um transistor bipolar consiste em três regiões de semicondutores: o **emissor**, a **base** e o **coletor**. Os terminais são conectados a cada região e identificados como E (emissor), B (base) e C (coletor).  
Existem dois tipos de BJTs: **npn** (emissor tipo n, base tipo p e coletor tipo n) e **pnp** (emissor tipo p, base tipo n e coletor tipo p).
- O BJT admite duas junções pn, a **junção emissor-base (EBJ)** e a **junção coletor-base (CBJ)**.
- **Modos de operação:** Consoante a polarização das regiões EBJ e CBJ, obtêm-se diferentes modos de operação:

**Tab. 1:** “BJT Modes of Operation”[1] (para npn)

Mode	EBJ	CBJ
Cutoff	Reverse	Reverse
Saturation	Forward	Forward
Active	Forward	Reverse
Reverse Active	Reverse	Forward

O *modo de corte* e o *modo de saturação* são usualmente utilizados em aplicações digitais (aplicações de interruptor [on/off], circuitos lógicos, ...); enquanto o *modo ativo* serve maioritariamente para amplificação (comummente para uso analógico).

## → Modos de operação

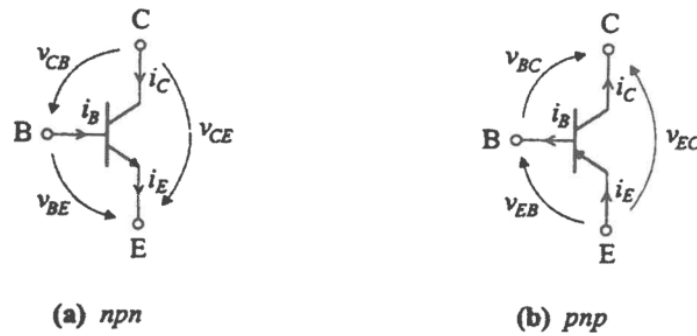


Fig. 20: “Símbolo dos transistores bipolares e sentidos de referência.”[3]

“O funcionamento dos dois tipos de transistores é muito semelhante: quando se passa de um para o outro, todos os resultados se mantêm se se trocarem os sentidos das correntes e tensões.”[3]

Na subsequente análise é considerado o transistor npn dado que é o mais frequentemente utilizado.

Das leis de Kirchhoff resulta que

$$\text{KCL } i_E = i_C + i_B \quad \text{KVL } v_{CB} = v_{CE} - v_{BE}$$

⇒ para caracterizar o estado do transistor, basta indicar duas correntes e duas tensões.

## ★ Modo Ativo (ZAD)

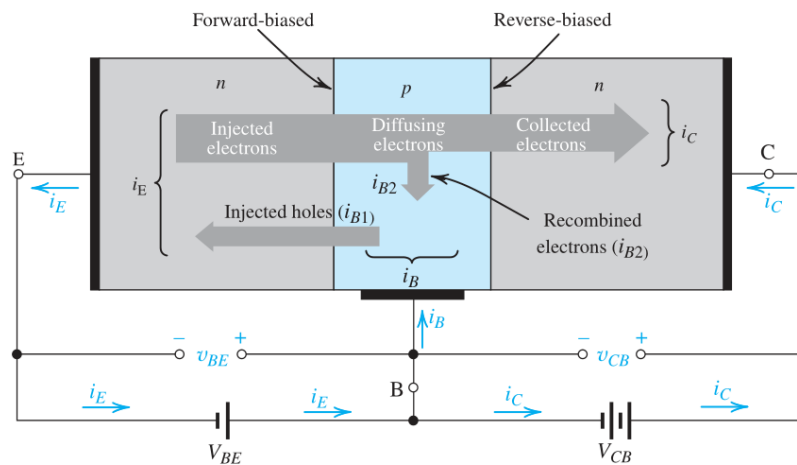


Fig. 21: “Current flow in an npn transistor biased to operate in the active mode. (Reverse current components due to drift of thermally generated minority carriers are not shown.)”[1]

De modo a ilustrar o modo de operação do transistor no modo ativo, apresentam-se na Fig. 21 duas fontes de tensão externas,  $V_{BE}$  e  $V_{CB}$ , que verificam  $v_{CB} \geq v_{BE}$ .

- A tensão  $V_{BE}$  coloca a base de tipo p a um potencial superior ao emissor de tipo n, estabelecendo uma polarização direta na junção emissor-base (*forward bias*).
- A tensão coletor-base  $V_{CB}$ , força o coletor de tipo n a um maior potencial relativamente à base, o que resulta numa polarização inversa para a junção coletor-base (*reverse bias*).

**Fluxo de corrente:**

- A polarização direta da EBJ provoca o fluxo de corrente, composto por dois componentes: elétrons injetados do emissor para a base, e lacunas injetadas (de-sejavelmente, em menor quantidade) da base para o emissor.
- A magnitude da corrente do emissor,  $i_E$ , é dominada pelo componente maioritário (elétrons no caso do transistor npn).

“The direction of  $i_E$  is "out of" the emitter lead, which, following the usual conventions, is in the direction of the positive-charge flow (hole current) and opposite to the direction of the negative-charge flow (electron current), with the emitter current  $i_E$  being equal to the sum of these two components. However, since the electron component is much larger than the hole component, the emitter current will be dominated by the electron component.”[1]

- As correntes do emissor e da base são proporcionais a  $e^{v_{BE}/V_T}$ , onde  $v_{BE}$  é a tensão direta da junção base-emissor e  $V_T \simeq 25$  mV é a tensão térmica (junção pn).

**Corrente do coletor:**

- A maioria dos elétrons injetados do emissor para a base chega ao coletor, criando a corrente do coletor ( $i_C$ ):

$$i_C = I_S \left( e^{\frac{v_{BE}}{V_T}} - 1 \right) \simeq I_S e^{\frac{v_{BE}}{V_T}}, \quad \text{onde } I_S \text{ é a corrente de saturação}$$

**Corrente da base:**

- A corrente da base ( $i_B$ ) é composta por duas componentes: lacunas injetadas da base para o emissor e lacunas necessárias para o processo de **recombinação**<sup>4</sup> na base (também proporcionais a  $e^{v_{BE}/V_T}$ ). A corrente na base pode ser expressa como:

$$i_B = \frac{i_C}{\beta}, \quad \text{onde } \beta \text{ é o } \mathbf{ganho \ de \ corrente \ de \ emissor \ comum}$$

**Corrente do emissor:**

- A corrente do emissor ( $i_E$ ) é a soma da corrente do coletor e da corrente da base.

$$i_E = i_C + i_B = \frac{\beta + 1}{\beta} i_C$$

Alternativamente, é possível exprimir a fórmula na seguinte forma:

$$i_C = \alpha i_E$$

em que a contante  $\alpha$  se relaciona com  $\beta$  por

$$\alpha = \frac{\beta}{\beta + 1} \iff \beta = \frac{\alpha}{1 - \alpha}$$

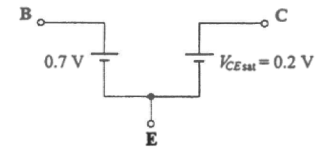
Como veremos mais adiante,  $\alpha$  é também denominado por **ganho de corrente de base comum**.

<sup>4</sup>Os elétrons injetados do emissor para a base são portadores minoritários na região da base tipo p. Durante a jornada até ao coletor, alguns elétrons combinam-se com lacunas (portadores de carga maioritários) na base. No entanto, como a base é geralmente muito fina e pouco dopada, a proporção de elétrons perdidos neste processo de recombinação é bastante pequena. A maioria dos elétrons difundidos alcança a fronteira da região de depleção coletor-base e, devido à tensão de polarização inversa ( $v_{CB}$ ) aplicada entre o coletor e a base, são varridos através da região de depleção, chegando finalmente ao coletor e constituindo a corrente do coletor  $i_C$ .

### ★ Modo de Saturação (*Saturation*<sup>5</sup>)

$v_{BE} = v_{CE} \simeq 0.7V$ , de forma a que  $i_C > 0$  e  $i_B > 0$ , mas  $i_C < \beta i_B$ . O transistor está plenamente saturado quando  $v_{CE} = V_{CEsat} = 0.2V$ .

O circuito comporta-se como um interruptor fechado.



### ★ Modo de Corte (*Cutoff*)

$i_C = i_B = i_E = 0$  e o circuito equivalente é aberto.

$v_{BE} < 0$  (tipicamente consideramos  $v_{BE} < 0.5V$  mediante a curva característica), e  $v_{CE} > 0$ . Como já explicitado  $v_{BC} < 0$  já que possui polarização inversa.

O circuito comporta-se como um interruptor aberto.



### ★ TL;DR: Análise

Normalmente, é imediato verificar se o transistor se encontra em corte ( $v_{BE} < 0.5V$ ) ou em condução ( $v_{BE} \simeq 0.7V$ ). Torna-se mais difícil determinar se o circuito impõe o transistor, em condução, na ZAD ou na Zona de Saturação. Na prática assume-se uma das hipóteses e verifica-se se os valores das tensões e correntes resultantes desta análise são congruentes com a suposição feita; caso não sejam, é porque se trata da outra zona de funcionamento (havendo que repetir a análise para obter os valores apropriados das tensões e correntes).

#### (i) Corte:

$$v_{BE} \leq 0.5V; i_B = 0 \text{ e } i_C = 0 \implies i_E = 0$$

#### (ii) Saturação:

$$v_{BE} \simeq 0.7V; v_{CE} \leq v_{BE} \implies i_C < \beta i_B$$

$$v_{CE} = \begin{cases} v_{BE} \simeq 0.7V \rightarrow \text{limiar de saturação} \\ V_{CEsat} = 0.2V \rightarrow \text{transistor profundamente saturado} \end{cases}$$

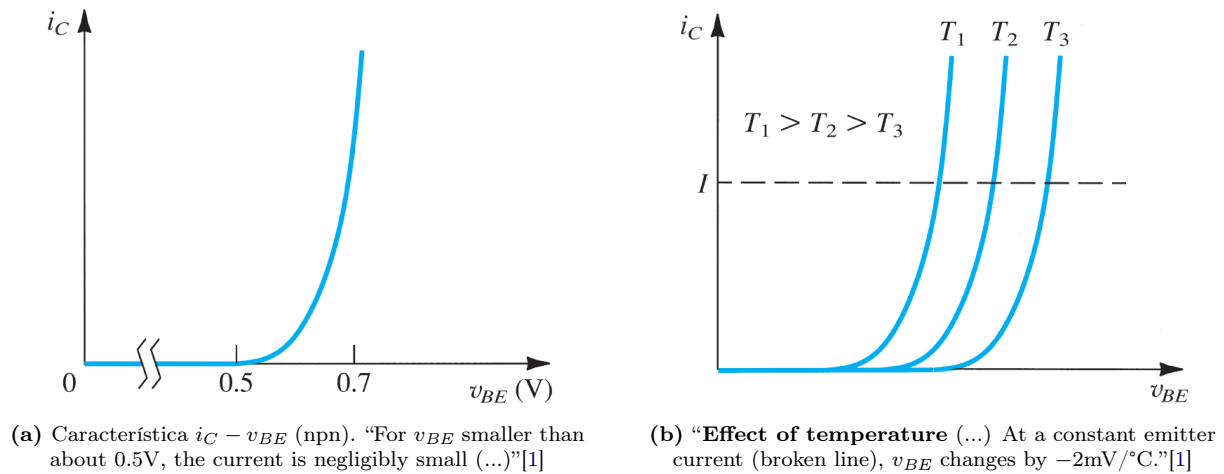
#### (iii) Ativo (ZAD):

$$v_{BE} \simeq 0.7V; v_{CE} > v_{BE} \implies i_C = \beta i_B \wedge i_C = \alpha i_E$$

$$i_C = I_S(e^{\frac{v_{BE}}{V_T}} - 1) \simeq I_S e^{\frac{v_{BE}}{V_T}} \text{ com } V_T = \frac{kT}{q} \simeq 25 \text{ mV } (@290K)$$

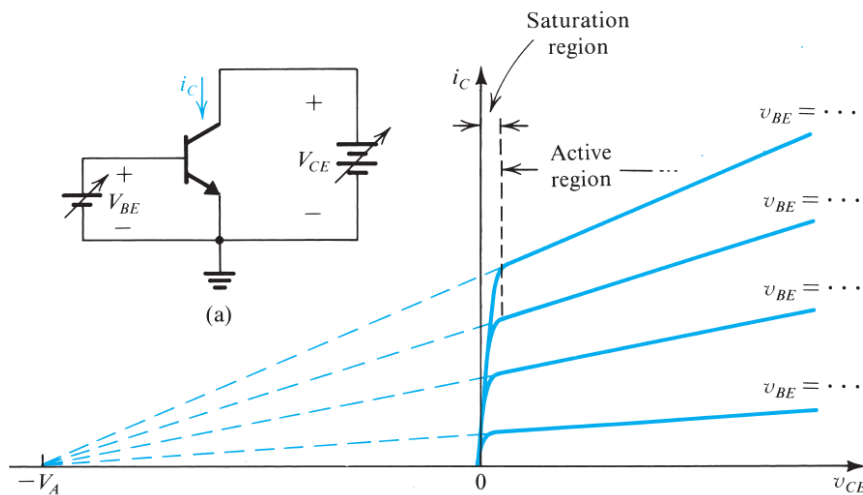
**Nota:** O transistor é um elemento não-linear; cada zona de funcionamento pode ser aproximada por um esquema equivalente linear. A partir do momento em que se sabe a zona de funcionamento, basta aplicar as técnicas de análise de circuitos lineares para obter as correntes e tensões.

<sup>5</sup>“Saturation means something completely different in a BJT and in a MOSFET. The saturation mode of operation of the BJT is analogous to the triode region of operation of the MOSFET. On the other hand, the saturation region of operation of the MOSFET corresponds to the active mode of BJT operation.”[1]

→ Curvas características  $i - v$ ★ Característica  $i_C - v_{BE}$  e efeito da temperaturaFig. 22: Característica  $i_C - v_{BE}$ 

“(...) over most of the normal current range  $v_{BE}$  lies in the range of 0.6V to 0.8V. In performing first-order DC calculations, we normally will assume that  $V_{BE} = 0.7\text{V}$ , which is similar to the approach used in the analysis of diode circuits.”[1]

## ★ Efeito de Early

Fig. 23: Característica  $i_C - v_{CE}$ 

“At a given value of  $v_{BE}$ , increasing  $v_{CE}$  increases the reverse-bias voltage on the collector–base junction, and thus increases the width of the depletion region of this junction. This in turn results in a decrease in the effective base width  $W$ . Recalling that  $I_S$  is inversely proportional to  $W$ , we see that  $I_S$  will increase and that  $i_S$  increases proportionally. This is the Early effect. For obvious reasons, it is also known as the base-width modulation effect.”[1]

As curvas características atravessam o eixo das abscissas num ponto comum,  $v_{CE} = -V_A$ , onde  $V_A$  é denominada de tensão de Early<sup>6</sup>. Esta dependência linear pode ser incutida na equação característica  $i_C - v_{BE}$  da seguinte forma:

$$I_S \propto \frac{1}{W} \implies i_C = I_S e^{v_{BE}/V_T} \left( 1 + \frac{v_{CE}}{V_A} \right)$$

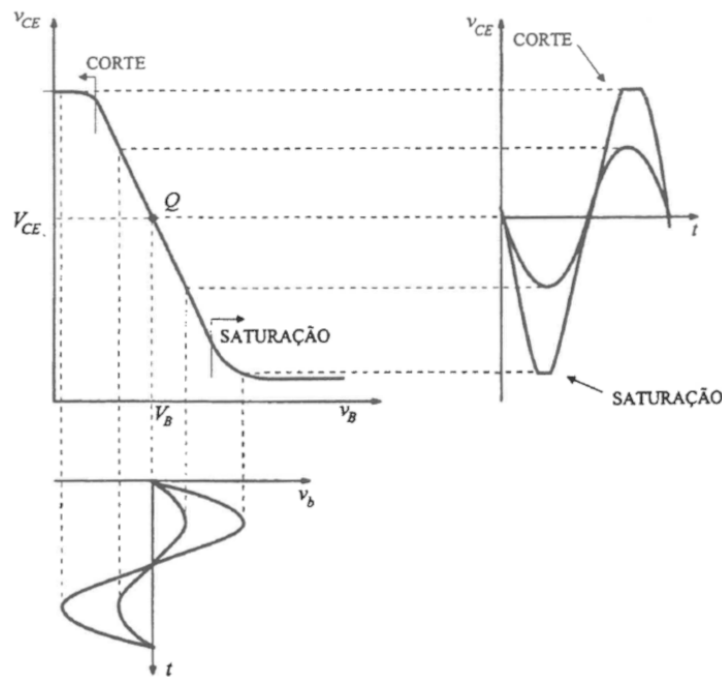
<sup>6</sup>“The voltage  $V_A$ , a positive number, is a parameter for the particular BJT. As noted earlier, it is called the **Early voltage**, after J. M. Early, the engineering scientist who first studied this phenomenon”[1]

### → Esquema incremental

Os circuitos analógicos destinam-se, na maior parte dos casos, a realizar operações lineares. Nestes circuitos, pretende-se que os transístores se encontrem na ZAD, podendo as suas tensões e correntes variar, mas sempre de modo a que o modo de funcionamento permaneça sobre um troço linear das curvas que caracterizam o funcionamento do transistor na ZAD.

Os sinais de interesse são as pequenas variações das tensões e correntes, e não o total.

Diz-se que o circuito está em repouso quando as componentes variáveis são nulas. As componentes contínuas definem o **ponto de funcionamento em repouso (PFR)**.



**Fig. 24:** Funcionamento dinâmico linear e não-linear [3]

Quando a tensão de saída não tem a forma da tensão de entrada, então há distorção, resultante do funcionamento não-linear. A margem dinâmica é dada pelas amplitudes máximas incrementais para o qual ainda não ocorre distorção. Este valor é normalmente maximizado para o PFR localizado a meio do troço linear da característica (neste caso o corte e a saturação manifestam-se para as mesmas amplitudes da tensão de entrada).

O uso de um esquema equivalente incremental (interessa-nos o **esquema em  $\pi$  híbrido**) pressupõe uma análise do funcionamento dinâmico linear do circuito, que ocorre quando as componentes variáveis têm amplitude limitada, de modo a que o ponto de funcionamento do transistor permaneça sobre um troço aproximadamente linear das suas características. Diz-se, neste caso, que o circuito tem **sinais fracos**.

Neste funcionamento o transistor é caracterizado por **parâmetros incrementais**, que caracterizam o seu modelo equivalente,  $g_m$  e  $r_\pi$ :

$$\boxed{i_c = g_m v_\pi} \quad \wedge \quad \boxed{v_\pi = r_\pi i_b}$$

Supondo que  $i_C = I_C + i_c$  e  $v_{BE} = V_{BE} + v_{be}$ , e relembrando a característica  $i_C - v_{BE}$  já discutida anteriormente, obtemos (desprezando o efeito de Early):

$$\boxed{i_C = I_s e^{(V_{BE} + v_{be})/V_T}} \rightarrow 1 + v_{be}/V_T, \text{ já que } v_{be} \text{ se trata de um sinal fraco } (v_{be} \ll V_T \text{ e } [e^x \simeq 1 + x \text{ (Maclaurin de 1ª. ordem)}]).$$

Finalmente, admitimos que:

$$i_C = I_C + i_c = I_s e^{V_{BE}/V_T} (1 + v_{be}/V_T) \rightarrow \boxed{i_c = \frac{I_C}{V_T} v_{be}}$$

Donde resulta que a **transcondutância** é:

$$\boxed{g_m = \left. \frac{\partial i_C}{\partial v_{BE}} \right|_{v_{BE}=V_{BE}; v_{CE}=V_{CE}}} \simeq I_C/V_T$$

O parâmetro  $g_m$  depende apenas do **ponto de funcionamento em repouso** (PFR). Na caracterização da maior parte dos circuitos lineares,  $g_m$ , tem um papel determinante (e.g., o ganho de tensão do andar de emissor comum é proporcional a  $g_m$ ). Interessa, por isso, que o valor em repouso seja bem definido e estável.

Para determinar  $r_\pi$  consideramos o transistor na zona ativa:

$$i_c = \beta i_b$$

Recordando a relação linear entre  $i_c$  e  $g_m$ :

$$v_\pi = r_\pi i_b = \frac{\beta}{g_m} i_b \implies \boxed{r_\pi = \frac{\beta}{g_m}}$$

Note-se que  $r_\pi$ , depende do ponto de funcionamento em repouso (tal como  $g_m$ ) e também da tecnologia (através de  $\beta$ ).

Na realidade,  $i_C$  também depende de  $v_{CE}$ , embora de modo não muito acentuado, como mencionado anteriormente. Isto constitui o **efeito de Early**. As características  $i_C(v_{CE})$  com  $v_{BE}$  constante são aproximadamente retilíneas na zona ativa, mas não são horizontais; se fossem prolongadas para valores negativos de  $v_{CE}$  cortariam o eixo das abcissas em  $-V_A$ . Assim, a equação do transistor considerando o efeito de Early é:

$$\boxed{i_C = I_s e^{v_{BE}/V_T} \left( 1 + \frac{v_{CE}}{V_A} \right)}$$

O parâmetro  $V_A$  (tensão de Early) está normalmente compreendido entre 50 e 150V. Quando se despreza o efeito de Early  $V_A \rightarrow +\infty$ .

§**Nota:** As correntes e tensões no transistor têm uma componente contínua e uma componente variável. De acordo com a notação utilizada na literatura, o **valor total** será representado por uma letra minúscula com índice maiúsculo (e.g.:  $v_B$ ), o **valor em repouso** ou **componente contínua** será representado por uma letra maiúscula com índice maiúsculo (e.g.:  $V_B$ ) e o **valor incremental** por uma letra minúscula com índice minúsculo (e.g.:  $v_b$ ).

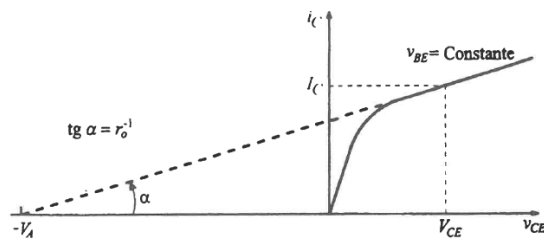


Fig. 25: Efeito de Early [3]

A inclinação da característica é:

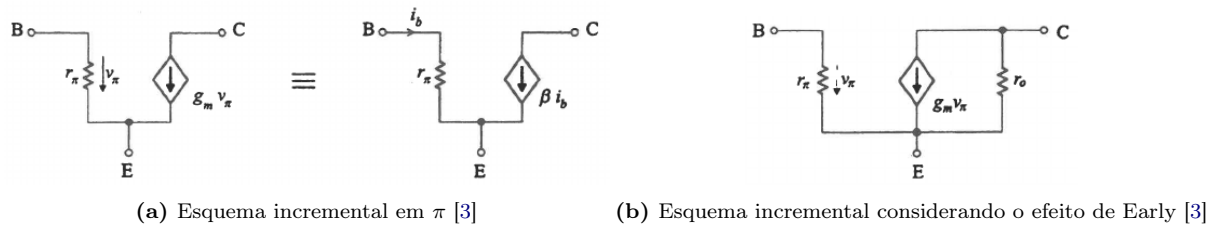
$$r_o^{-1} = \left. \frac{\partial i_C}{\partial v_{CE}} \right|_{v_{BE}=V_{BE}; v_{CE}=V_{CE}} = \frac{I_C}{V_A + V_{CE}}$$

e como  $V_A \gg V_{CE}$  tem-se, aproximadamente:

$$r_o \simeq \frac{V_A}{I_C} \text{ (novo parâmetro incremental)}$$

A expressão da transcondutância não é alterada quando se considera o efeito de Early. Quando se considera este efeito, há que introduzir no esquema incremental do transistor a resistência  $r_o$  entre o coletor e o emissor de modo a traduzir a influência de  $v_{ce}$  sobre  $i_c$ .

Usualmente o efeito de Early afeta pouco o funcionamento em repouso, mas pode afetar muito o funcionamento dinâmico (principalmente no caso dos circuitos integrados).

Fig. 26: Esquemas incrementais em  $\pi$ 

Dado que  $r_o \simeq V_A/I_C$  e  $g_m = I_C/V_T$ , vem que:

$$\frac{r_o}{g_m^{-1}} = \frac{V_A}{V_T}$$

Como  $r_\pi = \beta g_m^{-1}$ , para os valores usuais dos parâmetros incrementais, podemos concluir:

$$r_o \gg r_\pi \gg g_m^{-1}$$

O **esquema incremental do transistor** é muito útil para analisar circuitos em regime dinâmico linear (com **sinais fracos**). Esta análise efectua-se, com comodidade, substituindo o circuito pelo seu esquema equivalente do ponto de vista incremental, o qual se obtém do seguinte modo:

1. Os transistores são substituídos pelo seu esquema incremental. Se, para além dos transistores, existirem outros dispositivos não-lineares (por exemplo, díodos), estes são também substituídos pelos seus esquemas incrementais.
2. As fontes de tensão contínua são substituídas por curto-circuitos, pois a componente incremental de uma tensão constante é nula; as fontes de corrente contínua são substituídas por circuitos abertos, com análoga justificação.
3. Os elementos lineares (resistências, condensadores, etc) mantêm-se, uma vez que eles coincidem com o seu esquema incremental (as equações que os descrevem em termos dos valores totais são lineares e, por isso, são aplicáveis aos valores incrementais).

§“É importante notar que **os esquemas incrementais dos transistores pnp e npn são idênticos**. Pode considerar-se que os sentidos das correntes e tensões incrementais são os mesmos nos dois tipos de transistores (embora tal não seja verdade para os valores totais).”[3]



→ Polarização Estabilizada

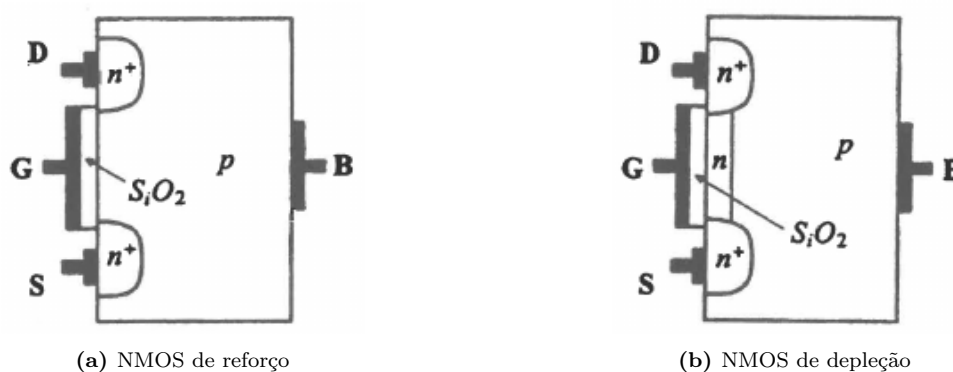
## ↳ Transístor MOS (MOSFET)

O **transístor de efeito de campo** (*Field Effect Transistor*, acrónimo FET) tem esta designação porque o estado de corte ou de condução é determinado pelo campo eléctrico no seu interior. A corrente deve-se a um só tipo de portadores de carga (electrões ou lacunas), ao contrário do que se sucede com os BJT.

Existem vários tipos de transístores de efeito de campo, dos quais o mais utilizado é, de longe, o transístor **MOS** (MOSFET); a designação MOS provém das iniciais de Metal-Oxide-Semiconductor.

Algumas considerações pertinentes:

- Os transístores MOS ocupam menor área, apresentam uma resistência de entrada praticamente infinita, funcionam melhor como interruptores e permitem realizar circuitos digitais com menor consumo (afinidade à realização de circuitos digitais).
- Os transístores bipolares permitem obter maior ganho, maior largura de banda e precisão mais elevada (especialmente vocacionados para a realização de circuitos analógicos).
- No entanto, esta separação dos domínios de aplicação dos dois tipos de transístores está atualmente ultrapassada.
- Os transístores MOS, inicialmente usados em circuitos lógicos e memórias, são também usados correntemente na realização de circuitos analógicos (descobriram-se formas engenhosas de implementar funções digitais e analógicas quase exclusivamente com MOSFETs [i.e., com muito poucas ou nenhuma resistências]).
- Os transístores bipolares continuam a ser usados na realização de circuitos analógicos e são também usados na realização de circuitos digitais, principalmente se estes tiverem de ser muito rápidos.
- Existem atualmente tecnologias **BiCMOS**, que combinam, no mesmo circuito integrado, transístores bipolares e CMOS.



**Fig. 27:** Estrutura física dos transístores NMOS de reforço e de depleção

A estrutura básica de um MOSFET inclui um **substrato** ou corpo (*body*), sobre o qual estão o **dreno** (*drain*) e a **fonte** (*source*), áreas altamente concentradas de um tipo de semiconductor. Entre o dreno e a fonte, há uma camada isolante de óxido de silício ( $\text{SiO}_2$ ), e acima desta, uma camada condutora que constitui a **porta** (*gate*).

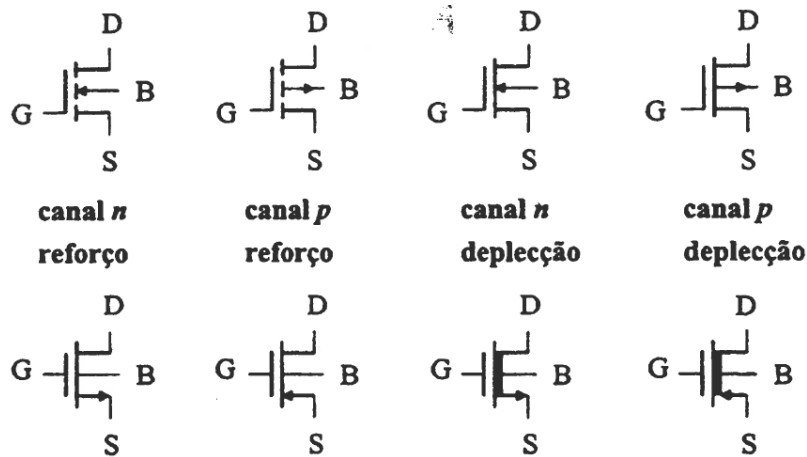
A corrente flui do dreno para a fonte quando a tensão entre a porta e a fonte,  $v_{GS}$ , é superior à **tensão de limiar** (*threshold*),  $V_t$ , formando assim um **canal**<sup>7</sup> condutor.

<sup>7</sup>Nos transístores MOS de **reforço** (*enhancement*) o controlo da corrente obtém-se ao trazer mais ou menos portadores de carga para o canal. Para os MOS de **depleção** (*depletion*), o canal é criado durante a fabricação do circuito; o controlo faz-se afastando mais ou menos portadores de carga.

**Notas sobre o funcionamento dos MOSFET:**

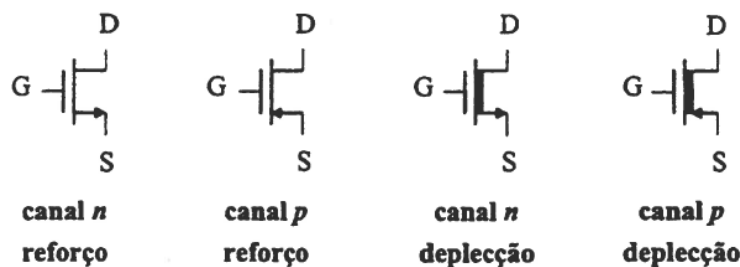
- Contrariamente ao que se verifica nos transístores bipolares, os MOSFET de baixa potência têm uma estrutura simétrica (os transístores MOS de potência são assimétricos). Assim, o dreno e a fonte são determinados pela polaridade da tensão existente entre eles.
- Devido à presença da camada isolante sob a porta, o terminal desta não é percorrido por corrente, i.e.,  $i_G = 0$ . O substrato também não apresenta corrente, porque as suas junções com o dreno e a fonte estão polarizadas em sentido inverso.  
(Normalmente o substrato está ligado à fonte, ou ao terminal negativo da alimentação)
- Como  $i_G = 0$  e  $i_B = 0$ , as correntes na fonte e no dreno são iguais,  $i_D = i_S$ .

Existem múltiplos **símbolos** utilizados para representar os transístores MOS. Na figura seguinte apresenta-se a simbologia mais antiga (em cima), e a representação frequentemente utilizada atualmente (em baixo).

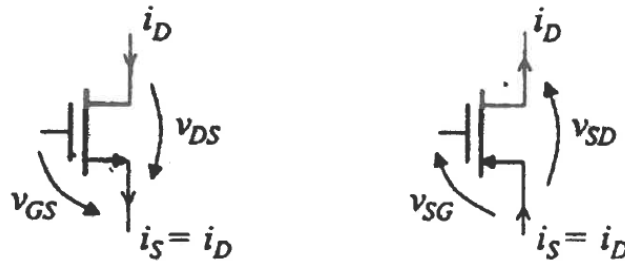


**Fig. 28:** Símbolos dos transístores MOS [3]

Quando não é necessário indicar o terminal do substrato, recorre-se à representação **simplificada**, que o omite (dado que não é percorrido por corrente e é ligado à fonte ou a uma tensão fixa):



**Fig. 29:** Representação simplificada dos transístores MOS [3]

→ Modos de funcionamento e características  $i - v$ 

**Fig. 30:** Sentidos de referência [3]. Os sentidos de referência adotados foram escolhidos de forma a que as correntes sejam sempre positivas. Não há corrente aos terminais da porta e do substrato,  $i_G = i_B = 0$ .

Os sentidos de referência para os transistores de depleção são iguais aos apresentados para os transistores de reforço. No entanto, a tensão de limiar  $V_t$  passa a ser negativa, podendo os transistores conduzir com  $v_{GS} < 0$  ou  $v_{SG} < 0$ , desde que estas tensões sejam superiores a  $V_t$ .

### Zonas de funcionamento

#### (i) Corte:

Não existem<sup>8</sup> portadores entre D e S

$$v_{GS} < V_t \rightarrow i_D = i_S = 0$$

#### (ii) Condução:

Quando os transistores MOS conduzem podem situar-se em duas regiões de funcionamento:

Região de **tríodo** (ou óhmica) e a região de **saturação** (ou de estrangulamento).

##### ■ O transistor NMOS está na região de **tríodo**

Neste caso a corrente é dada por

$$v_{DS} < v_{GS} - V_t$$

$$i_D = k[2(v_{GS} - V_t)v_{DS} - v_{DS}^2]$$

em que  $k$  é um parâmetro dependente do material e da geometria do transistor.

Note-se que para tensões  $v_{DS} \ll v_{GS} - V_t$ , o transistor comporta-se como uma resistência  $R_{DS}$  comandada pela tensão  $v_{GS}$ :

$$i_D \approx 2k(v_{GS} - V_t)v_{DS} \implies R_{DS}^{-1} = 2k(v_{GS} - V_t)$$

##### ■ O transistor NMOS está na região de **saturação**

A corrente passa a ser aproximadamente independente de  $v_{DS}$ :

$$v_{DS} \geq v_{GS} - V_t$$

$$i_D = k(v_{GS} - V_t)^2$$

O parâmetro  $k$  que figura nas equações anteriores exprime-se em  $AV^{-2}$

$$k = \frac{1}{2} \mu C_{ox} \frac{W}{L} \quad \text{em que } C_{ox} = \frac{\epsilon_{ox}}{t_{ox}} \text{ (capacidade formada entre a porta e o substrato)}$$

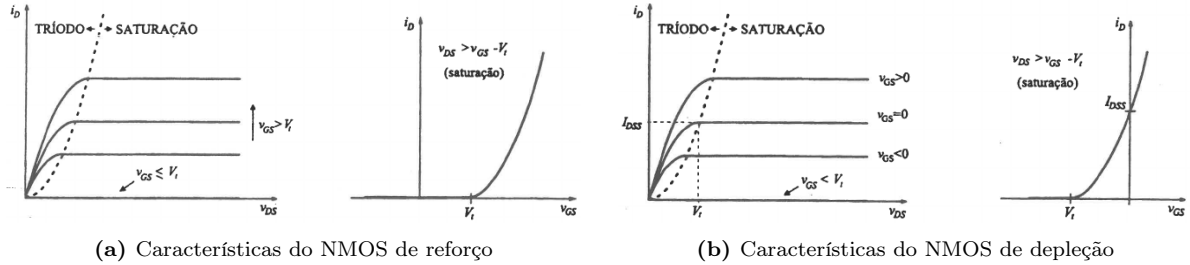
<sup>8</sup>“This is not entirely true, for it has been found that for values of  $v_{GS}$  smaller than but close to  $V_t$ , a small drain current flows. In this **subthreshold** region of operation, the drain current is exponentially related to  $v_{GS}$ , much like the  $i_C - v_{BE}$  relationship of a BJT”[1]

<sup>9</sup> $W$  é a largura (*width*) do transistor, e  $L$  o comprimento (*length*).  $W/L$  refere-se como *aspect-ratio*.

### ★ Características $i - v$

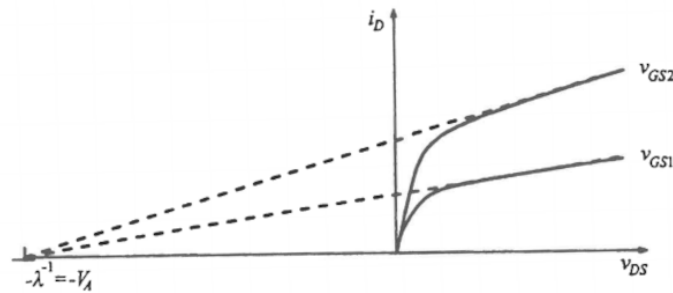
A representação gráfica das características  $i_D(v_{DS})$  para diferentes valores de  $v_{GS}$  é acompanhada pela região de fronteira entre as regiões triodo e de saturação

$$v_{DS} = v_{GS} - V_t \text{ donde resulta } i_D = k v_{DS}^2$$



**Fig. 31:** Características  $i - v$  para o transistor NMOS

Os transistores de depleção têm as mesmas equações que os de reforço, mas como mencionado anteriormente, a tensão de limiar  $V_t$  é negativa. Desta forma, costuma representar-se  $I_{DSS} = kV_t^2$  (*drain current for zero bias*), o valor de  $i_D$  quando  $v_{GS} = 0$ . Para valores de  $v_{GS} < 0$ , encontra-se no modo de depleção, e para  $v_{GS} > 0$  no de reforço.



**Fig. 32:** Efeito de  $v_{DS}$  sobre  $i_D$  na saturação [3]

Na realidade, a tensão  $v_{DS}$  tem alguma influência em  $i_D$ . Isto resulta do fenómeno designado por modulação do comprimento do canal, cujas consequências são semelhantes ao efeito de Early (modulação da espessura da base) nos BJT.

Caso se considere este efeito, a característica na região de saturação passa a ser

$$i_D = k(v_{GS} - V_t)^2(1 + \lambda v_{DS})$$

em que o parâmetro  $\lambda^{-1} = V_A$  é equivalente à tensão de Early nos transistores bipolares.

### ★ Efeito da Temperatura

Os parâmetros  $V_t$  e  $k$  que caracterizam o transistor MOS são sensíveis à temperatura: a tensão de limiar  $V_t$ , diminui cerca de  $2\text{mV}/^\circ\text{C}$ ; o parâmetro  $k$  também diminui com a temperatura, e o seu efeito sobre  $i_D$  opõe-se e predomina sobre o da variação de  $V_t$ . Assim, com  $i_D$  constante,  $v_{GS}$  aumenta com a temperatura. Note-se que este efeito é ao contrário do que acontece no transistor bipolar, em que, com  $i_C$  constante,  $v_{BE}$  diminui quando aumenta a temperatura.

### ★ Efeito de Corpo (*Body Effect*)

O **efeito de corpo**, ou *body effect*, relaciona a alteração da tensão de limiar do dispositivo,  $V_t$ , com a tensão aplicada ao substrato (ou corpo). Esta alteração é especialmente notável quando o substrato não está ligado ao *ground* ou está ligado a um potencial diferente do terminal da fonte.

A tensão de limiar modificada devido ao **efeito de corpo** é representada por:

$$V_t = V_{t0} + \gamma \left[ \sqrt{2\phi_f + v_{SB}} - \sqrt{2\phi_f} \right]$$

em que:

- $V_{t0}$  é a tensão de limiar sem o efeito de corpo.
- $\gamma$  é o coeficiente do efeito de corpo, também conhecido como parâmetro de modulação do substrato (depende da tecnologia).
- $\phi_f$  é o potencial de Fermi.

A equação acima indica que a tensão de limiar aumenta com o aumento de  $v_{SB}$ . Este efeito é normalmente indesejável em aplicações analógicas, porque introduz não-linearidades. Em aplicações digitais, onde os transistores operam em modo de corte ou saturação, o efeito é menos relevante.

### → Modelo incremental

À semelhança da discussão realizada para os BJT, se o transistor permanecer na região de saturação temos

$$\begin{aligned} i_D &= (I_D + i_d) = k(V_{GS} + v_{gs} - V_t)^2 \\ &= k(V_{GS} - V_t)^2 + 2k(V_{GS} - V_t)v_{gs} + kv_{gs}^2 \end{aligned}$$

como  $I_D = k(V_{GS} - V_t)^2$ , fica

$$i_d = 2k(V_{GS} - V_t)v_{gs} + kv_{gs}^2$$

O funcionamento é linear do ponto de vista incremental se  $v_{gs} \ll V_{GS} - V_t$ , obtendo-se

$$i_d = g_m v_{gs}$$

em que a **transcondutância**  $g_m$ , é dada por

$$g_m = 2k(V_{GS} - V_t) \iff g_m = 2\sqrt{kI_D}$$

Se considerarmos o efeito de  $v_{DS}$  sobre  $i_D$ , a transcondutância define-se como

$$g_m = \left. \frac{\partial i_D}{\partial v_{GS}} \right|_{v_{GS}=V_{GS}; v_{DS}=V_{DS}} = 2k(V_{GS} - V_t)(1 + \lambda V_{DS}) = \frac{2I_D}{V_{GS} - V_t}$$

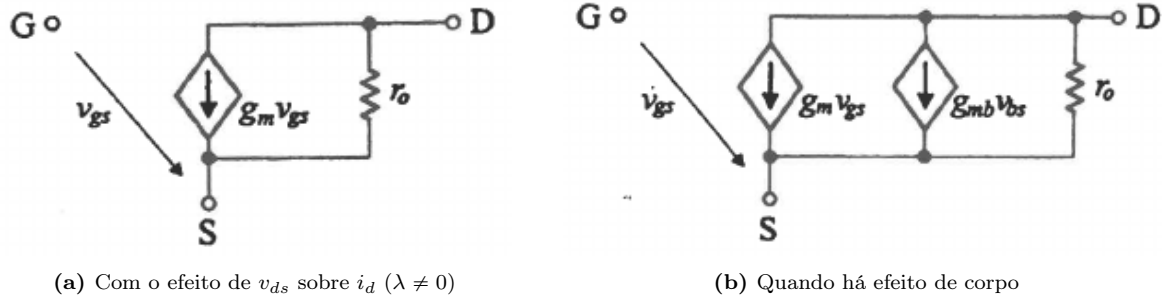
**Nota:** se  $\lambda V_{DS} \ll 1$ , o resultado coincide com o anterior, como seria esperado.

Para se ter em conta o efeito de  $v_{ds}$  sobre  $i_d$  é necessário introduzir o parâmetro incremental

$$r_o^{-1} = \left. \frac{\partial i_D}{\partial v_{DS}} \right|_{v_{GS}=V_{GS}; v_{DS}=V_{DS}} \implies r_o = \frac{1 + \lambda V_{DS}}{\lambda I_D} \stackrel{\lambda V_{DS} \ll 1}{\simeq} \frac{1}{\lambda I_D} = \frac{V_A}{I_D}$$

Se o **efeito de corpo** não for desprezável, i.e., a tensão entre a fonte e o substrato não for constante,  $v_{bs} \neq 0$ , representa-se no esquema incremental um gerador de corrente comandado extra, com parâmetro incremental  $g_{mb}$  que se situa entre  $0.1g_m$  e  $0.3g_m$ :

$$g_{mb} = \left. \frac{\partial i_D}{\partial v_{BS}} \right|_{v_{GS}=V_{GS}; v_{DS}=V_{DS}; v_{BS}=V_{BS}}$$



**Fig. 33:** Esquemas incrementais para os transístores MOS [3]

“É oportuno fazer a comparação das transcondutâncias dos transístores bipolar e MOS. [Sem o efeito de corpo temos:]

$$\frac{(g_m)_{BJT}}{(g_m)_{MOS}} = \frac{I_C/V_T}{2I_D/(V_{GS} - V_t)}$$

e se  $I_C = I_D$ , fica

$$\frac{(g_m)_{BJT}}{(g_m)_{MOS}} = \frac{V_{GS} - V_t}{2V_T}$$

Como  $2V_T \approx 50\text{mV}$  e  $(V_{GS} - V_t)$  é da ordem de grandeza de  $1\text{V}$ , conclui-se que, para o mesmo nível de corrente em repouso, o transístor bipolar tem uma transcondutância que é algumas dezenas de vezes superior à do transístor MOS. Por exemplo, se  $V_{GS} - V_t = 2\text{V}$ , obtém-se  $(g_m)_{BJT} = 40(g_m)_{MOS}$ . A esta significativa desvantagem do transístor MOS, contrapõem-se os aspetos em que é superior: resistência de entrada infinita, menor área de circuito integrado, processo de fabricação mais simples.”[3]

## 4. Amplificadores Operacionais



## 5. Circuitos Digitais MOS

### ↳ Circuitos Integrados NMOS e CMOS

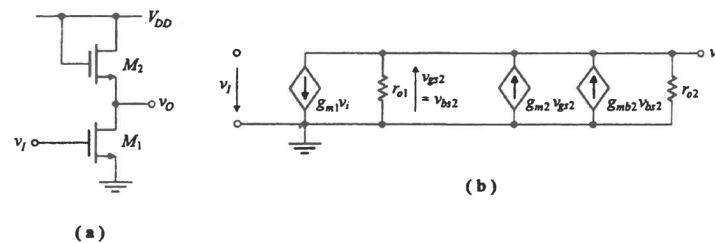
Nos circuitos, integrados as resistências ocupam maior área relativamente aos transístores; apesar de serem concebíveis resistências de valor elevado e área reduzida, estas apresentam tolerâncias muito elevadas. É então desejável diminuir o número de resistências no circuito, ou removê-las por completo. Nos circuitos com BJTs, isto não é possível, somente com **tecnologias MOS** (modo de funcionamento ôhmico na região de triodo).

- A **tecnologia** mais simples e barata é a **NMOS**, que, na sua versão mais elementar, apenas permite realizar transístores NMOS de reforço, e, numa versão mais avançada, permite realizar transístores NMOS de reforço e de depleção. (A tecnologia PMOS, utilizada nos primórdios, foi substituída por NMOS, porque nesta os transístores conseguem menores dimensões retendo um nível de funcionamento semelhante.)
- A **tecnologia CMOS** é mais evoluída, permite realizar transístores NMOS e PMOS, ambos de reforço; a letra C refere-se à existência de dispositivos **complementares**.

### → Circuito base de cada tecnologia MOS

#### ★ Tecnologia NMOS com transístores de reforço

Na tecnologia NMOS com transístores de reforço, o circuito base é o **inversor NMOS com carga de reforço**. Podemos considerar que este circuito tem origem no andar de fonte comum, em que a resistência de carga é substituída pelo transístor  $M_2$ .



**Fig. 34:** Inversor NMOS com carga de reforço [3]

O transístor  $M_2$  tem a porta ligada ao dreno ( $v_{GS2} = v_{DS2}$ ), e por isso está saturado

$$i_{D2} = k_2(V_{DD} - v_O - V_{t2})^2 \quad (\text{resistência não-linear})$$

O funcionamento como inversor resume-se da seguinte forma:

- ☞  $v_I \rightarrow \text{HIGH}$ ,  $M_1$  está cortado,  $i_{D1} = i_{D2} = 0$ , o que resulta em  $v_O = V_{DD} - V_{t2}$ ;
- ☞  $v_I \rightarrow \text{LOW}$ ,  $M_1$  conduz, o que faz  $v_O$  passar para o nível baixo.

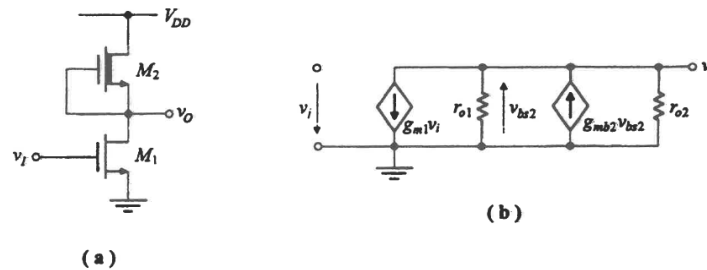
O circuito também se pode utilizar como amplificador:  $A_v \approx -\frac{g_{m1}}{g_{m2} + g_{mb2}}$ , dado que  $r_{o1}$  e  $r_{o2} \gg g_{m2}$ , e estão em paralelo.

Se se desprezar o efeito de corpo,  $A_v \approx -g_{m1}/g_{m2} = -\sqrt{k_1/k_2} = -\sqrt{\frac{(W/L)_1}{(W/L)_2}}$

Como as dimensões  $W$  e  $L$  dos transístores têm um valor mínimo, para se evitarem grandes dimensões, o ganho de tensão não pode exceder um valor na ordem de 10.

### ★ Tecnologia NMOS com transístores de reforço e de depleção

Neste caso, o circuito base é o **inversor NMOS com carga de depleção**. Podemos, novamente, considerar que este circuito se obtém através do andar de fonte comum, em que a resistência de carga é trocada por uma resistência não-linear (transístor de depleção). Nesta configuração, a porta está ligado à fonte.



**Fig. 35:** Inversor NMOS com carga de depleção [3]

O funcionamento como inversor resume-se da seguinte forma:

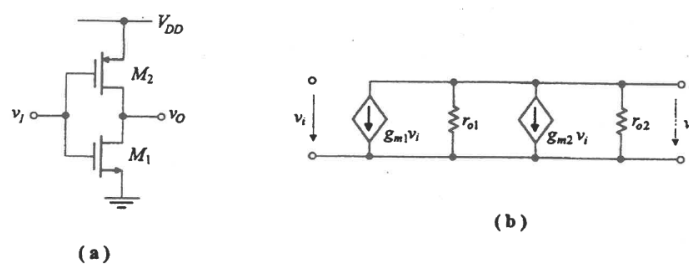
- ☞  $v_I \rightarrow \text{HIGH}$ ,  $M_1$  está na zona de triódo e  $M_2$  fica saturado,  $v_O \rightarrow \text{LOW}$ ;
- ☞  $v_I \rightarrow \text{LOW}$ ,  $M_1$  está cortado, o que faz  $i_{D2} = 0$ ,  $M_2$  está na zona de triódo com  $v_{DS2} = 0$ , e portanto,  $v_O = V_{DD}$ , que constitui o nível alto.

O circuito pode funcionar como amplificador se  $M_1$  e  $M_2$  estiverem em saturação.

O ganho de tensão é aproximadamente  $A_v = -g_{m1}/g_{mb2}$ , e como  $g_{mb2} = 0.1$  a  $0.3 g_{m2}$ , comparando com a versão anterior, temos um ganho significativamente superior. (No passado, este circuito foi também utilizado como andar amplificador.)

### ★ Tecnologia CMOS

Tal como os circuitos anteriores, o **inversor CMOS** pode ser utilizado como inversor lógico ou amplificador.



**Fig. 36:** Inversor CMOS [3]

O funcionamento como inversor resume-se da seguinte forma (interruptores):

- ☞  $v_I \rightarrow \text{HIGH}$ ,  $M_1$  está na região de triódo e  $M_2$  está cortado, ficando  $v_O = 0$ ;
- ☞  $v_I \rightarrow \text{LOW}$ ,  $M_2$  está na região de triódo e  $M_1$  está cortado, e  $v_O = V_{DD}$ .

Quando o circuito funciona como amplificador,  $M_1$  e  $M_2$  estão saturados, e o ganho de tensão é:  $A_v = v_o/v_i = -(g_{m1} + g_{m2})(r_{o1}/r_{o2})$ .

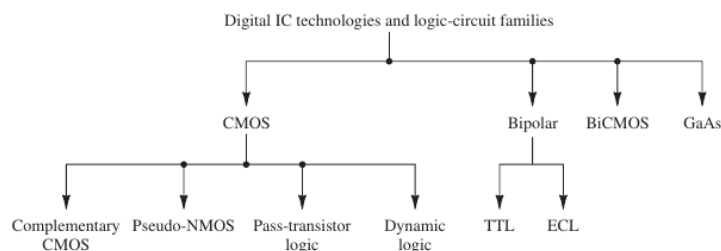
Este ganho tem um valor elevado, mas o circuito não se costuma utilizar muito como amplificador linear; prefere-se o andar de fonte comum com carga ativa, cujo ganho é da mesma ordem, mas o dimensionamento obedece a menos restrições.

## ↳ Conceitos sobre Circuitos Digitais

Nos circuitos digitais, os sinais são binários, podendo ter dois valores lógicos, designados por 0 e 1. Os sinais são representados por tensões que podem ter nível alto, **H**, ou nível baixo, **L** (não é usual representar os sinais por correntes). Se ao nível alto se fizer corresponder o valor lógico 1 e ao nível baixo o valor lógico 0, diz-se que tem **lógica positiva**, que é a adotada nesta UC.

Os circuitos digitais podem ser projetados e fabricados de maneiras distintas:

- Se o volume de produção for baixo, ligam-se num circuito impresso os blocos necessários, disponíveis em embalagens separadas, cada uma com um circuito integrado de uso geral.
- Uma aplicação de volume elevado pode justificar a realização de um circuito integrado de aplicação específica, ou ASIC (*Application Specific Integrated Circuit*), que é usualmente referido como circuito VLSI (*Very Large Scale Integration*). Estes circuitos podem ser fabricados *full-custom*, através do silício, se se justificar, ou com conjuntos de portas lógicas ou transístores (*gate-arrays*), que são ligados pelo fabricante de acordo com as instruções do utilizador (*semi-custom*).
- Existem circuitos deste género que podem ser diretamente programados pelo utilizador, denominados por FPGAs (*Field Programmable Gate Arrays*).

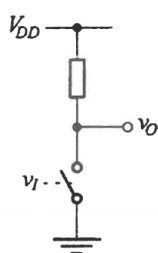


**Fig. 37:** “Digital IC technologies and logic-circuit families.”[1]

Os circuitos digitais agrupam-se em **famílias lógicas**, constituídas por circuitos com configuração semelhante, realizados com a mesma tecnologia e as mesmas características básicas. As principais famílias lógicas MOS são as NMOS (apenas se usa atualmente na realização de alguns ASIC e memórias) e CMOS; para os BJT, as principais famílias são as TTL (*Transistor-Transistor Logic*) e a ECL (*Emitter-Coupled Logic*).

As três famílias: CMOS, TTL e ECL, são usadas para circuitos integrados de uso geral ou ASICs.

O circuito lógico mais elementar é o **inversor**. A maioria das características básicas das famílias lógicas pode ser estabelecida com base no inversor respetivo.



**Fig. 38**

A realização de um inversor baseia-se na utilização de um interruptor comandado. Quando a tensão de entrada  $v_I$  tem nível alto, o interruptor fecha, e a tensão de saída  $v_O$  fica no nível baixo. Quando  $v_I$  está no nível baixo, o interruptor abre e  $v_O$  fica no nível alto, dado que a saída fica ligada ao terminal positivo da alimentação através do dispositivo de carga (que sendo responsável pela subida de  $v_O$ , se designa por dispositivo de *pull-up*; o interruptor comandado é o dispositivo de *pull-down*).

O interruptor comandado é um transístor e o dispositivo de carga pode ser uma resistência ou um transístor, como vimos na secção anterior.

Nas especificações apresentadas pelos fabricantes para caracterizar as famílias lógicas, são indicados os seguintes níveis de tensão (considerando o **caso mais desfavorável**):

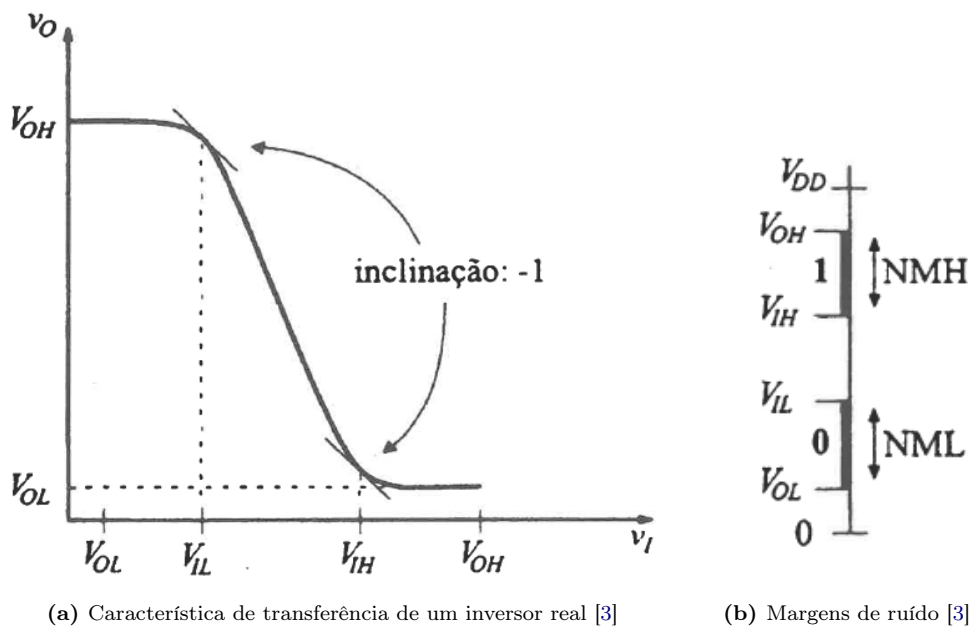
$V_{OH}$  — tensão de saída mínima no estado 1;

$V_{OL}$  — tensão de saída máxima no estado 0;

$V_{IH}$  — tensão de entrada mínima que é sempre interpretada como 1;

$V_{IL}$  — tensão de entrada máxima que é sempre interpretada como 0;

$V_{IH}$  e  $V_{IL}$  costumam considerar-se como os valores de  $v_I$  para os quais a característica de transferência  $v_O(v_I)$  tem declive -1.



(a) Característica de transferência de um inversor real [3]

(b) Margens de ruído [3]

Fig. 39

Mesmo que um sinal tenha ruído sobreposto, desde que se situe entre  $V_{IH}$  e  $V_{OH}$  é sempre interpretado como 1; se se situar entre  $V_{IL}$  e  $V_{OL}$  será interpretado como 0.

Por isso definem-se as **margens de ruído** como:

$$NM_H \triangleq V_{OH} - V_{IH}$$

$$NM_L \triangleq V_{IL} - V_{OL}$$

Interessa, naturalmente, que as margens de ruído sejam maximizadas.

A saída de um circuito digital é, normalmente, ligada a uma ou mais entrada de outros circuitos da mesma família. Define-se como **leque de saída** (*fan out*) ao número de entradas (de portas da mesma família lógica) que a saída de um circuito pode atuar, mantendo as características especificadas pelo fabricante. Também se utiliza **leque de entrada** (*fan in*) para designar o número de portas de entrada de uma porta lógica.

A **potência de dissipação** dos circuitos digitais constitui uma característica importante. Há que distinguir a **potência estática**, quando o circuito permanece num mesmo estado, e a **potência dinâmica**, que corresponde à energia dissipada quando o circuito muda de estado. A dissipação é normalmente diferente quando a saída está no estado 0 e quando está no estado 1. A potência estática é definida como a média da potência nos dois casos.

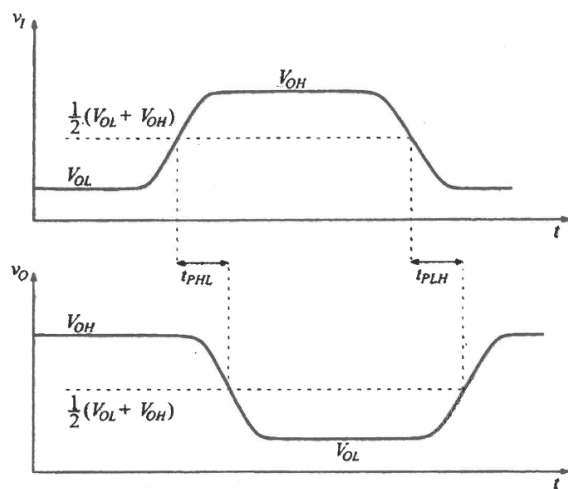
Os circuitos digitais não transitam de estados instantaneamente. Considerando os instantes de passagem pelo nível médio  $(V_{OL} + V_{OH})/2$ , há um atraso  $t_{pHL}$  quando a saída passa do nível alto (H) para o nível baixo (L) e um atraso  $t_{pLH}$  quando a saída faz a transição inversa. Define-se o **atraso de propagação** (*propagation delay*) como

$$t_p = \frac{t_{pHL} + t_{pLH}}{2}$$

**Nota:** Usualmente a corrente de carga é inferior à corrente de descarga, por isso

$$t_{pLH} > t_{pHL}$$

(demora mais tempo a carregar do que a descarregar).



Se  $t_{pLH} \gg t_{pHL}$  então temos

$$t_p \approx \frac{1}{2}t_{pLH}$$

“Nos circuitos digitais pretende-se rapidez de operação e baixo consumo, existindo um compromisso entre estes dois requisitos. As famílias lógicas costumam caracterizar-se pelo **produto atraso-potência**,  $t_p P_D$  ( $P_D$  é a potência estática média); interessa que o seu valor seja o menor possível.”[3]

**Fig. 40:** Atraso de propagação [3]

## ↳ Circuitos NMOS

## Referências

- [1] A. S. Sedra and K. C. Smith. *Microelectronic Circuits*. Oxford University Press, 7th edition, 2015.
- [2] M. Medeiros Silva. *Introdução aos Circuitos Eléctricos e Electrónicos*. Fundação Calouste Gulbenkian, 6th edition, 2014.
- [3] M. Medeiros Silva. *Circuitos com Transistores Bipolares e MOS*. Fundação Calouste Gulbenkian, 6th edition, 2016.