Министерство науки и высшего образования Российской Федерации Федеральное государственное автономное образовательное учреждение высшего образования

«Национальный исследовательский университет ИТМО»

Факультет Программной Инженерии и Компьютерной Техники

Дисциплина: Функциональная схемотехника

Лабораторная работа 4

Вариант 1

Выполнил:

Гурьянов Кирилл Алексеевич

Группа: Р33302

Преподаватель:

Табунщик Сергей Михайлович

Санкт-Петербург

Цель работы

Получить навыки разработки встроенных схем самотестирования (BIST, built-in self-test) для цифровых устройств, реализованных на базе программируемых логических интегральных схем (ПЛИС).

Задание

Функция: $y = a^2 + \sqrt[3]{b}$

Полином LFSR 1: $y = 1 + x + x^2 + x^4 + x^8$

Полином LFSR 2: $y = 1 + x^2 + x^3 + x^5 + x^8$

Полином CRC8: $y = 1 + x^2 + x^3 + x^4 + x^8$

- 1. Доработайте схему функционального блока, разработанного в лабораторной работе №3. Данный блок обозначен как DUT (Design under Test). Необходимо добавить в схему возможность выполнять самотестирование по внешней команде по факту нажатия кнопки. Схема самотестирования должна удовлетворять следующим требованиям:
 - 1.1. Вход и выход из режима самотестирования должен выполняться по факту нажатия кнопки BTN.
 - 1.2. Модуль «BIST control logic» должен управлять коммутацией сигналов в режиме тестирования. Данный модуль также должен хранить количество

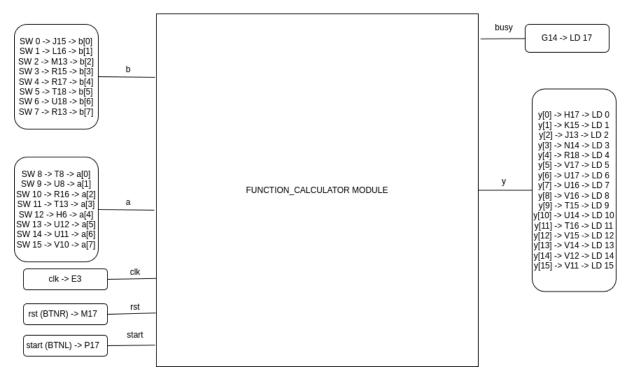
переходов в режим самотестирования с момента подачи питания на схему.

- 1.3. Должна быть поддержана возможность подавать вместо операндов функции значения с регистров сдвига с линейной обратной связью LFSR (Linear-Feedback Shift Register). Регистры LFSR будут выполнять функции генераторов псевдослучайных чисел. Полиномы, на базе которых работают регистры LFSR, определяются в варианте задания.
- 1.4. Значение выхода функционального блока (DUT) в режиме тестирования должно проходить через модуль расчета циклического избыточного 8-битного кода CRC8 (Cyclic Redundancy Check). По значению CRC8 в конце тестирования определяется корректность

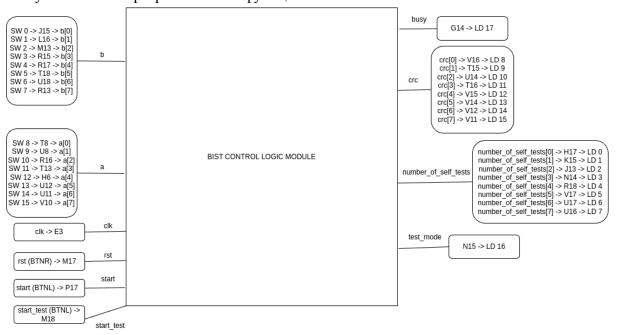
- работы схемы. Использование такого подхода позволяет сэкономить память для записи истории тестирования и для списка эталонных значений на каждой итерации тестирования. Полином для CRC8 определяется в варианте задания.
- 1.5. Результат работы блока в режиме самотестирования должен представлять собой значение кода CRC8 после 256 итераций тестирования. Одной итерацией тестирования называется расчет результата на одной комбинации входных операндов.
- 1.6. В режиме тестирования на светодиоды должно выводиться значение CRC8 и количество переходов схемы в режим самотестирования с момента подачи питания на схему. В режиме нормальной работы на светодиоды выводится результат расчета функционального блока (DUT).
- 2. Разработайте тестовое окружение и проведите моделирование схемы. Определите корректное значение CRC8 в конце процесса самотестирования, то есть после 256 итераций смены входных операндов.
- 3. Проведите синтез и размещение схемы для ПЛИС XC7A100T-1CSG324C, входящей в состав отладочной платы Nexys 4 DDR.
- 4. Определите количество и тип используемых ресурсов ПЛИС после размещения схемы.
- 5. Проверьте работоспособность схемы на отладочной плате Nexys 4 DDR в нормальном режиме и в режиме самотестирования.
- 6. Составьте отчет по результатам выполнения работы.

Отчет

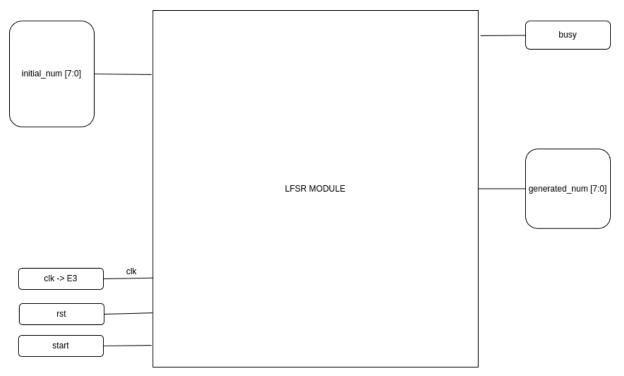
Схемы разработанных модулей



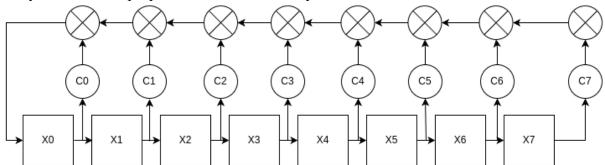
"Рисунок 1. Схема разработанного функционального блока"



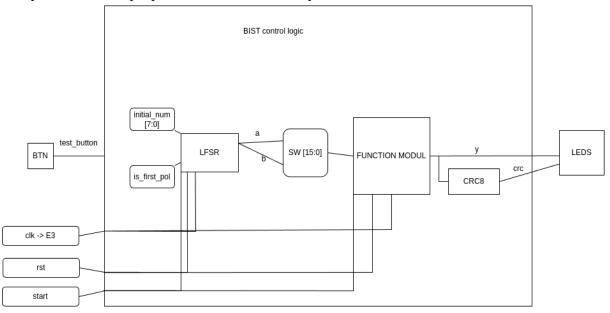
"Рисунок 2. Схема разработанного Bist control logic модуля"



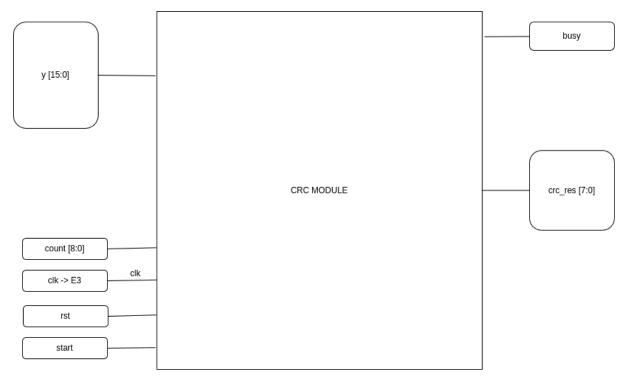
"Рисунок 3. Схема разработанного LFSR модуля"



"Рисунок 4. Схема разработанного LFSR модуля"

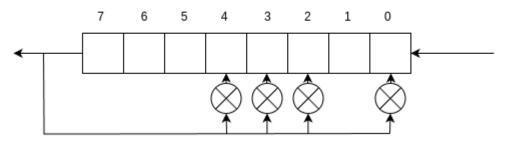


"Рисунок 5. Полная схема разработанного модуля"



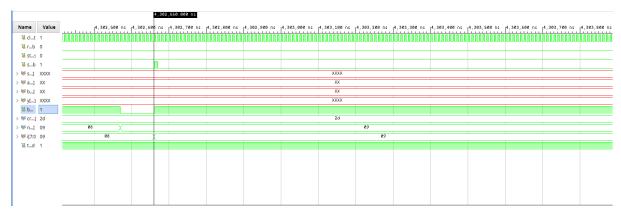
"Рисунок 6. Схема разработанного CRC модуля"

Сдвиговый регистр



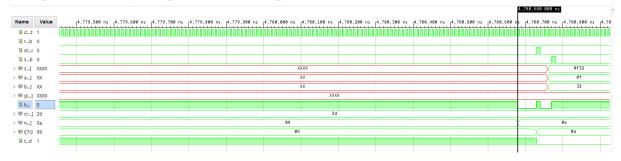
"Рисунок 7. Схема разработанного CRC модуля"

Результат тестирования блока в симуляторе



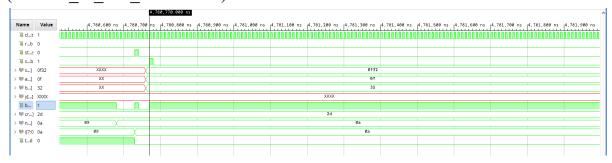
"Рисунок 8. Тестирование модуля в симуляторе"

На данном изображении мы можем видеть, что был подан сигнал "старт" для запуска режима тестирования.



"Рисунок 9. Тестирование модуля в симуляторе"

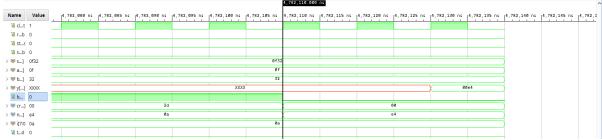
Тестирование было завершено, значение стс равно 2d (верное значение), количество запусков тестирования увеличивается на единицу (number of self tests \leq 0a).



"Рисунок 10. Тестирование модуля в симуляторе"

На данном изображении мы видим, что модуль перешел в режим вычисления функции, на вход модулю были поданы 2 операнда: a = 0.6 (15) b = 32 (50)

$$a = 0f_{16}(15_{10}), b = 32_{16}(50_{10}).$$

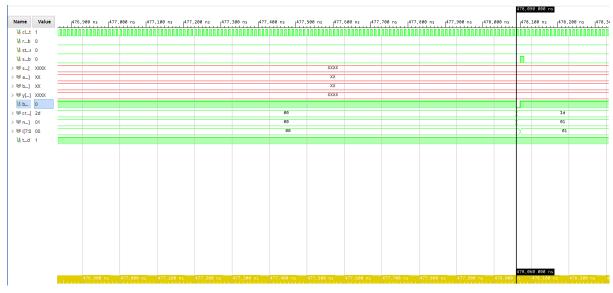


"Рисунок 11. Тестирование модуля в симуляторе"

Функция $y = a^2 + \sqrt[3]{b}$ была подсчитана, на изображении мы видим, что $y = E4_{16}(228_{10})$. Произведем проверку:

$$y = 15^2 + \sqrt[3]{50} = 225 + 3 = 228$$

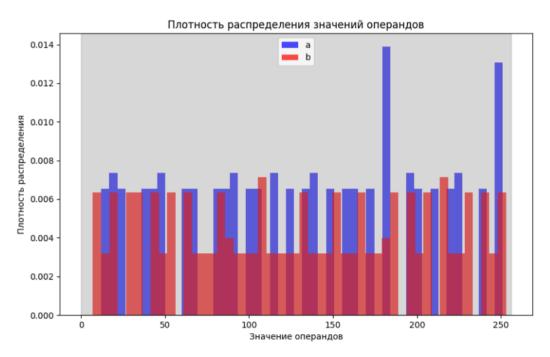
Время моделирования режима самотестирования в симуляторе



"Рисунок 12. Время тестирования функции в симуляторе"

Время тестирования функции составляет 478060 нс.

График плотности распределения значений операндов



"Рисунок 13. График плотности распределения значений операндов"

Генерация операндов производилось с использованием регистров сдвига с линейной обратной связью, которые генерировали набор

псевдослучайных чисел. Распределение операндов представлено на изображении.

Таблица с данными об использовании ресурсов ПЛИС

ilization		Post-Synthesis Post-Implementation		
				Graph Table
Resource	Utilization		Available	Utilization %
LUT		323	63400	0.51
FF		370	126800	0.29
IO		38	210	18.10
BUFG		1	32	3.13

[&]quot;Рисунок 14. Таблица с данными использования ресурсов"

Вывод

В ходе выполнения лабораторной работы мною были получены навыки разработки схем самотестирования для цифровых устройств, реализованных на базе программируемых логических интегральных схем. Я изучил алгоритмы генерации псевдослучайных чисел, а также алгоритм CRC8.