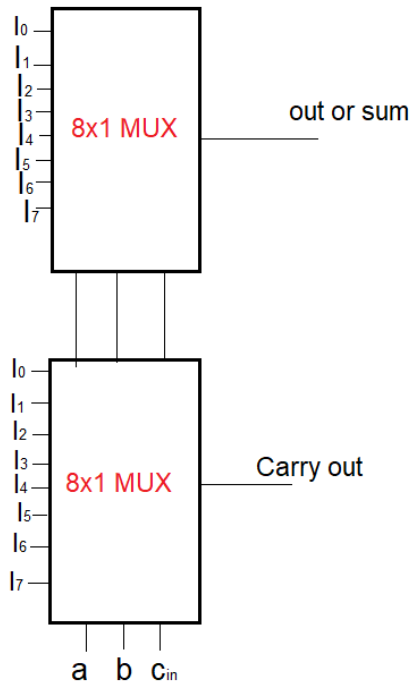


DSD-HW1

1-

a FullAdder with Two 8-to-1 multiplexer



a	b	C_{in}	Sum	C_{out}
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

2-

Clock gating شامل توقف clock در بازه های زمانی خاص به منظور صرفه جویی در مصرف برق است. از ویژگی های مهم clock gating این است که هنگام مسدود شدن clock و هنگام رهاسازی آن اشکال ایجاد نکند. ممکن است یک سلول استاندارد برای این منظور خاص در طرح ASIC در دسترس باشد ، اما برای بسیاری از برنامه ها ، به ویژه در فرکانس های خیلی زیاد ، ساختن آن با مدار معمولی خوب است. بسیاری از دستگاه های الکترونیکی از ساعت برای خاموش کردن اتوبوس ها ، کنترل کننده ها ، پل ها و بخش هایی از پردازنده ها استفاده می کنند. در صورت عدم نیاز طراحی را خاموش کنید - بدون تأثیر بر عملکرد. با خاموش کردن ساعت به طرح/سیستم ، اساساً فعالیت سوئیچینگ طرح کاهش یافته و در نتیجه قدرت پویا کاهش می یابد.

3-

FPGA های SRAM-based فرار هستند و باید در هر بار روشن شدن مجدد برنامه ریزی شوند. Sram به این معنی است که برنامه نویسی تراشه در رم یا فلاپ یا موارد مشابه انجام می شود. این باعث می شود نمونه سازی اولیه آسان شود و به دستگاه ها اجازه می دهد تا مجدداً در مدار پیکربندی شوند.

حافظه پیکربندی SRAM می تواند به اثرات radiation حساس باشد که می تواند به طور بالقوه یک طراحی را خراب کرده و عملکرد مورد نظر را تغییر دهد.

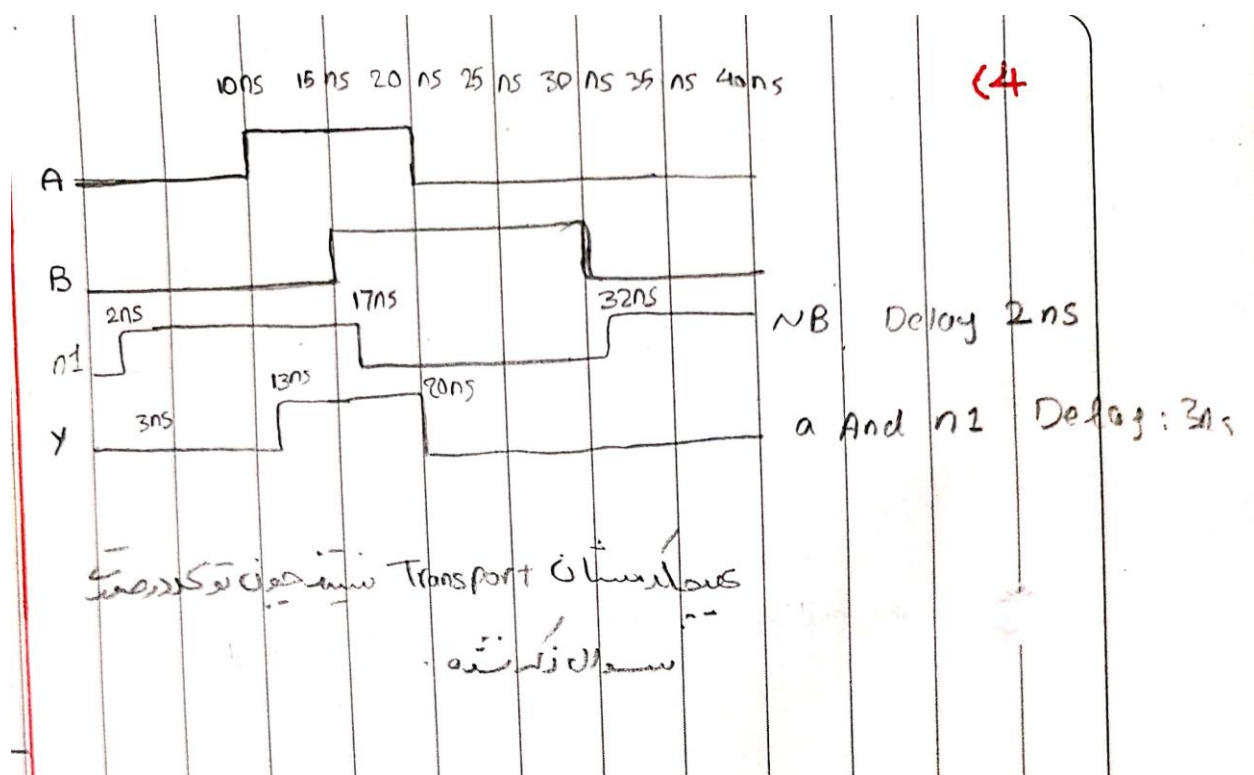
معمولاً board دارای یک EEPROM برای نگه داشتن جریان بیت برنامه نویسی است و FPGA هنگام تنظیم مجدد ، جریان بیت را به طور خودکار بارگذاری می کند.

FPGAs Fuse به این معنی است که تراشه با دمیدن فیوزهای یکبار در FPGA برنامه ریزی شده است. Fuse-based ممکن است برای برنامه های کاربردی با قابلیت اطمینان بالا مفید باشد.

آنها بلافاصله پس از بازنشانی بهبود می یابند و در محیط های radiation قوی تر هستند. در مناطق با rad بالا ، تشعشع می تواند باعث شود که مقدار ذخیره شده خود را به یک فلیپ فلاپ تغییر دهد.

Anti fuse based ها که پیوند را پیکربندی می کنند ، بین دو لایه بالایی فلز رشد می کنند و کانال های مسیریابی را حذف کرده و منابع را بین ماژول های منطقی تغییر می دهند. این منجر به افزایش چگالی منطقی ، مسیریابی کوتاهتر و تاخیرهای کوچکتر می شود.

4-



5-

