

CUESTIONARIO 2 TEMA 3

1. Un determinado procesador direcciona a nivel de byte, siendo el tamaño de palabra de 32 *bits*. Este procesador es capaz de direccionar una memoria principal de 256 *KBytes*. En el diseño del sistema de memoria, se incorpora una memoria caché de 128 *bytes* y como tamaño de línea se opta por 128 *bits*. En cuanto a la organización de la caché se elige asociativa por conjuntos con 2 conjuntos.
 - a) Indica cuántos bits ocupan los campos:
Etiqueta:
c:
w:
b:
 - b) Indica la asociatividad de esta caché:
2. En una caché directa...
Selecciona una:
 - a. Una línea de memoria sólo puede estar en una única posición en la caché.
 - b. Una línea de memoria puede estar en varias posiciones en la caché, aunque no simultáneamente.
 - c. Una línea de memoria puede estar en varias posiciones en la caché simultáneamente.
 - d. Ninguna respuesta es correcta.
3. Considera un procesador con una caché de 2^2 *KBytes*, una memoria principal de 2^{10} *MBytes* y organización totalmente asociativa. Calcula el número de bits del campo etiqueta (TAG) suponiendo que cada bloque está formado por 16 bytes (palabras de un byte).
4. La memoria principal de un computador tiene 2^3 *MBytes*, mientras que el tamaño de caché es 2^0 *KBytes* con palabras de 2^2 *bytes* y bloques de 2^1 palabras. La caché tiene como política de ubicación la asociativa por conjuntos de 4 vías. Si el procesador referencia la dirección 16004071 (decimal), calcula el conjunto en Caché donde podría encontrarse el bloque correspondiente. Proporciona el resultado en **DECIMAL**.
5. Calcula la dirección física en memoria principal de un dato de 1 *byte* que está actualmente en una caché con organización asociativa por conjuntos con 2 vías. El dato es el *byte* 2 de un bloque de memoria que se ha copiado en el conjunto 4 de la caché con etiqueta (TAG) 203. La caché tiene un tamaño de 2^7 *Kbytes*, bloques de 2^4 *bytes* (considera palabras de 1 *byte*).
Nota: tienes que proporcionar el resultado en decimal.
6. Calcular el número de compradores que requiere el directorio de una caché de 4 *Kbytes* organizada asociativamente en conjuntos de 4 vías, con tamaños de línea 32 *bytes* y palabras de 16 *bits*, si el tamaño del bus de direcciones es de 32 bits.

Soluciones

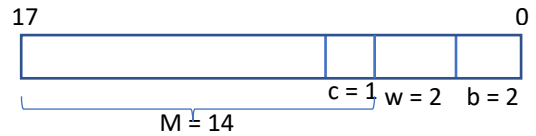
1. Un determinado procesador direcciona a nivel de byte, siendo el tamaño de palabra de 32 *bits*. Este procesador es capaz de direccionar una memoria principal de 256 *KBytes*. En el diseño del sistema de memoria, se incorpora una memoria caché de 128 *bytes* y como tamaño de línea se opta por 128 *bits*. En cuanto a la organización de la caché se elige asociativa por conjuntos con 2 conjuntos.

$$\text{Palabra} = 32 \text{ bits} = 4 \text{ bytes} = 2^2 \text{ bytes} ; \quad b = 2$$

$$\text{MM} = 256 \text{ KBytes} = 2^8 * 2^{10} = 2^{18} \text{ bytes}$$

$$\text{Caché} = 128 \text{ bytes} = 2^7 \text{ bytes}$$

$$\text{Tamaño bloque} = 128 \text{ bits} = 16 \text{ bytes} = 2^4 \text{ bytes}.$$



$$\frac{\text{tam caché}}{\text{tam bloque}} = \frac{2^7}{2^4} = 2^3 \text{ bloques en caché} = 2^n = 2^3$$

$$\frac{\text{tam bloque}}{\text{tam palabra}} = \frac{2^4}{2^2} = 2^2 = 2^w$$

$$18 - 2 - 2 = 14 (M)$$

$$2 = 2^c ; c = 1 \quad \frac{2^n}{2^c} = \frac{2^3}{2} = 2^2 = 4 = \text{asociatividad}$$

- a) Indica cuántos bits ocupan los campos:

Etiqueta: $14 (M) - 1 (c) = 13$

c: 1

w: 2

b: 2

- b) Indica la asociatividad de esta caché: 4

2. En una caché directa...

Selecciona una:

- Una línea de memoria sólo puede estar en una única posición en la caché.
- Una línea de memoria puede estar en varias posiciones en la caché, aunque no simultáneamente.
- Una línea de memoria puede estar en varias posiciones en la caché simultáneamente.
- Ninguna respuesta es correcta.

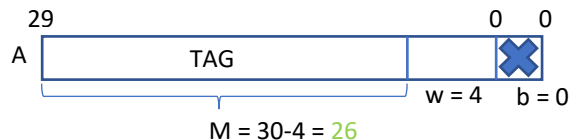
3. Considera un procesador con una caché de 2^2 KBytes , una memoria principal de 2^{10} MBytes y organización totalmente asociativa. Calcula el número de bits del campo etiqueta (TAG) suponiendo que cada bloque está formado por 16 bytes (palabras de un byte).

$$\text{Caché} = 2^2 \text{ KBytes} = 2^{12} \text{ B}$$

$$\text{MM} = 2^{10} \text{ MBytes} = 2^{30} \text{ B}$$

$$\text{Tam palabras} = 1 \text{ B} = 2^0 ; b = 0$$

$$\text{Tam bloque} = 16 \text{ B} = 2^4 ; w = 4$$



4. La memoria principal de un computador tiene 2^3 MBytes , mientras que el tamaño de caché es 2^0 KBytes con palabras de 2^2 bytes y bloques de 2^1 palabras. La caché tiene como política de ubicación la asociativa por conjuntos de 4 vías. Si el procesador referencia la dirección 16004071 (decimal), calcula el conjunto en Caché donde podría encontrarse el bloque correspondiente.

Proporciona el resultado en **DECIMAL**.

$$\text{MM} = 2^3 \text{ MB} = 2^{23} \text{ B}$$

$$\text{Tam caché} = 2^0 \text{ KB} = 2^{10} \text{ B}$$



Tam palabra = 2^2 bytes ; $b = 2$
 Bloques de 2^1 palabras ; $w = 1$
 4 vías = asociatividad 4

$$\frac{\text{tam cache}}{\text{tam bloque}} = \frac{2^{10}}{2^3 \text{ bytes/bloque}} = 2^7 = 2^n$$

$$\frac{2^n}{\text{asociatividad}} = 2^c ; \quad \frac{2^7}{2^2} = 2^5 \text{ conjuntos ; } c = 5$$

1111010000110011(11100)(1)(11) 11100 = 28

5. Calcula la dirección física en memoria principal de un dato de 1 *byte* que está actualmente en una caché con organización asociativa por conjuntos con 2 vías. El dato es el *byte* 2 de un bloque de memoria que se ha copiado en el conjunto 4 de la caché con etiqueta (*TAG*) 203. La caché tiene un tamaño de 2^7 *Kbytes*, bloques de 2^4 *bytes* (considera palabras de 1 *byte*).

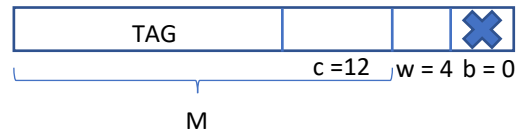
Nota: tienes que proporcionar el resultado en decimal.

Tam palabra = $1 = 2^0$; $b = 0$

Asociatividad = 2

Tam caché = 2^7 *KBytes* = 2^{17} *B*

Tam bloque = 2^4 *Bytes*



$$\frac{\text{tam cache}}{\text{tam bloque}} = \frac{2^{17}}{2^4} = 2^{13} = 2^n \quad \frac{2^n}{\text{asociatividad}} = 2^c ; \quad \frac{2^{13}}{2} = 2^{12} ; \quad c = 12$$

1100 1011 000000000100 0010 => 13303874

6. Calcular el número de compradores que requiere el directorio de una caché de 4 *Kbytes* organizada asociativamente en conjuntos de 4 vías, con tamaños de línea 32 *bytes* y palabras de 16 *bits*, si el tamaño del bus de direcciones es de 32 bits.

4