

情報・知能工学専攻	学籍番号	093420
申請者氏名	谷村 晃太郎	

指導教員氏名	大平 孝
--------	------

論文要旨(修士)

論文題目	携帯電話基地局用高速高効率PWM時変電源回路
------	------------------------

近年、デバイスの微細化・高性能化と共に、RF電力増幅技術の高度化・高効率化が盛んに行われている。現在はDoherty方式が主流であるが、RF入力電力にアクティブに追従するEnvelope Elimination and Restoration(EER)方式が次世代高効率増幅技術として注目を集めている。EER方式はRF入力電力の振幅成分と位相成分を抽出する。位相成分はRF電力増幅器で増幅される。振幅成分はPWM時変電源回路に入力されてRF電力増幅器の電源バイアスを変調する。PWM時変電源回路は、包絡線信号に対するパルス幅変調で生成したPulse Width Modulation(PWM)信号でスイッチングする。PWM信号のクロック周波数を f_{clk} 、包絡線信号周波数を f_{sig} と表す。RF電力増幅器は高効率で飽和動作するが、PWM時変電源回路は様々に変化する

Duty比のために高効率を安定して保つことが困難である。PWM時変電源回路の効率向上はEER方式全体の電力効率向上に繋がる重要な課題である。本論文では、高効率PWM時変電源回路として2ポートリアクタンスフィルタ装荷型PWM時変電源回路を提案する。2ポートリアクタンスフィルタには以下の性能を要求する。①PWM信号の f_{clk} 成分を除去する。②PWM信号の f_{sig} 成分を通過させる。③損失のほとんど無いコイルとコンデンサで構成する。私たちは f_{clk} を除去する回路1、 $2f_{clk}$ 及び f_{clk} を除去する回路2(図1)を提案した。挿入した並列LC共振回路は負荷に流れる電流の f_{clk} 成分を反射する。直列LC共振回路は負荷に印加される電圧の f_{clk} 成分を短絡する。2つの共振回路の電流・電圧抑制効果により、高い除去効果が期待で

きる。計算機シミュレーションSPICEによる解析の結果、回路1では、電力効率68.5%、出力振幅比94.0%、全高調波歪THD10.7%を示した。また回路2では電力効率75.1%、出力振幅比75.0%、THD4.64%を示した。回路2は回路1に比べて、電力効率が6.6ポイント向上、THDが6.06%減少した。試作した結果、回路1では電力効率72.0%、出力振幅比83.7%、THD12.7%を示した。また回路2では電力効率72.6%、出力振幅比84.9%、THD10.3%を示した。回路2は回路1に比べて、電力効率が0.7ポイント向上、出力振幅比1.2ポイント向上、THDを2.35%削減した。図3に回路2の出力波形を示す。解析結果及び試作結果より、提案手法の有用性及び $2f_{clk} \cdot f_{clk}$ を除去することの有用性を確認した。

今後はトポロジを変えて高性能なフィルタを探索する。

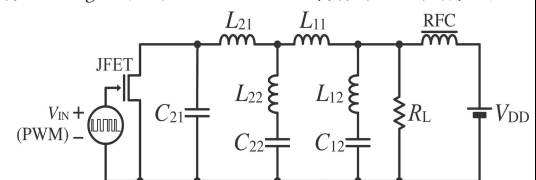


図1 $2f_{clk} \cdot f_{clk}$ 除去電源回路

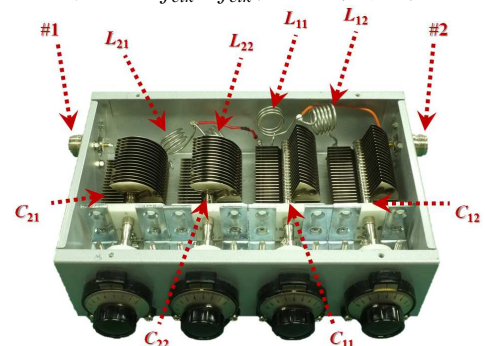


図2 試作した $2f_{clk} \cdot f_{clk}$ 除去電源回路のフィルタ部分

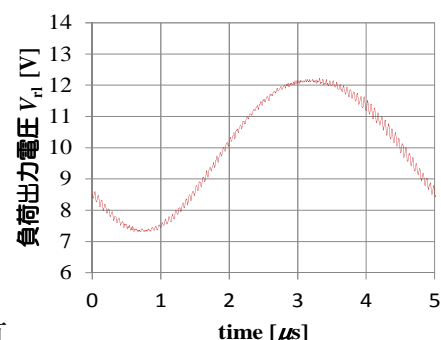


図3 $2f_{clk} \cdot f_{clk}$ 除去電源回路の出力波形