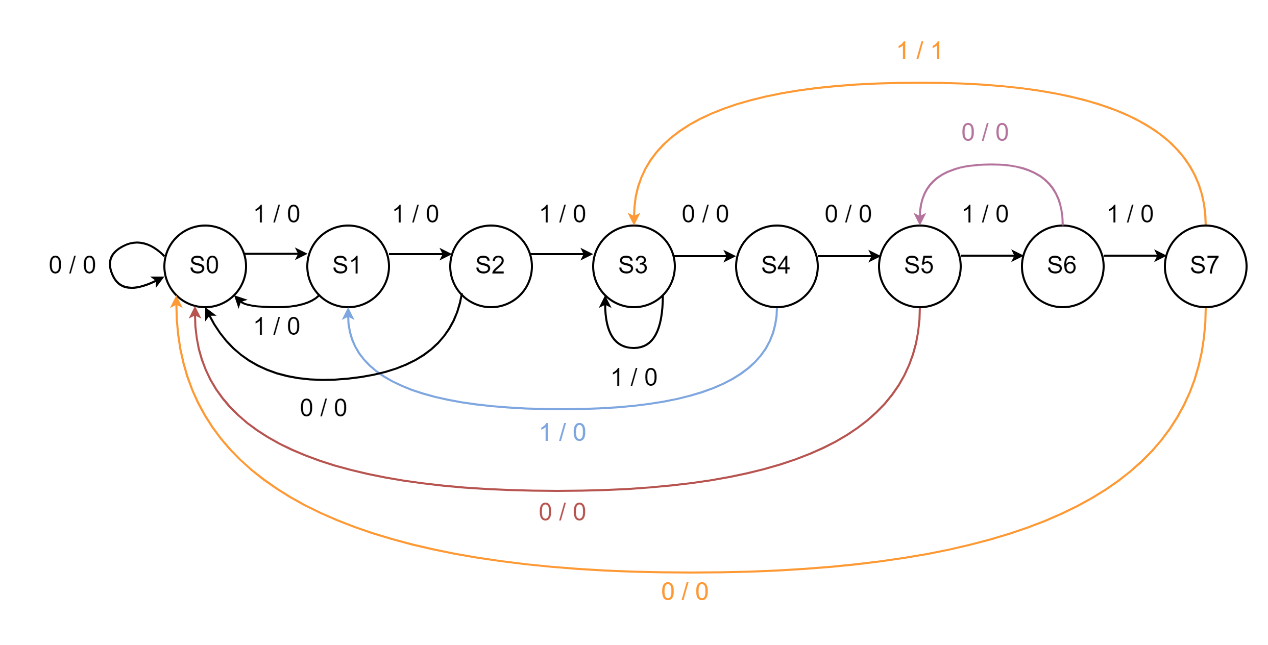
Lab 4 report

組員：110062221李品萱

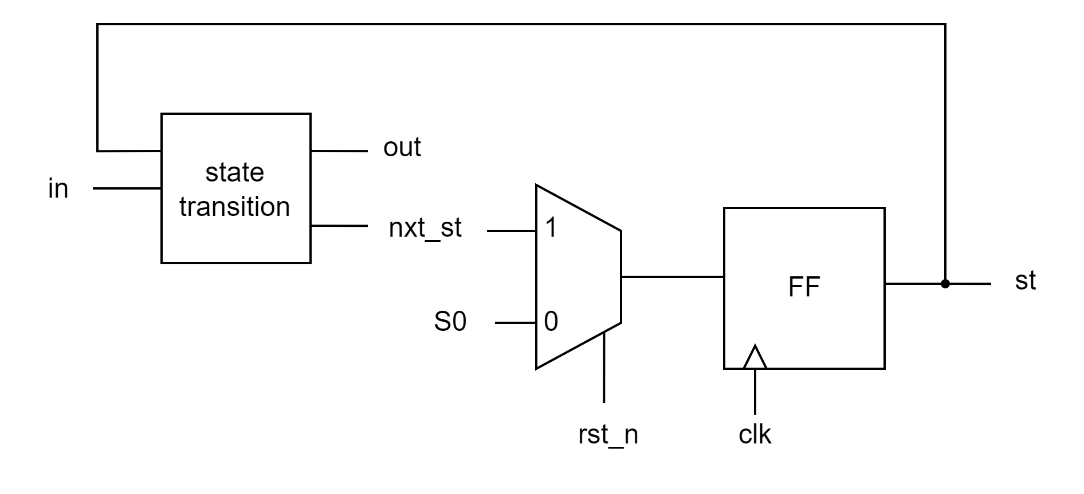
110062213唐翊雯

1. **Sliding window sequence detector**

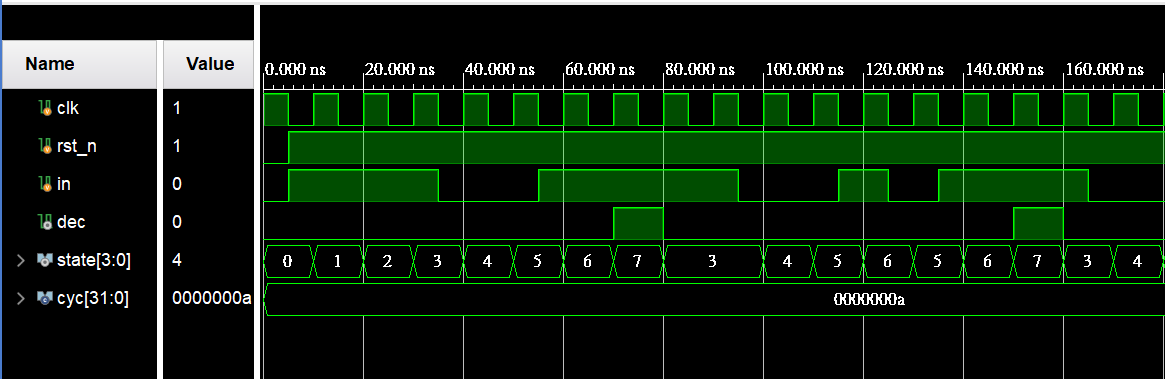
這題我們需要用Mealy machine作連續的detect，找到sequence 1110(01)+11，state transition diagram如下。S0到S2都是要收到1才能進入下一個state對應到sequence的前三個1，在這個階段如果收到0都不是合法的，會直接回到S0；但由於是用sliding widow的方式檢查，因此S3若收到1則會停留在S3，一直到收到0才會進下一個state；S4則是要收到0才合法，因此若收到1則會視為sequence已input一個1，因此進到S1；在S5及S6的部分，由於只能存在01且可以存在多個01，因此S5收到1進到S6，S6若收到0則回到S5，檢查下一個是否為1；S7的部分則代表前面已經收到1110(01)1，因此這邊若收到1則會output dec為1，收到0是不合法的，則回到S0。



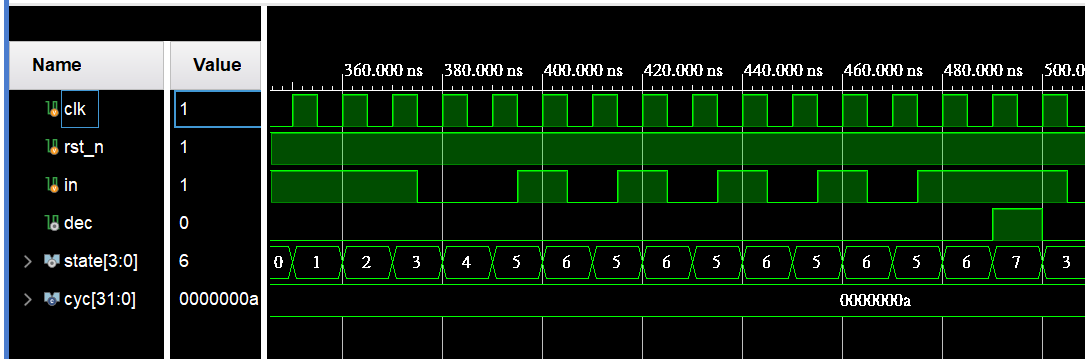
這題的block diagram如下。



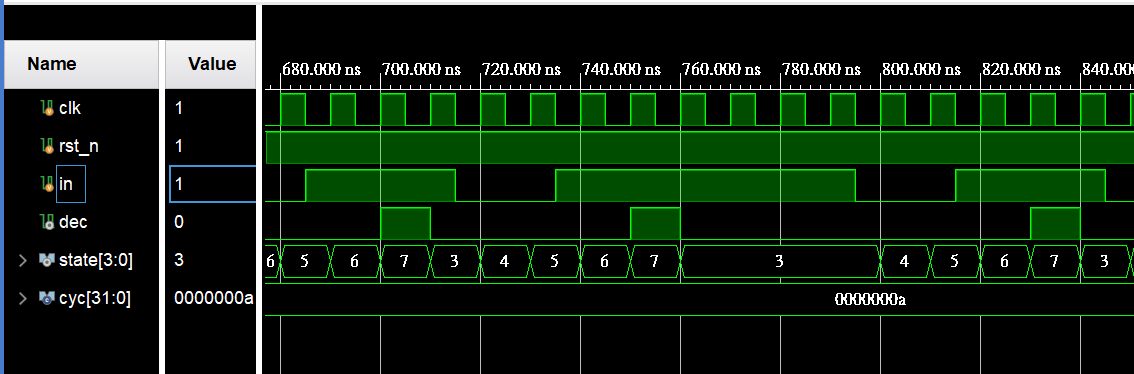
在testbench的部份，為了方便檢查我們將state也印出來，首先做出spec給的sample waveform，如下圖。



接下來我們測01在1110與11之間出現多次，確認符合預期結果。



接下來檢查我們dec為1之後的sequence開頭不給完整的三個1



1. **Traffic light controller**
2. **Greatest common divisor**

這題我們要對於給定的兩個數，利用輾轉相除法找出最大公因數。其state diagram如下：

output的部分有cha（fetch出來的a）、chb（fetch出來的a），gcd，done跟ans（輾轉相除法的return值）。每個state的block diagram分別如下：

sequential circuit的部分維護了state與前一個clk的cha、chb、ans的值，其block diagram如下：

1. **Bonus: Booth multiplier**
2. **FPGA: Mixed keyboard and audio modules together**
3. **FPGA: Vending machine**
4. **Summary**
5. **Contributions**

* **Code**

Sliding window sequence detector by唐翊雯

Traffic light controller by 唐翊雯

Greatest common divisor by 李品萱

Bonus: Booth multiplier by 李品萱

FPGA: Mixed keyboard and audio modules together by 李品萱

FPGA: Vending machine by 唐翊雯

* **Report**

各自描述負責的題目