Thiết kế mạch đồng hồ đếm thời gian gồm phút và giây hiển thị lên HEX3, HEX2, HEX1, HEX0 và được điều khiển bởi các KEY trên board FPGA DE10, sử dụng ngôn ngữ Verilog HDL. Trong đó:

* KEY0 dùng để reset đồng hồ về “00:00”
* KEY1 dùng để bắt đầu hoặc tạm dừng đếm thời gian (đồng hồ tiếp tục đếm khi KEY1 được nhấn lần nữa)

Yêu cầu và gợi ý:

Dùng một bộ đếm và thực hiện so sánh để tạo xung clock chính xác 1Hz từ clock 50MHz (để tạo ra 1 giây thời gian thực chính xác nhất); bộ đếm có thể được thiết kế riêng thành module riêng và gọi vào thiết kế (instantiate)

* Các chức năng giải mã hiển thị ra HEX được thiết kế thành module riêng

**Thiết kế**

A white square with black text

Description automatically generated

**Hình 4.2.1.1:** Sơ đồ thiết kế đồng hồ đếm

Dựa vào hình 4.2.1.1, ta thấy việc thiết kế được chia thành 4 khối:

* Khối đầu tiên là khối chia tần số đầu vào là tần số 50Mhz đầu ra là tần số 1hz.
* Khối thứ hai là thiết kế đồng hồ đếm. Đồng hồ đếm dựa vào clk\_1hz đầu vào để tăng giây tướng ứng với 1s và clk\_50Mhz để điều khiển nút nhấn.
* Khối cuối cùng sẽ là khối giải mã led 7 đoạn để xuất ra giờ phút giây trên led.

Ở đây ta không thiết kế khối encoderBCD vì mỗi led 7 đoạn(mỗi đầu ra của chục phút, đơn vị phút, chục giây, đơn vị giây ) chỉ tối đa là 9 thì mã nhị phân cũng bằng với mã BCD.

**Bộ chia tần số**

Mục đích để chia tần số từ 50Mhz thành 1hz tương ứng 1 chu kì 1 giây để đồng hồ cứ 1s tang 1 đơn vị.

Đầu vào sẽ là clk\_50Mhz đầu ra clk\_1hz. Khởi tạo giá trị ban đầu cho clk\_1hz là 0 và counter [24:0]. Ở mỗi cạnh lên xung clock 50Mhz thì counter sẽ tăng một giá trị nếu counter đếm lên bằng giá trị 25000000 (vì 1 chu kì xung clock 50Mhz là 1/50000000) thì giá trị clk\_1hz sẽ đảo và giá trị counter trở lại bằng 0 quá trình này sẽ tạo được xung clock đầu ra là 1 hz.

**Bộ đồng hồ đếm**

Đầu vào sẽ là clk\_50Mhz, clk\_1hz, nút reset và nút start\_pause. Đầu ra sẽ là đơn vị giây, chục giây, đơn vị phút, chục phút mỗi cái 4 bit.

Nút nhấn reset, start pause vẫn được thiết kế như cũ nhưng khi nhấn reset nó không chỉ đảo biến dung để điểu khiển là key[0] mà còn gán giá trị cho key[1]=0 , key[1] dùng để điều khiển start\_pause và khi nhấn start\_pause còn gán biến key[0]=0 và [1:0]key=2’b0. Làm như vậy để khi nhấn reset giá trị key[0] start\_pause trở về ban đầu đồng hồ dung ngay đúng 00:00 và khi nhấn start\_pause lần nữa thì đồng hồ chạy do key[1]=1 là lúc này key[0]=0 thì reset sẽ không hoạt động.

Khởi tạo giá trị ban đầu của 4 đầu ra bằng 0 để hiển thị giá trị 0 trên đồng hồ.

Nếu nhấn start\_pause lần đầu sẽ làm key[1] đảo trạng thái bằng 1 đơn vị giây bắt đầu tăng nêú đơn vị giây bằng 9 đơn vị giây bằng 0 chục giây bắt đầu tăng nếu chục giây bằng 5 chục giây bằng 0 đơn vị phút bắt đầu tăng nếu đơn vị phút bằng 9 thì đơn vị phút =0 chục phút bắt đầu tang nếu chục phút bằng 5 chục phút sẽ bằng 0 lúc này tương đương với trở lại là 0000 và tăng tiếp như cũ.

Nếu nhấn start\_pause lần nữa thì đồng hồ sẽ dừng tại số đang đếm nhấn lần nữa đồng hồ sẽ chạy tiếp

Nếu nhấn reset thì bốn thành phần sẽ trở lại giá trị ban đầu là 0000 và key [0], key[1] đều bằng 0( tức reset nút nhấn). Ta nhấn start\_pause lần nữa đồng hồ sẽ bắt đầu chạy

**Bộ giải mã led 7 đoạn**

Đầu vào sẽ là nhị phân 4 bit, đầu ra sẽ là 7 bit. Với 0 là bật và 1 là tắt. Hoạt động như bảng 4.2.2.3.1

**Bảng** Giải mã led.

|  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| Input | 0 | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 | Còn lại |
| Output | 0000001 | 1001111 | 0010010 | 0000110 | 1001100 | 0100100 | 0100000 | 0001111 | 0000000 | 0000100 | 1111111 |