

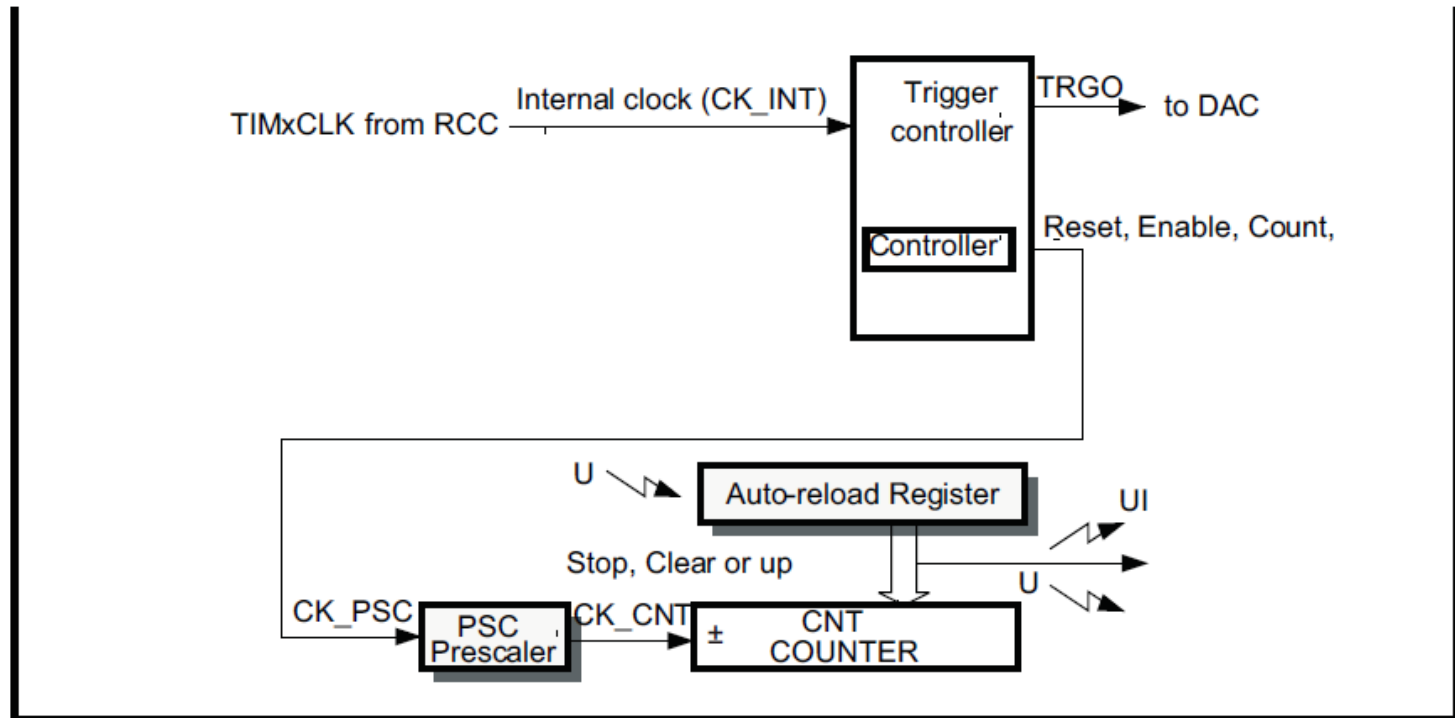
# Hardware

6. Časovač – TIM6 a TIM7  
3. ročník

# TIM6 a TIM7 – základní časovače

- ▶ 16 bit časovače respektive vzestupné čítače s možností auto-reload
- ▶ Součástí je i 16 bit programovatelný prescaler
  - Využívána jako dělička frekvence
- ▶ Při přetečení nebo auto-reload může být generováno přerušení nebo signál pro DMA
- ▶ Možnost využít také pro řízení DAC
  - Vnitřně spojeny s DAC prostřednictvím „trigger output“

# TIM6 a TIM7 – základní časovače



Flag

Preload registers transferred to active registers on U event according to control bit

↘ event

↗ interrupt & DMA output

# Registry

## ▶ Control Register 1

- TIMx\_CR1
- Základní nastavení čítače

## ▶ Control Register 2

- TIMx\_CR2
- Určen k nastavení triggeru (využito u DA)

## ▶ Status Register

- TIMx\_SR
- Obsahuje informaci o přetečení časovače

## ▶ Counter Register

- TIMx\_CNT
- Možnost čtení nebo zápisu hodnoty i za běhu časovače

# Registry

## ▶ Prescaler Register

- TIMx\_PSC
- Zde je uložena hodnota pro dělení signálu

## ▶ Auto-Reload Register

- TIMx\_ARR
- Uložena hodnota, při které se má čítač restartovat

## ▶ Event Generation Register

- TIMx\_EGR
- Obsahuje povolení generování UEV (update event), kdy dojde k aktualizaci čítače a jeho restartu

# Bity

- ▶ **Update Generation (UG)**
  - Nastavuje se v TIMx\_EGR
  - Povolení vyvolání přerušení po přetečení časovače
- ▶ **Auto-Reload Preload Enable bit (ARPE)**
  - Nastavuje se v TIMx\_CR1
  - Zda bude přednačtena hodnota z auto-reload registru
- ▶ **Counter Enable Bit (CEN)**
  - Nastavuje se v TIMx\_CR1
  - Povolení časovače, jinak neběží
- ▶ **Update Interrupt Flag (UIF)**
  - Nastaven v TIMx\_SR při přetečení
  - Nutno ručně nulovat

**KONEC**

# Zdroje

- ▶ <https://www.st.com/en/microcontrollers-microprocessors/stm32f407-417.html#resource> [1. 4. 2020]