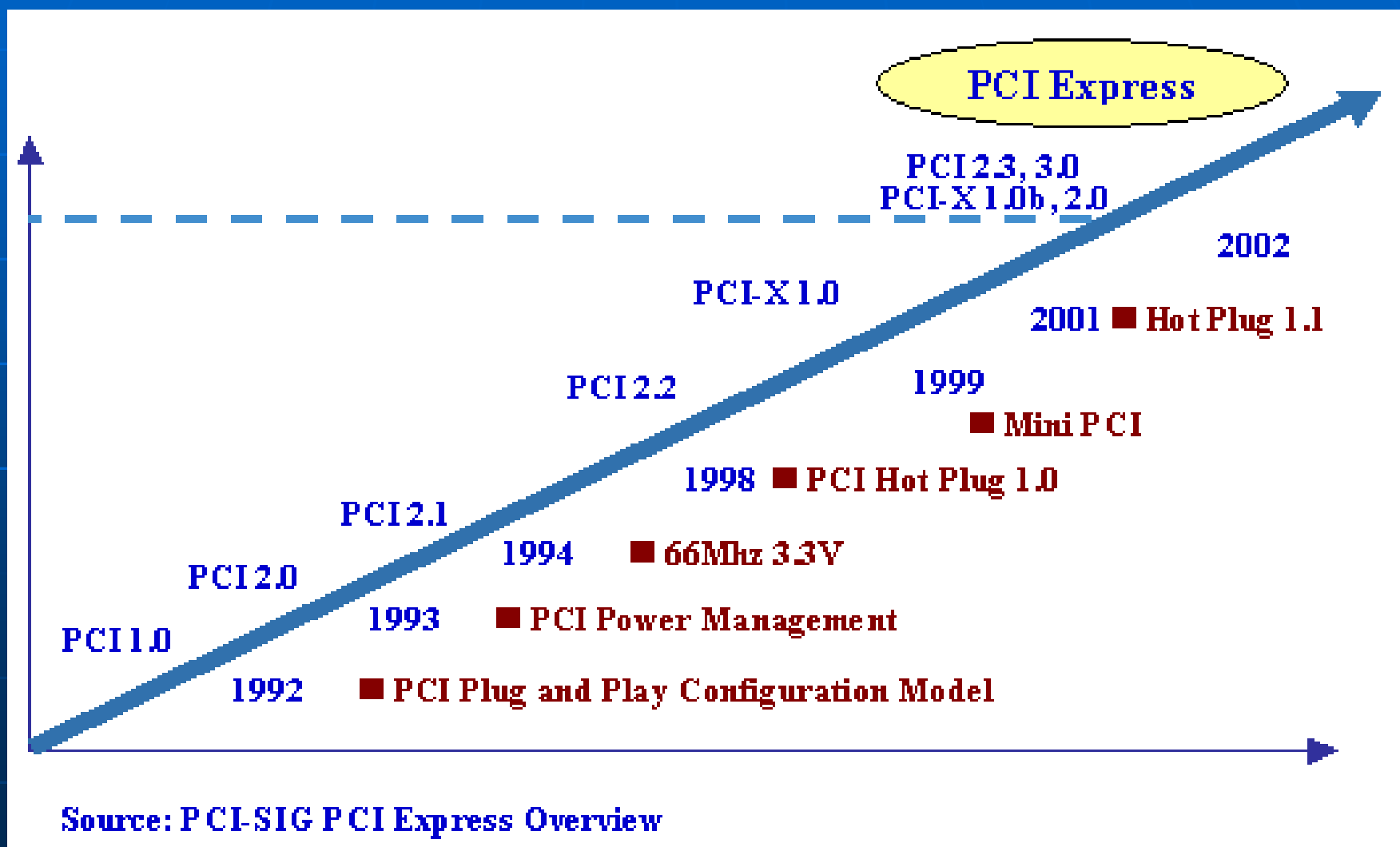


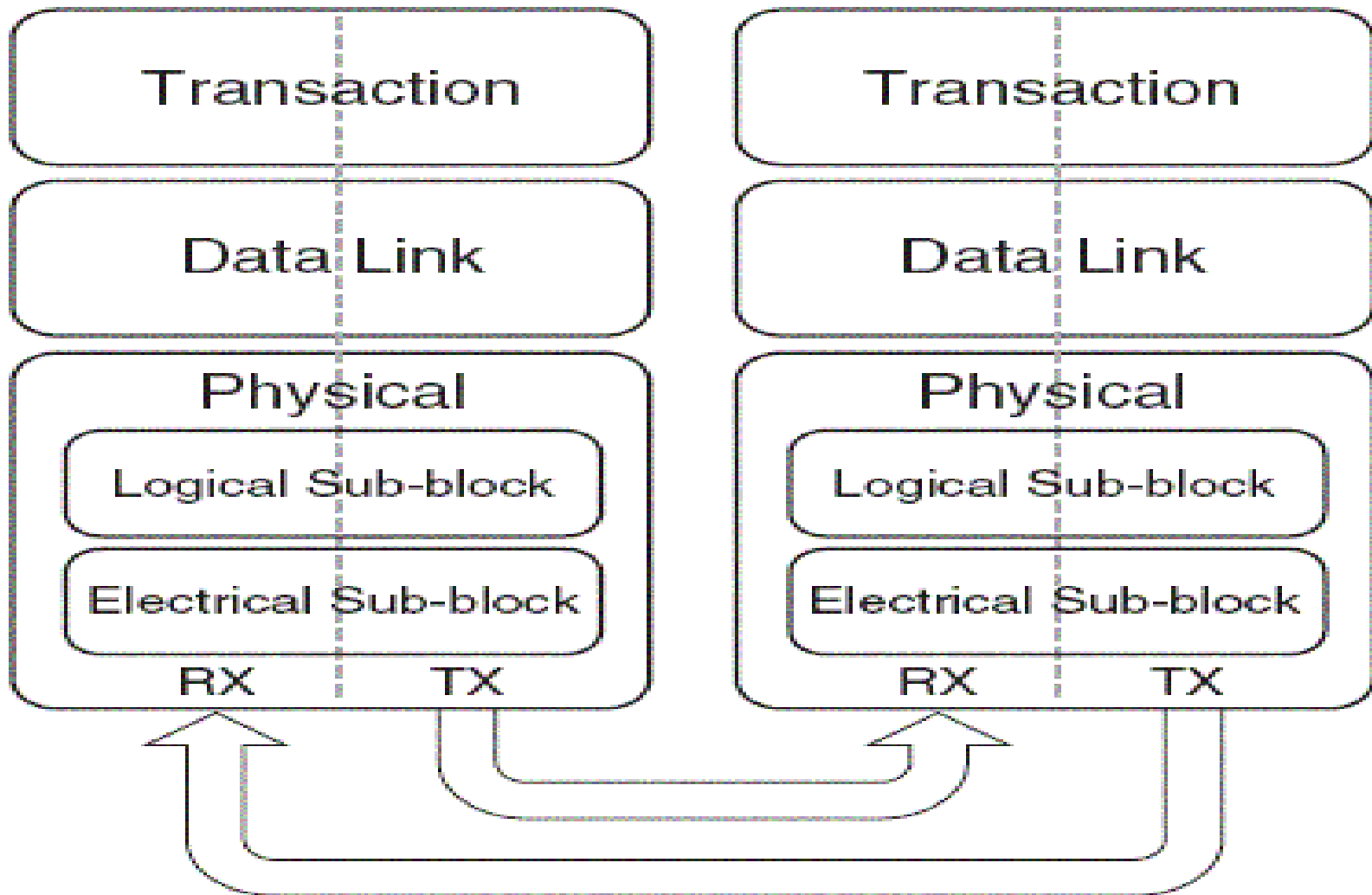
# Postupný vývoj sběrníc PCI, PCI-X a PCI Express



# PCI **EXPRESS<sup>®</sup>**

- **Sběrnice PCI-E je sériová, resp. sério-paralelní, a plně duplexní**
- Model fyzické vrstvy sběrnice PCI Express vychází spíše ze sítě typu peer-to-peer než z architektury PCI nebo PCI-X. Jistá podobnost architektury PCI Express je i v dělení vrstev (viz. následující obr.) se síťovým modelem ISO-OSI. Architektura typu peer-to-peer umožňuje nezávislou komunikaci mezi jednotlivými zařízeními, kdy jedno zařízení nemusí čekat na uvolnění sběrnice při vzniku požadavku na komunikaci s jiným zařízením, jak tomu bylo u architektury PCI.
- Pochopitelně komunikace neprobíhá pouze jedním směrem, ale oběma - rozhraní je plně duplexní.

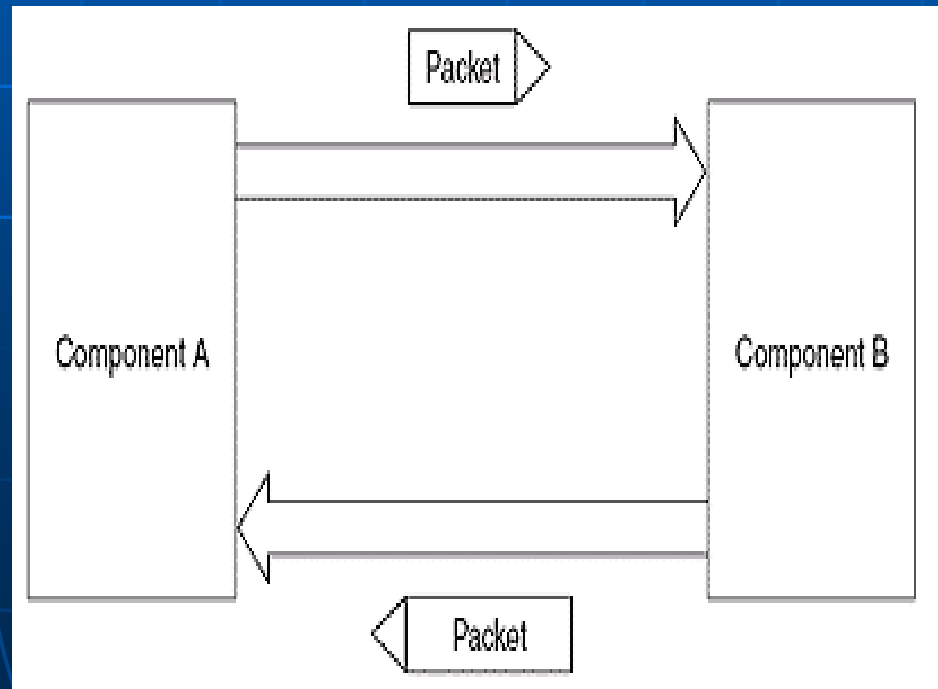
# Vrstvy sběrnice PCI Express



# Základy technologie PCI Express

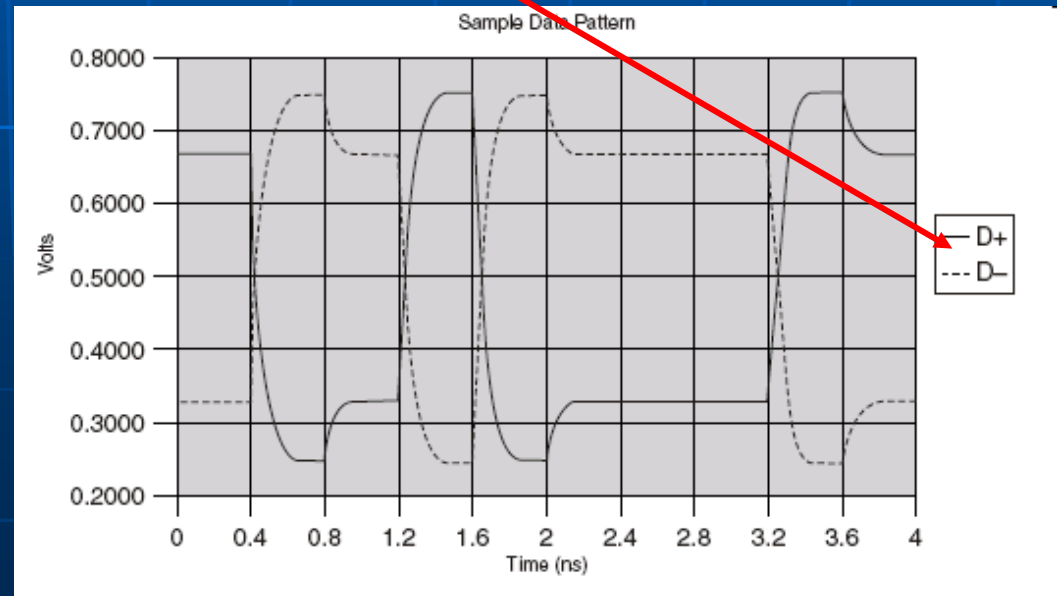
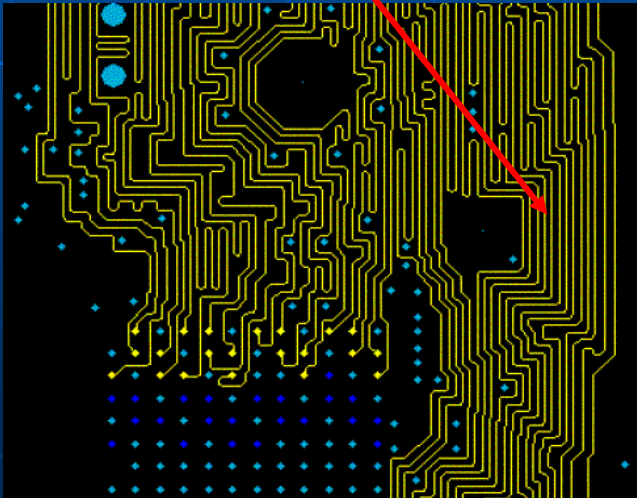
- *PCI Express* používá pro přenos adres, dat i prakticky všech řídicích signálů dva páry vodičů; každý pár vodičů přitom provádí přenos v jednom směru s rychlostí 2,525 Gigabitů za sekundu (u verze 2 je to dvojnásobek).

PCI Express Link

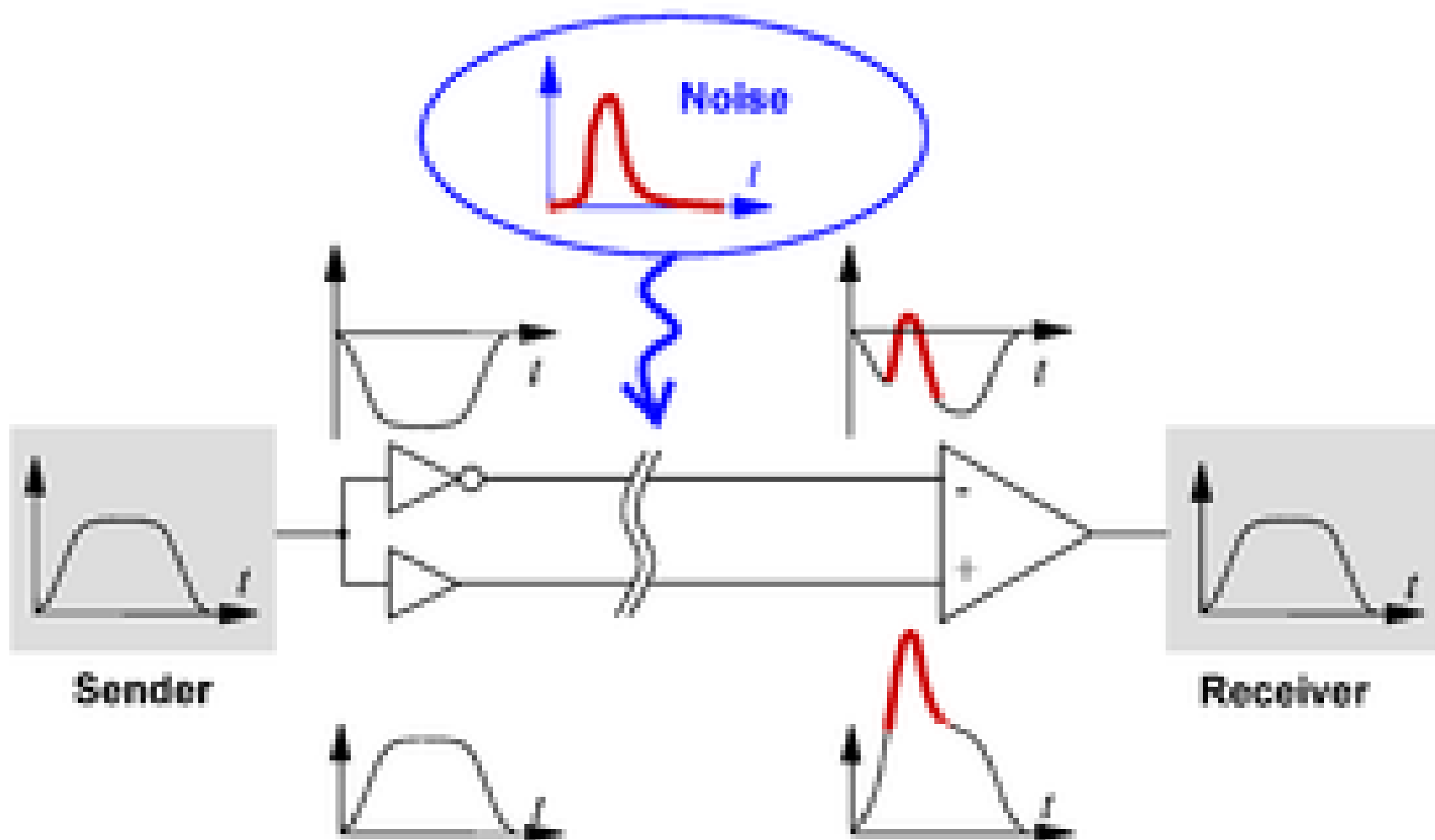


# Základy technologie PCI Express

- Všechny čtyři vodiče tvořící ony dva páry, které se nazývají *lane* (pruh, dráha) tvoří jeden *Link*. Důvod, proč se v každém směru používá dvojice vodičů a nikoli vodič jeden (jehož potenciál by se porovnával s jedinou „zemí“), spočívá v tom, že dva vodiče mohou tvořit uzavřenou proudovou smyčku, po které je možné data přenášet velmi vysokou rychlostí, aniž by docházelo k většímu vyzařování signálu do okolí (naproti tomu u klasických paralelních sběrnic fungují jednotlivé vodiče jako antény).

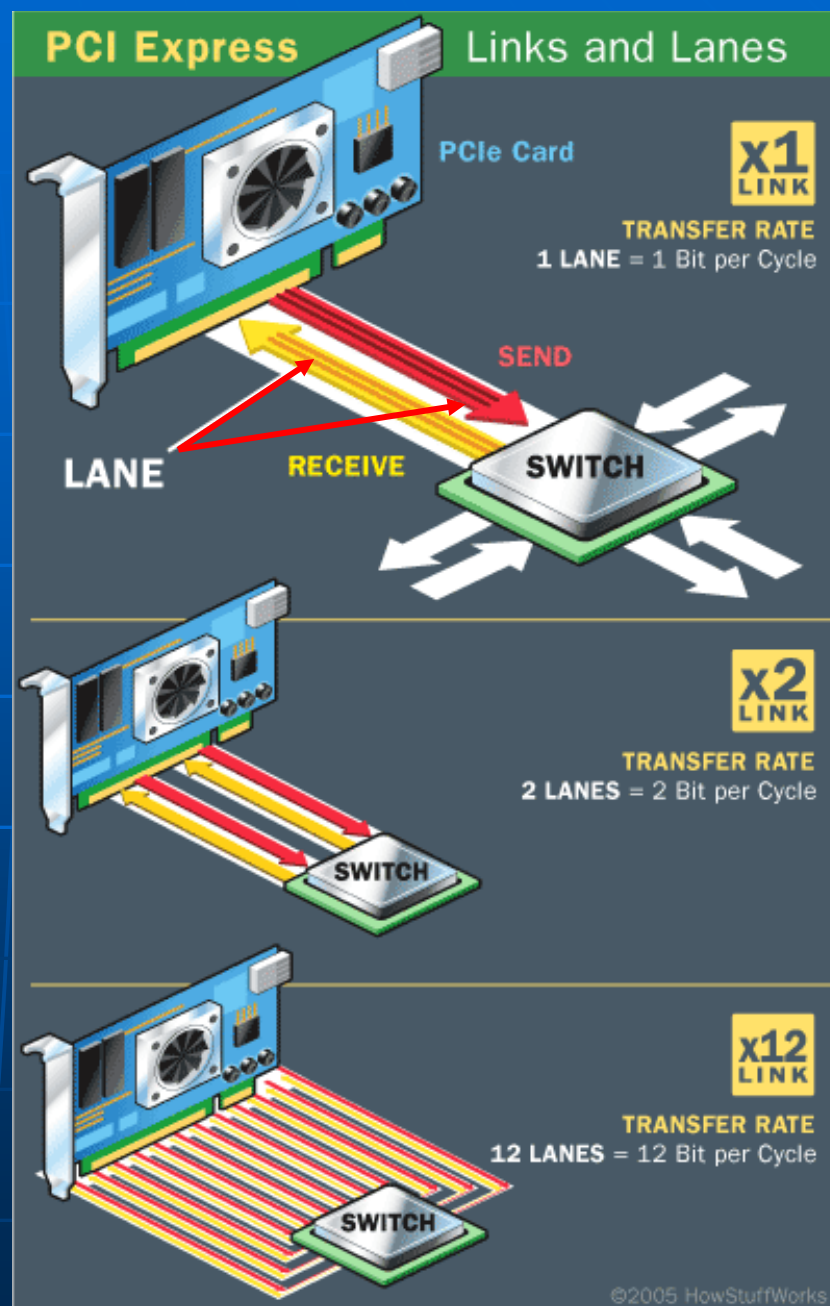


# Diferenciální signál - *differential signaling*



# PCI Express Link

- PCI Express *Link* reprezentuje komunikační kanál mezi dvěma zařízeními sběrnice PCI Express
- Základní PCI Express *Link* je sestaven ze dvou nízkonapěťových diferenciálních párů (*Lane*) a to přijímacího a vysílacího komunikačního páru označovaného jako *Lane*.
- Činnost vysílače i přijímače je na sobě nezávislá a *Link* tvoří plně duplexní komunikační kanál.



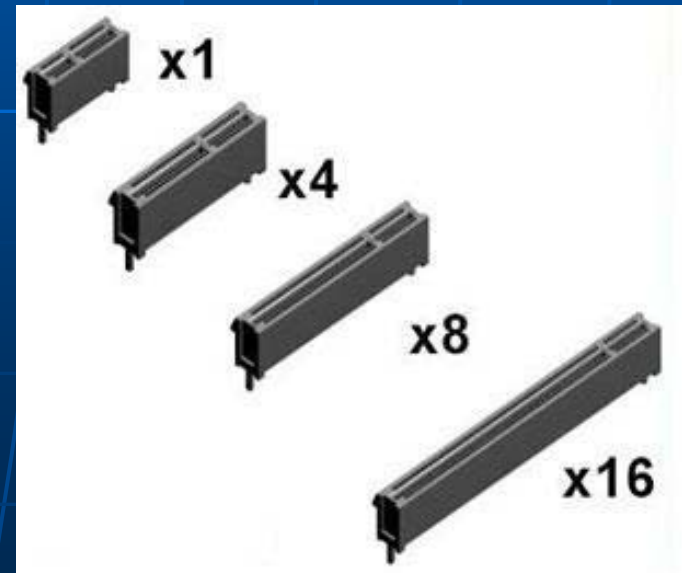
# Základní vlastnosti komunikačního kanálu *Link*:

- Základní link se skládá ze dvou jednosměrných diferenciálních párů v každém směru, reprezentující přijímací a vysílací pár.
- Hodinový signál je kódovaný do datového toku, aby mohlo být dosaženo maximální přenosové rychlosti.
- Každý *link* může pracovat s příslušnými signálovými úrovněmi pro které byl navržen.
- Přenosová rychlost je závislá na verzích specifikace.

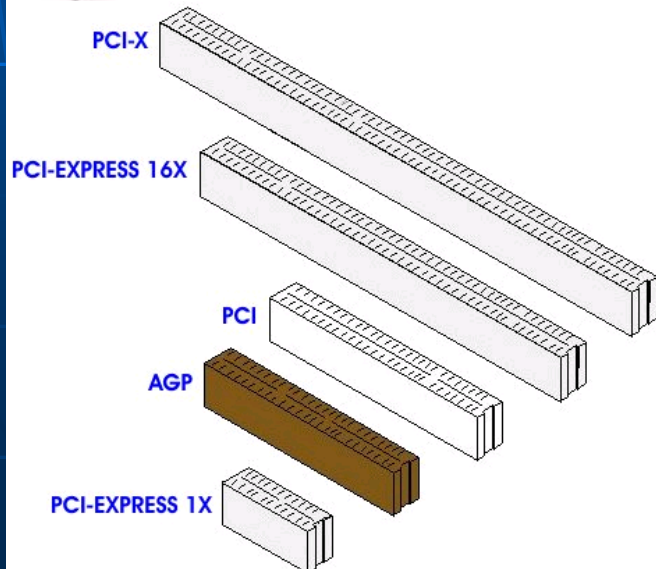


# Varianty PCI Express

- Každý *Link* musí podporovat alespoň jeden *Lane* (v každém směru).
- Pro zvýšení přenosové rychlosti je možné využít sdružování *Lanes* do *Linků* v povolené šířce. Obvykle se jedná o hodnoty x1, x2, x4, x8, x12, x16 a x32. Stejná šířka musí být dodržena jak pro přijímací, tak vysílací část.
- Během hardwarové inicializace *Linku* se vyjedná pracovní frekvence a počet *Lanes* sestavujících *Link*. (Obdoba vyjednávání pracovní frekvence sítí typu Ethernet.)



# PCI Express



- Karta určená do sběrnice PCI Express  $\times 1$ , kterou je však možné zapojit i do všech širších konektorů PCI Express –  $\times 2$ ,  $\times 4$ ,  $\times 8$  i  $\times 16$
- U karet, které vyžadují větší datové toky (například se jedná o grafické akcelerátory), je možné použít několika linků současně zavedených do jednoho konektoru.
- Délka konektoru a počet jeho pinů se samozřejmě zvětšuje.
- Podle počtu linků se takové konektory a karty označují:
- PCI e  $\times 1$ ,  $\times 2$ ,  $\times 4$ ,  $\times 8$ ,  $\times 12$ ,  $\times 16$  až  $\times 32$ .



**Case  
Back**

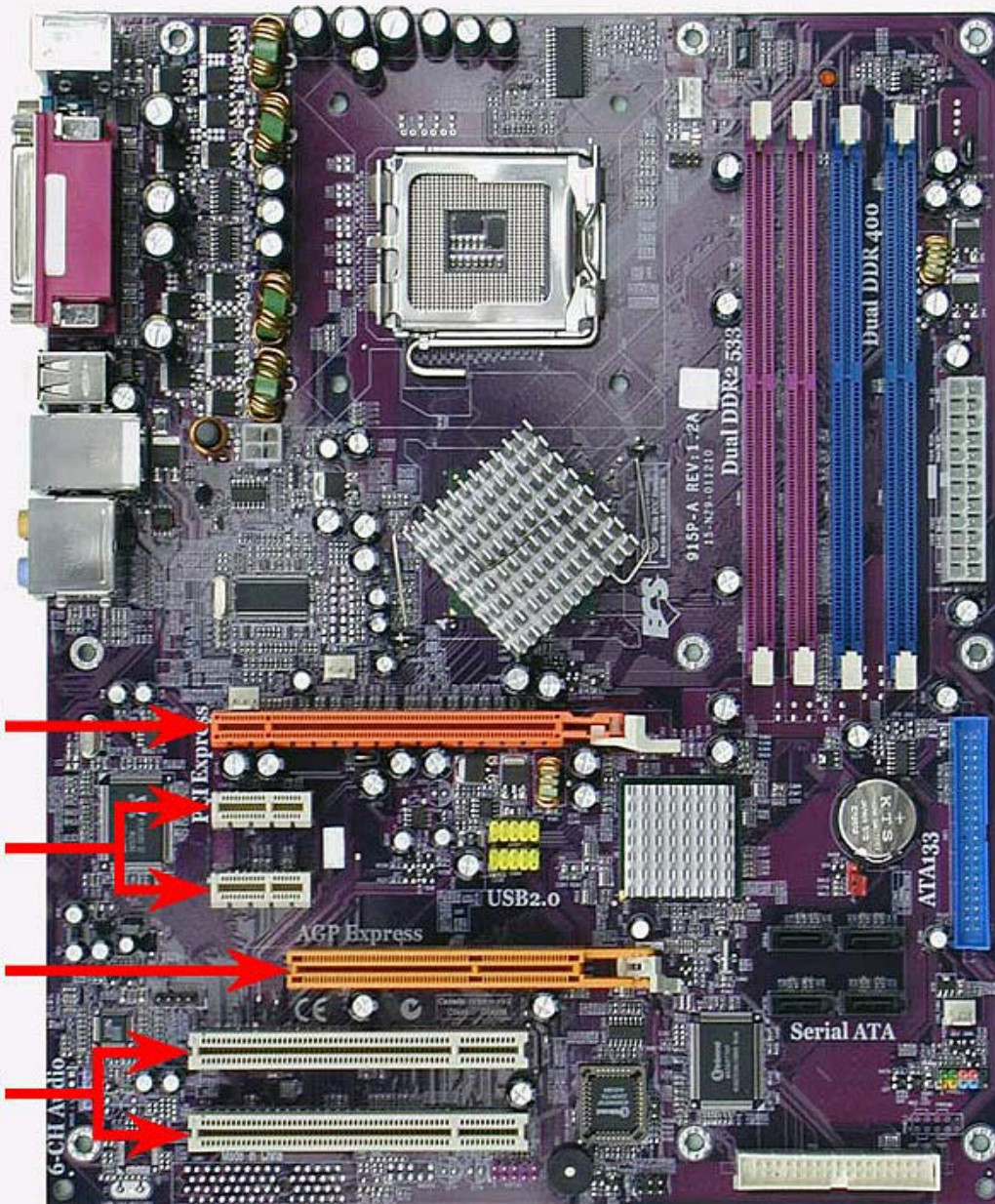
**Case  
Front**

**PCI-Express x16**

**PCI-Express x1**

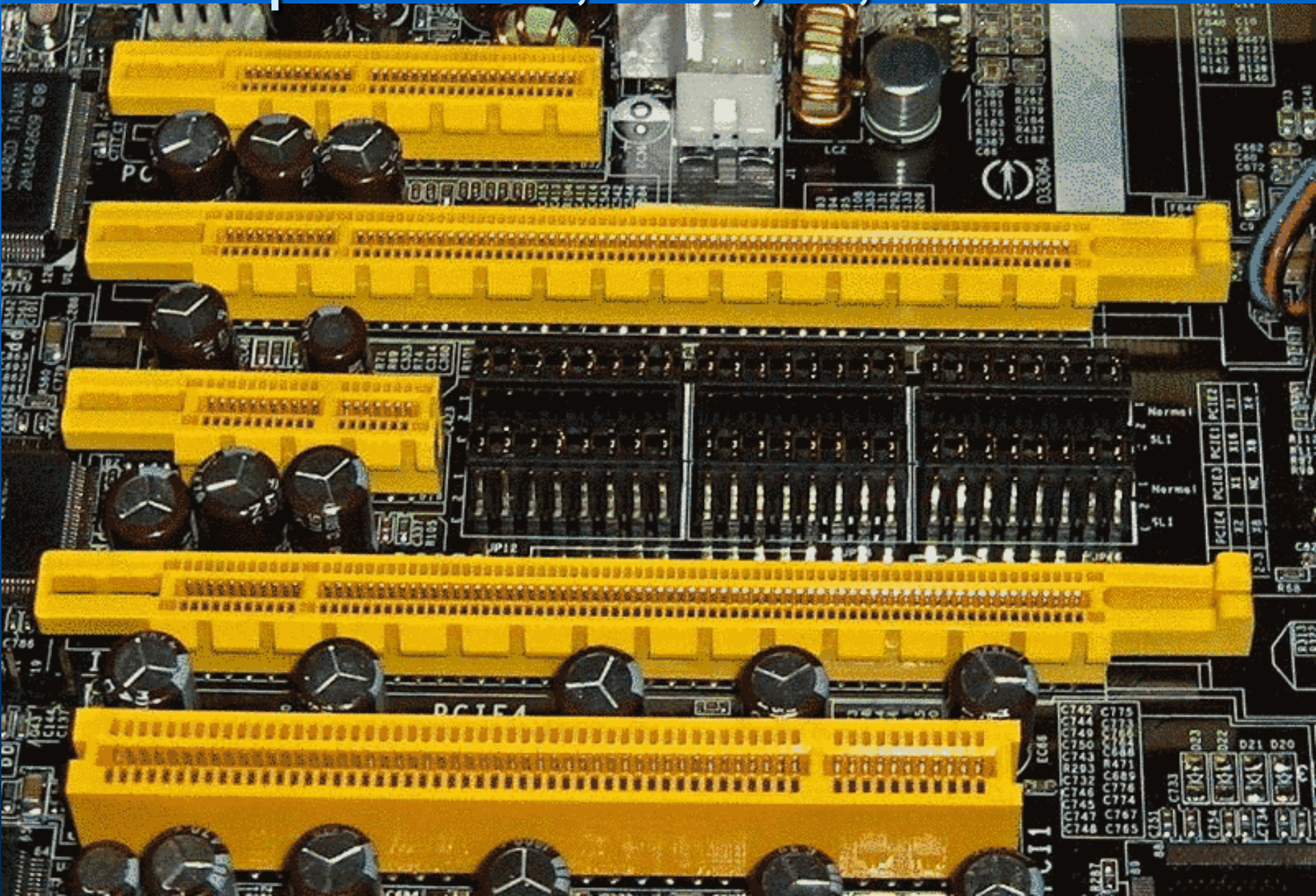
**AGP**

**PCI**





# PCI Express 4x, 16x, 1x, 16x a PCI





# Základy technologie PCI Express

- Karty, které pro svoji funkci nevyžadují velké datové toky, mohou použít pouze Link, čímž je efektivně dosaženo přenosové rychlosti cca 250 MB.s<sup>-1</sup> v každém směru (ve verzi 1 - reálná přenosová rychlost bude o cca 5 procent nižší, protože je nutné přenášet i řídicí sekvence, opravné kódy atd).
- Jak se z hodnoty cca 2,5 Gb/s získala hodnota 250 MB/s, když byte obsahuje osm bitů?  
**správná jednotka je totiž GT/s (tedy 2,5 GT/s)** – protože toto číslo zahrnuje i servisní bity (bohužel ne vždy je používána)
- Při přenosu je použito kódování 8b/10b, tj. každých osm bitů surových dat je převedeno na deset bitů, přičemž je zajištěna maximální délka sekvence nul a jedniček – to je nutné pro synchronizaci přenosu na tak vysokých rychlostech, i když se tím přenosové pásmo sníží o 25%.

# Existující verze PCI Express

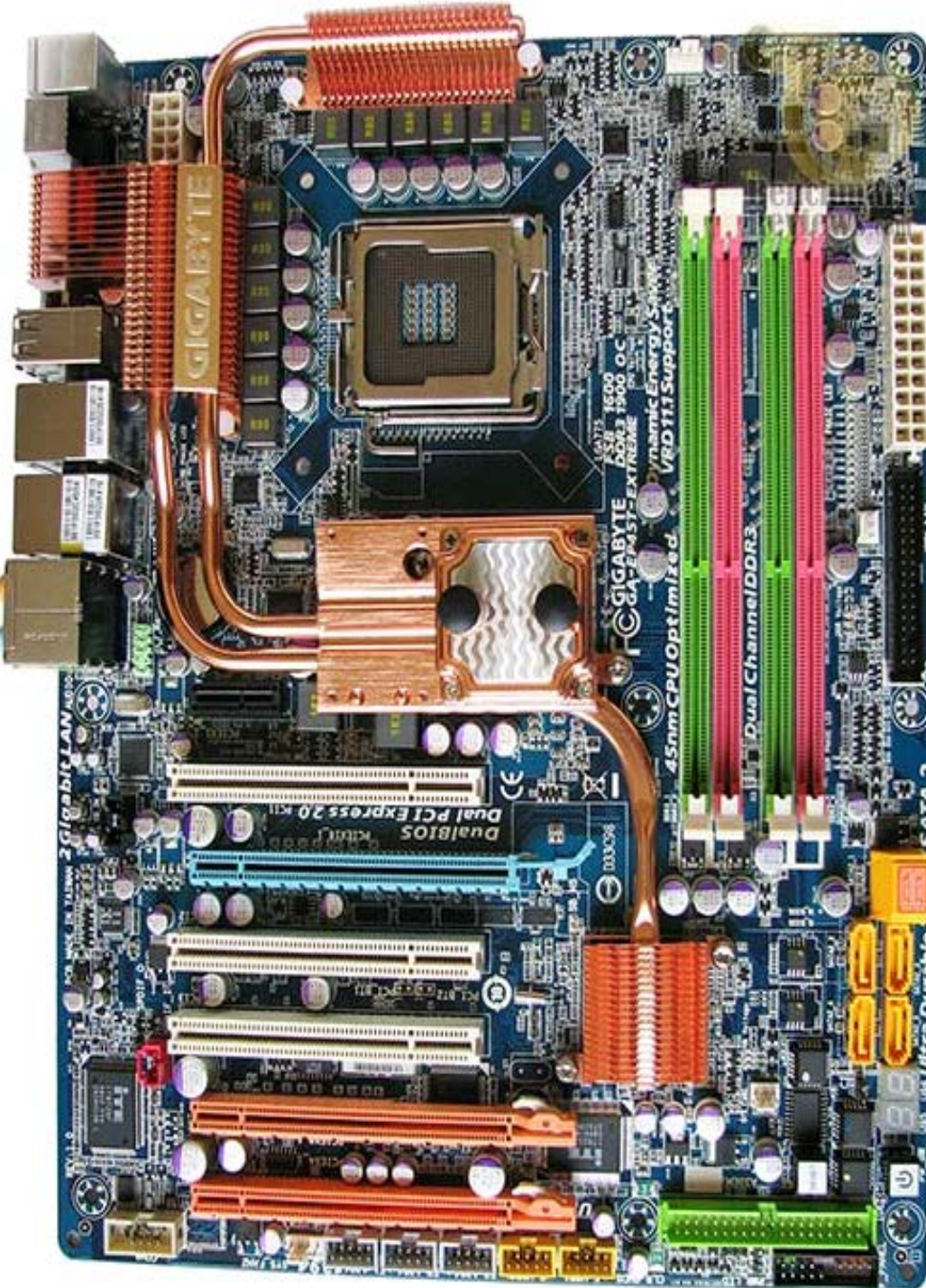
- Verze 1.0a - rok 2003 a Verze 1.1 rok 2005
  - **rychlost 250 MB/s v jednom směru** (500 MB/s obousměrně), jsou vzájemně kompatibilní
- Verze 2.0
  - **rychlost 500 MB/s v jednom směru** (1 GB/s obousměrně).
  - Tato verze je zpětně i dopředně kompatibilní, lze tedy karty s podporou PCI-Express 2.0 zapojit do základní desky, která obsahuje pouze podporu verze 1.1 a naopak
- Verze 2.1
  - **rychlost 500 MB/s v jednom směru** (1 GB/s obousměrně).
  - Navýšilo se ale napájení slotu, což znamenalo přerušení zpětné kompatibility mezi verzemi 2.1 a 1.0a. Pro většinu základních desek s PCIe 1.1 ale existují aktualizace systémů BIOS od jejich výrobců, díky kterým je zpětná kompatibilita zajištěna.

(Rychlost je uvedena vždy pro 1 datový pár – Lane)

# Existující verze PCI Express

- Verze 3.0 - rok 2012/14
  - Namísto odstraněného 8b/10b je zde použito 128b/130b kódovací schéma čímž režie při přenosu dat klesla z původních 20 % u PCIe 2.0 přibližně na 1,5 %
  - **rychlost 1 GB/s v jednom směru**
    - – 8 GT/s
- Verze 4.0 - Práce na specifikování různých parametrů stále pokračují a jako reálná doba, kdy by standard mohl být hotov, nyní konsorcium PCI SIG uvádí až rok 2017





## *Základní deska*

- *s jedním konektorem PCI Express ×16 (modrý)*
- *dvěma konektory ×8 (oranžové)*
- *jedním konektorem ×1 (černý).*
- *Kromě toho se na desce nachází i tři klasické konektory PCI sběrnice (bílé).*



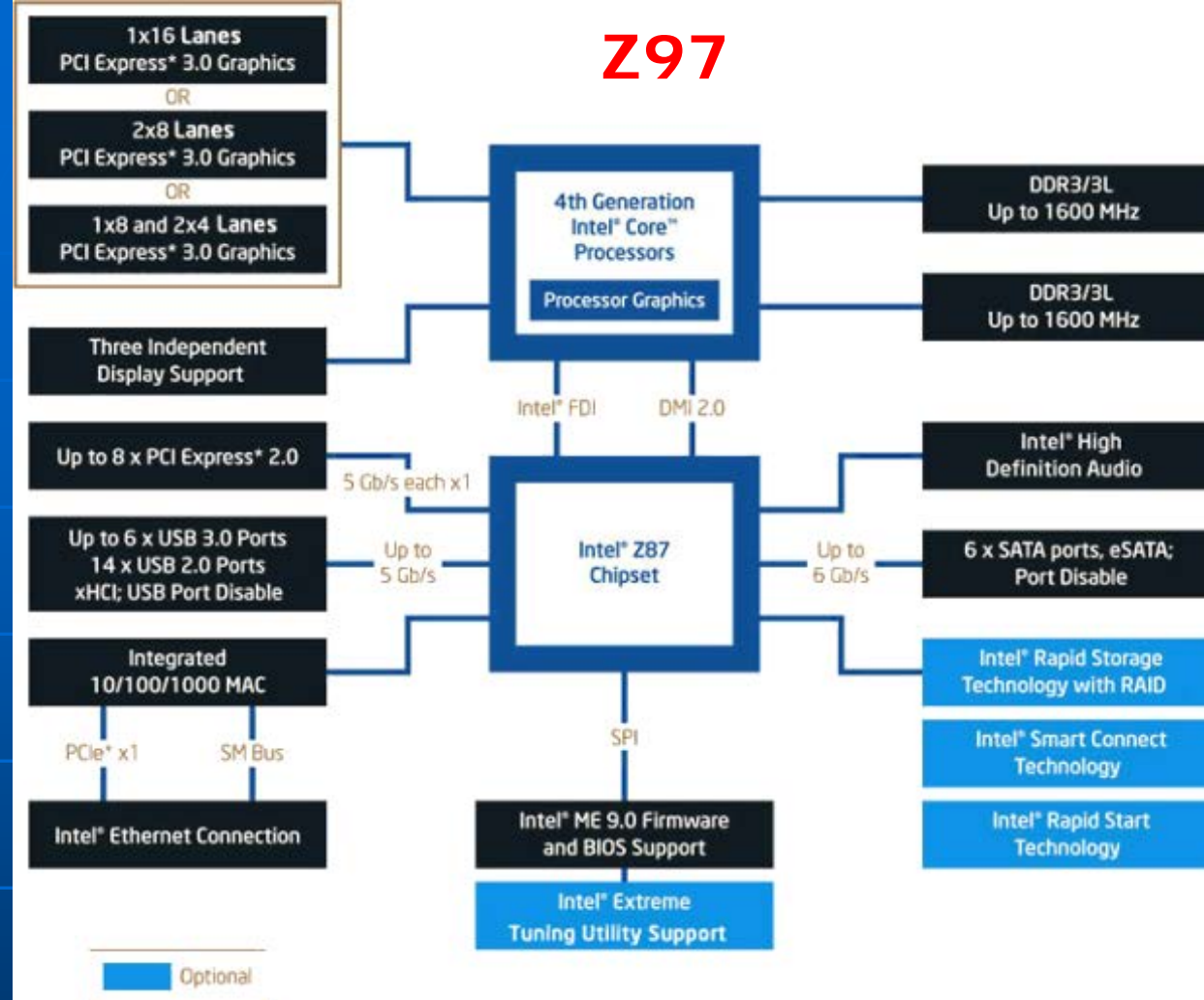
někdy však konektory  $\times 16$  ve skutečnosti pracují v režimu  $\times 8$ , což je případ některých základních desek, které obsahují dva „ $\times 16$ “ konektory určené pro grafické karty.



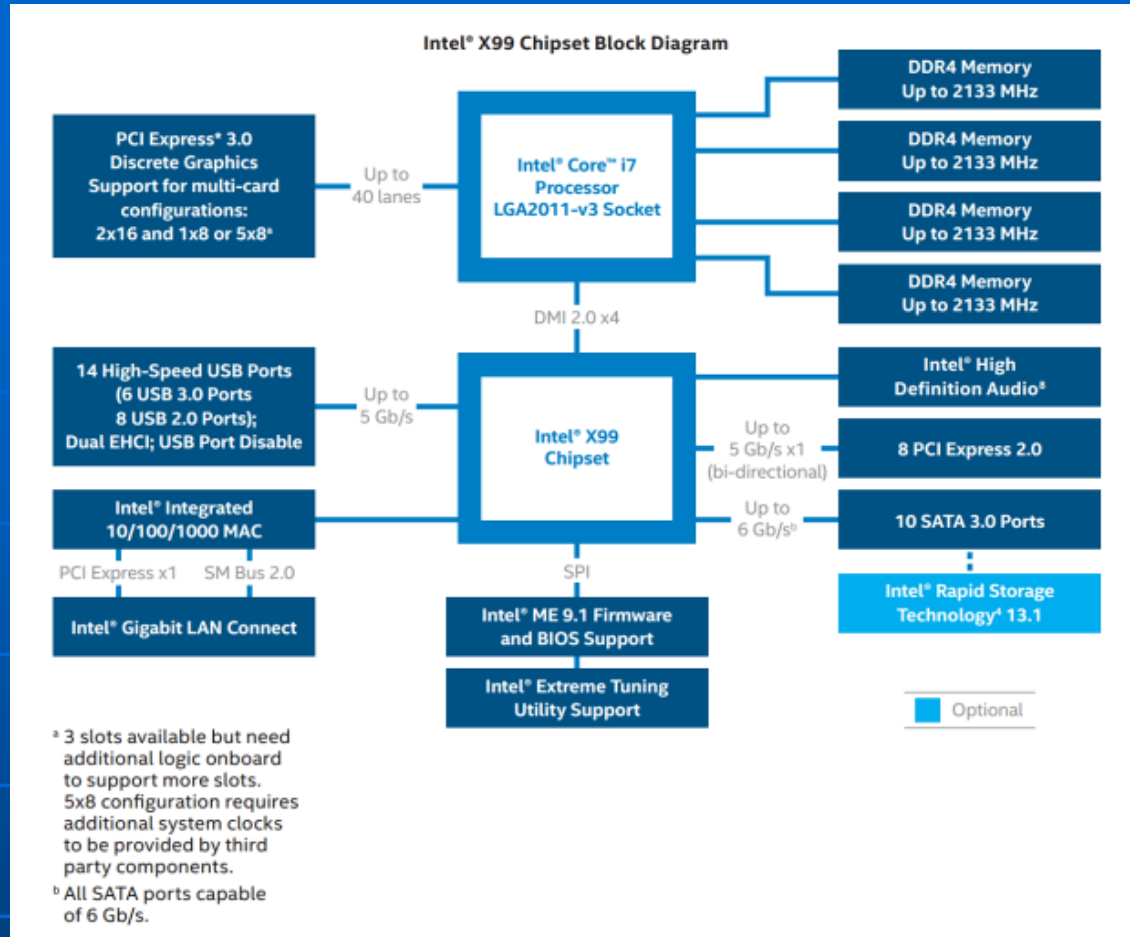
#### Multiple monitor support

- 2 VGA cards by CF bridge for 4 monitors (PCI-E  $\times 16 + \times 16$ )
- 4 VGA cards by CF driver for 8 monitors (PCI-E  $\times 8 + \times 8 + \times 8 + \times 8$ )

# Z97



Z97 z platformy LGA1150. U ní má procesor k dispozici **pouze 16** linek PCI-E standardu 3.0. Konfigurace PCI-E linek může být buď 1× 16, 2× 8 nebo 8+4+4. Pro poslední možnost musí ale výrobce na desku umístit výrobce nějaký PCI-E přepínač. Základ je tedy pouze 1× 16 a 2× 8 linek. Pokud osadíte do prvního slotu grafiku a do druhého PCI-E disk, pojede obojí pouze na **8 PCI-E linek**. Grafiku by tedy mohla sběrnice brzdit. A co je horší, pokud grafiky dvě, PCI-E SSD do slotu s PCI-E 3.0 už neosadíte. Všechny další sloty PCI-E na desce už běží v režimu PCI-E 2.0



Pokud máte jeden z dvojice nejvýkonnějších procesorů, bude mít k dispozici **40** linek PCI-E 3.0. Ty mohou být rozložené v konfiguraci  $2 \times 16 + 8$  nebo  $5 \times 8$ . Druhá možnost ale opět vyžaduje od producenta desky osazení přepínače PCI-E. U většiny desek tedy bude PCI-E pracovat v režimu  $16 \times + 16 \times + 8 \times$ . Pokud osadíte jen jednu grafiku, pro SSD disk stále zbude dost volných linek. V případě dvou karet v „dlouhých“ PCI-E (grafik i jiných), máte stále ještě jeden slot s dostatečným počtem PCI-E linek. U této platformy tedy nebude s osazením PCI-E disku **žádný problém**, na ten můžete narazit snad jen při použití nejlevnějšího modelu procesoru, který má počet PCI-E linek omezený na 28.

# Komunikace po PCI Express

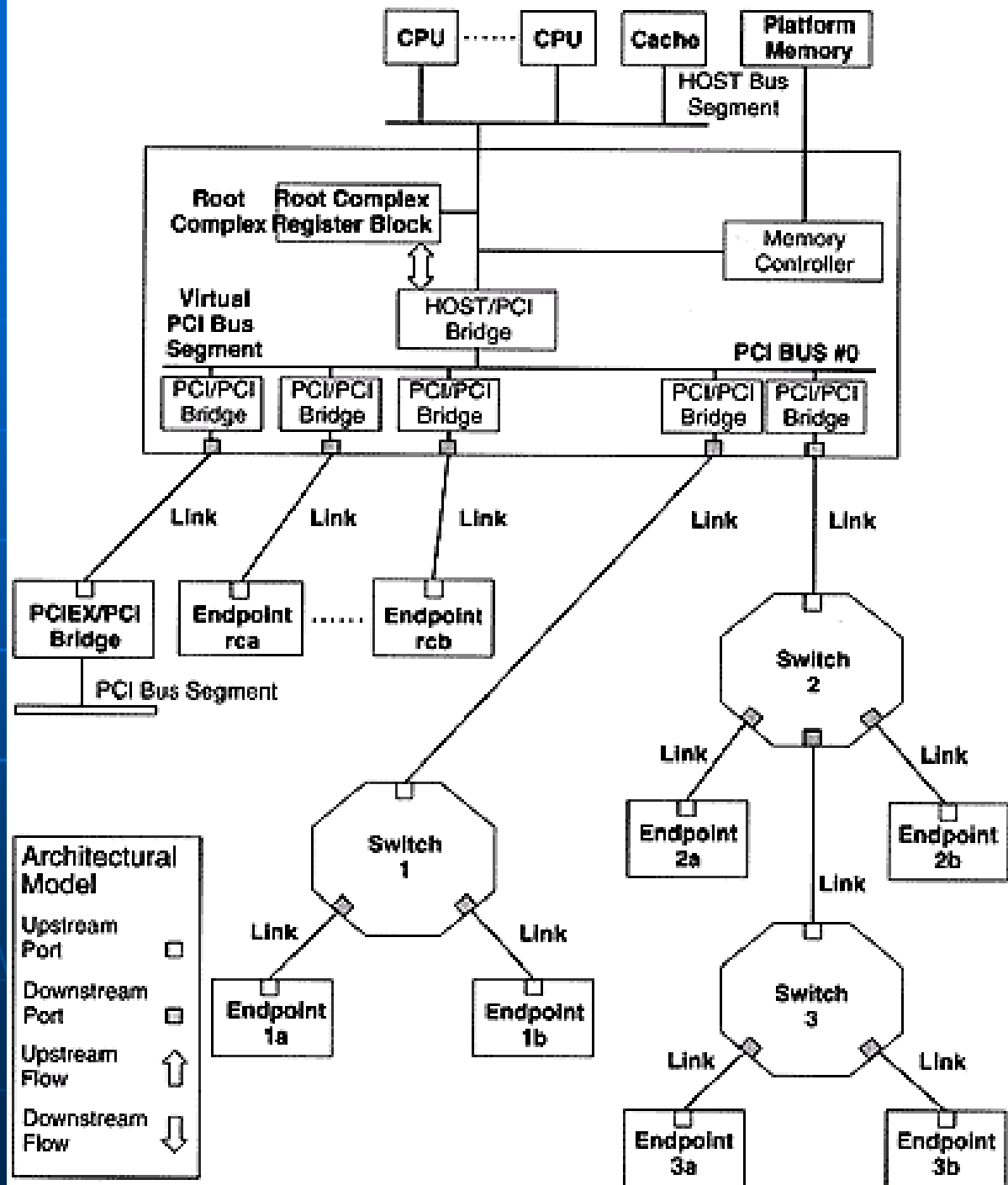
- u *PCI Express* není použita klasická sběrnicová topologie, u které jednotlivé karty musí žádat o přístup na sběrnici a sdílet přenosové pásmo s ostatními zařízeními.
- Místo toho vedou od všech konektorů jednotlivé dráhy do přepínače (*switch*), který (teoreticky) dokáže libovolné dvě dráhy propojit a vytvořit tak strukturu typu *point-to-point*.



# Zařízení sběrnice PCI Express

*PCI Express je sestavena ze zařízení, která jsou vzájemně propojena a zajišťují nezbytné funkce sběrnice :*

- **root complex** - je začátkem sběrnice, propojujícím sběrnice s mikroprocesorem a řadičem operační paměti. Dále zajišťuje konfiguraci celé sběrnice .
- **Switches** - zajišťuje větvení a rozšiřování sběrnice PCI Express od Root Complexu nebo switche k dalším zařízením PCI Express (End Pointy, Switche a Bridge).
- **Bridges** - obstarává převod mezi PCI Express a jiným typem sběrnice (PCI, PCI-X nebo jiným)
- **Endpoints** - koncová zařízení, k nimž (z nichž) proudí data





# Komunikace po PCI Express

- Na jednu stranu je sice nutné, aby byl na základní desce přítomen poměrně složitý přepínač, na stranu druhou však odpadá arbitrážní obvod (který také nebyl zcela jednoduchý) a především: každá dráha může přenášet data maximální rychlostí (samozřejmě obousměrně, čehož se však nedá vždy zcela využít) a zařízení se tak nemusí dělit o jedno přenosové pásmo tak, jak tomu bylo například u sběrnice *PCI*.
- Proč se však stále mluví o „sběrnici“, když je použita jiná topologie? Na úrovni řízení se totiž ovládacím programům zařízení skutečně jeví tak, jako by byla připojena na sběrnici, i když se na úrovni vlastních vodičů o sběrnici nejedná.
- Podobně je tomu i u externí „sběrnice“ *USB*.

# Použité zdroje:

- HORÁK, Jaroslav. *Hardware učebnice pro pokročilé*. Brno: CPRESS, 2007, ISBN 978-80-251-1741-5.
- DEMBOWSKI, Klaus. *Mistrovství v HARDWARU*. Brno: CPRESS, 2009, ISBN 978-80-251-2310-2.
- TIŠŇOVSKÝ, Pavel. Interní sběrnice PCI Express [online]. [cit. 19.8.2013]. Dostupný na WWW: <http://www.root.cz/clanky/interni-sbernice-pci-express/>
- AUTOR NEUVEDEN. PCI Express - mýty a fakta [online]. [cit. 20.8.2013]. Dostupný na WWW: <http://www.fccps.cz/download/adv/frr/pci-e/pci-e.htm>
- AUTOR NEUVEDEN. PCI Express [online]. [cit. 20.8.2013]. Dostupný na WWW: <http://cs.wikipedia.org/wiki/PCI-Express>
- PŮHONÝ, Jan. PCI-Express – obecný popis [online]. [cit. 20.8.2013]. Dostupný na WWW: <http://www.hw.cz/teorie-a-praxe/dokumentace/pci-express-obecny-popis.html>