

Organizacja i architektura komputerów ¹

Wykład 8

Piotr Patronik

17 kwietnia 2015

¹(Prawie) dokładna kopia slajdów dr hab inż. J. Biernata

Przetwarzanie informacji

rozkaz – niezależna jednostka syntaktyczna oraz semantyczna

- ▶ działania na danych (w celu wytworzenia wyniku)
 - ▶ kopiowanie – niszczące, nieodwracalne
 - ▶ zmiana formatu – przemieszczanie pól (rekordów)
 - ▶ konwersja kodu – dołączanie lub usuwanie bitów
 - ▶ działania logiczne – jednobitowe, równocześnie na wielu bitach słowa
 - ▶ działania arytmetyczne – niezbędna kontrola poprawności wyniku

program (algorytm) = sekwencja instrukcji

- ▶ sterowanie – ustalenie sekwencji przetwarzania
- ▶ tworzenie warunków
- ▶ identyfikacja warunków
- ▶ wybór ścieżki przetwarzania

Przepływ sterowania

program = sekwencja instrukcji → powiązanie instrukcji

- ▶ funkcjonalne – jaka jest następna instrukcja
konstrukcje: repeat (powtarzaj), execute (wykonaj).
- ▶ lokacyjne – gdzie jest następna instrukcja
 - ▶ sekwencyjne (sequential) – wyklucza sterowanie,
 - ▶ domniemana lokacja kolejnego rozkazu (porządek liniowy)
to krótszy kod
 - ▶ łańcuchowe (chained) – umożliwia sterowanie,
 - ▶ konieczne wskazanie lokacji kolejnego rozkazu
→ dłuższy kod (musi zawierać wskazanie kolejnego rozkazu)

Kompromis:

- ▶ liniowy porządek instrukcji: powiązanie sekwencyjne
- ▶ sterowanie (zmiana porządku instrukcji): powiązanie łańcuchowe

Realizacja decyzji

Sterowanie – realizacja decyzji (**jeśli** warunek WX **podejmij decyzję** XX)

Każda decyzja może być zdekomponowana na:

- ▶ wybór jednej spośród rozłącznych możliwych opcji
 $AA \cap BB \cap \dots \cap NN = \emptyset, AA \cup BB \cup \dots \cup NN = QQ$
będących skutkiem spełnienia jednej z rozłącznych przesłanek
 $WA \cap WB \cap \dots \cap WN = \emptyset, WA \cup WB \cup \dots \cup WN = \Omega$
- ▶ sekwencję rozłącznych decyzji binarnych:

jeśli warunek $WA \cup WB \cup \dots \cup WG$ **wtedy**

... ..

... **jeśli** warunek $WA \cup WB$ **wtedy**

jeśli warunek WA **podejmij decyzję** AA

jeśli warunek WB **podejmij decyzję** BB

... **jeśli** warunek $WC \cup WD$ **wtedy** ...

jeśli warunek WC **podejmij decyzję** CC

jeśli warunek WD **podejmij decyzję** DD

jeśli warunek $WH \cup WI \cup \dots \cup WN$ **wtedy** ...

Rozgałęzienia

decyzje → zmiana porządku instrukcji

- ▶ wytworzenie warunku – porównanie, wykonanie działania
- ▶ wybór warunku – jawne lub implikowane wskazanie przestanki
- ▶ użycie warunku – rozkazy warunkowe
 - ▶ jawne wykonanie rozgałęzienia (instrukcja), ominięcie
 - ▶ rozgałęzienie zwykłe (branch), skok warunkowy
if warunek then goto adres
 - ▶ rozgałęzienie ze śladem (branch & link)
if warunek then goto adres and link
 - ▶ warunkowe wykonanie instrukcji
if warunek then polecenie
 - ▶ pułapka (trap) – warunkowe wykonanie funkcji
if warunek then call exception
 - ▶ przechowanie stanu logicznego warunku (spełniony – niespełniony) **if warunek then zmienna:= TRUE else zmienna:= FALSE**

Techniki wykonywania rozgałęzień

binarne drzewo decyzyjne

- ▶ każde rozgałęzienie można wykonać jako sekwencję działań alternatywnych

alternatywa

if *warunek* (PRAWDZIWY) **then** *polecenie(P)* (FAŁSZYWY) **else** *polecenie(F)*

bwar *adr_pol(P)*

polecenie(F)

bra *dalej*

adr_pol(P): polecenie(P)

dalej:

bnot-war *adr_pol(F)*

polecenie(P)

bra *dalej*

adr_pol(F): polecenie(F)

dalej:

ominięcie

if *war=true* **then** *polecenie* (**else** *kontynuacja*)

bwar *adr_pol*

bra *dalej*

adr_pol: polecenie

dalej: kontynuacja

bnot-war *dalej*

polecenie

dalej: kontynuacja

if *war=false* **then** *kontynuacja* **else** *polecenie*

Unikanie rozgałęzień



instrukcje wykonywane warunkowo (Pentium)

cmovwar <i>arg</i> , <i>zmienna</i>	; if <i>war</i> = true then <i>arg</i> = <i>zmienna</i>
cmpxchg (<i>acc</i>), <i>zm1</i> , <i>zm2</i>	; if <i>acc</i> = <i>zm1</i> then <i>zm1</i> = <i>zm2</i> , ; <i>acc</i> = <i>zm1</i>

alternatywne podstawienie

if *warunek* **then** *X*=*A* **else** *X*=*B*

TRUE=00...01,
FALSE=00...00

sub *X*,*A*,*B*
set not-war *Z*
sub *X*,*A*,*B*
and *X*,*X*,*Z*
add *X*,*X*,*B*

TRUE=11...11,
FALSE=00...00

sub *X*,*A*,*B*
setwar *Z*
—
and *X*,*X*,*Z*
add *X*,*X*,*B*

X:=*A*−*B*

Z:= 11...11 **if** *war*
X:=(*A*−*B*)&*Z*
X:=*B*+*Z*&(*A*−*B*)

Warunki – architektura CISC

		Intel 80x86 / Pentium		MC 680x0	
	Warunek	Funkcja	Jcc	Funkcja	Bcc / DBcc
<i>status</i>	<i>przeniesienie nadmiar U2</i>	~CF / CF	NC / C	~C / C	CC / CS
	<i>znak</i>	~OF / OF	NO / O	~V / V	VC / VS
	<i>zero</i>	~SF / SF	NS / S	~N / N	PL / MI
	<i>zero</i>	~ZF / ZF	NZ / Z	~Z / Z	NE / EQ
<i>identyczność</i>	↑ / =	~ZF / ZF	NE / E	~Z / Z	NE / EQ
<i>porządek liczb naturalnych</i>	↘=	~CF	AE NB	~C	CC*(HS)
	↘	CF	B NAE	C	CS*(LO)
	↘	~CF&~ZF	A NBE	~C&~Z	HI
	↘=	CF∨ZF	BE NA	C∨Z	LS
<i>porządek liczb całkowitych</i>	≥	SF≡OF	GE NL	N≡V	GE
	<	SF⊕OF	L NGE	N⊕V	LT
	>	~ZF&(SF≡OF)	G NLE	~Z(N≡V)	GT
	"	ZF∨SF⊕OF	LE NG	Z∨N⊕V	LE

Uwaga: *Asembler Motoroli nie przewiduje notacji HS oraz LO dla tych instrukcji.

Warunki – architektura RISC

MIPS R2000			PowerPC 601		
Warunek	bcc rA, rB, adr	bc[..] CRn/cc, adr	CRn/cc	twcc rA, op2	kod pułapki
=	eq / eqz	CRn/eq = T	CR _{4n+2}	eq	00100
↑	ne / nez	CRn/eq = F	~CR _{4n+2}	ne	11000
↘	ltu	CRn/lt = T	CR _{4n+0}	llt	00010
↘↘	gequ	CRn/lt = F	~CR _{4n+0}	lge	01010
↘	gtu	CRn/gt = T	CR _{4n+1}	lgt	00001
↘↘	lequ	CRn/gt = F	~CR _{4n+1}	lle	00110
<	lt / ltz	CRn/lt = T	CR _{4n+0}	lt	10000
≥	ge / gez	CRn/lt = F	~CR _{4n+0}	ge	01100
>	gt / gtz	CRn/gt = T	CR _{4n+1}	gt	01000
"	le	CRn/gt = F	~CR _{4n+1}	le	10100
nadmiar	(trapv)	CRn/so = T	CR _{4n+3}	—	—

Uwaga: W procesorze PowerPC 601 numer bitu CR odpowiadającego warunkowi CRn/cond określa pole

BO kodu rozkazu, typ warunku type i reakcję na stan licznika CTR określa pole BO kodu rozkazu bc,

zapisywanego też jako bc[. . .] BO, BI, adr.

Instrukcje warunkowe – architektura CISC

Wytworzenie warunku – aktualizacja rejestru flag/kodów warunkowych

- ▶ instrukcje arytmetyczne
- ▶ porównanie – jak odejmowanie
- ▶ instrukcje logiczne i przesunięcia – w ograniczonym zakresie
- ▶ stan rejestru zliczającego

	Intel 80x86/Pentium	MC 680x0
Wytworzenie	cmp op1, op2; <i>cc</i> → F (alu) op1, op2; <i>cc</i> → F	CMP op1, op2; <i>cc</i> → CCR (ALU) op1, op2; <i>cc</i> → CCR
Rozgałęzienie	jcc adres <i>cc(F)</i> loop adres ? <i>e(cx)=0</i>	Bcc adres <i>cc(CCR)</i> DBcc D#, adres ? <i>D#=0</i>
Zapamiętanie	setcc zmienna	Scc zmienna
Kopiowanie	cmovcc op1, op2	
Pułapka	into	TRAPV

Inne instrukcje – działanie gdy zgodność

- ▶ porównaj i wymień/dodaj
- ▶ testuj i ustaw

Instrukcje warunkowe – architektura CISC (2)

Wytworzenie warunku – aktualizacja rejestru flag/kodów warunkowych

- ▶ porównanie przy założonej interpretacji kodu (NB/U2)
- ▶ instrukcje arytmetyczne – z ograniczeniami
- ▶ stan rejestru zliczającego

	MIPS R2000	PowerPC
Wytworzenie	—	cmp [li] <i>crfD</i> , rA, op <i>ex(alu)</i> → XER / CR0 <i>ex(fpu)</i> → FXER / CR1
Rozgałęzienie	bcc op1, op2, adr	bc [a][l] <i>cond & type</i> , adr / bc [a][l] BO, BI, adr bc [lr ctr][l] <i>cond & type</i> / bc [lr ctr][l] BO, BI
Pułapka	trapv	twcc

Inne instrukcje – działanie gdy zgodność

- ▶ porównaj i wyzeruj
- ▶ testuj i ustaw

Kompilacja instrukcji warunkowych (1)

if ($A > B$ and $C < D$) then *polecenie* else *inne*

MC 680x0*	Intel x86/ Pentium	PowerPC 601	MIPS R2000
MOVE.L B, D# CMP.L A, D# BLE alt MOVE.L C, D# CMP.L D#, D BGE alt <i>polecenie</i> BRA continue	mov eax, A cmp eax, B jle alt mov eax, D cmp eax, C jge alt <i>polecenie</i> jmp continue	lwz rA, r0, A lwz rB, r0, B lwz rC, r0, C lwz rD, r0, D cmp rA, rB bc CR0/gt=F, alt cmp rC, rD bc CR0/lt=F, alt <i>polecenie</i> b continue	lw rA, A lw rB, B lw rC, C lw rD, D ble rA, rB, alt bge rC, rD, alt <i>polecenie</i> b continue
alt: <i>inne</i> continue:	alt: <i>inne</i> continue:	alt: <i>inne</i> continue:	alt: <i>inne</i> continue:
<i>zmienne A-D w pamięci</i>			

Kompilacja instrukcji warunkowych (2)

ominięcie – if { $(A > B)$ then polecenie

MC 680x0*	Intel x86/ Pentium	PowerPC 601	MIPS R2000
MOVE.L B, D#	mov eax, A	lwz rA, r0, A	lw rA, A
CMP.L A, D#	cmp eax, B	lwz rB, r0, B	lw rB, B
BLE alt	jle alt	cmp rA, rB	ble rA, rB, alt
<i>polecenie</i>	<i>polecenie</i>	bc CR0/gt=F, alt	<i>polecenie</i>
alt:	alt:	<i>polecenie</i>	alt:
		alt:	

przypisanie warunku – $B := (X \leq V) \text{ AND } (Z > Y)$

MC 680x0	Intel x86/ Pentium	PowerPC 601	MIPS R2000
MOVE.L X, D#	mov eax, X	xor rB, rB, rB	sle rB, rX, rV
CMP.L V, D#	cmp eax, V	cmp rX, rV	sgt rC, rZ, rY
SLE B	setle B	bc CR0/gt=T, hop	and rB, rB, rC
MOVE.L Z, D#	mov eax, Z	cmp rZ, rY	
CMP.L Y, D#	cmp eax, Y	bc CR0/gt=F, hop	
SGT D#	setgt ebx	nand rB, rB, rB	
AND.L D#, B	and B, ebx	hop:	

Kompilacja instrukcji warunkowych (3)

alternatywne podstawienie

if ($A > B$) then $X = P$ else $X = Q$

MC 680x0* MOVE A, D1 CMP D1, B SLE D2 MOVE Q, D3 MOVE P, D4 SUB D3, D4 AND D2, D4 ADD D3, D4 <i>true</i> = 11...11 (-1) <i>false</i> = 00...00	Intel x86/ Pentium mov eax, A cmp B, eax setle ebx dec ebx mov ecx, Q mov edx, P sub edx, ecx and edx, ebx add ecx, edx <i>lub</i> mov ecx, Q mov eax, A cmp B, eax cmovgt edx, P <i>true</i> = 00...01 (+1) <i>false</i> = 00...00	PowerPC 601 lwz rA, r0, A lwz rB, r0, B subf rZ, rB, rA subfe rZ, rZ, rZ lwz rQ, r0, Q lwz rP, r0, P subf rX, rP, rQ and rX, rZ, rX add rX, rQ, rX	MIPS R2000 lw rA, A lw rB, B sle rZ, rA, rB lw rP, P lw rQ, Q sub rX, rP, rQ and rX, rZ, rX add rX, rQ, rX
---	--	---	---

Kompilacja instrukcji warunkowych (4)

wybór wielowariantowy

case $i, n, \{ (i \leq n) \Rightarrow polecenie[i], (i > n) \Rightarrow polecenie[0] \}$

MC 680x0 CMPA.L A#, N BLS sel SUBA.L A#, A# sel: LSL A#, 2 JSR (A#)	Intel x86/ Pentium cmp bx, N jbe sel xor bx, bx sel: shl bx, 2 / 3* call ds:[bx])* skok odległy (far)	PowerPC 601 xor rB, rB, rB ori rB, rB, 2 cmpl rA, N bc CR0/gt=F, sel xor rA, rA, rA sel: sle rA, rA, rB ld rC, 0, rA mtspr LR, rC bclr	MIPS R2000 bgtu rA, N, case0 beq rA, 1, case1 ... beq rA, N, caseN
---	---	--	--

Kompilacja instrukcji warunkowych (5)

instrukcja pętli indeksowanej

for $i := st$ **step-1 until end do** $polecenie(i)$

MC 680x0 MOVE.L $D\#, end$ SUB.L $st, D\#$ powt: $polecenie(i)$ $i := i + 1$ DBF $D\#, powt$	Intel x86/ Pentium mov cx, end sub $cx, st-1$ powt: $polecenie(i)$ $i := i + 1$ loop powt	PowerPC 601 xor rC, rC, rC ori $rC, rC, end-st$ mtspr CTR, rC powt: $polecenie(i)$ $i := i + 1$ bc $CTR \uparrow 0, powt$	MIPS R2000 li $rX, 1$ li $rC, end-st$ powt: $polecenie(i)$ $i := i + 1$ sub rC, rC, rX bgtz $rC, powt$
--	---	---	--

Kompilacja instrukcji warunkowych (6)

uogólniona instrukcja pętli indeksowanej

for *i* := *st* **step** *kr* **until** *end* **do** *polecenie*(*i*)

MC 680x0 MOVE.L <i>st</i> , D# MOVE CCR, SP powt: MOVE SP, CCR <i>Polecenie</i> (D#) MOVE CCR, SP ADD.L <i>kr</i> , D# CMP.L D#, <i>end</i> BLE powt MOVE SP, CCR	Intel x86/ Pentium mov <i>ebx</i> , <i>st</i> pushf powt: popf <i>polecenie</i> (<i>ebx</i>) pushf add <i>ebx</i> , <i>kr</i> cmp <i>end</i> , <i>ebx</i> jle powt popf	PowerPC 601 xor <i>rC</i> , <i>rC</i> , <i>rC</i> ori <i>rC</i> , <i>rC</i> , <i>end-st</i> div <i>rC</i> , <i>kr</i> mtspr CTR, <i>rC</i> powt: <i>polecenie</i> (<i>i</i>) bc CTR↑0, powt ????	MIPS R2000 li <i>rX</i> , 1 li <i>rC</i> , <i>end-st</i> div <i>rC</i> , <i>kr</i> powt: <i>polecenie</i> (<i>i</i>) sub <i>rC</i> , <i>rC</i> , <i>rX</i> bgtz <i>rC</i> , powt
--	--	--	---

Kompilacja instrukcji warunkowych (7)

instrukcje pętli uwarunkowanej

repeat *polecenie*(A, B) **until** $A > B$

MC 680x0	Intel x86/ Pentium	PowerPC 601	MIPS R2000
start: <i>polecenie</i> (A, B) CMPM.L A, B BGT start	start: <i>polecenie</i> (A, B) mov eax, A cmp eax, B jgt start	start: <i>polecenie</i> (A, B) cmp rA, rB bc $CR0/gt=T$, start	start: <i>polecenie</i> (A, B) bgt rA, rB , start

while $a > B$ **do** *polecenie*

MC 680x0	Intel x86/ Pentium	PowerPC 601	MIPS R2000
start: CMPM.L A, B BLE skip <i>polecenie</i> (A, B) BRA start skip:	start: mov eax, B cmp eax, A jle skip <i>polecenie</i> (A, B) jmp start skip:	start: cmp rA, rB bc $CR0/gt=F$, skip <i>polecenie</i> (rA, rB) b start skip:	start: bgt rA, rB , skip <i>polecenie</i> (rA, rB) b start skip:

Funkcje i procedury

Funkcja – makrorozkaz, działanie złożone, którego wynikiem jest wartość

- ▶ uaktywnienie funkcji – wywołanie (function call)
- ▶ zakończenie – zwrot sterowania (return) do miejsca wywołania
- ▶ parametry formalne i parametry bieżące (aktualne), przekazywane
 - ▶ przez odniesienie (by reference) – wskaźnik obiektu
 - ▶ przez wartość (by value) – obiekt

Procedura – funkcja, która jawnie nie zwraca wartości.

	FUNKCJA	ROZKAZ
parametry	lista zmiennych	lista argumentów
<i>formalne</i>	nazwy zmiennych	nazwy rejestrów i adresy zmiennych
<i>aktualne</i>	wartości	zawartość rejestrów i zmiennych
przekazanie	umieszczenie na liście	tryb adresowania
<i>odniesienie</i>	nazwa	adresowanie pośrednie
<i>wartość</i>	wartość	adresowanie bezpośrednie
uaktywnienie	powiązania	—
	wywołanie	wykonanie
zakończenie	return	PC++

Powiązania i aktywacja

Powiązania (binding):

- ▶ parametrów formalnych z parametrami aktualnymi
- ▶ parametrów aktualnych z wartościami
- ▶ nazw stałych z wartościami i nazw zmiennych z lokacjami (adresami)

Środowisko wykonania (run-time environment), kontekst funkcji:

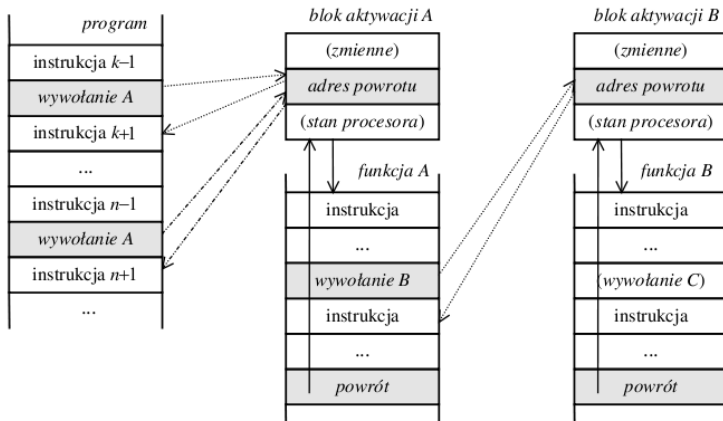
blok aktywacji (activation record).

- ▶ parametry *bezpośrednie (explicit)* przekazane przez funkcję wywołującą
- ▶ parametry *implikowane (implicit)* tworzone automatycznie
- ▶ dane lokalne (*local data*) lub wskaźniki danych strukturalnych.

Alokacja bloku aktywacji

- ▶ *alokacja statyczna* – podczas kompilacji (wyklucza rekurencję, także pośrednią, oraz jednoczesne udostępnienie funkcji różnym procesom)
 - ▶ *powiązania statyczne (leksykalne)* – podczas kompilacji (*wczesne*)
- ▶ *alokacja dynamiczna* – na czas wykonania, unieważniana po zakończeniu
 - ▶ powiązania dynamiczne – podczas wykonywania (tylko zmienne)
 - *przysłonięcie (shadowing)* zmiennych – zmienne lokalne
 - *nakładanie (overlapping)* zmiennych – zmienne robocze

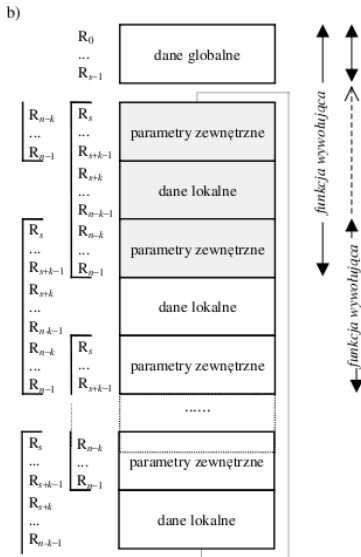
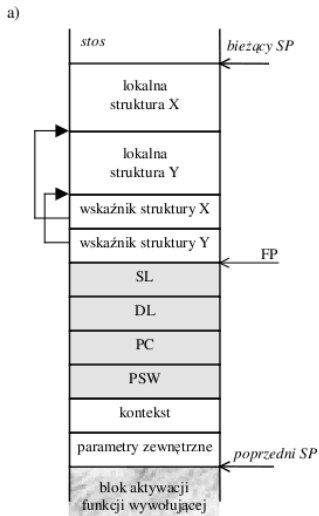
Wywołanie i zagnieżdżanie funkcji (procedury)



► Powiązania funkcji

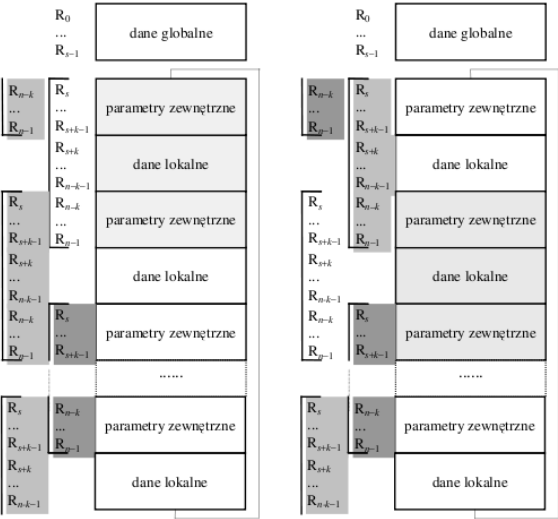
- zagnieżdżanie (nesting) – wywołanie funkcji przez inną funkcję
- rekurencja (reccurence) – wywołanie funkcji przez nią samą – każde wywołanie ma własny blok aktywacji

Kontekst funkcji i blok aktywacji



Blok aktywacji: a) w obszarze stosu, b) okna rejestrowe

Blok aktywacji w oknie rejestrowym



funkcja wywołująca (wywołanie) → funkcja wywoływana

Przekazywanie parametrów

- ▶ Blok aktywacji na stosie:
 - ▶ zmienne przekazywane do funkcji
 - ▶ wskaźniki (parametry przekazywane przez referencję – adresy)
 - ▶ wartości (parametry przekazywane przez wartość – stałe wywołania)
 - ▶ kontekst stabilny (nie ulegający zmianie podczas wywołania)
 - ▶ stan rejestrów procesora
 - ▶ kontekst dynamiczny (określany podczas wywołania)
 - ▶ słowo stanu procesora i stan licznika rozkazów (adres powrotu)
 - ▶ wskaźnik powiązań statycznych (poprzedni wskaźnik stosu)
 - ▶ wskaźnik powiązań dynamicznych (zagnieżdżanie i rekurencja)
 - ▶ wskaźniki lokalnych struktur danych
 - ▶ rozmiar i liczba zmiennych struktury
- ▶ Okna rejestrowe
 - ▶ CALL / RET → przełączenie okna – nie ma dynamicznej zmiany kontekstu
 - ▶ parametry zewnętrzne – zmienne przekazywane
 - ▶ parametry lokalne – zmienne robocze i wskaźniki lokalnych struktur
 - ▶ ograniczona liczba poziomów wywołania

Korzyści i problemy

► Korzyści:

- *redukcja rozmiaru kodu (usunięcie powtarzalnych fragmentów programu)*
- *redukcja zapotrzebowania na pamięć*
- *ukrycie szczegółów implementowanego algorytmu i struktury danych*
 - możliwość modyfikacji algorytmu bez zmiany sposobu użycia
- *łatwa implementacja wyższego poziomu abstrakcji – maszyny wirtualnej*
 - funkcja = makrorozkaz →
→ lista makrorozkazów = architektura wirtualna

► Problemy:

- *naruszenie sekwencyjności rozkazów podczas wywołania*
- *nieprzewidywalność lokalizacji kolejnego rozkazu podczas powrotu*

► !! UWAGA:

- *Funkcja* – makrorozkaz, złożone polecenie wykonywane przez procesor
- *Makro* – tekstowy opis w pliku źródłowym (makrodefinicja), przetwarzany przez kompilator (makrowywołanie) na sekwencję instrukcji podczas generowania kodu